

**UNIVERSIDADE FEDERAL DE SANTA MARIA
CENTRO DE TECNOLOGIA
CURSO DE ENGENHARIA DE CONTROLE E AUTOMAÇÃO**

RETIFICADOR E CONVERSOR CC-CC

**RELATÓRIO DA DISCIPLINA DE FUNDAMENTOS DE ELETRÔNICA
DE POTÊNCIA
Prof. Rafael Concatto Beltrame**

**Diana Eva Díaz Villegas
João Felipe Amaral Santiago**

Santa Maria, RS, Brasil

2022

SUMÁRIO

INTRODUÇÃO	4
CONVERSOR CA-CC	4
Assunções	5
Análise do retificador de onda-completa em configuração ponte	5
Análise do filtro capacitivo para o retificador onda-completa em configuração ponte	9
Parâmetros elétricos	10
Retificador com filtro capacitivo	10
Escolha do componente comercial:	12
Simulação	13
Formas de onda v_{re} versus t e V_{CC} versus t	15
Forma de onda i_{re} versus t e THD da corrente suprida pela rede	17
Fator de potência de entrada do retificador	18
Tabela comparativa	18
CONVERSOR CC-CC	19
Assunções	19
Análise da Tensão no Indutor	19
Análise do Ganho	22
Indutor de Filtro	24
Capacitor de Filtro	25
Parâmetros Elétricos do Conversor Boost	28
Dispositivos Comerciais	29
SIMULAÇÃO DA UNIÃO DOS CONVERSORES	30
CONSIDERAÇÕES FINAIS	35
REFERÊNCIAS BIBLIOGRÁFICAS	37

INTRODUÇÃO

O presente trabalho tem por objetivo validar o desenvolvimento do estudo teórico, adquirido na disciplina de Eletrônica de Potência, referente aos conversores CA-CC e CC-CC, representados respectivamente pelo Retificador de Onda Completa em Configuração Ponte com Filtro Capacitivo e o Conversor Elevador Boost.

A validação será feita através da aplicação de cálculos numéricos tanto no aspecto teórico como no computacional, pela dedução das etapas de funcionamento dos conversores CA-CC e CC-CC e sua posterior verificação, implementando simulações computacionais no software PSIM[®], obtendo como resultado o comportamento do circuito segundo o sinal de entrada especificado e os valores esperados do sinal de saída.

CAPÍTULO 1 CONVERSOR CA-CC

1.1 Assunções

Seguindo a determinação de projeto do Grupo 2, será apresentada uma análise sobre o princípio de funcionamento do retificador de onda-completa em configuração ponte como também do capacitor como elemento de filtragem, das quais serão extraídas as principais equações necessárias para o desenvolvimento do projeto e posterior simulação.

Paralelamente, para a implementação prática do retificador de onda-completa em configuração ponte com filtro capacitivo será escolhido um componente comercial que atenda as especificações do Grupo 2.

1.1.1 Análise do retificador de onda-completa em configuração ponte

O retificador de onda completa em configuração ponte apresentado na Figura 1.1, chamado de retificador no desenvolvimento do presente trabalho, é composto por 4 diodos posicionados segundo o arranjo da Ponte de Wheatstone, permitindo que a corrente que passa pela carga seja conduzida em um único sentido.

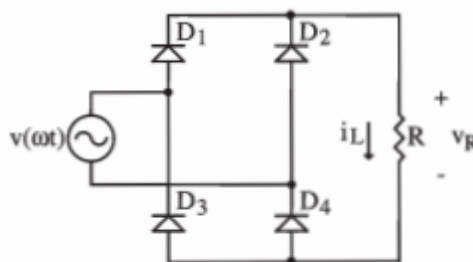


Figura 1.1.1 - Esquemático do circuito retificador de onda completa em configuração ponte.

Inicialmente, como visto em aula, o princípio de funcionamento do retificador será dividido em duas etapas, cada uma representa o efeito que os semiciclos positivo e negativo da tensão de pico da rede, têm no circuito retificador. Na análise serão consideradas as Etapas 1 e 2 correspondentes ao semiciclo positivo e negativo respectivamente.

Etapa 1:

- **Intervalo:** A forma de onda apresentada na Figura 1.1.2 mostra que pelo comportamento senoidal da tensão de alimentação, a Etapa 1 pode ser representada pelo intervalo de $0 \leq \omega t \leq \pi$.
- **Polarização:** Seguindo a Figura X, os diodos D1 e D4 estão diretamente polarizados, dessa forma são eles que permitem a condução de corrente. Em contrapartida, D2 e D3 estão reversamente polarizados.

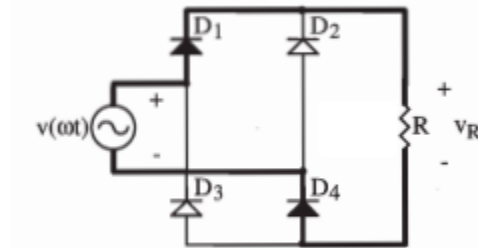


Figura 1.1.2 - Esquemático da Etapa 1 do retificador.

- **Tensão de saída segundo a tensão de alimentação:** Para obter a tensão de saída, que corresponde à tensão na carga R para cada semiciclo positivo de v_{rede} , será aplicada a Lei de Kirchhoff das Tensões:

$$- v_{rede} + v_{D1} + v_R + v_{D4} = 0 \quad (1.1)$$

por se tratar de elementos ideais, a queda de tensão de D1 e D4 é nula, dessa forma a equação w1 pode ser expressa da seguinte forma:

$$- v_{rede} + 0 + v_R + 0 = 0 \quad (1.1.1)$$

$$v_{out} = v_{rede} \quad (1.1.1.1)$$

A partir da equação (1.1.1.1) é possível calcular a corrente de saída:

$$v_{out} = (i_d \cdot \text{carga}) \quad (1.1.2)$$

$$i_{out} = \frac{v_{out}}{\text{carga}} \quad (1.1.1.2)$$

Etapa 2:

- **Intervalo:** a Etapa 2 pode ser representada pelo intervalo de $\pi \leq \omega t \leq 2\pi$, pelo mesmo motivo exposto na Etapa 1.

- **Polarização:** Conforme apresentado na Figura 1.1.3, a corrente é bloqueada pela polarização reversa dos diodos D1 e D4, dessa forma a condução de corrente acaba acontecendo pela polarização direta de D2 e D3.

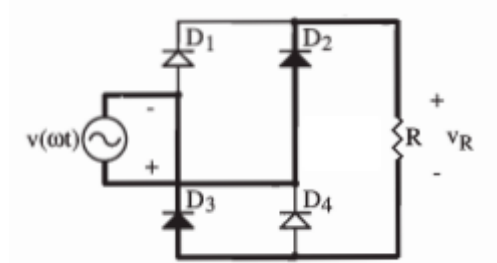


Figura 1.1.3 - Esquemático da Etapa 2 do retificador.

- **Tensão de saída segundo a tensão de alimentação:** Seguindo o mesmo critério de obtenção da tensão de saída ou tensão na carga R na Etapa 1, será aplicada a Lei de Kirchhoff das Tensões:

$$-V_{rede} + V_{D2} + V_R + V_{D3} = 0 \quad (1.2)$$

por se tratar de elementos ideais, a queda de tensão de D2 e D3 é nula, assim:

$$-V_{rede} + 0 - V_{out} + 0 = 0 \quad (1.2.1)$$

$$V_{out} = -V_{rede} \quad (1.2.1.1)$$

A partir de a equação (1.2.1.1) é possível calcular a corrente de saída:

$$V_{out} = -(i_d \cdot \text{carga}) \quad (1.2.2)$$

$$i_{out} = \frac{V_{out}}{\text{carga}} \quad (1.2.2.2)$$

O resultado do estágio de retificação é apresentado no gráfico da Figura 1.1.4, obtido através das equações (1.1.1.1) e (1.2.1.1).

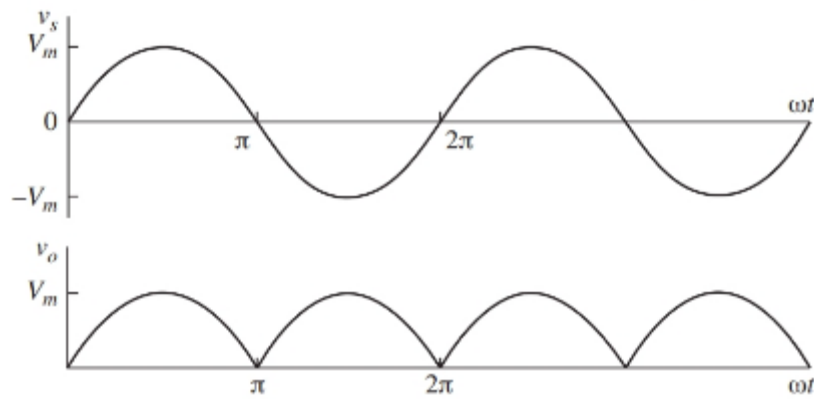


Figura 1.1.4 - Gráficos de comparação entre as tensões de entrada e saída v_s e v_o respectivamente.

Através da Figura 1.1.4 é possível evidenciar que para a tensão de entrada v_s , composta por um semiciclo positivo e outro negativo segundo a frequência da rede, temos como resultado que a tensão retificada v_o conserva a natureza ondulatória e o valor da amplitude de pico, mas apresenta unicamente semiciclos positivos que implicam na diminuição do período do ciclo pela metade do valor original, em virtude da ausência dos semiciclos negativos, caracterizando o comportamento contínuo procurado.

Na sequência, para o cálculo da tensão de pico inversa $v_{D,max}$, ao abordar um circuito retificador, esta grandeza será igual ao valor máximo da tensão inversa que acontece no pico do ciclo positivo da tensão proveniente da rede quando o diodo é polarizado reversamente. Porém, no contexto de escolha de componentes comerciais, a tensão de pico inversa deverá respeitar uma margem de segurança atribuída nas especificações do Grupo 2, sendo igual a 50% que equivale a multiplicar a tensão de pico por 1,5, conforme a equação (1.4). Diante do exposto, temos:

$$v_{pico} = v_{rede,rms} \cdot \sqrt{2} \quad (1.3)$$

$$v_{D,max} = v_{pico} \cdot 1,5 \quad (1.4)$$

Com o intuito de comparar o impacto do capacitor na corrente drenada pela rede, o mesmo será avaliado através da corrente média no diodo. No circuito retificador da Figura 1.1.1, pelo fato da corrente da rede responder a uma função senoidal é possível obter $i_{D,med}$ através da solução da integral da equação (1.1)

$$I_{D,med,semfiltro} = \frac{1}{2\pi} \int_0^{\pi} \frac{\sqrt{2} \cdot v_{out} \cdot \text{sen}(\omega t) \cdot d(\omega t)}{carga} \quad (1.5.1)$$

$$I_{D,med,semfiltro} = \frac{v_{pico}}{\pi \cdot Carga} \quad (1.5.2)$$

No entanto, para determinar o componente comercial, $i_{D,med}$ será calculado na próxima seção: “Análise do filtro capacitivo para o retificador onda-completa em configuração ponte”.

1.1.2 Análise do filtro capacitivo para o retificador onda-completa em configuração ponte

Para dar continuidade ao projeto, a análise a seguir apresentará as equações que modelam o capacitor como elemento filtrante no circuito retificador da Figura 1.2.1. Conforme realizado na análise do retificador, o comportamento do circuito será pautado pela análise simplificada que corresponde a 2 etapas de funcionamento

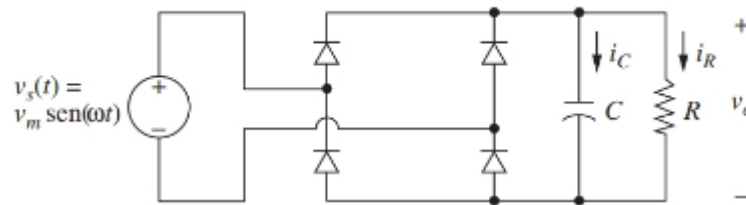


Figura 1.2.1 - Esquemático do circuito retificador de onda completa em configuração ponte com filtro capacitivo.

Com o intuito de elucidar as 2 etapas de funcionamento do filtro capacitivo, a Figura 1.2.2 a continuação apresenta o comportamento da tensão de saída V_c segundo a corrente de entrada V_i não retificada e o impacto na corrente do capacitor representada por I_c .

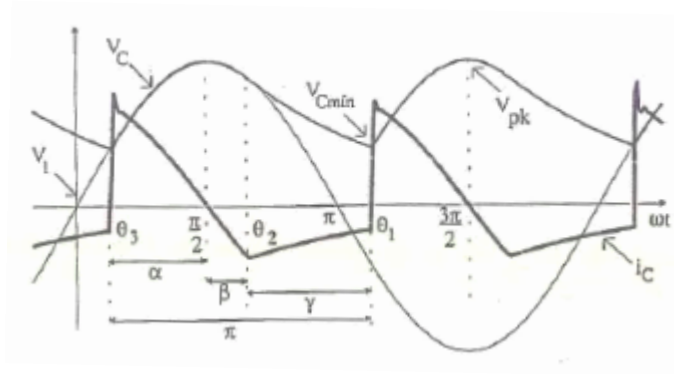


Figura 1.2.2 - Formas de onda v_{in} , v_o filtrada e i_{in} .

Etapa 1:

- **Intervalo:** θ_3 a $\frac{\pi}{2}$, repetindo-se a cada ciclo da rede.
- **Descrição:** A tensão no capacitor é igualada à tensão da rede retificada ou $V_{o,retificada} = V_{C,min}$, em consequência há transferência de energia elétrica da rede para o capacitor.
- **Tensão na carga:** Como acontece com o capacitor, a carga é alimentada pela rede.

Etapa 2:

- **Intervalo:** $\frac{\pi}{2}$ a θ_1 , repetindo-se a cada ciclo da rede.
- **Descrição:** Entre $\frac{\pi}{2}$ e π , a tensão retificada decresce com maior rapidez do que a tensão sobre o capacitor V_C fazendo que os diodos do circuito retificador fiquem no estado de bloqueio e o mesmo descarregue até θ_1 , retomando novamente o comportamento da Etapa 1.
- **Tensão na carga:** A carga é alimentada pelo capacitor.

Conforme visto na Etapa 1, há transferência de energia entre a fonte da rede e o capacitor, motivo pelo qual o balanço energético fornecerá a equação para cálculo da capacitância. Dessa forma, considerando que a Energia transferida do capacitor à carga, onde f é a frequência da rede:

$$W_{in} = \frac{P_{in}}{f} \quad (1.6.1.1)$$

$$\frac{1}{2}W_{in} = \frac{1}{2}C(V_{max}^2 - V_{min}^2) \quad (1.6.1.2)$$

Igualando as equações (1.6.1.1) e (1.6.1.2) temos:

$$\begin{aligned} \frac{P_{in}}{f} &= \frac{1}{2} C (V_{max}^2 - V_{min}^2) \\ 2P_{in} &= 2f \cdot C (V_{max}^2 - V_{min}^2) \\ C &= \frac{P_{in}}{f(V_{max}^2 - V_{min}^2)} \end{aligned} \quad (1.6.2)$$

(1.6.2.1)

No entanto, conforme a Figura 1.2.2, a corrente de entrada não possui um comportamento que permita fazer uma modelagem matemática simples, nesse sentido, é inviável tentar usar integral como ferramenta de resolução pela falta de uma função matemática que descreva a característica pulsada da grandeza, consequência da presença do capacitor como elemento filtrante. Por esse motivo, $i_{D,med}$ teórico pode ser aproximado à metade do valor da corrente média que passa pela carga. Dessa forma:

$$I_{D,med} \simeq \frac{I_{carga,med}}{2} \quad (1.7)$$

1.2 Parâmetros elétricos

1.2.1 Retificador com filtro capacitivo

Seguindo as especificações do Grupo 2, os valores atribuídos a usar nos cálculos estão expressos na Tabela 1:

Tabela 1 – Parâmetros de projeto do Grupo 2.

Local	Grandeza	Valor
Rede	Tensão Eficaz	$v_{rede} = 127 \text{ V}$
	Frequência da rede	$f = 60 \text{ Hz}$
Saída	Potência	$P_{o,retificador} = P_{in,retificador} = 500 \text{ W}$
	Ondulação de Tensão	$\lambda v_{cc\%} = 1$
Diodo	Margem de segurança	$margem = 50\% = 1,5$

O desenvolvimento do projeto do retificador com filtro capacitivo e implementado com elementos ideais foi marcado pelo seguimento de 2 passos:

- Passo 1: para o circuito retificador sem o filtro capacitivo, determinar:

- Tensão de pico da rede:

$$V_{pico} = V_{rede,rms} \cdot \sqrt{2} \quad (1.8)$$

$$V_{pico} = 127 \cdot \sqrt{2} = 179,60512 \text{ V}$$

- Tensão de pico inversa, usando a equação (1.4):

$$V_{D,max} = V_{pico} \cdot 1,5$$

$$V_{D,max} = 179,60512 \text{ V} \cdot 1,5 = 269,40768 \text{ V}$$

- Corrente média, pela equação (1.5.2):

$$I_{D,med,semfiltro} = \frac{V_{pico}}{\pi \cdot Carga}$$

$$I_{D,med,semfiltro} = \frac{179,60512}{\pi \cdot 63,87245} = 0,89506 \text{ A}$$

- Passo 2: para o circuito retificador com filtro capacitivo com ondulação de tensão $\lambda V_{CC\%}$, determinar:

- Tensão de Ripple:

$$V_{ripple} = \frac{\lambda V_{CC\%} \cdot V_{pico}}{100}$$

$$(1.9)$$

$$V_{ripple} = 0,01 \cdot 179,60512 \text{ V} = 1,7960512 \text{ V}$$

- Tensão Mínima da Tensão de Ripple de Saída

$$V_{min} = V_{pico} - V_{ripple} \quad (1.10)$$

$$V_{min} = 179,60512 \text{ V} - 1,7960512 \text{ V} = 177,809071 \text{ V}$$

- Capacitância, pela equação (1.6.2.1):

$$C = \frac{P_{o,refitador}}{f(V_{max}^2 - V_{min}^2)}$$

$$C = \frac{500 \text{ W}}{60 \text{ Hz}(179,60512^2 \text{ V} - 177,809071^2 \text{ V})} = 0,0129816 \text{ F}$$

- Tensão Média de Saída filtrada, usando o V_{min} :

$$V_{o,med,retificada} \simeq \frac{V_{pico} + V_{min}}{2} \quad (1.11)$$

$$V_{o,med,retificada} = \frac{179,60512 \text{ V} + 177,809071 \text{ V}}{2} = 178,70710 \text{ V}$$

- Valor da Carga do circuito, usando a Potência de Saída P_o e a Tensão Média de Saída:

$$carga = \frac{(v_{o,med,retificada})^2}{P_{o,retificador}}$$

(1.12)

$$carga = \frac{(178,70710)^2}{500 W} = 63,87245 \Omega$$

- Corrente de pico na carga, pela equação (1.1.1.2):

$$i_{carga,max} = \frac{v_{pico}}{Carga}$$

$$i_{carga,max} = \frac{179,60512 V}{63,87245 \Omega} = 2,811934 A$$

- Corrente média na carga, seguindo o princípio da equação (1.1.1.2):

$$i_{carga,med} = \frac{v_{o,med,retificada}}{Carga}$$

$$i_{carga,med} = \frac{178,70710 V}{63,87245 \Omega} = 2,797875 A$$

- Corrente média no diodo, através da equação (1.7):

$$i_{Dmed} \simeq \frac{i_{carga,med}}{2}$$

$$i_{Dmed} = \frac{2,797875 A}{2} = 1,39894 A$$

1.2.2 Escolha do componente comercial:

A determinação do *part number*, seguindo as especificações do presente trabalho respeitou os valores de tensão de pico inversa $v_{D,max}$ com margem de segurança de 50% e da corrente média $i_{D,med}$, que correspondem respectivamente aos valores teóricos 269,40768 V e 1,39894. Nesse sentido o componente comercial escolhido possui como part number o serial 1N5404 do fabricante Taiwan Semiconductor Company, Ltd, que possui 280V de tensão máxima RMS e corrente média de 3A.



Type Number	Symbol	1N 5400	1N 5401	1N 5402	1N 5404	1N 5406	1N 5407	1N 5408	Unit
Maximum Repetitive Peak Reverse Voltage	V_{RRM}	50	100	200	400	600	800	1000	V
Maximum RMS Voltage	V_{RMS}	35	70	140	280	420	560	700	V
Maximum DC Blocking Voltage	V_{DC}	50	100	200	400	600	800	1000	V
Maximum Average Forward Rectified Current .375"(9.5mm) Lead Length @ $T_A=75^{\circ}C$	$I_{T(AV)}$	3A							

Figura 1.2.3 - Diodos comerciais da fabricante Taiwan Semiconductor Company, Ltd.

1.3 Simulação

Para realização da simulação, o primeiro passo foi desenhar o esquemático do retificador com elementos ideais conforme a Figura 1.3.1, na sequência foram atribuídos os valores necessários para V_{in} , capacitor e Carga, segundo as especificações do Grupo 2 e os cálculos subsequentes apresentados na seção: “Parâmetros elétricos: Retificador com filtro capacitivo”. Por último foram determinados os valores de tempo de simulação solicitados no Simulation Control do software como apresentado na Figura 1.3.2

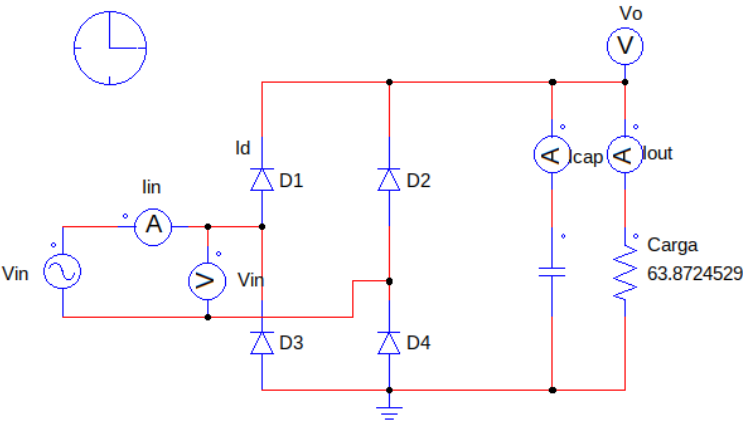


Figura 1.3.1 - Esquemático do circuito retificador com filtro capacitivo do Grupo 2 no PSIM.

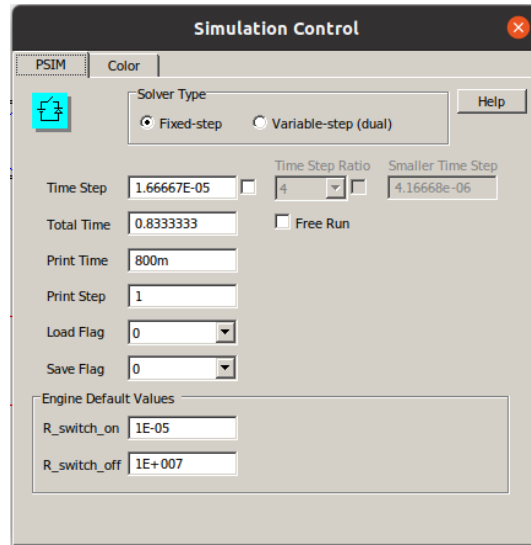


Figura 1.3.2 - Configuração do ambiente de simulação no PSIM.

Para um período T de simulação equivalente a $1/60\text{Hz}$ e $n = 50$, o valor de Time Step, Total Time, Print Time e número total de pontos NP corresponde à aplicação das equações a seguir:

$$TimeStep = \frac{T}{100} \quad (1.13)$$

$$TimeStep = \frac{0,016667}{100} = 167\mu\text{s}$$

$$TotalTime = n \cdot T \quad (1.14)$$

$$TotalTime = 50 \cdot 0,01667 = 0,833\text{s}$$

$$PrintTime = \frac{T}{2} \quad (1.15)$$

$$PrintTime = \frac{0,016667}{2} = 0,008335$$

$$NP = \frac{TotalTime - PrintTime}{TimeStep} \quad (1.16)$$

$$NP = \frac{0,833 - 0,008335}{167\mu} \approx 1000\text{s}$$

Para obtenção da THD e FP, a simulação foi configurada para acontecer no intervalo entre $10 \cdot T$ e $20 \cdot T$, nesse sentido o Time Step, Total Time e Print Time tiveram respectivamente os valores $167\mu\text{s}$, $0,333\text{s}$ e $0,1667\text{s}$.

1.3.1 Formas de onda v_{rede} versus t e V_{CC} versus t

A Figura 1.4.1 apresenta o gráfico contendo as formas de onda v_{rede} versus t e V_{CC} versus t , apresentando o comportamento esperado, conforme os parâmetros elétricos. Para melhor visualização da curva V_{CC} versus t a Figura 1.4.2 apresenta uma ampliação da imagem da Figura 1.4.1 como seus valores de máximo e mínimo.

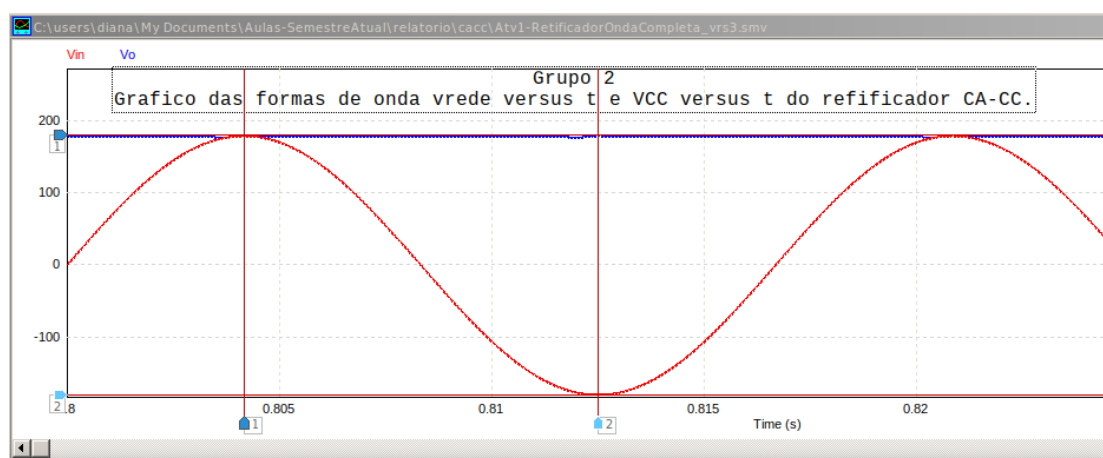


Figura 1.4.1 - Formas de onda v_{rede} versus t e V_{CC} versus t .

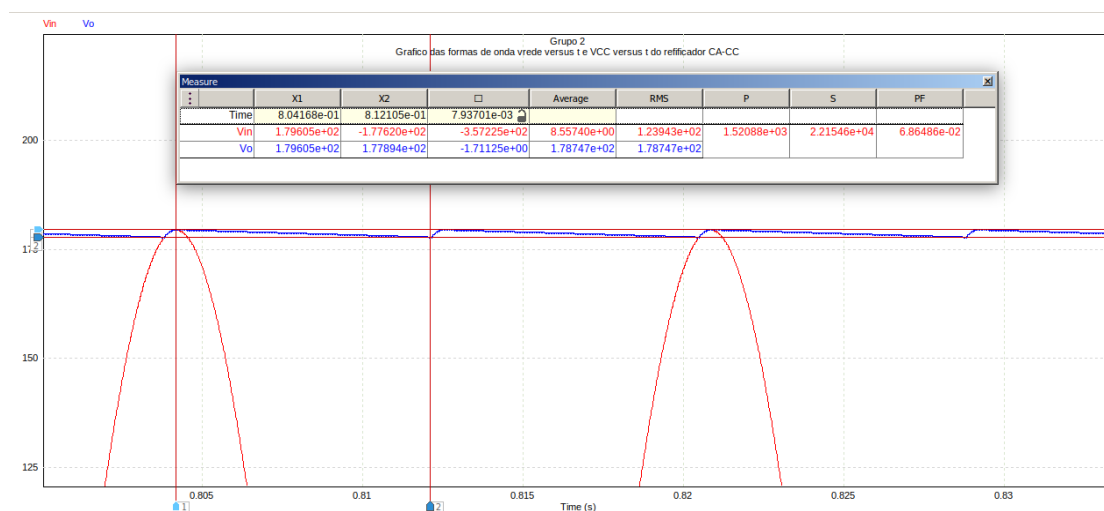


Figura 1.4.2 - Formas de onda v_{rede} versus t e V_{CC} versus t ampliadas.

1.3.2 Forma de onda i_{rede} versus t e THD da corrente suprida pela rede

A Figura 1.5.1 apresenta em conjunto a corrente suprida pela rede i_{rede} como sua Taxa de Distorção Harmônica, que resultou no valor aproximado de 3,6. Para entender o valor da THD foi gerado o gráfico da Figura 1.5.3 contendo a FFT do sinal de corrente i_{rede} , em que é constatado a presença de uma série de harmônicas além da fundamental com um conteúdo energético suficiente que responda ao valor aproximado de ser 3 vezes a quantidade de energia da harmônica fundamental.

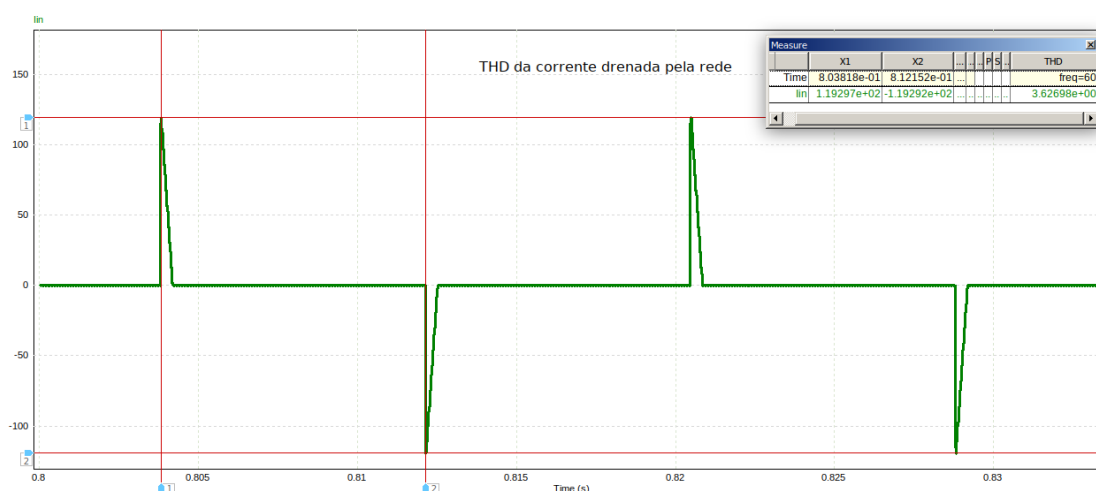


Figura 1.5.1 - Forma de onda i_{rede} versus t e THD da corrente suprida pela rede.

Measure				
	X1	X2		THD
Time	8.00000e-01	9.00002e-01	1.00002e-01	freq=60
lin	1.27898e-07	1.42109e-08	-1.13687e-07	3.67418e+00

Figura 1.5.2 - THD da corrente suprida pela rede.

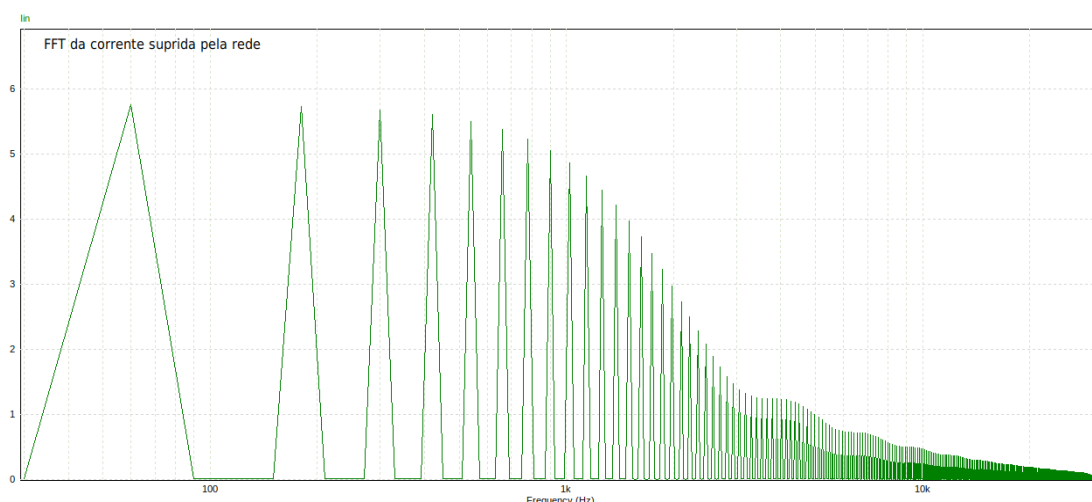


Figura 1.5.3 - FFT da corrente suprida pela rede gerada no ambiente PSIM.

1.3.3 Fator de potência de entrada do retificador

Para o intervalo $10 \cdot T$ e $20 \cdot T$, foi obtido o Fator de Potência PF igual a 26,16%, esperado pela presença do filtro capacitivo.

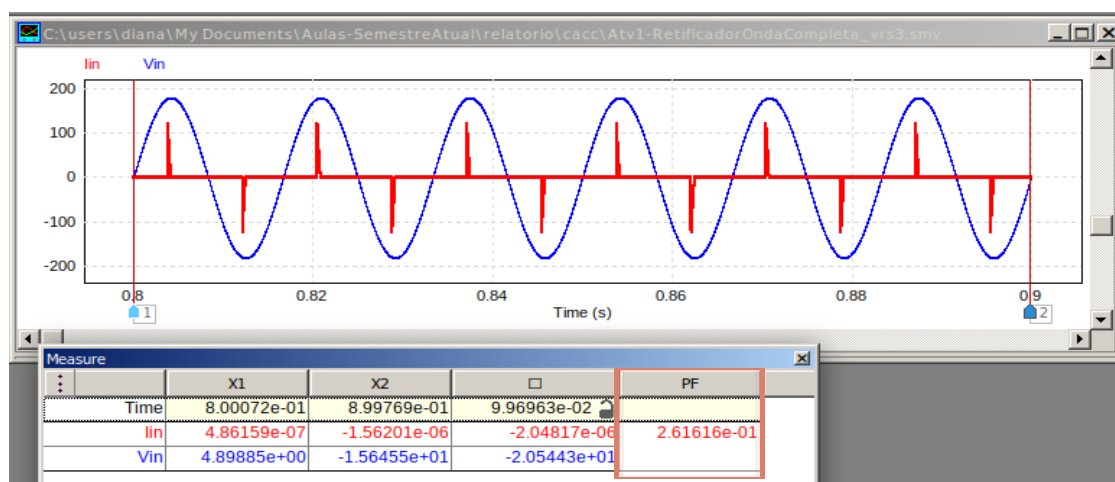


Figura 1.6.1 - Fator de Potência PF da entrada do capacitor do projeto.

1.3.4 Tabela comparativa

Confrontado os valores teóricos com os valores da simulação para as grandezas V_{CC} e $\lambda V_{CC\%}$ como o erro relativo dos resultados, foi elaborada a Tabela 2, com o intuito de ilustrar o valor simulado, a Figura 1.7 apresenta a simulação para V_{CC} .

Tabela 2 - Comparação dos valores teóricos para o retificador com filtro capacitivo.

Grandezas	Valor teórico	Valor simulado	Erro relativo
V_{CC}	178,707V	178,747 V	0,024%
$\Delta V_{CC\%}$	1,796 V	1,7140 V	0,0457%

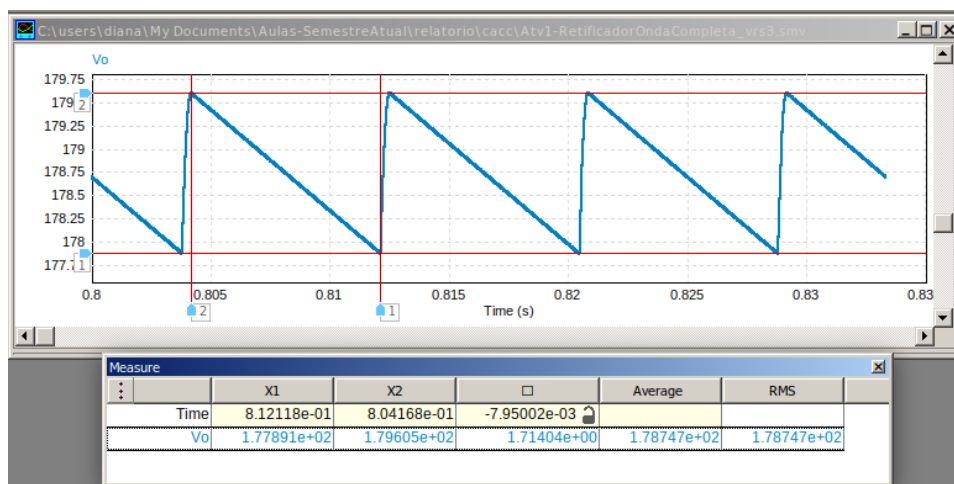


Figura 1.7 - Sinal no barramento CC (V_{CC}) do retificador com filtro capacitivo.

CAPÍTULO 2 CONVERSOR CC-CC

2.1 Assunções

Antes de determinar as magnitudes e equações dos componentes presentes neste conversor é fundamental definir algumas proposições do circuito.

- 1) Considerar que a frequência de chaveamento do gate do MOSFET é constante.
- 2) A modulação se dá por largura de pulso (PWM).
- 3) O conversor opera em modo de condução contínuo (CCM), o que significa que ou há uma malha que passa pelo MOSFET, ou uma malha que passa pelo diodo.
- 4) Todos os componentes são ideais, ou seja não há perdas de potência nos dispositivos empregados
- 5) Trata-se de um conversor elevador de tensão, logo a tensão de saída será igual ou maior que a tensão de entrada.
- 6) A tensão de saída possui pequena ondulação, permitindo que seu valor possa ser aproximado pelo valor médio ($v_o(t) \simeq V_o$).

2.2 Análise da Tensão no Indutor

A Figura 2.1.1 apresenta o circuito boost completo. Como não há perdas no MOSFET nem no diodo, este conversor pode ser simplificado como é mostrado na Figura 2.1.2. Nela, observa-se a existência de dois circuitos distintos, de acordo com a posição da chave. Portanto, sabendo que a chave G_s só pode assumir dois valores (ligada ou desligada), conclui-se que o circuito que estará operacional acompanhará a posição de G_s . Neste sentido, a partir da Figura 2.1.3, quando $G_s = 1$, o circuito 1 (malha com o MOSFET) estará em operação, e quando $G_s = 0$ o circuito 2 estará operando (malha com o diodo).

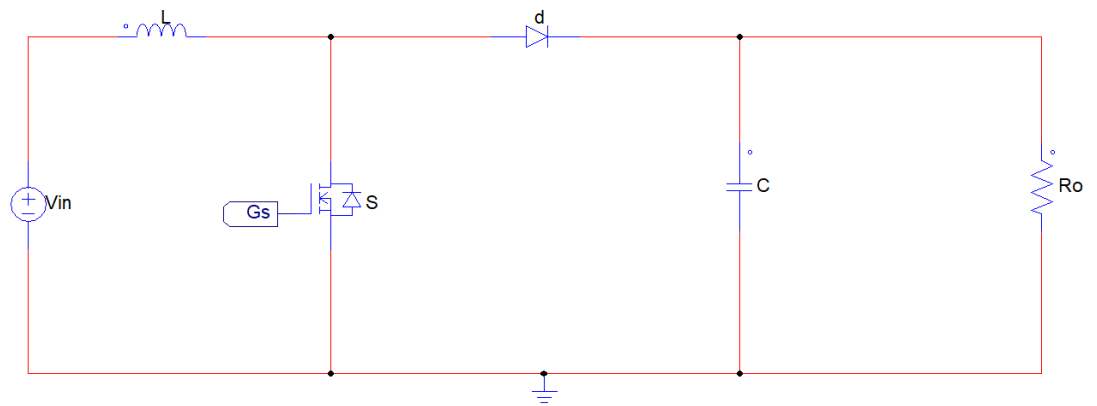


Figura 2.1.1 - Conversor boost completo.

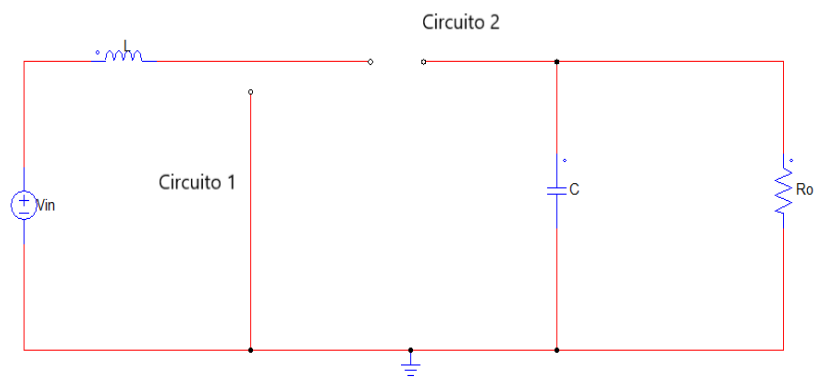


Figura 2.1.2 - Conversor boost simplificado.

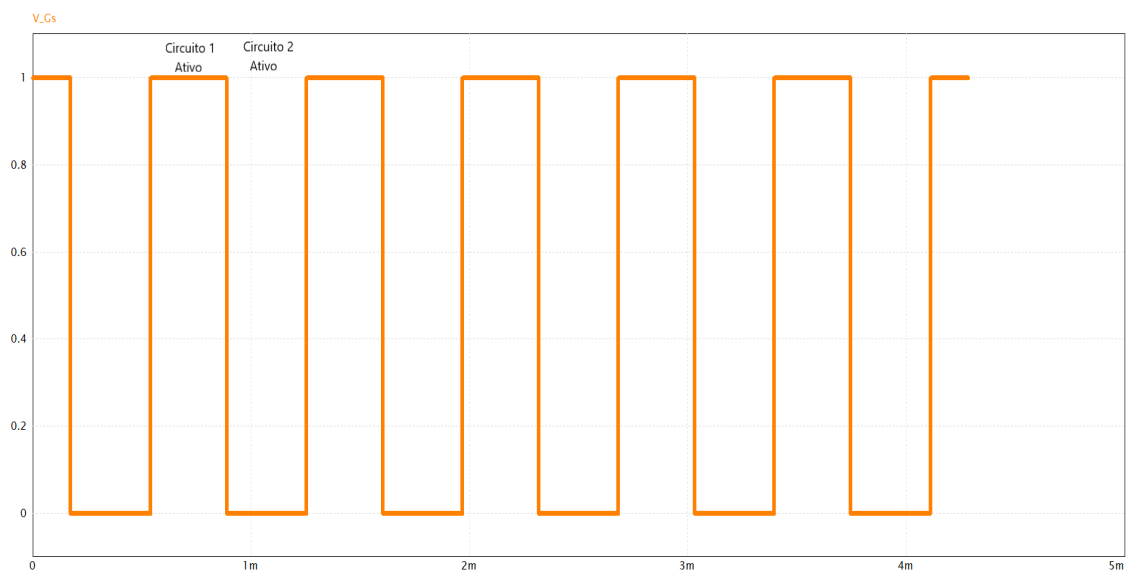


Figura 2.1.3 - Tensão Gs em função do tempo .

Pela lei de Kirchhoff das tensões (LKT), no circuito 1, a queda de tensão no indutor será integralmente a tensão de entrada, a qual é constante e maior que zero.

$$v_L(t) = V_{in} \quad (2.1)$$

Como $V_{in} > 0$, pela equação diferencial do indutor:

$$v_L(t) = L \cdot \frac{di_L}{dt} \quad (2.2)$$

$$\frac{V_{in}}{L} = \frac{di_L}{dt} \quad (2.3)$$

Da equação (2.3), observa-se que a variação da corrente no indutor, quando o circuito 1 está ativo, é uma equação da reta crescente, justamente por se tratar de uma derivada de uma constante positiva.

Quando o circuito 2 estiver ativo a tensão sobre o indutor, pela LKT é a seguinte:

$$v_L(t) = V_{in} - V_o \quad (2.4)$$

Portanto, pela equação (2.2) chega-se em:

$$\frac{V_{in} - V_o}{L} = \frac{di_L}{dt} \quad (2.5)$$

Nesta circunstância, o indutor estará se desmagnetizando, visto que um conversor boost é um elevador de tensão, portanto $V_{in} < V_o$. O que significa que a corrente no indutor irá decrescer linearmente, pois trata-se de uma derivada de uma constante negativa. A Figura

2.2.1 simplifica o comportamento transiente da tensão no indutor e a Figura 2.2.2, o transiente da corrente.

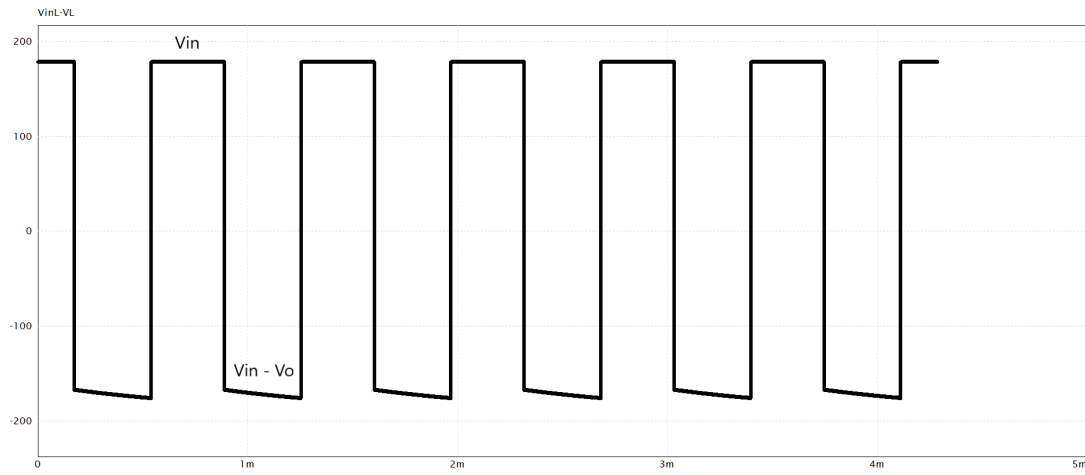


Figura 2.2.1 - Tensão v_L em função do tempo.

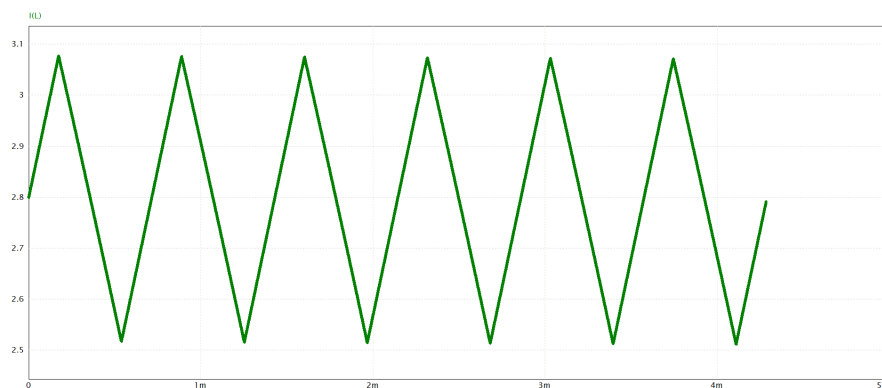


Figura 2.2.2 - Corrente i_L em função do tempo.

2.3 Análise do Ganho

Realizar a descrição da tensão sobre o indutor em função do tempo permite evidenciar a relação entre $v_L(t)$, V_{in} e V_o . Porém a relação do ganho de qualquer conversor de potência se dá pela razão entre a tensão de saída e a tensão de entrada. Para alcançar tal relação, é preciso observar o balanço de energia no indutor, quando ele está operando em regime permanente.

Considerando que balanço de energia diz respeito a quantidade dessa que é armazenada e devolvida ao circuito, um olhar atento à corrente no indutor faz-se necessário.

Isso porque, em regime permanente, a corrente média (I_L) entre os diferentes períodos de chaveamento são iguais. O que significa que não há variação de da corrente média. Ou seja:

$$I_L = \frac{1}{T_s} \int_0^{T_s} i_L(t) dt \quad (2.6)$$

$$\frac{dI_L}{dt} = \frac{d}{dt} \left\{ \frac{1}{T_s} \int_0^{T_s} i_L(t) dt \right\} = 0 \quad (2.7)$$

Pela equação da corrente no indutor:

$$i_L(t) = \frac{1}{L} \int v_L(t) dt \quad (2.8)$$

$$\frac{d}{dt} \left\{ \frac{1}{T_s} \int_0^{T_s} \frac{1}{L} \int v_L(t) dt dt \right\} = 0 \quad (2.9)$$

Considerando que o período de chaveamento T_s e a indutância L são constantes, a equação (2.9) pode ser simplificada como sendo:

$$\int_0^{T_s} v_L(t) dt = 0 \quad (2.10)$$

De acordo com a análise anterior, observa-se que a equação (2.10) pode ser definida como a área do gráfico da Figura 2.1.3, dentro de um período de chaveamento T_s . Isso significa que:

$$V_{in} \cdot T_{on} + (V_{in} + V_o) \cdot T_{off} = 0 \quad (2.11)$$

Lembrado que T_{off} tem uma duração de $T_s - T_{on}$. Portanto, após realizar a devida substituição e as corretas multiplicações distributivas, tem-se a simplificação da equação (2.11) como:

$$V_{in} \cdot T_s = V_o \cdot (T_s - T_{on}) \quad (2.12)$$

$$\frac{V_{in}}{V_o} = \frac{(T_s - T_{on})}{T_s}$$

(2.13)

$$\frac{V_{in}}{V_o} = \left(1 - \frac{T_{on}}{T_s}\right)$$

(2.14)

Levando em conta que a razão entre a duração em que a chave está ativando o circuito 1 (T_{on}) pelo período de chaveamento (T_s) chama-se duty cycle (D) tem-se que a relação do ganho estático do conversor boost é:

$$\frac{V_o}{V_{in}} = \frac{1}{(1-D)}$$

(2.15)

2.4 Indutor de Filtro

Definir a indutância L exige que se conheça a relação entre esse parâmetro e as variáveis do conversor. Para isso, reajustando a equação (2.2) chega-se em:

$$di_L = \frac{v_L(t)}{L} dt$$

(2.16)

$$\int di_L = \int \frac{v_L(t)}{L} dt$$

(2.17)

Pela análise 2.2, a equação (2.15) pode ter suas integrais definidas utilizando tanto a etapa de magnetização (etapa 1), quanto a de desmagnetização do indutor (etapa 2). Utilizando o intervalo de tempo em que o circuito 1 está em atividade chega-se em:

$$\int_{I_{MIN}}^{I_{MAX}} di_l = \int_o^{T_{on}} \frac{v_L(t)}{L} dt$$

(2.18)

Para este intervalo de tempo, de acordo com a equação (2.1):

$$\int_{I_{MIN}}^{I_{MAX}} di_l = \int_o^{T_{on}} \frac{V_{in}}{L} dt$$

(2.19)

$$I_{MAX} - I_{MIN} = \frac{V_{in}}{L} \int_o^{T_{on}} dt$$

(2.20)

$$I_{MAX} - I_{MIN} = \frac{V_{in}}{L} (T_{on} - 0)$$

(2.21)

Como T_{on} é a proporção de tempo em que o circuito 1 está operacional, em relação ao período de chaveamento T_s :

$$T_{on} = DT_s = \frac{D}{f_s}$$

(2.22)

Portanto:

$$\Delta i_L = \frac{V_{in} \cdot D}{L \cdot f_s} \quad (2.23)$$

$$L = \frac{V_{in} \cdot D}{\Delta i_L \cdot f_s}$$

(2.24)

Tipicamente a variação de corrente é dada em porcentagem. O que significa que há a seguinte relação:

$$\Delta i_{L\%} = \frac{\Delta i_L}{I_L} \quad (2.25)$$

Dimensionar a corrente média do indutor exige observar a relação de potências do circuito. Como trata-se de um conversor ideal a potência de entrada (P_{in}) pode ser igualada à potência de saída (P_{out}). Ou seja:

$$V_{in} I_L = \frac{V_o^2}{R_o}$$

(2.26)

$$I_L = \frac{V_o^2}{V_{in} \cdot R_o}$$

(2.27)

2.5 Capacitor de Filtro

Pela de Kirchhoff das correntes, a corrente do capacitor $i_c(t)$ é o resultado da subtração entre a corrente no diodo $i_D(t)$ e a da carga $i_o(t)$. Sabe-se, pelo comportamento de

chaveamento e a Figura 2.2.2, que a corrente no diodo é zero, quando o circuito 1 está ativo. Porém, quando a etapa 2 está em operação, a corrente acompanha a do indutor. A Figura 2.3.1 apresenta graficamente tal comportamento e a Figura 2.3.2, a corrente no capacitor, ambas em função do tempo.

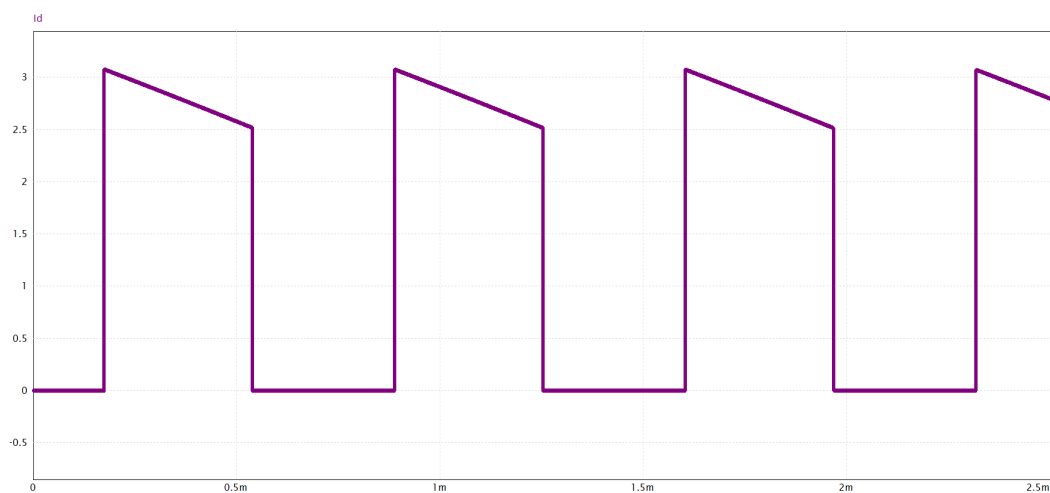


Figura 2.3.1 - Corrente i_D em função do tempo.

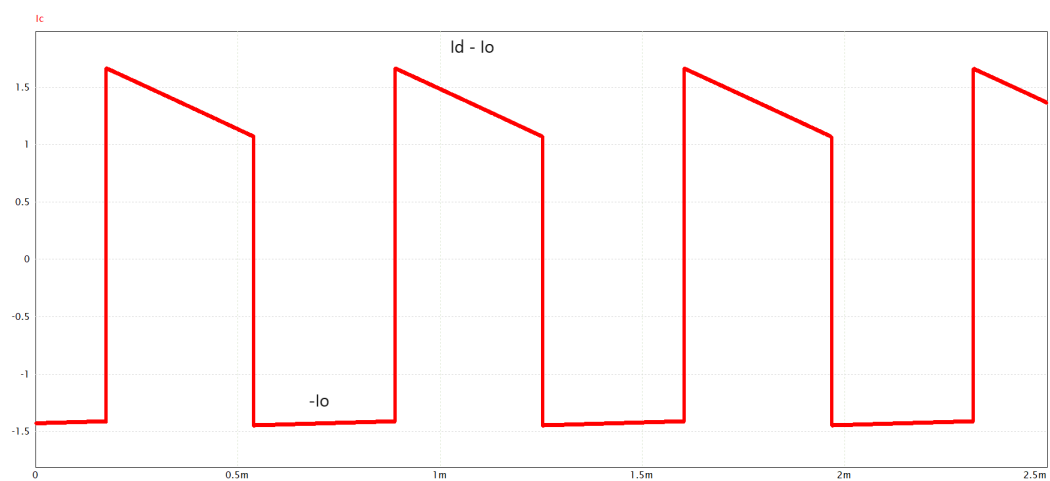


Figura 2.3.2 - Corrente i_C em função do tempo.

Utilizando a mesma abordagem que para o indutor de filtro, a análise do capacitor pode ser iniciada através das equações que descrevem o comportamento da sua corrente, ao longo do tempo.

$$i_c = C \cdot \frac{dv_o}{dt}$$

(2.28)

$$dv_o = \frac{i_c}{C} dt$$

(2.29)

$$\int dv_o = \int \frac{i_c}{C} dt$$

(2.30)

Importante salientar que quando a etapa 1 está em atividade, o componente responsável por fornecer energia à carga R_o é o capacitor. Portanto, quando não há corrente no diodo ocorre a descarga deste dispositivo. Entretanto, quando o circuito 2 volta a ficar operacional, o que acontece é o carregamento do capacitor. A Figura 2.3.3 apresenta o comportamento transiente da tensão v_o devido a essas alterações de circuito.

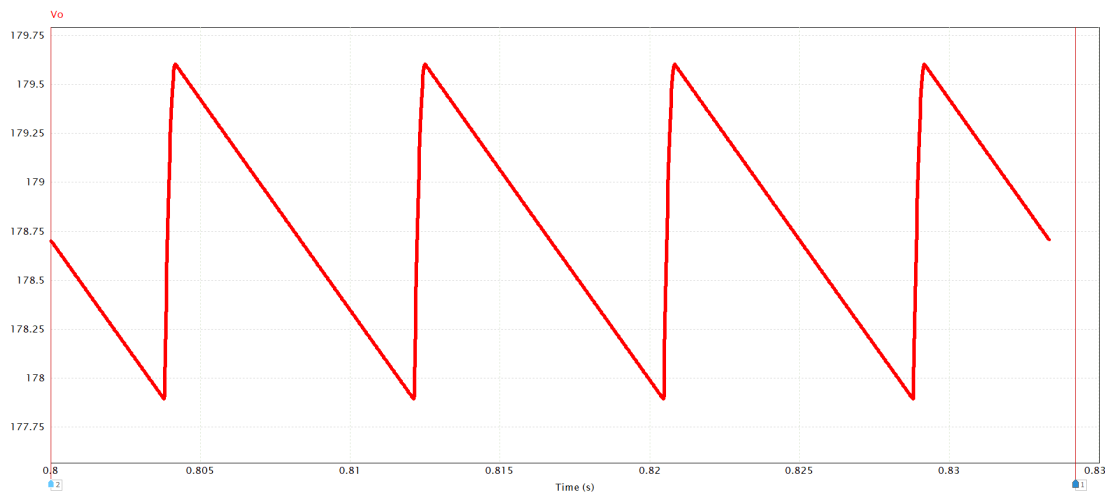


Figura 2.3.3 - Tensão v_o em função do tempo.

Assim como para o equacionamento da indutância, e capacitância pode ser formulada aplicando adequadamente os limites de integração na equação (2.29). Tal resposta pode ser alcançada analisando o intervalo de tempo em que o circuito 1 está ativo ou o 2. A seguir é apresentado a resolução a partir da etapa de descarga do capacitor.

$$\int_{V_{oMAX}}^{V_{oMIN}} dv_o = \int_0^{T_{on}} \frac{i_c}{C} dt$$

(2.31)

$$\int_{V_{oMAX}}^{V_{oMIN}} dv_o = \int_0^{T_{on}} \frac{-I_o}{C} dt$$

(2.32)

$$V_{oMIN} - V_{oMAX} = \frac{-I_o}{C} \cdot \frac{D}{f_s}$$

(2.33)

$$- \Delta v_o = \frac{-I_o}{C} \cdot \frac{D}{f_s}$$

(2.34)

$$C = \frac{I_o \cdot D}{\Delta v_o \cdot f_s}$$

(2.35)

2.6 Parâmetros Elétricos do Conversor Boost

O projeto do conversor boost possui sua tensão de entrada V_{inB} condicionada à saída de um retificador de onda completa. Tal retificador está conectado à uma rede v_{rede} cujo valor eficaz é de 127V a 60Hz. A ondulação da tensão de entrada do boost $\Delta V_{CC\%}$ é de 1%. Sendo assim:

$$V_{rede MAX} = 127 \cdot \sqrt{2} = 179.6051$$

(2.36)

$$V_{inB} = 177,8090V \quad (2.37)$$

Utilizando a equação (2.15) tem-se que $D=0,4894$, para que $V_o = 350V$.

Sabendo que $\Delta i_{L\%} = 20\%$ e que $I_L = 2,7978$ pela equação (2.27), assim $\Delta i_L = 0,5595$. Portanto, pela equação (2.24), a indutância L do indutor de filtro do conversor boost é 111,6548 mH.

Já para o capacitor, considerando uma variação percentual de 2,5%:

$$I_o = \frac{P_o}{V_o} = 1,4285 \text{ A} \quad (2.38)$$

$$\Delta v_{o\%} = \frac{\Delta v_o}{V_o} \quad (2.39)$$

$$\Delta v_o = 8,75 \text{ V} \quad (2.40)$$

Pela equação (2.34), $C = 58,0408 \mu F$. A Tabela 3 apresenta um comparativo entre as estimativas teóricas apresentadas neste trabalho e os resultados obtidos via simulação computacional.

Tabela 3 – Comparação de Resultados conversor boost.

Grandezas	Simulação	Teoria	Erro relativo
V_o	350,296 V	350 V	0,0845%
$\Delta v_{o\%}$	2,4876 %	2,5%	0,496%
$\Delta i_{L\%}$	20,0128 %	20%	0,064%

2.7 Dispositivos Comerciais

Levando em consideração que a tensão máxima reversa sobre diodo ficou em torno de 354 V e aplicando uma margem de segurança de 50%; a tensão máxima inversa que o diodo precisa aguentar uma tensão de mais de 530V. Além dessa exigência de tensão, há também que considerar-se que, pela equação (2.37), a corrente média sobre o dispositivo será em torno de 1,43A. Por essas razões escolheu-se o diodo ISL9R460PF2 da fabricante Fairchild.

Para definir o MOSFET comercial que deveria ser empregado, considera-se a tensão máxima sobre a chave. Isso ocorre no momento em que há fluxo de corrente sobre o diodo. Ou seja, quando a chave não conduz pelo MOSFET, a tensão sobre os terminais que

compõem a chave são 350V em média, com a flutuação de 2,5% estimado teoricamente; a tensão de pico sobre a chave do MOSFET é de em torno de 354V. Já seu fluxo de corrente máximo ocorre quando o diodo estiver reversamente polarizado. Ou seja, toda a corrente sobre o indutor passará pelo transistor. Para descobrir o valor dessa corrente é possível fazer uso da equação (2.26), considerando 245Ω para a carga haja vista que potência e tensão de saída são conhecidas. Nestes termos, a I_L máxima sobre a chave será 2,812A (teórico) e 3,07(simulado). No PSIM, a corrente RMS da corrente foi de 2,5A.

Aplicando uma margem de segurança de 50% tanto para corrente quanto tensão sobre o MOSFET, chega-se dos seguintes valores para serem considerados 530V e 3,25A. Nesse sentido o dispositivo BUZ90 do fabricante ISC atende essas especificações, pois possui uma tensão de tolerância entre os terminais dreno-source de 600V e uma corrente contínua máxima de 4,5A.

CAPÍTULO 3 SIMULAÇÃO DA UNIÃO DOS CONVERSORES

Inicialmente foi elaborado o esquemático da união dos conversores CA-CC e CC-CC representando o retificador de onda completa em configuração ponte como alimentação do conversor boost. Para isso foi retirada a carga do retificador para posicionar no lugar que ocupava a fonte de alimentação V_{in} do conversor boost da Figura 2.1.1, resultado no circuito da Figura 3.1.1.

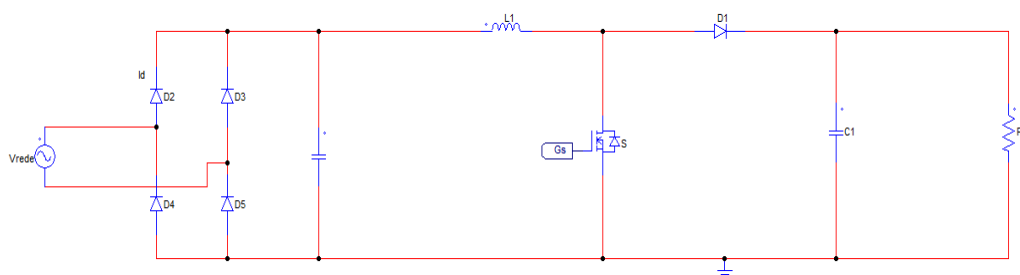


Figura 3.1.1 - Circuito completo do projeto composto pela junção do retificador e do conversor.

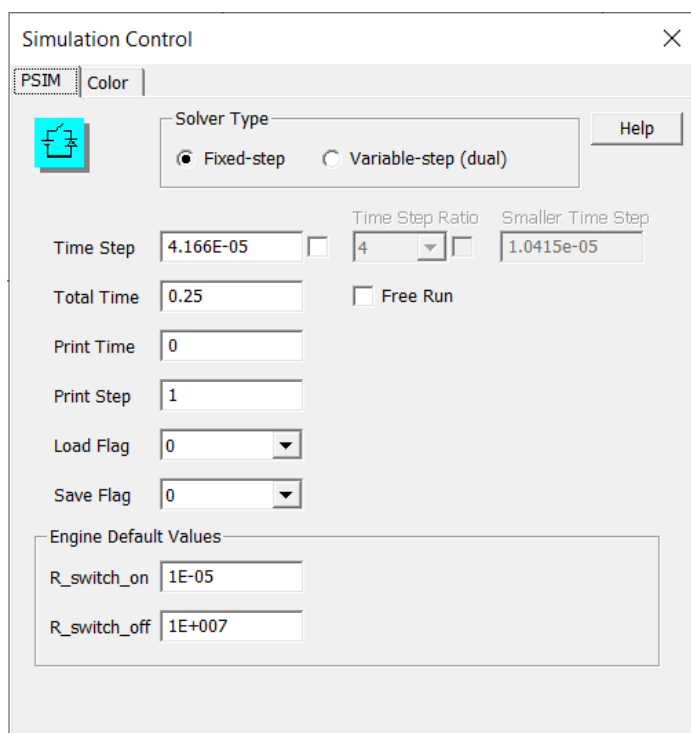


Figura 3.1.2 - Simulation Control do circuito completo do projeto com os valores atribuídos.

Após configurar o ambiente de simulação com os valores apresentados na Figura 3.1.2 foram obtidas as seguintes formas de onda para as grandezas V_{rede} , V_{cc} , i_{rede} , V_{GS} , v_o e I_L , resultantes na conexão entre o retificador de onda completa e o conversor boost.

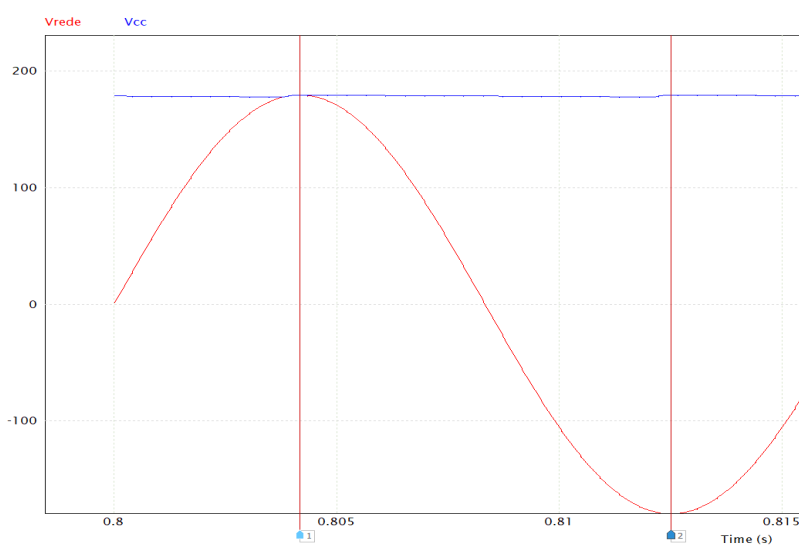


Figura 3.2.1 - Tensão v_{rede} e V_{CC} em função do tempo.

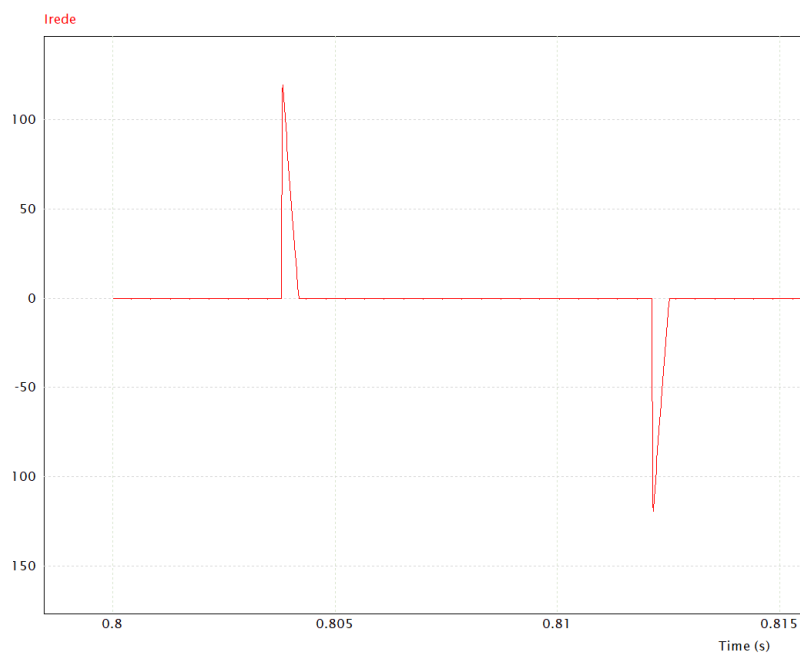


Figura 3.2.2 - Corrente i_{rede} em função do tempo.

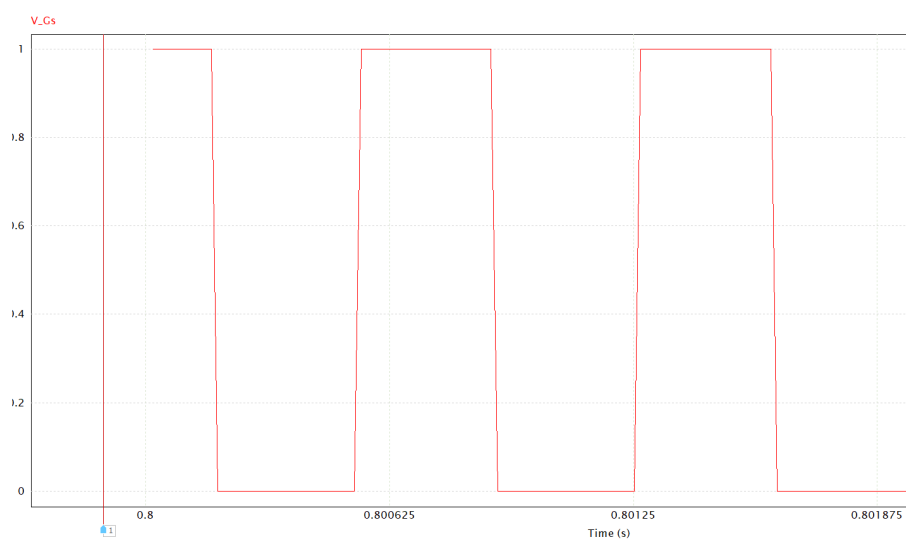


Figura 3.3.3 - Tensão v_{GS} em função do tempo.

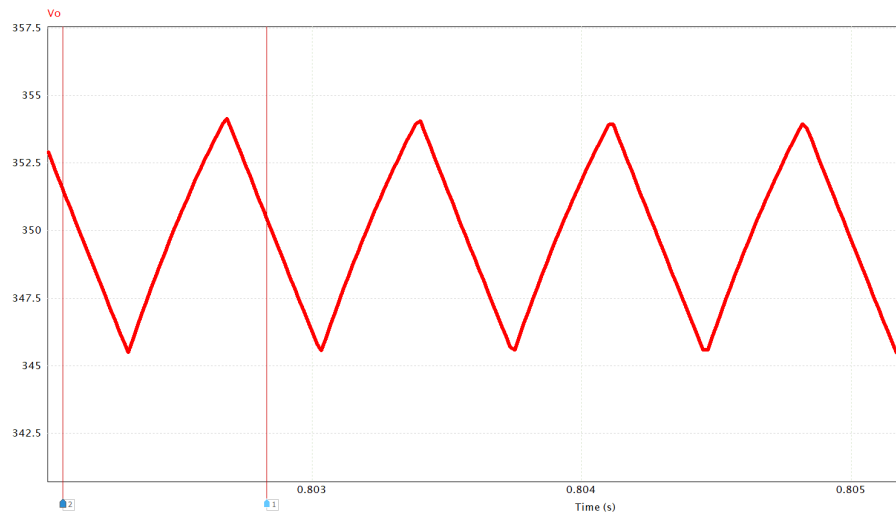


Figura 3.3.4 - Tensão v_o em função do tempo.

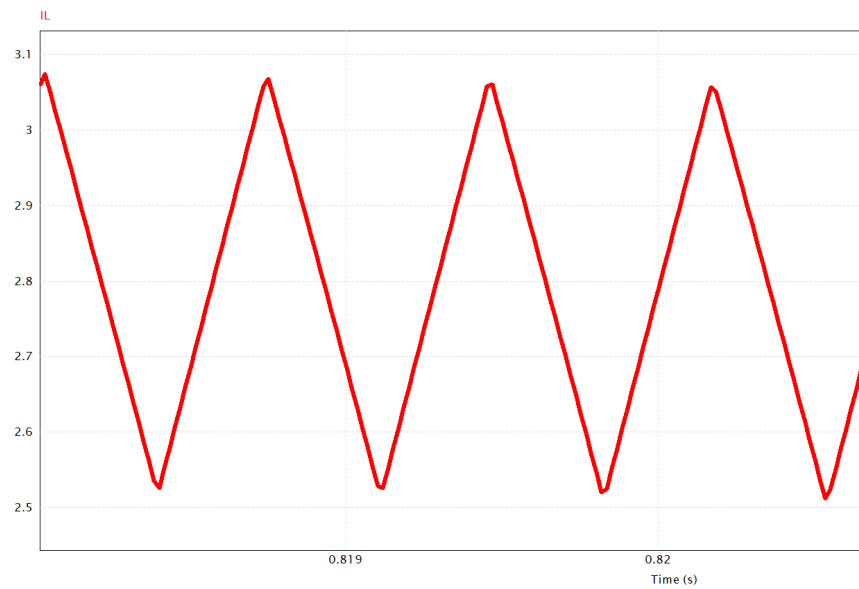


Figura 3.3.5 - Corrente i_L em função do tempo.

Posteriormente, para o do Fator de Potência para a entrada do circuito completo, o ambiente de simulação foi configurado com os valores de Time Step, Total Time e Print Time 167s, 0,333s e 0,1667s respectivamente, que correspondem ao intervalo de $10T$ e $20T$.

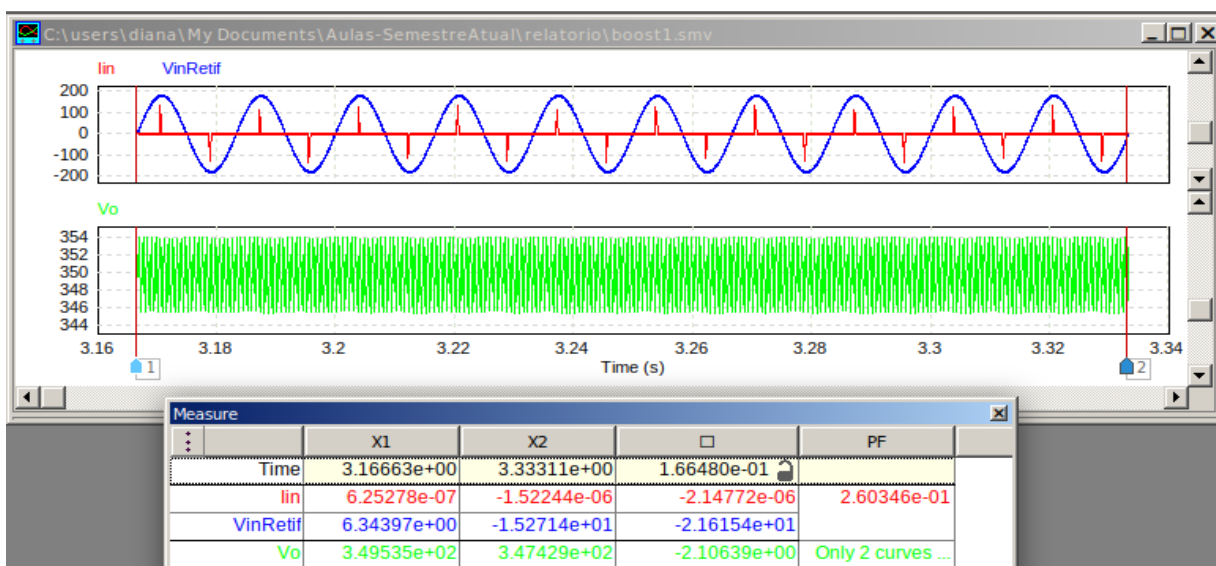


Figura 3.4 - Circuito completo do projeto composto pela junção do retificador e do conversor.

Finalmente, as Tabelas 2 e 3 apresentam um comparativo simplificado de algumas variáveis elétricas presentes no conversor e seus respectivos erros. Comparado com a Tabela 4, percebe-se que, com exceção da média da tensão de saída, houve uma interferência de erros sistemáticos, os quais causaram elevação da distância entre os valores teóricos e simulados. Ou seja, os erros do retificador se associaram aos erros do conversor boost.

Tabela 4 – Comparação de Resultados do circuito completo.

Variáveis	Simulação	Teoria	Erro relativo
Fator de Potência	26,03%	-	-
THD	3,6231	-	-
V_{cc}	178,761 V	177,8090 V	0,5354%
$\Delta V_{cc\%}$	0,9580%	1%	4,2%
V_o	349,965	350 V	0,01%
$\Delta v_{o\%}$	2,4827%	2,5%	0,692%
$\Delta i_{L\%}$	19,8222%	20%	0,889%

CONSIDERAÇÕES FINAIS

No desenvolvimento do presente trabalho, foi possível evidenciar dois aspectos de bastante impacto no princípio de funcionamento do retificador de onda completa em configuração ponte com filtro capacitivo.

Inicialmente, considerou-se a premissa de que a corrente através do capacitor é proporcional à taxa de variação da tensão através dele. No caso de uma tensão CC, a taxa de variação da tensão é zero, portanto, a corrente do capacitor também é zero, justificando o uso do condensador como elemento filtrante. No entanto, a análise do conversor CA-CC permitiu aprofundar o entendimento do funcionamento do filtro capacitivo, através da consideração da reatância capacitiva que segundo a equação $X_c = 1/(2\pi fC)$, para baixas frequências, esta "resistência" é alta, dificultando a passagem de corrente, analogamente, no caso da corrente contínua que possui frequência "zero", a reatância capacitiva seria infinita, bloqueando o fluxo de corrente. No esquemático do circuito ao colocar o capacitor entre a fonte AC e o GND foi bloqueada a passagem da componente CC para o terra acumulando cargas elétricas e incrementando a tensão no terminal positivo do capacitor, fazendo que a corrente ‘procure’ o caminho de menor resistência no sentido do terminal negativo do capacitor, portanto, agora temos visivelmente um sinal CA de pequena amplitude com um deslocamento CC.

O segundo aspecto, está atrelado à avaliação da energia no circuito, tomando como referência a distorção na corrente de entrada ao apresentar o comportamento pulsado suficiente para drenar toda a potência do conversor.

Para o retificador CC-CC boost, considerou-se ao final do projeto que no caso de uma implementação real, haveria que projetar um filtro para corrigir o fator de potência ao apresentar um valor simulado muito baixo, implicando em um aproveitamento inferior ao usual refletido na potência ativa que corresponde a menos do 20% da potência aparente.

Por último, através da realização das tarefas de projeto propostas concluiu-se que o software PSIM® retorna das simulações valores muito próximos ao teóricos e vice-versa e facilita o uso de elementos ideais.

REFERÊNCIAS BIBLIOGRÁFICAS

[1]BARBI, I. Eletrônica de potência. 3ra edição. Florianópolis: Edição do autor, 2000.

[2]HART, D. W. Eletrônica de Potência. 1ra edição. Porto Alegre: AMGH, 2011

[3]1N5400 - 1N5408. Taiwan Semiconductor. Disponível em:

<<https://html.alldatasheet.com/html-pdf/445177/TSC/1N5404/53/1/1N5404.html>>