

# 哈尔滨工业大学（深圳）南工骁鹰战队

---

## 硬件组第三讲培训讲义——设计电源电路培训

---

撰写人：崖峥嵘

审核人：张韶恒

---

## 目录/教学要点

---

### 一. 电源电路模块设计

1.1 设计目的-[跳转](#)

1.2 LDO特性-[跳转](#)

1.3 开关电源的基本构成思路（以Buck电路为例）-[跳转](#)

### 二. 芯片手册研读

2.1 选型-[跳转](#)

2.2 原理图设计-[跳转](#)

2.3 PCB设计-[跳转](#)

### 三. 原理图部分解析

3.1 原理图部分解析-[跳转](#)

3.2 PCB部分解析-[跳转](#)

## 四. 设计实例

### 4.1 12V转3.3V电源模块设计 -[跳转](#)

### 4.2 下单流程与注意事项 -[跳转](#)

---

## 一、电源电路模块设计

---

### 设计目的：

**为什么要设计电源电路模块：本质上为了满足不同芯片的供电需求与电压限制**

ex:树木（类比一些芯片与驱动）需要数十升水量，花朵（类比另一些芯片与驱动）只需要数十毫升的水量且不可承受过量水源（overvoltage），那么从黄河（电源vin）引进的水渠需要先用工具（升降压电路）分配再灌溉(vout)而非直接引入黄河

---

## LDO特性

### LDO<sup>[1]</sup>（低压差线性稳压器）

- 低压差：输出电压和输入电压的差值很低。
- 线性：是指其调整管（通常为MOSFET<sup>[2]</sup>或BJT）工作在饱和区（或称放大区），通过连续调节其等效电阻来实现电压的稳定，整个过程不存在高频开关动作。
- 稳压：当输入电压VIN在正常范围内时，输出电压VOUT都稳定在一个我们需要的固定电压值

LDO适合低功率、对噪声要求高的应用，尤其是输入和输出电压差不大的时候。

而在输入电压 < 输出电压，宽输入电压，大压差，大电流等情况下buck-boost电路<sup>[3]</sup>更合适

---

## 开关电源的基本构成思路（以Buck电路为例）

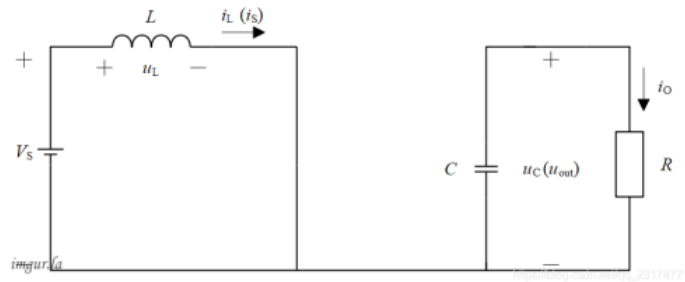
### 从0设计buck电路

- 改变开关通断控制占空比得到方波（电压纹波大）

- 加电容对电压“削峰补枯”降低电压纹波（电容电流的加入使电流过大）
- 加电感对电流“削峰补枯”降低电流纹波与电流峰值（开关断开时电流突降至0产生高压危险的感应电动势）
- 加入续流二极管使能量逐渐减少，电流缓降。
- 最终加上续流二极管之后的电路就如右图所示，在MOS管，电感，电容的共同作用之下能够输出一个相对稳定的电压。

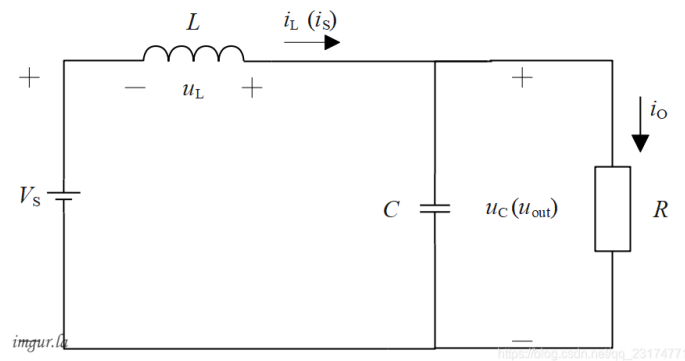
## boost电路工作原理

- 当控制端的输入信号 $u_{GS}$ 为高电平时，此时开关管**VQ**导通，相当于短路，其等效电路如图



通过电路可以看出，此时输入电压给电感**L**充电，需要注意这时电感两端电压 $u_L$ 的极性为左正右负，并且随着时间的增加，电感上的电流 $i_L$ （即输入电流 $i_s$ ）不断增大。此时二极管**VD**反向截止，相当于断路。而此时的电容**C**向负载**R**放电，随着时间的增加，电容**C**两端的电压 $u_C$ （即输出电压 $u_{out}$ ）在不断减小。

- 当控制端的输入信号 $u_{GS}$ 为低电平时，此时开关管**VQ**截止，相当于断路，其等效电路如图所示。



此时电感**L**两端电压 $u_L$ 的极性变为右正左负，使得**VD**导通，电感放电，且随着时间的增加，电感上的电流 $i_L$ （即输入电流 $i_s$ ）不断减小。这时输入电压 $V_s$ 和电感**L**上的电压叠加起来，一起给电容**C**充电，同时给负载**R**供电。随着时间的增加，电容**C**两端的电压 $u_C$ （即输出电压 $u_{out}$ ）在不断增加。

## 扩展buck-boost电路应用

- boost电路
- buck-boost电路（负压）

- 四开关Buck-boost电路<sup>[4]</sup>（正压）

## 二、芯片手册研读

### 选型

产品文件

资源下载

技术文档

工具与软件

支持与社区

TPS63070

2.5A 降压 - 升压转换器 - 2015 - REVISED MARCH 2019

TPS63070 具有 3.6A 开关电流的 2V 至 16V 降压 - 升压转换器

主要特征

- 1 特性
- 输入电压范围: 2.0V 至 16V
- 输出电压范围: 2.5V 至 9V
- 效率高达 95%
- 脉宽调制 (PWM) 模式下的直流精度为  $\pm 1\%$
- 脉频调制 (PFM) 模式下的直流精度为  $\pm 3\%$  -  $1\%$
- 降压模式下的输出电流为 2A
- 升压模式下的输出电流为 2A
- (输入电压 = 4V; 输出电压 = 5V)
- 精密使能输入可实现
  - ~ 用户定义的欠压闭锁
  - ~ 准确排序
- 在降压和升压模式之间实现自动转换
- 器件静态电流典型值: 50 $\mu$ A
- 具有固定和可调输出电压选项
- 具有输出放电选项
- 省电模式可提高低输出功率时的效率
- 2.4MHz 强制固定运行频率和同步选项
- 电源正常输出
- 可通过 VSEL 轻松更改输出电压
- 关断期间负载断开
- 过热保护
- 输入/输出过压保护
- 采用四方扁平无引线 (QFN) 封装

主要应用场景

- 2 应用
- 双节锂离子应用
- 工业计量设备
- 数码相机 (DSC) 和便携式摄像机
- 笔记本电脑
- 超便携移动个人计算机和移动互联网设备
- 个人医疗产品

芯片特性说明

3 说明

TPS6307x 是一款高效降压 - 升压转换器, 具有低静态电流特性, 特别适用于输入电压可能高于或低于输出电压的应用场景。该器件在升压或降压模式下均可提供高达 2A 的输出电流。其核心采用固定频率、脉宽调制 (PWM) 控制器, 结合同步整流技术实现最高转换效率。当负载电流较低时, 转换器会自动进入省电模式, 从而在宽泛的负载电流范围内维持高效率。此外, 器件支持禁用功能以最大限度降低功耗, 关断期间负载与电池完全隔离。该产品采用紧凑型 2.5mm x 3mm QFN 封装。

器件信息 (1)

| 器件号       | 封装   | 封装尺寸 (标称值)    |
|-----------|------|---------------|
| TPS63070  | VQFN | 2.5 毫米 x 3 毫米 |
| TPS630701 | VQFN | 2.5 毫米 x 3 毫米 |
| TPS630702 | VQFN | 2.5 毫米 x 3 毫米 |

(1) 如需了解所有可用封装, 请参阅数据表末尾的可订购产品附

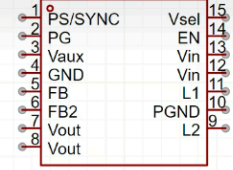
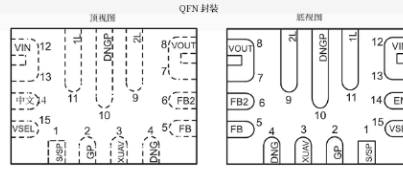
封装示意图

依据主要特征, 应用场景与芯片特性作选择

### 原理图设计

- 引脚功能 (PIN FUNCTIONS): 明白各个引脚功能与注意事项(相当于芯片需要遵守的规则)

## 6 引脚配置与功能



引脚的对应的编号和简称

引脚的详细功能描述

| NAME  | PIN NO. | I/O | 描述  |
|-------|---------|-----|---|
| EN    | 14      | I   | 启用输入。拉高以启用设备，拉低以禁用设备。   |
| FB    | 5       | I   | Voltage feedback of adjustable versions, must be connected to VOUT on fixed output voltage version. |
| GND   | 4       |     | 控制/逻辑地  |
| L1    | 11      | I   | 电感器的连接  |
| L2    | 9       | I   | 电感器的连接  |
| PS/同步 | 1       | I   | 拉低为强制 PWM 模式，拉高为 PWM/PFM (节能) 模式。应用时钟信号以同步外部频率。 to  |
| PG    | 2       | O   | 开漏电源良好输出  |
| PGND  | 10      |     | 电源地   |
| VIN   | 12, 13  | I   | Supply voltage for power stage  |
| VOUT  | 7, 8    | O   | 降压-升压转换器输出  |
| VAUX  | 3       | O   | 内部电压调节器连接引脚。此引脚不得外接负载。  |
| VSEL  | 15      | I   | 电压缩放输入。此引脚上的高电平会启用一个晶体管，将 FB2 引脚拉至地线。 on the ve the   |
| FB2   | 6       | O   | 电压缩放输出。在 FB 和 FB2 之间连接一个电阻以改变分压比；反馈引脚。VSEL 上的逻辑高电平将使输出电压变为更高的值。 Lea 引脚通常连接至一个电阻以连接到 GND。            |

- 典型应用电路：借鉴外围电路并根据自身需求作更改

## 9 应用与实施

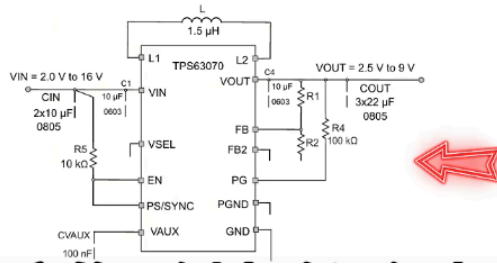
### NOTE

以下应用部分的信息不属于 TI 组件规范的一部分，TI 不保证其准确性或完整性。TI 的客户需自行判断组件是否适合其用途。客户应验证并测试其设计实施，以确认系统功能。

### 9.1 应用信息

TPS6307x 是一款高效率、低静态电流的降压-升压转换器。适用于输入电压可能高于或低于输出电压的应用场景。TPS63070 内部由输入电压或输出电压中较高者供电。为确保正常工作，其中任一或两者电压需达到 3.0V 或以上，但不得超过其最大额定值。

### 9.2 可调版本的典型应用



示例电路

外围电路选型参考



- 操作:依据手册操作提示作更改

## 操作

MP4423A 是一款内置功率 MOSFET 的高效同步整流降压型开关模式转换器。它提供了一种非常紧凑的解决方案，在宽输入电源范围内可实现 3A 的连续输出电流，并具有出色的负载和线路调节性能。

MP4423A 以固定频率峰值电流控制模式工作，以调节输出电压。内部时钟启动 PWM 周期。集成的高端功率 MOSFET (HS-FET) 导通并保持导通状态，直至其电流达到由 COMP 电压设定的值 ( $V_{COMP}$ )。当功率开关关闭时，它会保持关闭状态，直至下一个时钟周期开始。如果功率 MOSFET 中的电流在 95% 的一个 PWM 周期内未达到由 COMP 设定的电流值，则功率 MOSFET 将被强制关闭。

### 内部调节器

5V 内部稳压器为大部分内部电路供电。该稳压器接受  $V_{IN}$  输入，并在全  $V_{IN}$  范围内工作。当  $V_{IN}$  超过 5.0V 时，稳压器的输出处于全调节状态；当  $V_{IN}$  低于 5.0V 时，稳压器的输出随  $V_{IN}$  下降。在 VCC 处需要一个 0.1 $\mu$ F 的去耦陶瓷电容。

### 误差放大器 (EA)

误差放大器将反馈电压与内部 0.8V 参考电压 (REF) 进行比较，并输出一个 COMP 电压来控制功率 MOSFET 的电流。优化的内部补偿网络可将外部元件数量降至最少，并简化控制环路的设计。

### 启用/同步控制

EN/SYNC 是一个数字控制端，用于开启和关闭调节器。将 EN/SYNC 置高可开启调节器；将 EN/SYNC 置低可关闭调节器。从 EN/SYNC 到 GND 内部有一个 500k $\Omega$  的电阻，使 EN/SYNC 浮空即可关闭芯片。

EN/SYNC 内部通过一个 6.5V 的串联齐纳二极管进行钳位（见图 2）。通过一个上拉电阻将 EN/SYNC 输入连接到与  $V_{IN}$  相连的任何电压上。上拉电阻将 EN/SYNC 输入电流限制在 150 $\mu$ A 以下。

例如，当 12V 连接到  $V_{IN}$  时， $R_{PULLUP} \geq (12V - 6.5V) \div 150\mu A = 36.7k\Omega$ 。

将 EN/SYNC 直接连接到电压源而不使用上拉电阻时，需要将电压幅值限制在 6 伏或以下，以防止齐纳二极管受损。

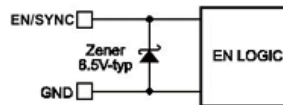


图 2：6.5V 型齐纳二极管

要使用同步功能，请在 EN/SYNC 引脚连接一个 200kHz 至 2.2MHz 范围内的外部时钟。外部时钟应在输出电压设定至少 2 毫秒后连接。当连接外部时钟时，内部时钟的上升沿将与外部时钟的上升沿同步。外部时钟信号的脉冲宽度应低于 1.7 微秒。

### 欠压锁定 (UVLO)

欠压锁定 (UVLO) 可保护芯片在电源电压不足的情况下不工作。MP4423A 的 UVLO 比较器会监测内部稳压器的输出电压 (VCC)。UVLO 的上升阈值约为 3.5V，而其下降阈值为 3.3V。

### 内部软启动 (SS)

软启动 (SS) 可防止转换器输出电压在启动时出现过冲。芯片启动时，内部电路会生成一个从 0 伏升至 1.2 伏的软启动电压。当 SS 低于 REF 时，SS 会取代 REF，误差放大器将 SS 作为参考。当 SS 超过 REF 时，误差放大器将 REF 作为参考。软启动时间在内部设定为 1.5 毫秒。

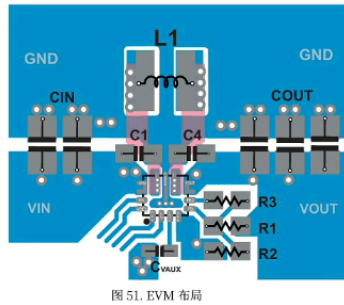
### 过流保护 (OCP) 与打嗝模式

当电感电流峰值超过设定的过流限制阈值时，MP4423A 会采用逐周期过流限制。如果输出电压下降，直至 FB 低于欠压 (UV) 阈值（通常为参考电压的 84% 以下），MP4423A 将进入打嗝模式。

## PCB设计

- Layout设计：通信与散热问题

使用推荐的PCB布局才能更好发挥芯片性能



## PCB设计指导建议

### PCB示例



## 三、嘉立创EDA专业版的定义解析与操作步骤（实操比理论更重要）

### 原理图部分

#### 项目建立

这是设计的第一步。在嘉立创EDA中，需要创建一个新项目（Project），以便组织所有相关文件（如原理图、PCB、库文件）。项目文件有助于管理版本和协作。建议在开始时设置好项目名称和存储路径，避免混乱。

#### 建立原理图与pcb：

在项目中，需要分别创建原理图文件（.sch）和PCB文件（.pcb）。这两者通常通过“设计”菜单中的“更新PCB”或类似功能关联起来，确保原理图的更改能自动同步到PCB布局。

#### 元件库和立创商城：

嘉立创EDA提供了内置元件库，包含常用元件符号和封装。还可以从立创商城（LCSC）直接搜索和导入元件。建议在设计前先确认所需元件是否在库中，或学习如何自定义库元件。

#### 电气工具和绘图工具：

电气工具：包括导线（Wire）、总线（Bus）、端口（Port）等，用于建立电气连接,确保信号正确传递。

绘图工具：如文本、线条、形状等，用于添加**注释**或图形，这些工具常用于标注设计说明。

## 基本操作（缩放、连线、空格、改快捷键等）：

- 缩放：使用鼠标滚轮或快捷键（如Ctrl+滚轮）调整视图，方便细节查看。
  - 连线：通过点击元件引脚绘制导线，确保连接正确。嘉立创EDA有自动连线功能，但极易出错，不建议使用。
  - 空格：用于旋转元件，在放置时调整方向。
  - 改快捷键：自定义快捷键可以提高工作效率（通过设置菜单修改）。建议熟悉默认快捷键，并根据习惯优化。
- 这些操作是基础，熟练后能大幅提升设计速度。

## 绘制原理图：

实际绘制电路图的过程：放置元件、连接导线、添加标签和注释。确保逻辑清晰，避免交叉或未连接的点。使用“网络标签”(Net Label) 简化复杂连接。绘制时，保持原理图整洁，便于后续检查和调试。

## DRC检测：

Design Rule Check（设计规则检查）用于验证原理图的电气正确性，如未连接引脚、短路或冲突。运行DRC before proceeding to PCB可以提前发现错误。嘉立创EDA的DRC工具会提示问题，修复后再继续。

## 导出bom：

Bill of Materials（物料清单）列出所有元件及其参数（如值、封装、数量）。导出BOM后，可用于采购或成本估算。嘉立创EDA支持导出Excel或CSV格式，并可直接链接到立创商城下单。

## 下单：

通过嘉立创平台（如立创商城）下单PCB制造或元件采购。集成功能允许一键从BOM导入元件列表，简化流程。确保BOM准确，以避免采购错误。

## 更新PCB：

将原理图更改同步到PCB布局。这通过“设计” > “更新PCB”完成，它会添加新元件、删除旧元件或调整网络。更新后，PCB布局会自动反映原理图变化，但需手动调整布局和布线。

---

# PCB部分

---

PCB部分涉及物理布局和制造准备。



## 基本设置（板框绘制、DRC设置）：

- 板框绘制：定义PCB的物理尺寸和形状，使用线条或矩形工具绘制。板框决定了PCB的外形，需符合机械要求。
- DRC设置：配置设计规则，如最小线宽、间距、孔径等。这些规则基于制造能力（如嘉立创的工艺要求），设置好后DRC会自动检查违规。建议在开始布局前设置DRC，以避免后续返工。

## 基本操作（空格、缩放、连线、交叉选择、3D、显示单层等）：

- 空格：旋转元件或对象，便于布局。
  - 缩放：调整视图以查看细节或整体布局。
  - 连线：在PCB上绘制导线（Tracks），连接元件引脚。使用自动布线工具可节省时间，但手动布线能优化信号完整性。
  - 交叉选择：在原理图和PCB之间高亮相关元件，方便对照修改。
  - 3D：查看PCB的3D模型，检查元件放置和机械兼容性。
  - 显示单层：单独显示某一层（如Top Layer或Bottom Layer），用于调试或检查特定层。
- 这些操作帮助高效完成布局，尤其是3D和交叉选择功能，能减少错误。

## 绘制PCB：

实际布局过程：放置元件、布线（手动或自动）、添加过孔和泪滴。考虑因素包括信号完整性、热管理和EMC。建议先放置关键元件（如IC），再布线电源和信号线。使用网格和对齐工具保持整洁。

## 铺铜：

添加铜皮（Copper Pour）用于接地或电源网络，以减少噪声、改善散热。在嘉立创EDA中，您可以选择网络（如GND）并绘制铺铜区域。设置铺铜规则为直连。设置为‘直连’可以为大电流路径提供最低的阻抗和最好的散热效果。

## DRC检测：

再次运行DRC，检查PCB是否符合规则（如线宽、间距、未连接网络）。这是制造前的关键步骤，修复所有错误以确保PCB可生产。嘉立创EDA的DRC报告会详细列出问题。

## 调整丝印：

丝印层（Silkscreen）用于添加文本和标识（如元件值、版本号）。调整丝印方向一致以方便后续焊接辨识元件位置。

## 下单：

生成Gerber文件，通过嘉立创平台（如立创商城）下单PCB制造。导入Gerber文件生成订单。

# 四、设计实例（以一个DC-DC为例子）

## 12V转3v3电源模块设计

要求：设计一个12v转3v3的电源模块

### 1、选型：mp4423芯片

#### 描述

MP4423A 是一款内置功率 MOSFET 的高效同步整流降压型开关模式转换器。它提供了一种非常紧凑的解决方案，在宽输入电源范围内可实现 3A 的连续输出电流，并具有出色的负载和线路调节性能。

MP4423A 采用同步模式操作，从而在整个输出电流负载范围内实现更高的效率。电流模式操作可提供快速瞬态响应，并简化环路稳定。

全面的保护特性包括过流保护（OCP）和热关断。

MP4423A 仅需少量易于获取的标准外部组件，并采用紧凑的 QFN-8（3 毫米×3 毫米）封装。

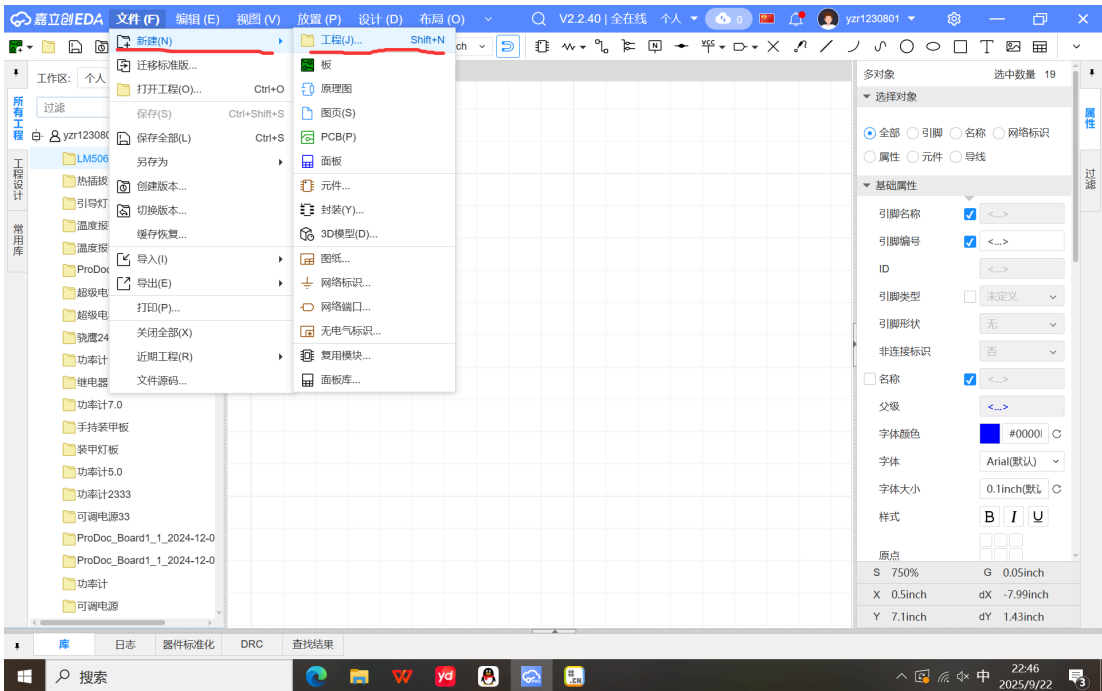
#### 特点

- 宽 4V 至 36V 连续工作输入范围
- 85 毫欧/55 毫欧低  $R_{DS(ON)}$  内部功率 MOSFETs
- 高效同步模式操作
- 默认 410kHz 开关频率
- 同步至 200kHz 至 2.2MHz 的外部时钟
- 汽车冷启动高占空比
- 强制 CCM 模式
- 内部软启动
- 电源正常
- 过流保护（OCP）和打嗝模式
- 热关断
- 输出可调范围从 0.8 伏
- 提供 QFN-8（3 毫米×3 毫米）封装形式

#### 应用；申请；应用程序

- 汽车工业
- 工业控制系统
- 分布式电力系统

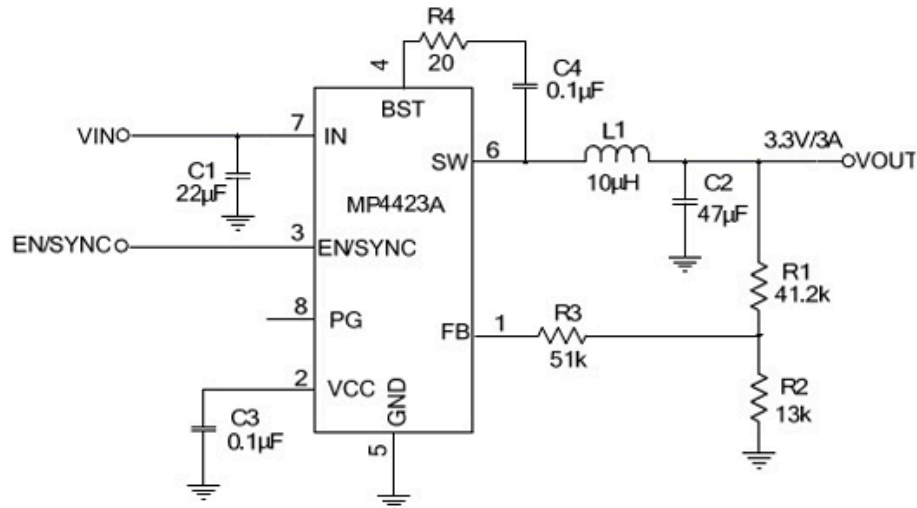
2、建立工程



3、参考典型应用电路设计

保证芯片能正常运行

# 典型应用



并依据芯片的引脚作用与电气特性为外围元器件作选型

## PIN FUNCTIONS

| Pin # | Name    | Description   |
|-------|---------|---|
| 1     | FB      | <b>Feedback.</b> Connect FB to the tap of an external resistor divider from the output to GND to set the output voltage. When the FB voltage is below 660mV, the frequency foldback comparator lowers the oscillator frequency to prevent current limit runaway during a short-circuit fault condition. |
| 2     | VCC     | <b>Bias supply.</b> Decouple VCC with a 0.1µF to 0.22µF capacitor. Select a capacitor that does not exceed 0.22µF.  |
| 3     | EN/SYNC | <b>Enable/synchronize.</b> Drive EN/SYNC high to enable the MP4423A. Apply an external clock to EN/SYNC to change the switching frequency.  |
| 4     | BST     | <b>Bootstrap.</b> A capacitor connected between SW and BST is required to form a floating supply across the high-side switch driver. A 20Ω resistor placed between the SW and BST cap is strongly recommended to reduce SW voltage spikes.  |
| 5     | GND     | <b>System ground.</b> GND is the reference ground of the regulated output voltage. GND requires special consideration during PCB layout. For best results, connect GND with copper traces and vias.   |
| 6     | SW      | <b>Switch output.</b> Connect using a wide PCB trace.   |
| 7     | IN      | <b>Supply voltage.</b> The MP4423A operates from a 4V to 36V input rail. C1 is required to decouple the input rail. Connect using a wide PCB trace.   |
| 8     | PG      | <b>Power good.</b> The output of PG is an open drain and goes high if the output voltage exceeds 90% of the nominal voltage.  |

## 选择输出电容器

输出电容器 (C2) 维持直流输出电压。应使用陶瓷、钽或低等效串联电阻 (ESR) 的电解电容器。为获得最佳效果，请使用低 ESR 电容器以保持输出电压纹波低。输出电压纹波可用公式 (9) 估算：

$$\Delta V_{OUT} = \frac{V_{OUT}}{f_s \times L_1} \times \left( 1 - \frac{V_{OUT}}{V_{IN}} \right) \times \left( R_{ESR} + \frac{1}{8 \times f_s \times C2} \right) \quad (9)$$

## 选择电感器

对于大多数应用，建议使用  $1\mu\text{H}$  至  $10\mu\text{H}$  的电感，其直流电流额定值应至少比最大负载电流高 25%。为实现最高效率，推荐使用直流电阻较小的电感。对于大多数设计，电感值可由公式 (2) 得出：

$$L_1 = \frac{V_{OUT} \times (V_{IN} - V_{OUT})}{V_{IN} \times \Delta I_L \times f_{OSC}} \quad (2)$$

其中  $\Delta I_L$  为电感纹波电流。

选择电感纹波电流约为最大负载电流的 30%。

## 电源良好 (PG)

MP4423A 具有电源良好 (PG) 输出。PG 是 MOSFET 的漏极开路。应通过一个电阻 (例如: 100kΩ) 将其连接到 VCC 或另一个电压源。当存在输入电压时, MOSFET 导通, 使 PG 在 SS 准备就绪前被拉低。当  $V_{FB}$  达到 90% xREF 时, PG 在延迟 (通常为 90μs) 后被拉高。当  $V_{FB}$  降至 84% xREF 时, PG 被拉低。如果发生热关断或 EN 被拉低, PG 也会被拉低。

浮动驱动器具有自身的欠压锁定 (UVLO) 保护功能, 其上升阈值为 2.2V, 迟滞电压为 150mV。  
强烈建议在 SW 和 BST 电容之间放置一个 20Ω 的电阻, 以降低 SW 电压尖峰。

在我们的设计实例中, 目标是获得一个 3.3V 的输出电压。通过查阅手册中提供的典型应用电路图 (见 Page 12), 可以看到官方给出的参考设计正是 3.3V/3A 的输出, 其反馈电阻 R1 为 41.2kΩ, R2 为 13kΩ。

虽然我们可以直接采用这些值, 但作为一名合格的工程师, 我们应当具备验证其正确性的能力。这是一个将理论应用于实践的关键步骤, 能够让我们从“复制电路”提升到“理解电路”。

现在, 我们利用手册 Page 15 提供的输出电压设置公式来亲手验证这些电阻值的正确性。

### 1. 找到核心公式与参数:

\* 在 datasheet 的“设置输出电压”一节中, 给出了计算反馈电阻 R2 的公式, 这个公式是基于标准的电压反馈环路推导出来的。

\* 从该公式  $R2 = \frac{R1}{\frac{V_{OUT}}{0.792V} - 1}$  中, 我们可以得知芯片内部的基准电压 (Reference Voltage) 为 **0.792V**。

\* 因此, 输出电压  $V_{OUT}$  和反馈电阻 R1、R2 的关系遵循标准的电压分配公式:

$$V_{OUT} = V_{REF} \times \left(1 + \frac{R1}{R2}\right)$$

其中， $V_{REF}$  就是0.792V。

## 2. 代入参数进行计算:

\* 我们将典型应用电路中的电阻值代入上述公式：

\*  $R1 = 41.2k\Omega$

\*  $R2 = 13k\Omega$

\* 计算过程如下：

$$V_{OUT} = 0.792V \times \left(1 + \frac{41.2k\Omega}{13k\Omega}\right)$$

$$V_{OUT} = 0.792V \times (1 + 3.16923)$$

$$V_{OUT} = 0.792V \times 4.16923$$

$$V_{OUT} \approx 3.302V$$

## 3. 得出结论:

计算结果约为 **3.302V**，与电路图标称的 **3.3V** [cite: 2499] 基本完全一致（细微差别源于电阻的标称值精度）。这有力地证明了手册中典型应用电路的参数是正确无误的。

通过这个简单的验证过程，我们不仅确认了电路设计的正确性，也加深了对DC-DC转换器是如何通过外部反馈电阻来设定输出电压的理解。在未来的设计中，当你需要设定一个不同的输出电压（例如5V）时，就可以充满信心地运用这个公式来计算所需的电阻值了。

## 设置输出电压

外部电阻分压器设定输出电压（见第 1 页的典型应用）。反馈电阻（R1）与内部补偿电容一起设定反馈环路带宽。选择 R1 约为 40kΩ。然后可使用公式（1）计算 R2：

$$R2 = \frac{R1}{\frac{V_{OUT}}{0.792V} - 1} \quad (1)$$

当  $V_{OUT}$  较低时，强烈推荐使用 T 型网络（见图 4）。

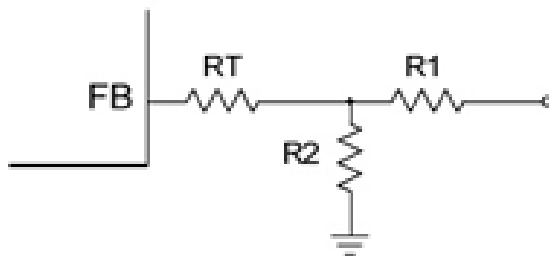
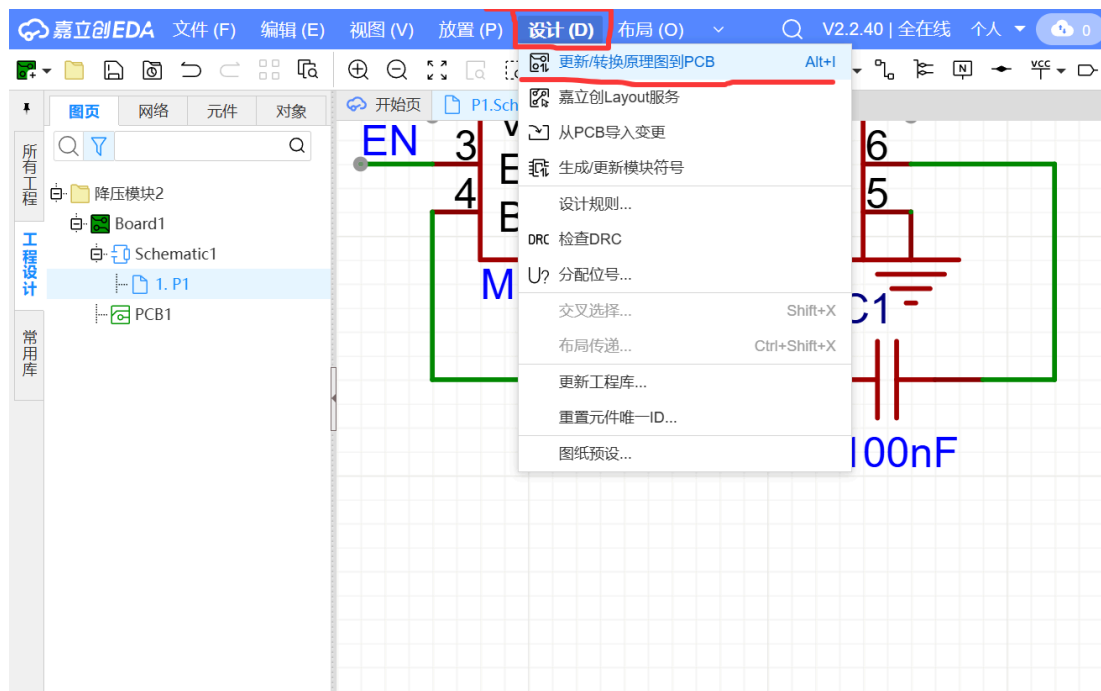


图 4：T 型网络

## 4、（在检查原理图-DRC后）导入原理图进行PCB设计





确认导入信息

分组依据

动作

对象

过滤:

| <div><div><div>变更</div></div></div>  | 动作   | 对象 | 导入前 | 导入后 |
|--|------|----|-----|-----|
| <div><div><div><div>白</div><div>✓</div></div>C1</div><div><div><div></div><div>✓</div></div></div></div> | 增加元件 | C1 | -   | C1  |
| <div><div><div><div>白</div><div>✓</div></div>R1</div><div><div><div></div><div>✓</div></div></div></div> | 增加元件 | R1 | -   | R1  |
| <div><div><div><div>白</div><div>✓</div></div>U1</div><div><div><div></div><div>✓</div></div></div></div> | 增加元件 | U1 | -   | U1  |

同时更新导线的网络(只适用网络名变更的场景，不适用于元件或导线增删的场景)

导出报告

应用修改

取消

依据芯片手册推荐PCB布局绘制

PCB 布局指南

高效的 PCB 布局，尤其是输入电容和 VCC 电容的放置，对于稳定运行至关重要。为获得最佳效果，请参考图 7 并遵循以下指南。

- 1. 将陶瓷输入电容器尽可能靠近 IN 和 GND 安装，尤其是小型封装（0603）的输入旁路电容器。
- 2. 输入电容器与 IN 之间的连接应尽可能短且宽。
- 3. 将 VCC 电容尽可能靠近 VCC 和 GND 引脚放置。
- 4. 将 VCC 到电容再到地的走线长度尽可能缩短。
- 5. 使用一个直接连接到地（GND）的大接地平面。
- 6. 如果底层是接地平面，则在 GND 附近添加过孔。
- 7. 将 SW 和 BST 布线远离诸如 FB 等敏感模拟区域。
- 8. 将 T 型反馈电阻放置在靠近芯片的位置，以确保连接到 FB 的走线尽可能短。

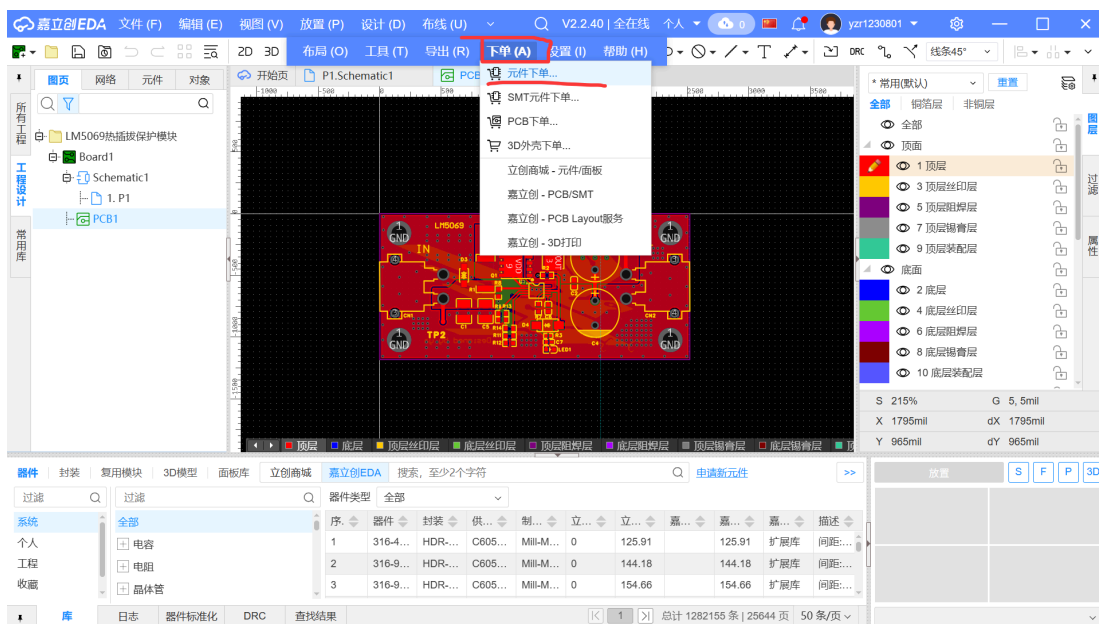
The diagram illustrates a recommended PCB layout for a power management IC. The top layer shows the IC (U1) with various components: input capacitors C1A and C1B near the VIN pin, feedback resistors R1, R2, R3, R4, and R5, and output capacitors C2 and C3. The bottom layer shows a large GND plane with vias connecting to the top layer components.

图 7：推荐的 PCB 布局

该示例仅设计一个简单电源模块，若是设计一块功能完整的板子，可继续以下**下单流程**（**下单前应先找人审核原理图与PCB再发加工**）

## 下单流程与注意事项

### (1)（在检查DRC后）PCB下单



空白选择处基本以免费为选择项。另外PCB下单每月有两张优惠券领取实现免费下单，可上网寻找领取方法。

**PCB在线下单平台** [设置下单默认工艺](#) [下单前技术人员必看](#) [下单员必看](#) [PCB工艺参数](#)

基本要求

板面外观要求 [按IPC二级标准](#) [极致外观要求](#)

包装要求 [嘉立创标识盒子](#) [空白盒子](#)

是否需要磨边 [不需要](#) [需要](#)

指定生产基地 [无要求](#) [惠州聚真工厂](#) [珠海新兆丰](#)  
[江苏嘉立创](#) [珠海先进](#) [韶关金悦通](#)  
[先进二厂](#) [先进三厂](#)

UL标识 [不需要](#) [需要](#)

出货报告 [不需要](#) [成品检验报告](#)

测试报告E-TEST REPORT [ROHS测试报告](#)

微切片检测报告 [可靠性测试报告](#) [离子污染测试](#)

锡腐蚀 [SEM镀层结构分析](#)

生产条码 [需要标签](#) [不需要标签](#)

自定义标签（黑白，免费） [自定义标签（彩色，收费2元）](#)

标志增加方式 [无要求](#) [每个单片内增加](#)

仿真图

文件名: LM5069热插拔保护模块\_PCB1\_202509... [重新上传文件](#)

交期 & 快递

交期 样板48小时免费加急

总价 预估支付总价(不含运费): **¥30**

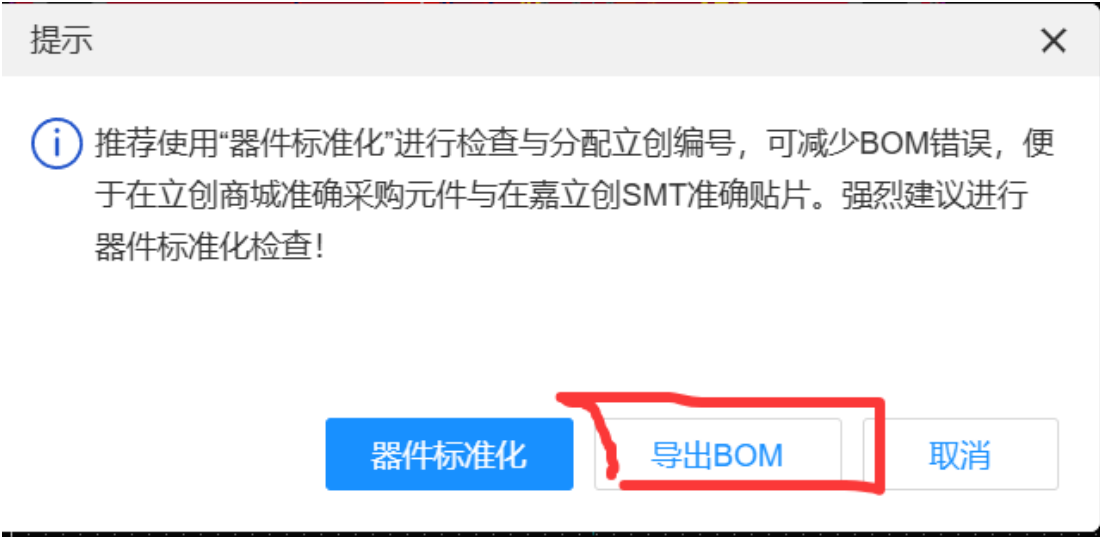
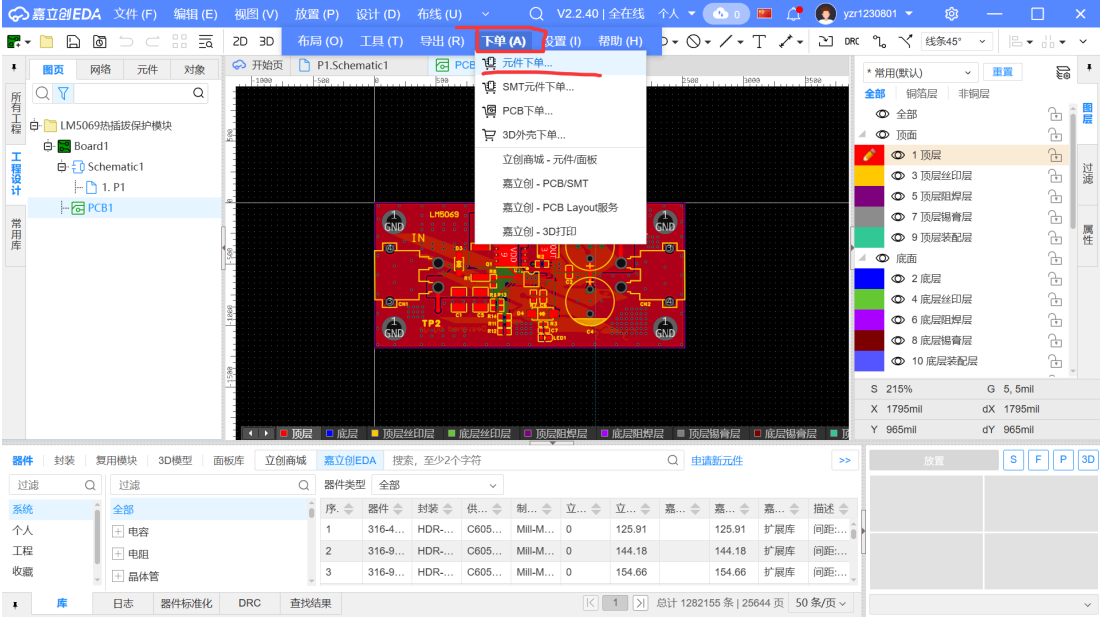
[检查订单](#)

[提交订单](#)

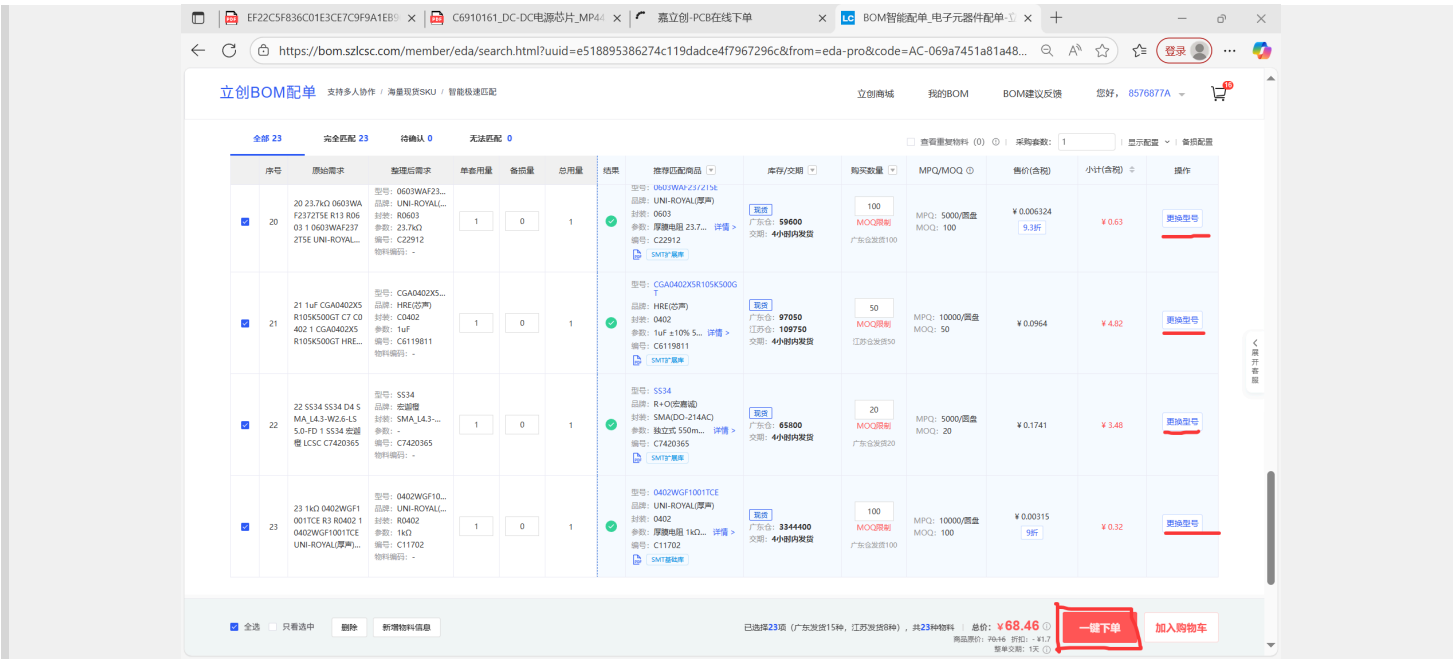
☒ 我已知悉《免责声明》

订单提交后依据提示付费即可

## (2) 元器件下单



检查元器件是否正确（若器件无货或不符合可点击更换型号或回到设计阶段重新选型），接着点击  
一键下单



## 新增我校发票信息作后续报销使用，最后提交订单



## 至此完成了一块板子从设计要求到发加工的全过程

### 1. 线性稳压器 (LDO)

- 1. 输出电压只能低于输入电压
- 2. 输出电流一般较小
- 3. 原理简单
- 4. 设计简单，占用面积小
- 5. 一般转化效率不高

2. LDO内部基本都是由4大部件构成，分别是分压取样电路、基准电压源、误差放大电路和晶体管调整电路。

[1]分压取样电路：通过电阻R1和R2对输出电压进行采集；

[2]基准电压：通过bandgap（带隙电压基准）产生的，目的是为了温度变化对基准的影响小；

[3]误差放大电路：将采集的电压输入到比较器反向输入端，与正向输入端的基准电压（也就是期望输出的电压）进行比较，再将比较结果进行放大；

[4]晶体管调整电路：把这个放大后的信号输出到晶体管的控制极（也就是PMOS管的栅极或者PNP型三极管的基极），从而这个放大后的信号（电流）就可以控制晶体管的导通电压了，这就是一个负反馈调节回路。↩

3. dcdc升降压电路特点

1:设计方案非常成熟

2:转换效率高一般能到90%以上

3:原理简单

4:能满足大功率输出的要求 ↩

4. Q1和Q3同时工作，Q2和Q4同时工作。并且两组MOS交替导通，如右图。如果把Q2和Q4换成二极管，那么也是同样能工作，只不过没有同步整流。

对于这种控制方式，在CCM(连续导通模式)情况下我们可以得到公式： $V_{in}D = V_{out}(1-D)$  也就是说， $V_{out} = V_{in}D/(1-D)$ . 这个电压转换比和我们常见的buck-boost是一样的。↩