微机原理与接口技术

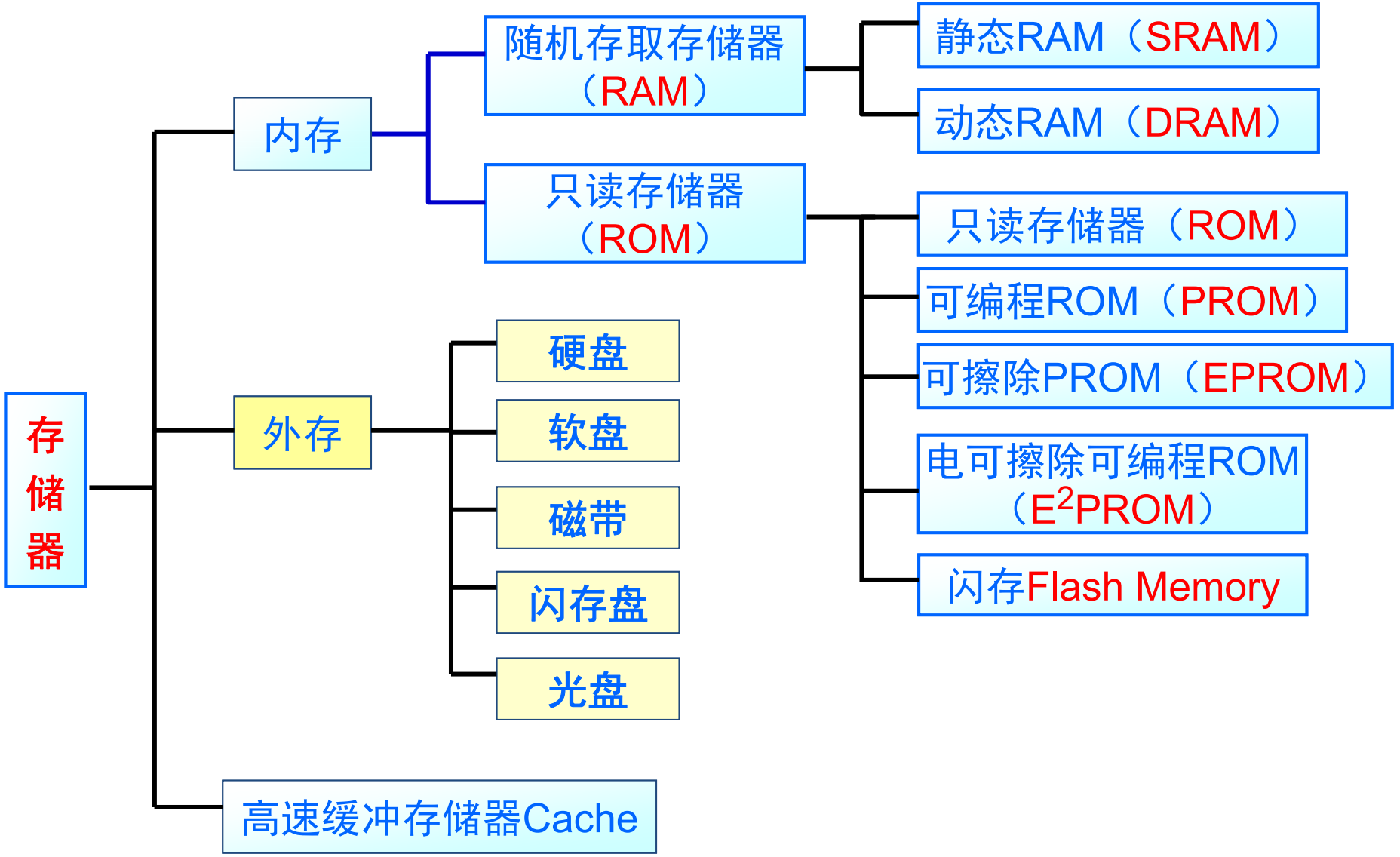
§6 微控制器存储器扩展

主讲人：佘青山

Homepage: https://faculty.hdu.edu.cn/zdhxy/sqs/main.htm
Email: qsshe@hdu.edu.cn
Mob：13758167196
Office: 第二教研楼南楼308室

2024年11月12日

存储器分类（背景知识）


存储器
内存
随机存取存储器（RAM）
静态RAM（SRAM）
动态RAM（DRAM）
只读存储器（ROM）
只读存储器（ROM）
可编程ROM（PROM）
可擦除PROM（EPROM）
电可擦除可编程ROM（E2PROM）
闪存Flash Memory
外存
硬盘
软盘
磁带
闪存盘
光盘
高速缓冲存储器Cache

内容提要

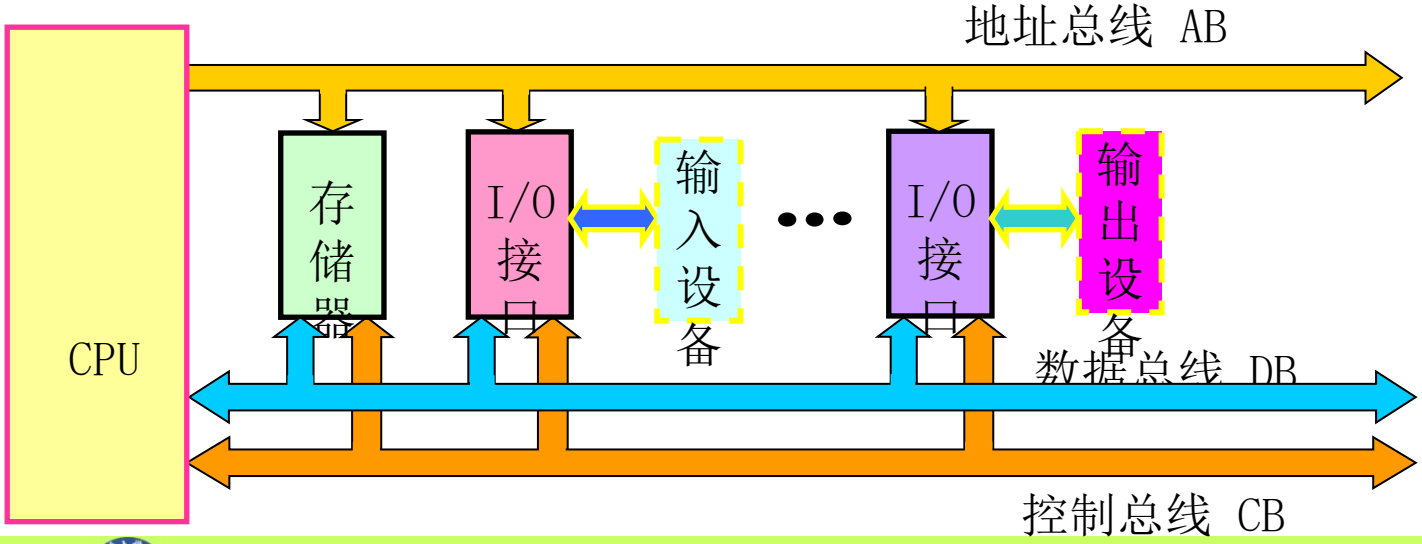
1. MCS51系统扩展及结构
2. 存储器扩展与编址技术

内容提要

单片机内资源少，容量小，在进行较复杂过程的控制时，它自身的功能远远不能满足需要。为此，应扩展其功能。

MCS-51单片机的扩展性能较强，根据需要**可扩展**：

- ROM、RAM；
- 定时 / 计数器；
- 并行I/O口、串行口；
- 中断系统



80C51系列单片机有很强的外部扩展能力。外部扩展可分为**并行扩展**和**串行扩展**两大形式。

- **并行扩展**：指利用单片机的三组总线（AB、DB、CB）进行的系统扩展
- **串行扩展**：利用串行总线（SPI三线总线、I^2C双线）进行系统扩展

在高速应用场合，**并行扩展方法**占主导地位。

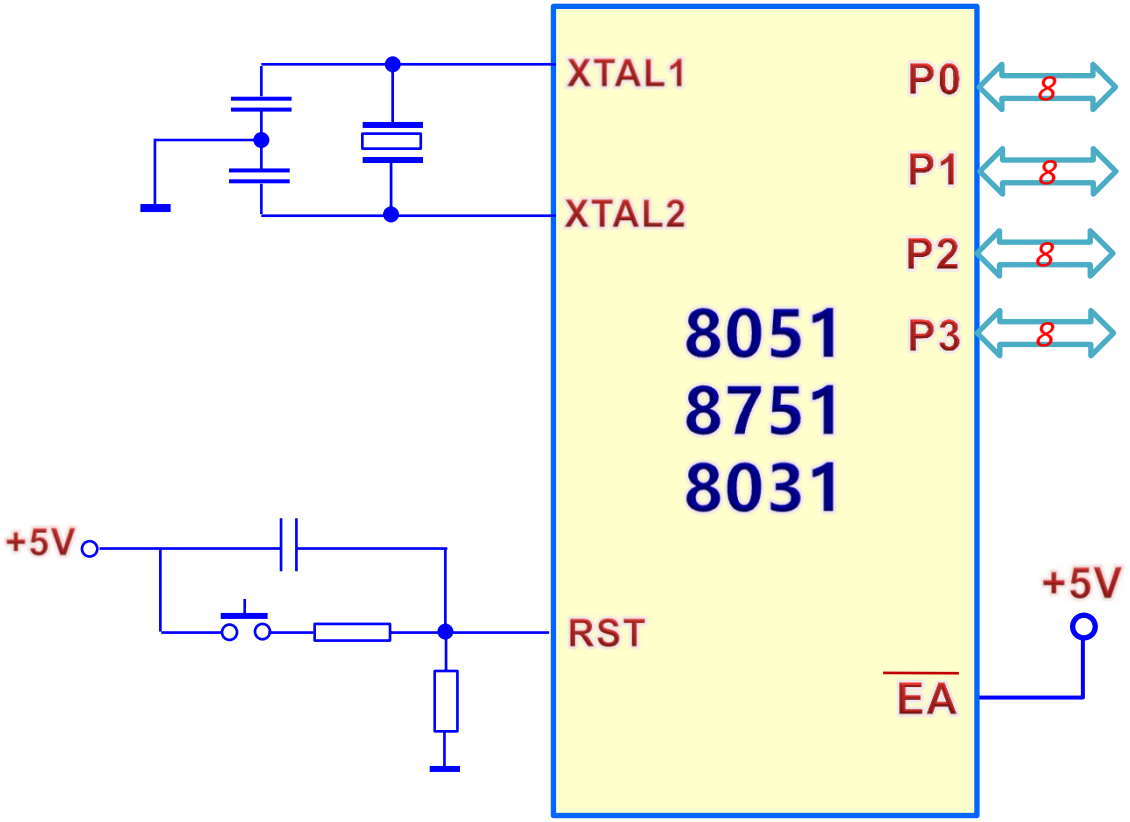
串行扩展多应用于速度要求不高、接口器件体积小，节约电路板空间和成本、连线少。

6.1.1 单片机最小系统

使单片机能运行的最少器件构成的系统，就是最小系统。

对于片内有ROM型单片机，其自身可以构成最小系统.

有ROM的芯片：89C51等，不必扩展ROM，只要有复位、晶振电路。



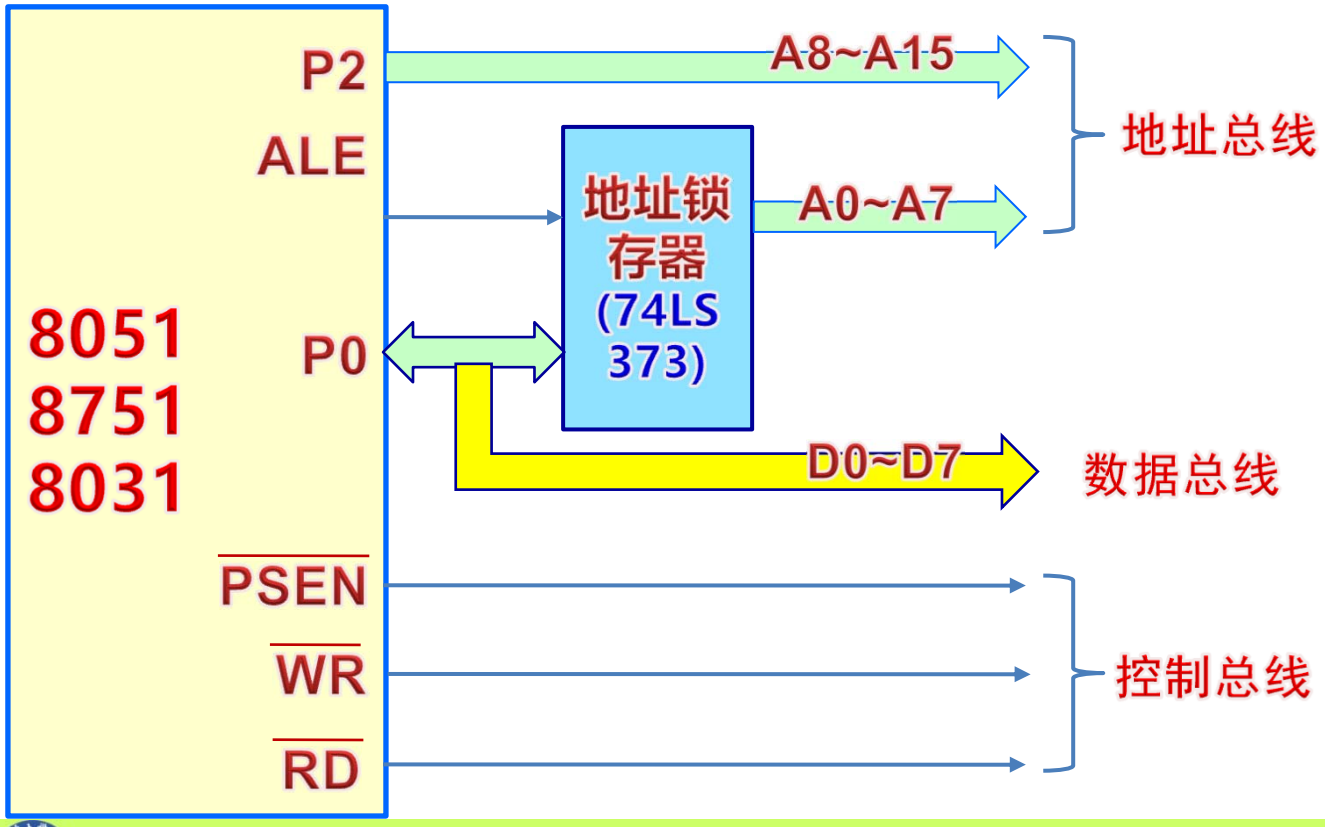
6.1.2 单片机三总线概念

地址总线—— AB，P0口提供（A7 ~ A0）；

P2口提供（A15 ~ A8），共16位。

数据总线—— DB，P0口提供（D7 ~ D0），共8位。

控制总线—— CB，ALE 、/EA 、/PSEN 、/RD 、/WR等。



6.1.3 三总线的连接

1、数据线的连接

P0口的八位线承担此任，此时不用外接上拉电阻。

2、地址线的连接

- P0口承担地址低八位线，A0 ~ A7；
- P2口承担地址高八位线。A8 ~ A15。

注意：P0口线地址 / 数据分时复用，需用地址锁存器

74LS373或74LS573锁存地址。

3、控制线的连接

对存储器来讲控制线无非是：芯片的选通控制、读写控制。

单片机与外部器件数据交换要遵循两个重要原则：

- 地址唯一性，一个单元一个地址。
- 同一时刻，CPU只能访问一个地址，即只能与一个单元交换数据。

不交换时：外部器件处于锁闭状态，对总线呈浮空状态。

6.1.3 三总线的连接

□选通：CPU与器件交换数据或信息，需先发出选通信号/CE或/CS，以便选中芯片。

□读 / 写：CPU向外部设备发出的读/写控制命令。

EPROM：/OE —— /PSEN

SRAM：/WE —— /WR

/OE —— /RD

存储器芯片在系统中地址分布由两个因素决定：

- □ 芯片本身的地址线（与容量有关）
- □ 芯片选通信号的获得方式。

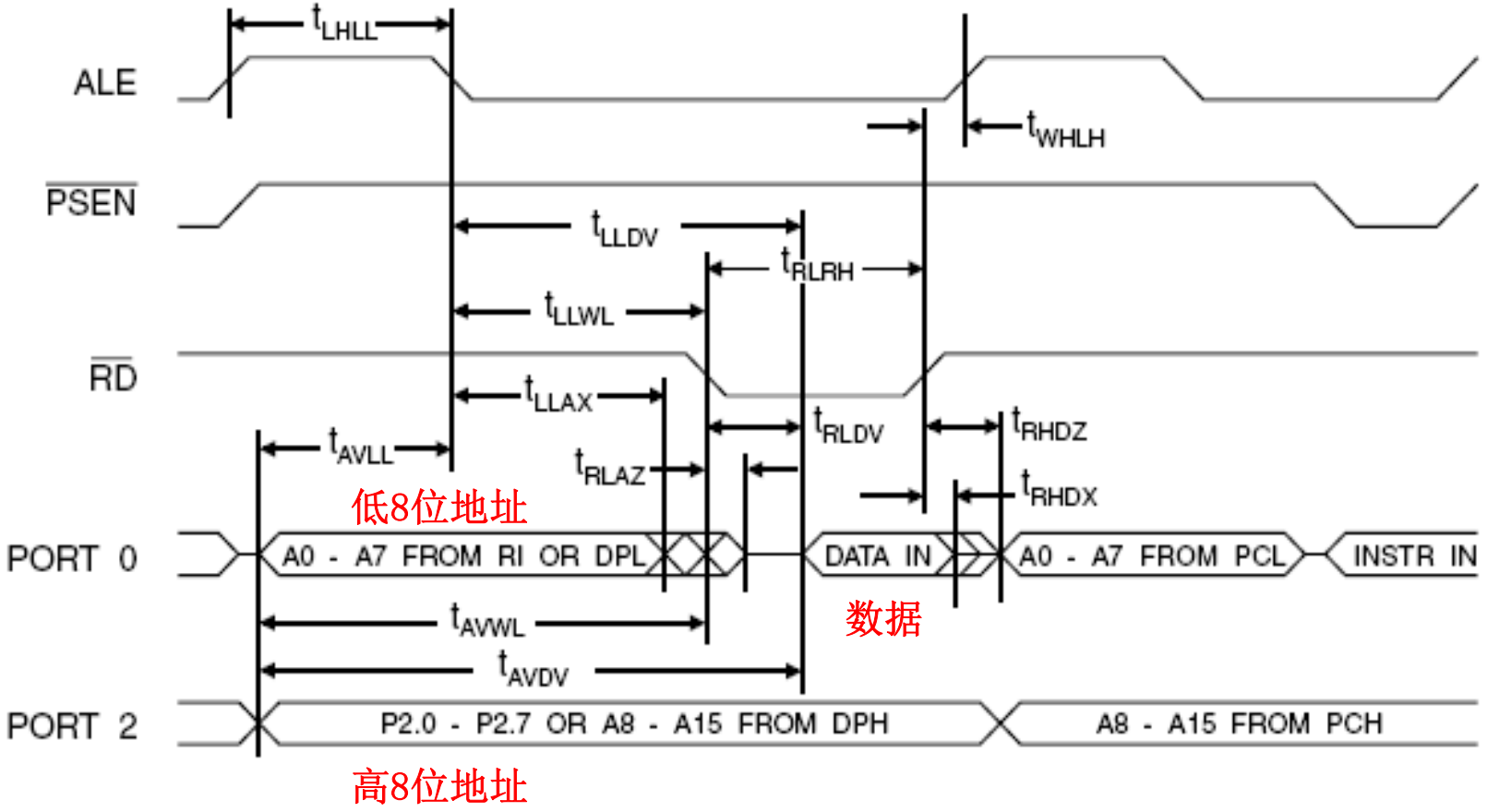
举例：外部RAM指令时序

外部数据存储器RAM读指令的时序

MOVX A，@DPTR

MOVX A，@Ri

External Data Memory Read Cycle



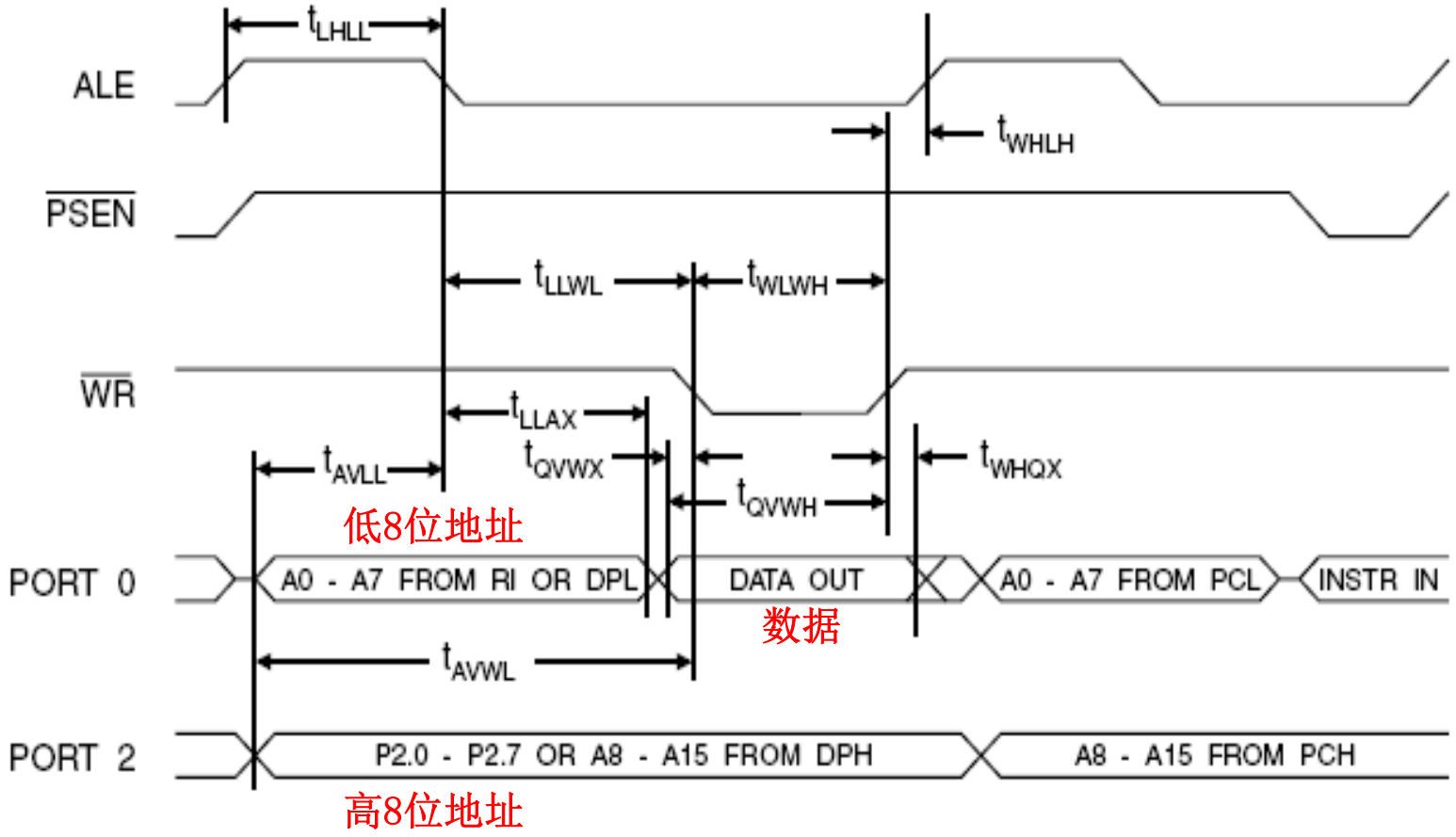
举例：外部RAM指令时序

外部数据存储器RAM写指令的时序

MOVX @DPTR, A

MOVX @Ri, A

External Data Memory Write Cycle



单选题 1分

设置

在 MCS-51 中，为实现 P0 口线的数据和低位地址复用，应使用（ ）

A 地址锁存器

B 地址寄存器

C 地址缓冲器

D 地址译码器

提交

多选题 2分

设置

MCS-51 存储器进行扩展时，如下哪种表达是准确的?

A P0和P2口分别作为高8位和低8位地址线

B P2和P0口分别作为高8位和低8位地址线

C P0可以作为8位数据线和高8位地址线

D P0可以作为8位数据线和低8位地址线

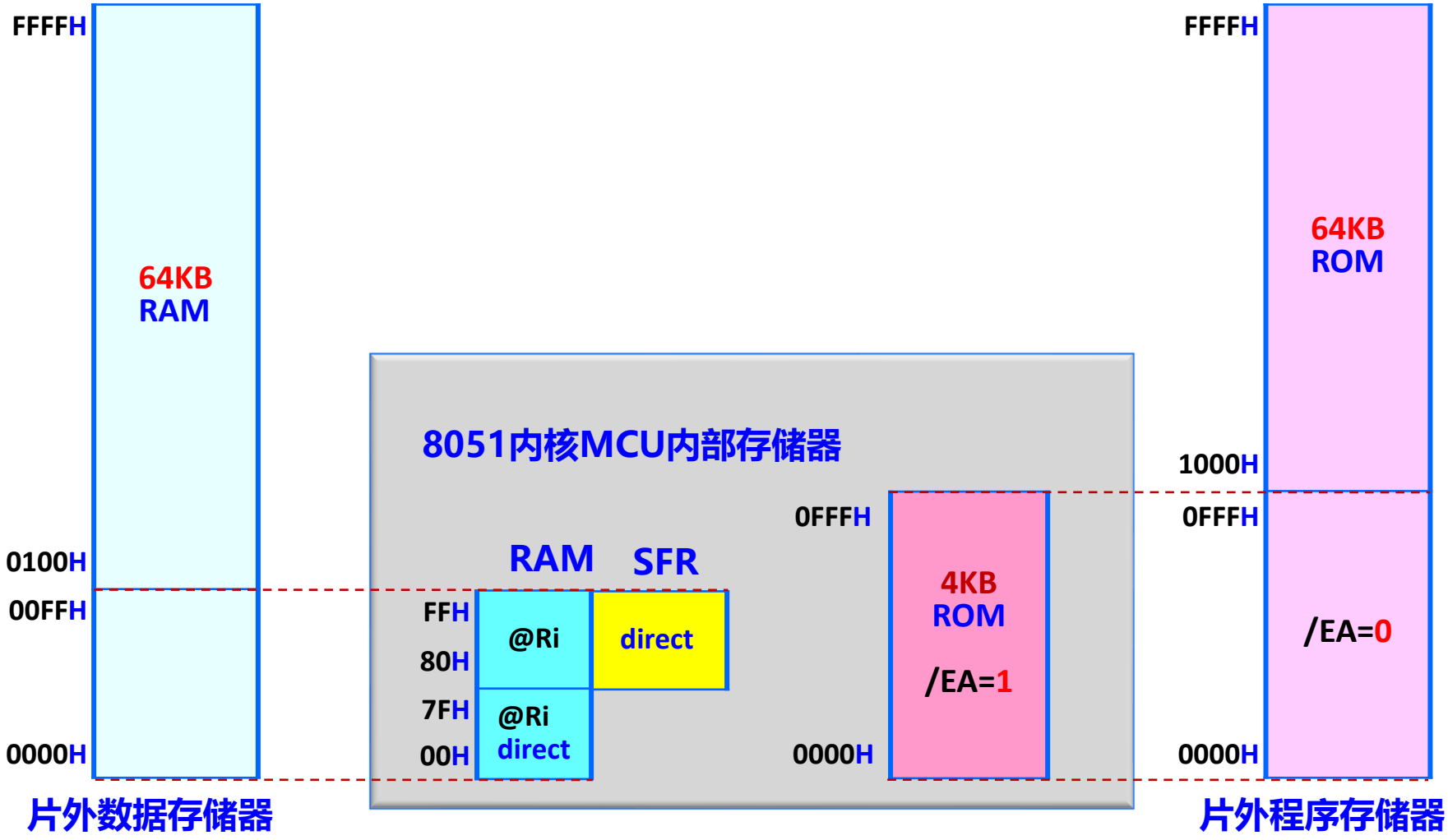
提交

内容提要

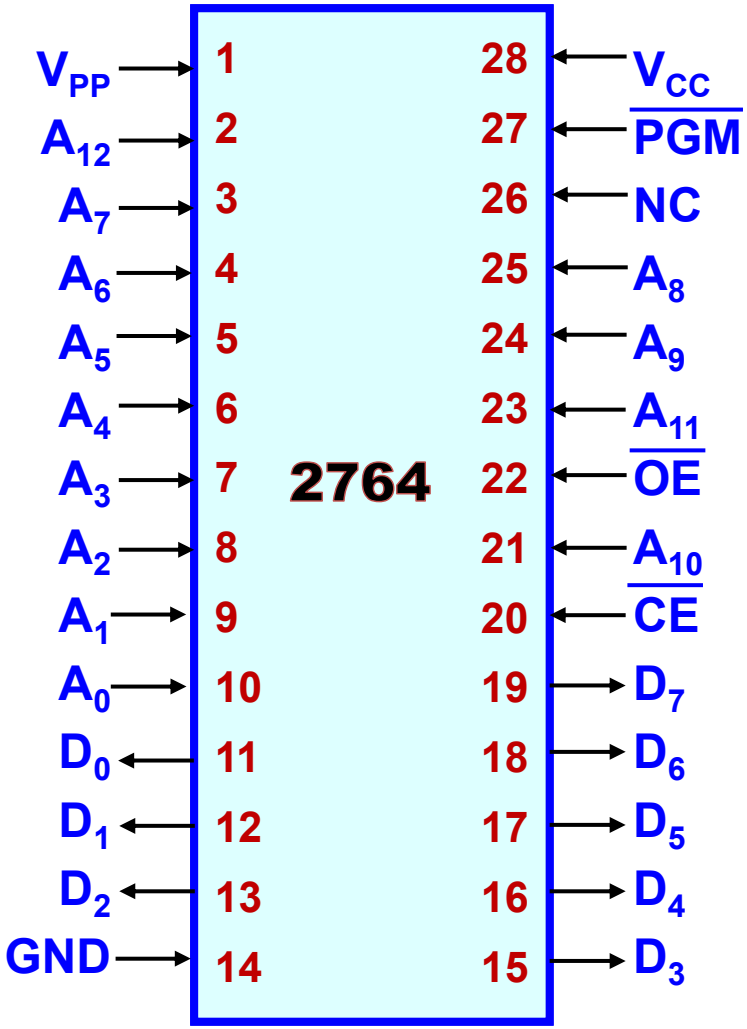
1. MCS51系统扩展及结构

2. 存储器扩展与编址技术

8051存储结构图


FFFFH
64KB
RAM
0100H
00FFH
0000H
片外数据存储器
8051内核MCU内部存储器
RAM
SFR
FFH
80H
7FH
00H
@Ri
direct
@Ri
direct
0FFFH
4KB
ROM
/EA=1
0000H
FFFFH
64KB
ROM
1000H
0FFFH
/EA=0
0000H
片外程序存储器

EPROM 2764引脚说明



A_{12}～A_0：地址线

D7～D0：数据线（编程时为输入，读出时为输出）

$\overline{CE}$：芯片允许端，低电平有效

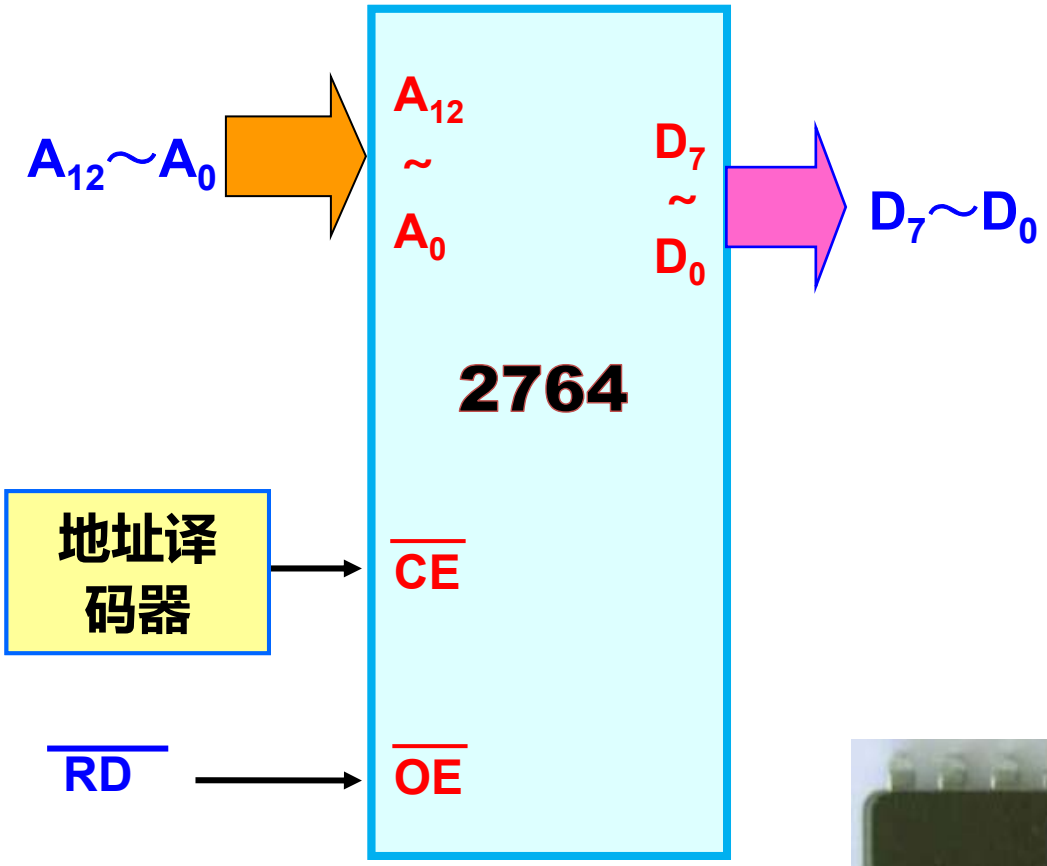
$\overline{OE}$：输出允许端，低电平有效（与RD相连）

$\overline{PGM}$：编程脉冲控制端（输入）

V_{PP}：编程电压输入端

V_{CC}：工作电压，+5V

2764EPROM 只读工作时



V_{PP}、V_{CC}：接+5V

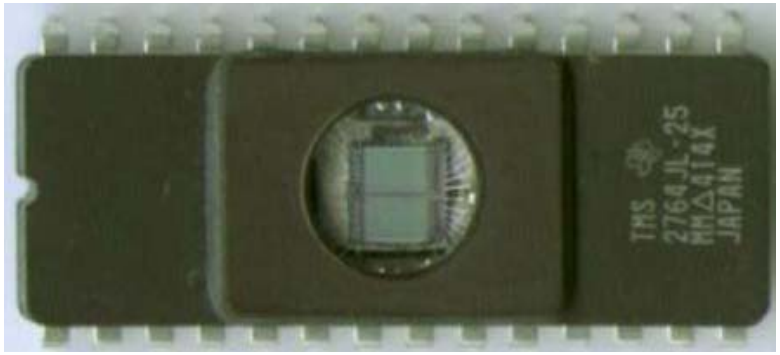
$\overline{PGM}$：接低电平，无编程信号

$\overline{OE}$：接低电平，允许读出

$\overline{CE}$：接低电平，选中芯片

【只读工作时】

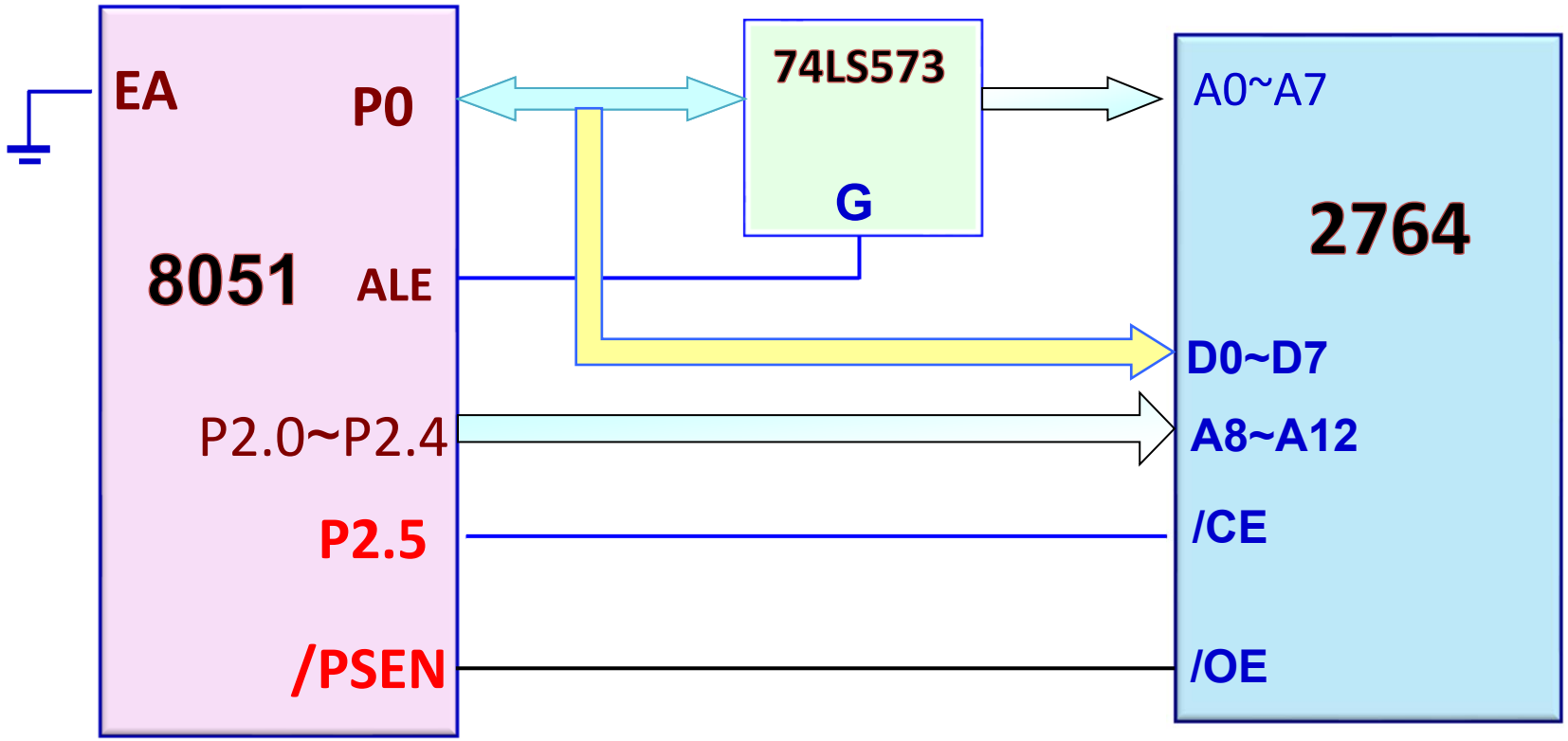
根据CPU送来的地址信号A_{12}～A_0选中某存储单元，进行读出操作。



1. 线选译码法（线选法）

低位地址直接连接，用一位或几位高地址与扩展芯片上控制线相连。

例1：



地址：P2.5=0　P2.6~P2.7=XX　P2.0~P2.4=00000~11111

地址总是由P2.7~P2.0 P0.7~P0.0构成!

P2.7	P2.6	P2.5	P2.4	P2.3	P2.2	P2.1	P2.0	P0.7	P0.6	P0.5	P0.4	P0.3	P0.2	P0.1	P0.0
A15	A14	A13	A12	A11	A10	A9	A8	A7	A6	A5	A4	A3	A2	A1	A0
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
0	0	0	…	…	…	…	…	…	…	…	…	…	…	…	…
0	0	0	1	1	1	1	1	1	1	1	1	1	1	1	1
0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0
0	1	0	…	…	…	…	…	…	…	…	…	…	…	…	…
0	1	0	1	1	1	1	1	1	1	1	1	1	1	1	1
1	0	0													
1	1	0													

√ 0000H ~ 1FFFH

×4000H ~ 5FFFH

×8000H ~ 9FFFH

×C000H ~ DFFFH

共四组地址

地址总是由P2.7~P2.0 P0.7~P0.0构成!

从上述可见，使用线选法编址存在同一芯片多组地址的映像区重叠。这也是线选法的一大缺点。

一般来说，我们往往将不用的引脚线统一用“0”来代替，这样其地址确定为0000H~1FFFH。（当然也可以用“1”来代替，不过一个系统中应尽可能一致，同时也很少使用既用“0”又用“1”的现象）

约定：

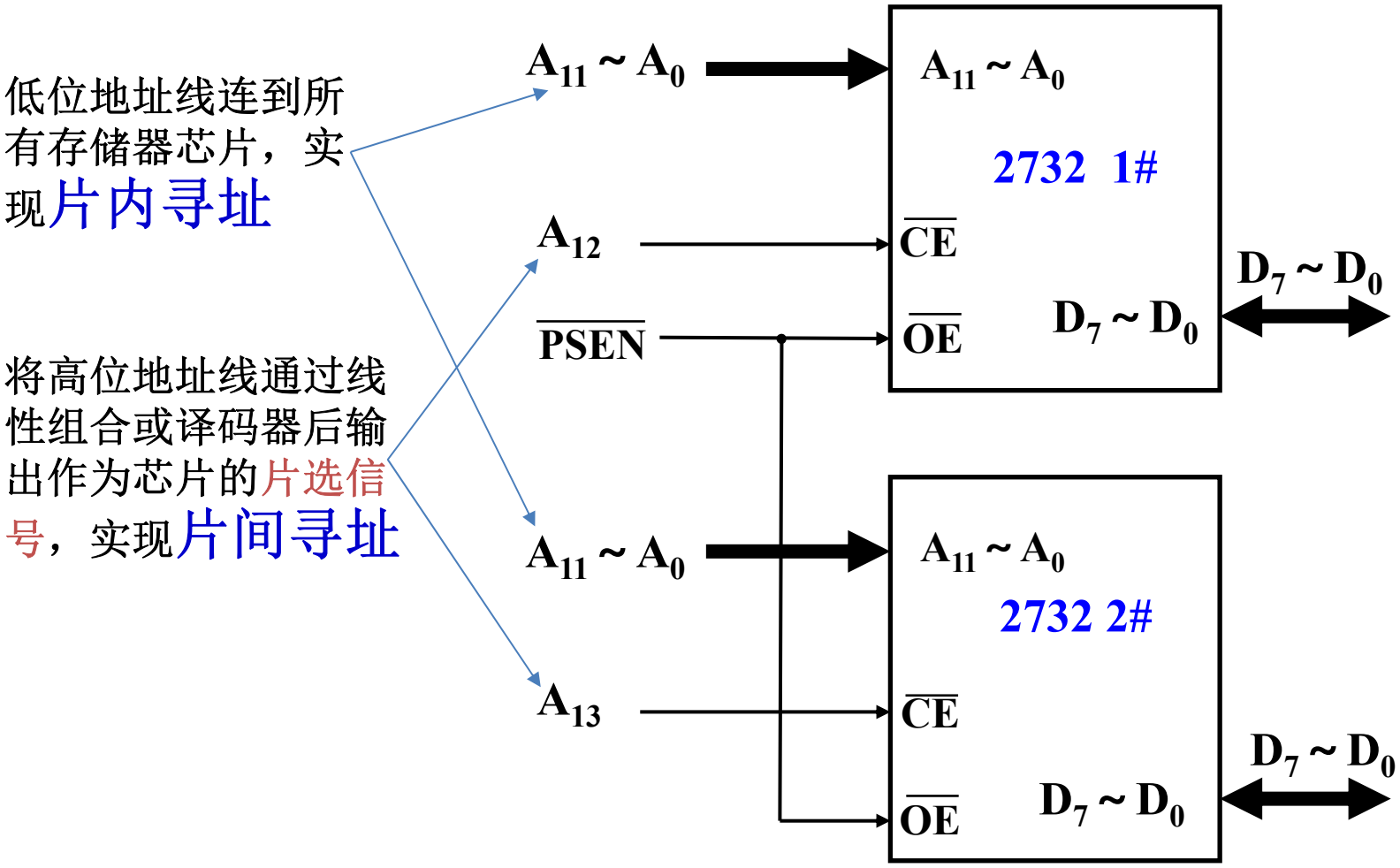
(1) 对于(程序/数据)存储器芯片而言，一般不用的高8位地址均用“0”代替；

(2) 对于外部I/O芯片而言，一般不用的高8位地址均用“1”代替；

(3) 不用的低8位地址一般均用“0”代替!

设地址线位数为p，数据线位数为q，则：
编址单元总数为2^p，位容量总数为2^p*q

例2：有2块2732 EPROM芯片（4K×8），用线选法对它们进行寻址。试画出译码电路示意图（只要求标出地址线和片选信号），并列出它们的地址范围。



为区分两个不同的芯片，用A_{12}~A_{15}中任意2根地址线来控制，如A_{12}、A_{13}来控制。

A_{15}	A_{14}	A_{13}	A_{12}	A_{11}	A_{10}	A_9	A_8	A_7	A_6	A_5	A_4	A_3	A_2	A_1	A_0
0	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0
0	0	1	0	1	1	1	1	1	1	1	1	1	1	1	1
0	0	0	1	0	0	0	0	0	0	0	0	0	0	0	0
0	0	0	1	1	1	1	1	1	1	1	1	1	1	1	1

可见， 当A_{12}=0, A_{13}=1时，选中1#芯片，地址范围为2000~2FFFH；当A_{12}=1, A_{13}=0时，选中2#芯片，1000~1FFFH。

思考：如果$A_{15}A_{14}$=XX，那么地址范围为多少？

采用线选法时，不仅地址重叠，而且用不同的地址线作选片控制，它们的地址分配也是不同的。

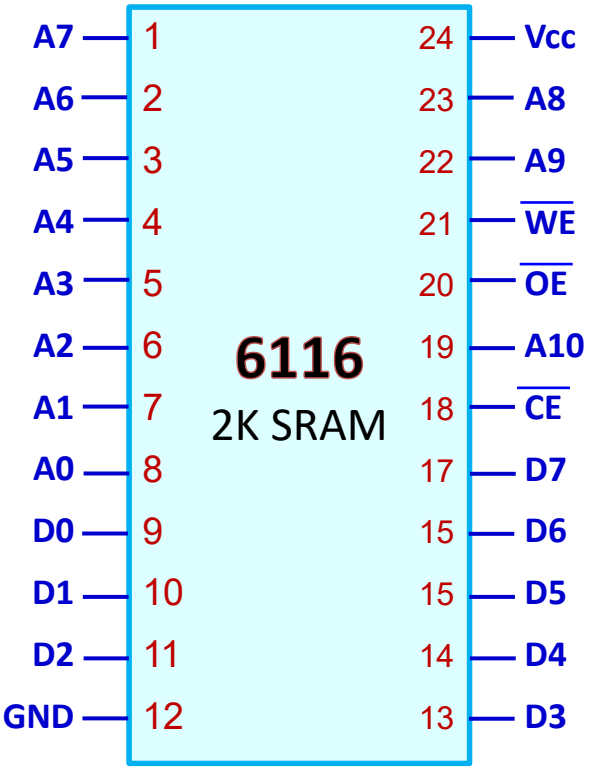
典型的静态RAM芯片：

- 2114 （1K×4位）；
- 6116 （2K×8位）；
- 6264 （8K×8位）；
- 62128 （16K×8位）；
- 62256 （32K×8位）

6116 —— 2K的静态随机存储器2K的静态随机存储器

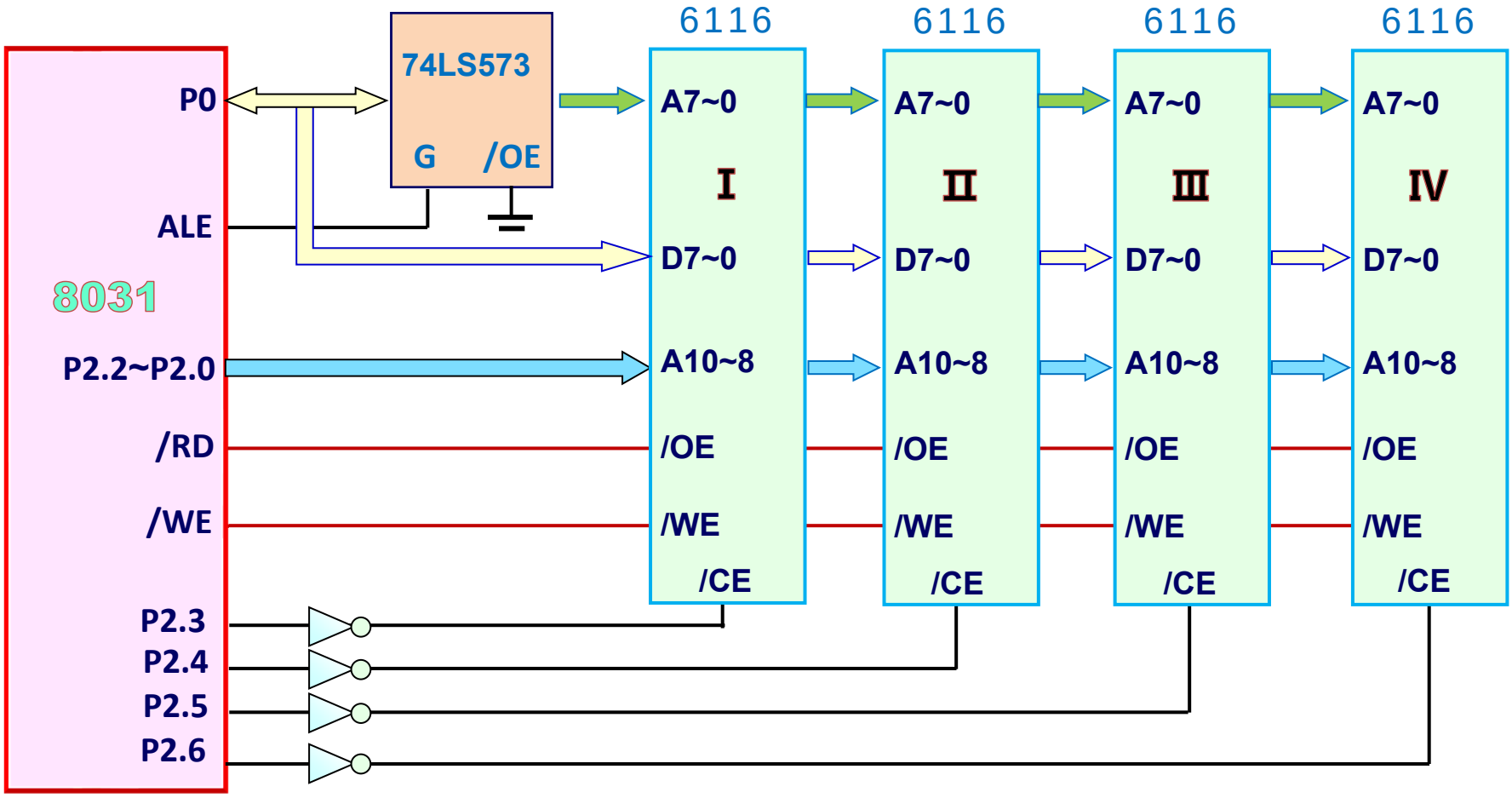
A0~A10	11根地址线	2^{11}=2K
D7~D0	8根数据线	
/OE	允许输出与MCU的/RD相连	
/WE	写选通信号与MCU的/WE相连	
/CE	片选信号与高地址相连	

6116 （2K×8）引脚图



对多芯片选用时，也可以用不同的高地址线作其片选信号。

例3：4片6116随机存取存储器



对存储器芯片，不用的高地址以“0”代替，则：

芯片组	P2.7	P2.6	P2.5	P2.4	P2.3	P2.2	P2.1	P2.0	P0.7	P0.6	P0.5	P0.4	P0.3	P0.2	P0.1	P0.0	地址范围
	A15	A14	A13	A12	A11	A10	A9	A8	A7	A6	A5	A4	A3	A2	A1	A0	
芯片Ⅰ	0	0	0	0	1	0	0	0	0	0	0	0	0	0	0	0	0800H
	0	0	0	0	1	…	…	…	…	…	…	…	…	…	…	…	…
	0	0	0	0	1	1	1	1	1	1	1	1	1	1	1	1	0FFFH
芯片Ⅱ	0	0	0	1	0	0	0	0	0	0	0	0	0	0	0	0	1000H
	0	0	0	1	0	…	…	…	…	…	…	…	…	…	…	…	…
	0	0	0	1	0	1	1	1	1	1	1	1	1	1	1	1	17FFH
芯片Ⅲ	0	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	2000H
	0	0	1	0	0	…	…	…	…	…	…	…	…	…	…	…	…
	0	0	1	0	0	1	1	1	1	1	1	1	1	1	1	1	27FFH
芯片Ⅳ	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	4000H
	0	1	0	0	0	…	…	…	…	…	…	…	…	…	…	…	…
	0	1	0	0	0	1	1	1	1	1	1	1	1	1	1	1	47FFH

2. 全译码法（译码法）

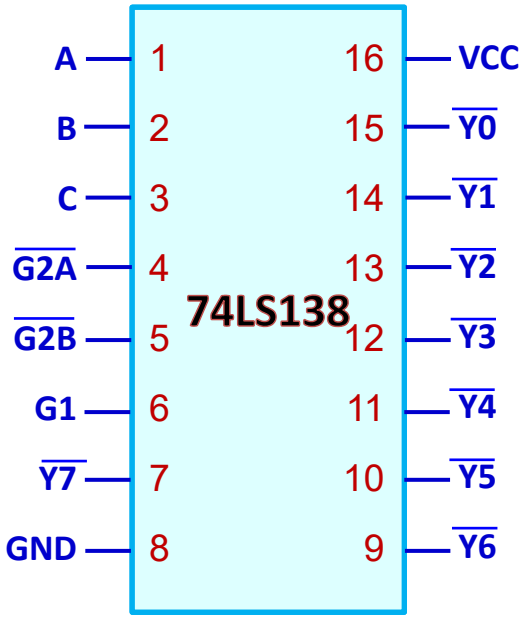
由于线性法存在映像区重叠现象，同时当系统较复杂时，芯片的数量多于可利用的高位地址时，则线选法就无法进行。

译码法：对高位地址经译码器译码后，在以译码器的输出作为外部芯片的片选信号。它能有效地利用存储器空间，并使地址保持连续性。

译码法大多用于RAM和I/O容量较大的应用系统中，低地址首先应满足系统中地址线的最多的芯片，剩下的高位地址作为译码器的输入信号。常见的译码器是74LS138 。

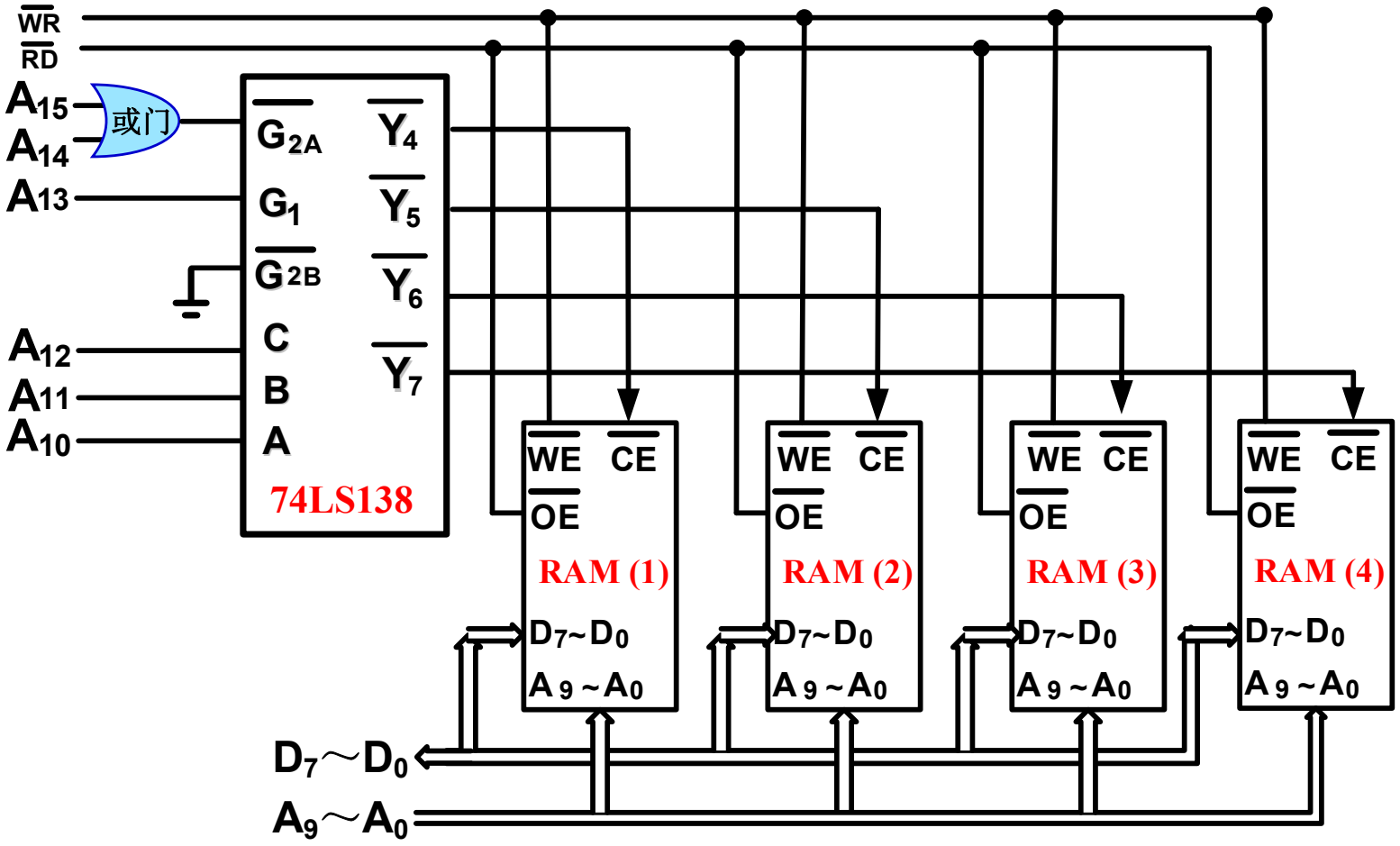
对程序存储器可以不受此影响，因为它使用不同的指令。

74LS138译码器



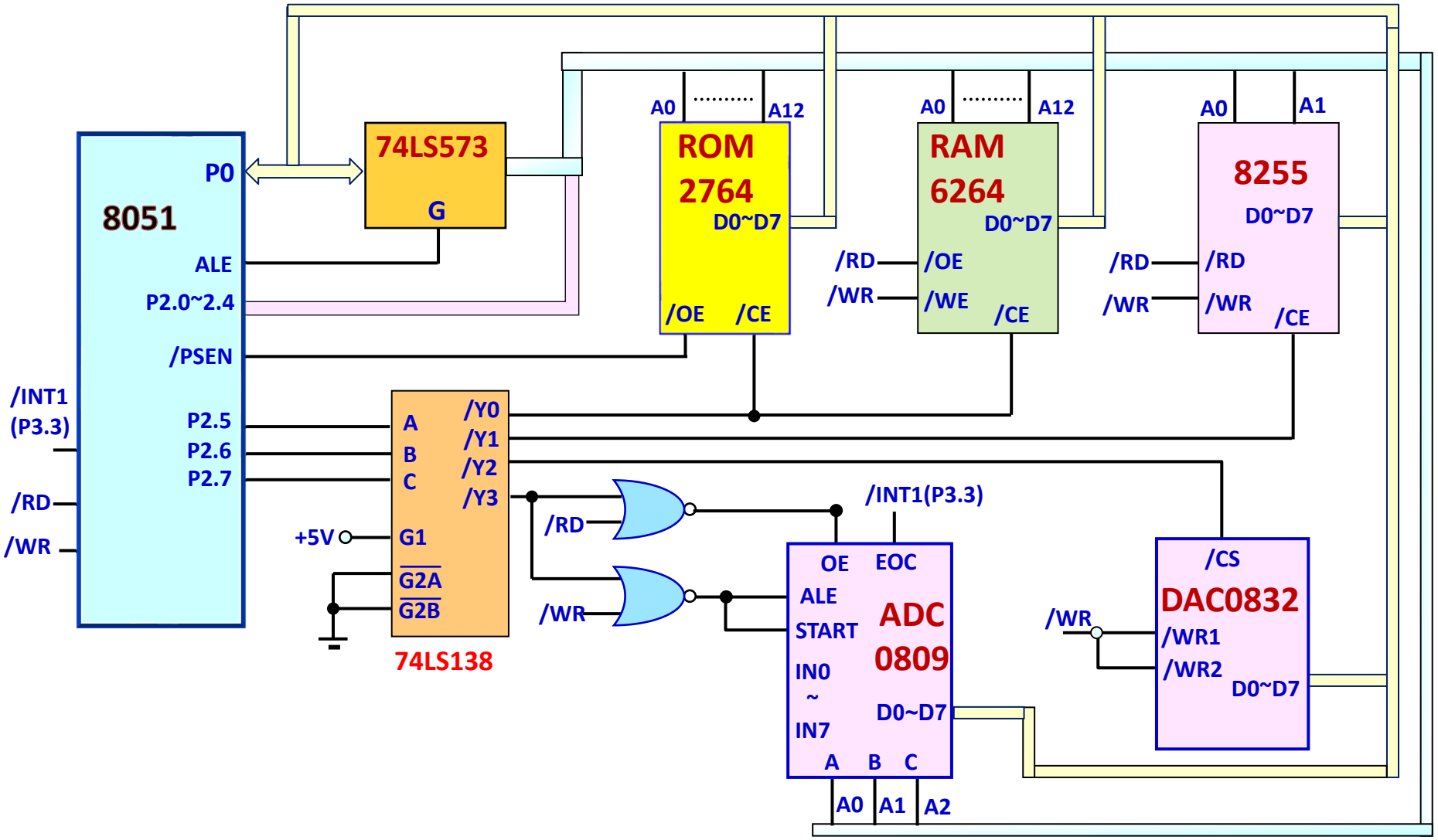
G_1	G_{2A}	G_{2B}	C	B	A	输出
1	0	0	0	0	0	$/Y_0$=0 其余为1
1	0	0	0	0	1	$/Y_1$=0 其余为1
1	0	0	0	1	0	$/Y_2$=0 其余为1
1	0	0	0	1	1	$/Y_3$=0 其余为1
1	0	0	1	0	0	$/Y_4$=0 其余为1
1	0	0	1	0	1	$/Y_5$=0 其余为1
1	0	0	1	1	0	$/Y_6$=0 其余为1
1	0	0	1	1	1	$/Y_7$=0 其余为1

例4：假设一个微机系统的RAM容量为4K字节，采用1K×8的RAM芯片，A_9~A_0作为片内寻址，A_{15}~A_{10}译码后作为片间寻址。各芯片的地址范围？



			C	B	A												74LS138	
A_{15}	A_{14}	A_{13}	A_{12}	A_{11}	A_{10}	A_9	A_8	A_7	A_6	A_5	A_4	A_3	A_2	A_1	A_0	的输出	地址范围
0	0	1	1	0	0	0	0	0	0	0	0	0	0	0	0	Y_4	3000H~33FFH
			1	0	0	1	1	1	1	1	1	1	1	1	1		
0	0	1	1	0	1	0	0	0	0	0	0	0	0	0	0	Y_5	3400H~37FFH
			1	0	1	1	1	1	1	1	1	1	1	1	1		
0	0	1	1	1	0	0	0	0	0	0	0	0	0	0	0	Y_6	3800H~3BFFH
			1	1	0	1	1	1	1	1	1	1	1	1	1		
0	0	1	1	1	1	0	0	0	0	0	0	0	0	0	0	Y_7	3C00H~3FFFH
			1	1	1	1	1	1	1	1	1	1	1	1	1		

例5：


8051
P0
ALE
P2.0~2.4
/PSEN
/INT1
(P3.3)
P2.5
P2.6
P2.7
/RD
/WR
74LS573
G
A0
A12
ROM
2764
D0~D7
/OE
/CE
RAM
6264
D0~D7
/RD
/WR
/OE
/WE
/CE
A0
A1
8255
D0~D7
/RD
/WR
/CE
A
B
C
G1
G2A
G2B
/Y0
/Y1
/Y2
/Y3
+5V
74LS138
/RD
/WR
/INT1(P3.3)
OE
EOC
ALE
START
IN0
~
IN7
ADC
0809
D0~D7
A B C
A0 A1 A2
/CS
DAC0832
/WR1
/WR2
D0~D7
/WR

ADC0809模数转换器

ALE——地址锁存**ALE上跳沿**将A B C 地址**送入内部地址锁存器**;

START——利用**MOVX @DPTR, A** （A中为ABC 的地址值） 来实现**地址锁存器**和**启动A/D转换**。

/OE——输出允许，利用**MOVX A，@DPTR**，在读入信号**/RD**有效时打开D0~D7

EOC——转换结束状态信号，**转换完毕为高电平**，即可以与P3.3（/INT1）相连采用中断（但要取反后输入），也可以使用JNB P3.3，rel 进行查询。

IN0～IN7——模拟信号输入端，图中没画出

A、B、C——分别用于选择IN0~IN7，**因此ADC0809共有8个端口**

DAC0832数模转换器

/CS——片选信号;

/WR1～/WR2 ——用于1～2级输入控制

内部只有一个端口号

8255——可编程并行I/O接口芯片

/CS——片选信号;

A0、A1 ——用于选择PA、PB、PC和控制口，共4个端口

/RD——读信号，与单片机的/RD相连;

/WR——写信号，与单片机的/WR相连;

对存储器芯片，不用的高地址以“0”代替；对于I/O 芯片，不用的高地址用“1”表示，不用的低8位地址一般均用“0”代替。

芯片		P2.7	P2.6	P2.5	P2.4	P2.3	P2.2	P2.1	P2.0	P0.7	P0.6	P0.5	P0.4	P0.3	P0.2	P0.1	P0.0	地址
		A15	A14	A13	A12	A11	A10	A9	A8	A7	A6	A5	A4	A3	A2	A1	A0	
		C	B	A														
2764		0	0	0														0000-1FFFH
6264		0	0	0														0000-1FFFH
8255	PA	0	0	1	1	1	1	1	1	0	0	0	0	0	0	0	0	3F00H
	PB	0	0	1	1	1	1	1	1	0	0	0	0	0	0	0	1	3F01H
	PC	0	0	1	1	1	1	1	1	0	0	0	0	0	0	1	0	3F02H
	PD	0	0	1	1	1	1	1	1	0	0	0	0	0	0	1	1	3F03H
0832		0	1	0	1	1	1	1	1	0	0	0	0					5F00H
0809	IN0	0	1	1	1	1	1	1	1	0	0	0	0	0	0	0	0	7F00H
	IN1	0	1	1	1	1	1	1	1	0	0	0	0	0	0	0	1	7F01H
	IN2	0	1	1	1	1	1	1	1	0	0	0	0	0	0	1	0	7F02H
	IN3	0	1	1	1	1	1	1	1	0	0	0	0	0	0	1	1	7F03H
	IN4	0	1	1	1	1	1	1	1	0	0	0	0	0	1	0	0	7F04H
	IN5	0	1	1	1	1	1	1	1	0	0	0	0	0	1	0	1	7F05H
	IN6	0	1	1	1	1	1	1	1	0	0	0	0	0	1	1	0	7F06H
	IN7	0	1	1	1	1	1	1	1	0	0	0	0	0	1	1	1	7F07H

2764的地址范围: 0000 ~ 1FFFH 8K ROM

6264的地址范围: 0000 ~ 1FFFH 8K RAM

8255: **PA口:** 3F00H 一个单元寄存器

PB口: 3F01H 一个单元寄存器

PC口: 3F02H 一个单元寄存器

控制口: 3F03H 一个单元寄存器

0832 : 5F00H 一个单元寄存器

0809 : IN0~IN7通道地址分别: 7F00H ~ 7F07H 8个寄存器

可见，全译码法只能确保地址不重复，并不能确保芯片外部空间的有效利用。

例如：**0832** 所用的地址区间为4000H-5FFFH，共8K空间，但0832却只占用其中一个单元或者说0832占去了这8K的所有空间。

同样，**8255** 所占用的空间为2000H-3FFFH也是8K空间，但8255实际只需4个单元空间。

在单片机构成的系统中，实际上是很少使用译码法进行编址，即使高位地址线不够，也可以使用线选法进行编址，为避免地址重复，可以在软件编程时加以注意便可。

上述电路中2764即EPROM的地址范围0000H～1FFFH与6264RAM地址范围0000H～1FFFFH重叠，但2764是程序存储器，使用MOVC指令地址，而6264是外部数据存储器，使用MOVX指令寻址，因此实际上是完全不同的两个地址号。

单选题 1分

设置

在系统中扩展2片 Intel 2732（4K×8），除应使用 P0 口的 8 条口线外，至少还应使用 P2 口的口线（ ）

A 4条

B 5条

C 6条

D 7条

提交

THE END

THANK YOU