

## 微机原理和接口技术

# 第二讲 微机的硬件结构1

## 提纲

0. 基础知识

- 6. I/O端口结构与应用特点
- 1.8051微控制器的结构
- 7. 时钟与复位

- 2. 微控制器的工作原理
- 8. 微控制器的工作方式
- 3. 存储器配置与地址空间
- 9. 8051微控制器的技术发展
- 4. 特殊功能寄存器SFR (1
- 5. 特殊功能寄存器SFR (2)

# 提 纲

0. 基础知识



#### 1. 常用的数制

#### > 十进制数(Decimal)

十进制有0、1、2、3、4、5、6、7、8、9共10个数字符号, 其基是"10", 即"逢10进1"。十进制数的后缀是D, 但通常可以省略。十进制各位的权是以10为底的幂。如: 368D按权的展开式为: 368D=3x10<sup>2</sup>+6x10<sup>1</sup>+8x10<sup>0</sup>

#### > 二进制数 (Binary)

二进制只有0、1共2个数字符号; 其基是"2", 即"逢2进1"。

二进制数的后缀是B。

二进制各位的权是以2为底的幂。如:1101B按权的展开式为:

 $1101B=1x2^3+1x2^2+0x2^1+1x2^0=8+4+0+1=13$ 



#### 1. 常用的数制

> 十六进制数(Hexadecimal)

十六进制有0、1、2、3、4、5、6、7、8、9、A、B、C、D、E、F共16个数字符号, 其基是"16", 即"逢16进1"。 其中A-F相当于十进制数的10~15。十六进制数的后缀是H。 A3EH=10x16<sup>2</sup>+3x16<sup>1</sup>+14x16<sup>0</sup>=2560+48+14=2622

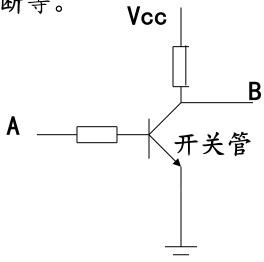
#### 各数制的作用:

- 十进制是人们最熟悉、方便使用的数制;
- 二进制是计算机使用和方便硬件实现计算的数制;
- 十六进制与二进制的转换十分方便,其作用仅仅是用来简化和方便二进制的书写和阅读。



计算机(微型计算机、微控制器)都是以二进制进行算术运算和逻辑操作的。因为二进制的0、1两个状态以及算术和逻辑运算,方便用电路予以实现。

如: 晶体管的导通和截止,脉冲的低电平和高电平,继电器的通和断等。



实际上定义哪种状态为"0",哪种状态为"1",不同的逻辑定义可以是不同的。

如RS232通信接口电平的定义是:
-12V 称为"1"; +12V称为
"0"

- 当A="1"时,三极管导通,B=0.2~0.7V ,定义为0;
- 当A="0"时,三极管截止,B=Vcc,定义 为1。



十进制	十六进制	二进制
0	0	0000
1	1	0001
2	2	0010
•	•	••••
9	9	1001
10	Α	1010
11	В	1011
12	С	1100
13	D	1101
14	E	1110
15	F	1111

•1位十六进制数,可扩展为4位二进制数

0

• 4位二进制数可用1位十六进制数表示。



0011 1111B → 3FH; 1010 0101B → A5H; 1 0101 0001 1110 1011 0011 1100B → 151EB3CH; 1234H → 0001 0010 0011 0100B; A4B2H → 1010 0100 1011 0010B; 请熟悉十六进制,二进制和十进制之间的转换。

由于不同数制的存在,因此书写数值时,应给出其数制的标识。

如: 数值 11

若为二进制, 其大小是十进制数3; 应写为: 11B;

若为十六进制, 其大小是十进制数17; 应写为: 11H;

若为十进制,其大小是十进制数11; 标识D,可省略。

## 基础知识——微机中数的表示



#### 1. 无符号数

无符号数不需要符号位,对于字长是8位的微机,8位二进制D7~D0均为数值位。其数值范围为:00H—FFH (0-255D) 即8位二进制数从全0到全1,有256种状态。

#### 2. 带符号数

计算机中,规定数值的最高位为符号位。当最高位为"1"时,表示该数值为负;当最高位为"0"时,表示该数值为允定。

对于8位二进制数: D7=0表示正数; D7=1表示负数。

## 基础知识——BCD编码



#### 1. 二—十进制数的表示(BCD码)

用二进制表示的十进制数(Binary Coded Decimal),简称BCD码。是用4位二进制数给0-9这10个数字编码。

BCD在微控制器中的两种存放方式:

1个字节存放1位BCD码,此时高半字节为0;

如: 6的BCD码为0000 0110; 9的BCD码为0000 1001;

1个字节存放2位BCD码, 称为压缩BCD码数;此时高半字节和低半字节分别存放1位BCD码;

如: 78是一个压缩BCD码,则表示为0111 1000;

59是一个压缩BCD码,则表示为0101 1001;

## 基础知识——BCD编码



#### 2. BCD码与十进制数的转换

1位十进制数用4位二进制的BCD码表示; 4位二进制用1位十进制数表示。

如: BCD码0101 1000 0110 的十进制数为 586

十进制数865的BCD表示1000 0110 0101

各数制对照表

+	十六	=	BCD码	+	十六		BCD码
0	0	0000	0000	8	8	1000	1000
1	1	0001	0001	9	9	1001	1001
2	2	0010	0010	10	Α	1010	0001 0000
3	3	0011	0011	11	В	1011	0001 0001
4	4	0100	0100	12	С	1100	0001 0010
5	5	0101	0101	13	D	1101	0001 0011
6	6	0110	0110	14	Е	1110	0001 0100
7	7	0111	0111	15	F	1111	0001 0101



逻辑电路是计算机实现运算、控制功能的电路,是微型计算机、微控制器的基本单元电路。

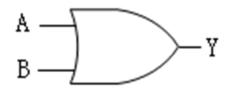
- 1. 与门: 是能够实现逻辑乘法运算的多端输入、单端输出的逻辑电路。
- 2. 或门: 是能够实现逻辑加法运算的多端输入、单端输出的逻辑电路。

二输入与门



 $Y=A\cdot B$  或  $Y=A \wedge B$ ;  $A \wedge B$ 只要有一个0, 其结果就为0。

二输入或门



Y=A+B 或 Y=A \/ B A、B只要有一个1, 其结果 就为1。



逻辑电路是计算机实现运算、控制功能的电路,是微型计算机、微控制器的基本单元电路。

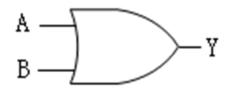
- 1. 与门: 是能够实现逻辑乘法运算的多端输入、单端输出的逻辑电路。
- 2. 或门: 是能够实现逻辑加法运算的多端输入、单端输出的逻辑电路。

二输入与门



 $Y=A\cdot B$  或  $Y=A \wedge B$ ; A、B只要有一个0, 其结果就为0。

二输入或门

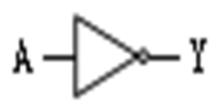


Y=A+B 或 Y=A∨B A、B只要有一个1, 其结果 就为1。



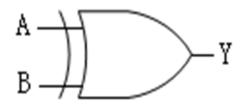
- 3. 非门(反相器):是能够实现逻辑非(求反)运算的单端输入、单端输出的逻辑电路。
- 4. 异或门: 是能够实现逻辑异或运算的多端输入、单端输出的逻辑电路。

非门电路



$$Y = \overline{A}$$

二输入异或门



$$Y=A \bigoplus B$$

A、B相异, 结果为1;

A、B相同, 结果为0;



- 5. 与非门: 是能够实现逻辑与非运算的多端输入、单端输出的逻辑电路。
- 6. 或非门: 是一个能够完成逻辑或非运算的多端输入、单端输出的逻辑电路。

#### 二输入与非门



Y=A·B A、B相与后,再求反。 (只要有0,结果就为1)

#### 二输入或非门



Y=A+B A、B相或后, 再求反。 (只要有1, 结果就为0)

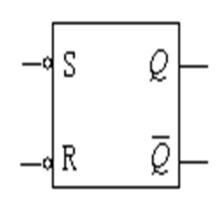
## 基础知识——触发器



触发器是具有将之前的输入"记忆"下来的逻辑电路,是使计算机具有记忆功能的基本单元。一个触发器能存储一位二进制信息。

#### 1. R-S触发器

R-S触发器有两个输入端和两个输出端。其中,S为置位信号输入端,R为复位信号输入端;Q 和 $\overline{Q}$  为输出端。



置位:能指使输出为1;

复位:能指使输出为0;

真值表

输入		输出		
S	R	Q	$\overline{Q}$	
0	0	不确定		
0	1	1	0	
1	0	0	1	
1	1	保持不变		

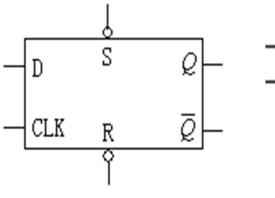
## 基础知识——触发器



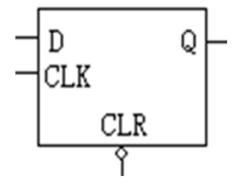
#### 2. D触发器

D触发器又称"数据触发器"。R、S分别为置0端和置1 端;常用的D触发器无S端,其输出Q的状态由时钟脉冲CLK 上升沿(或下降沿)时刻的D端状态决定。当D=1时,触发 器为1状态; 反之, 为0状态。





R、S均置0, 非法



省略了S端; CLR复位

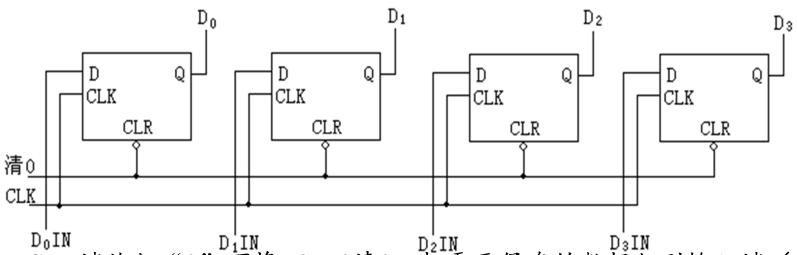
#### 真值表

时钟脉冲	输入	输出	
CLK	D	Q	
	0	0	
_₹_	1	1	



寄存器通常由D触发器组成。1个D触发器构成1位寄存器,一个8位的寄存器就有8个D触发器组成。计算机中有很多不同功能的寄存器,如缓冲寄存器、移位寄存器、计数器等。

1. 缓冲寄存器 (Buffer): 常用来暂存数据。 由4个D触发器组成的4位并行缓冲寄存器:



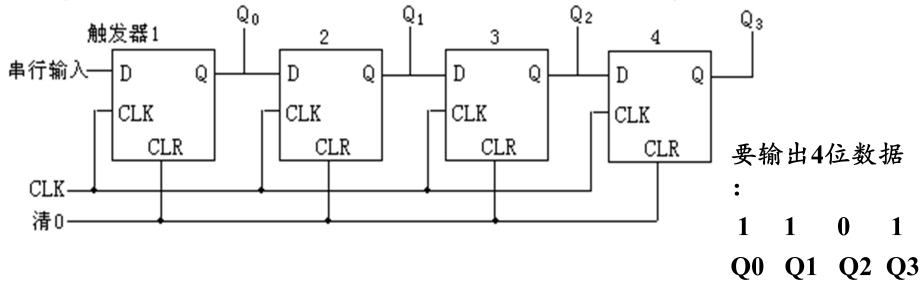
 $D_0IN$   $D_2IN$   $D_2IN$   $D_3IN$   $D_3IN$   $D_3IN$   $D_3IN$   $D_3IN$   $D_3IN$   $D_0IN$   $D_0$ 



#### 2. 移位寄存器(Shifting Register)

具有锁存和移位功能。移位寄存器能将所存储的数据逐位向左或 向右移动,可以将串行输入变为并行输出,或将并行输入变为串行 输出。

串行输入并行输出的4位移位寄存器: 由4个D触发器串



触发器1的D端为串行输入端,4个D触发器的Q端为并行输出端;1个CLK串行输入1位数据,4个CLK即可实现4位数据的输出。(高位数据先发送)

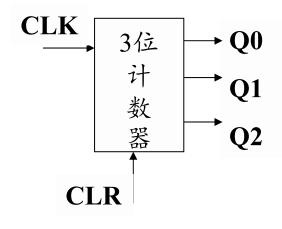


#### 3. 计数器 (Counter)

由若干个触发器组成, 具有累计时钟脉冲的功能, 即能够对输

入的CLK信号进行加1或减1操作。

3位计数器, 累加8个脉冲后, 输出变为全0, 称为"溢出"



CLR为清0端

CLK	Q2	Q1	Q0
1	0	0	1
2	0	1	0
3	0	1	1
•••	•••	•••	•••
7	1	1	1
8	0	0	0

3位计数器可计数0~7个脉冲,最大计数值2<sup>3</sup>=8; 4位计数器可计数0~15个脉冲,最大计数值 2<sup>4</sup>=16;

8位计数器可计数0~255个脉冲; 最大计数值 2<sup>8</sup>=256;

16位计数器可计数 $0\sim65535$ 个脉冲,最大计数值  $2^{16}$  = 65536 。



#### 4. 三态门

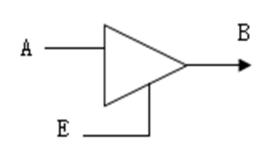
计算机中的信息传输采用总线形式。计算机中一般有三类总 线:数据总线、地址总线、控制总线。

为防止信息相互干扰, 凡要挂到总线上的寄存器、存储器等,

都应具有三态功能。

当E=1时,输出B=输入A,三态门打开

当E=0时,输出端呈高阻抗状态

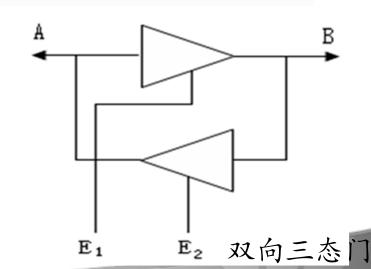


单向三态门

A: 输入端

B: 输出端

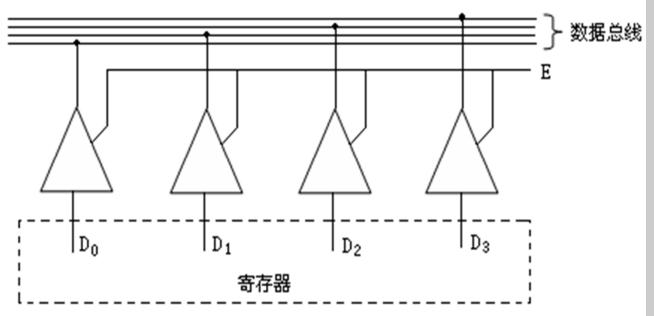
E: 使能端





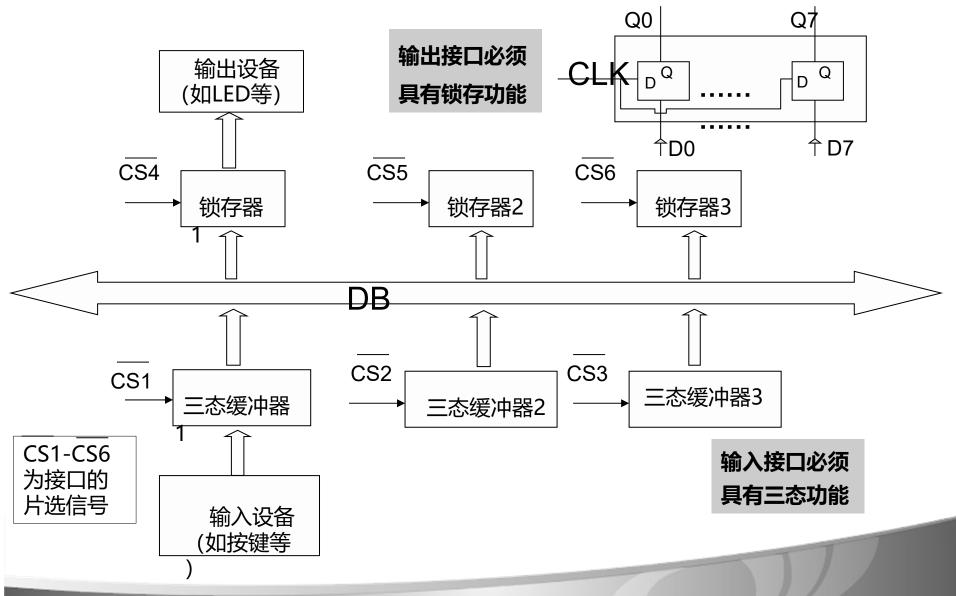
具有三态功能的器件,当其为高阻态时(相当于该器件没有与总线连接),对总线状态不起作用。所有挂在总线的器件都是分时使用总线进行信息传送,即任一时刻只能一个器件占用总线,而其它器件都应为高阻态。

#### 4位三态缓冲寄存器:



- 寄存器的输出通过三 态门与数据总线相连 接。
- (寄存器+三态门)构 成三态缓冲寄存器, 通常作为微控制器的 输入接口。





## 基础知识——常用术语



- ▶位(bit): binary digit 的缩写, 一位二进制数。
- ▶ 字节 (Byte): 一个字节就是相邻的8位二进制数,即D7 D6 D5 D4 D3 D2 D1 D0。
- 如10110011是一个字节数,其D4是1, D6是0。
- ▶字(word): 16位二进制数。2个字节,在16位微处理器或微型计算机中使用。而8位微控制器只能直接处理和传送字节数据。
- >双字: 32位二进制数称为双字。
- ▶字长:数据线位数,也即CPU能够直接处理的数据位数。
- 8位 D7 D6 D5 D4 D3 D2 D1 D0
- 16位 D15 ----- D0
- 32位 D31 ----- D0



# 休息一下





#### 1.程序存储器ROM

也称为只读存储器 (Read Only Memory), 掉电后信息不会丢失,用于固化微控制器的应用程序代码、字库及表格、常数。

种类: **PROM** (Programmable ROM); **OTPROM** (One Time Programmable Read Only Memory); **EPROM** (Erasable Programmable Read Only Memory);

EEPROM (Electrically Erasable Programmable Read Only Memory); FLASH ROM: 闪存。集成度高、容量大、成本低、寿命长(使用次数有几十万次、百万次等)。采用工作电源即可实现芯片擦除和程序写入,因此可实现微控制器的"在系统编程",目前微控制器均采用FLASH为程序存贮器。



#### 1.程序存储器ROM

也称为只读存储器 (Read Only Memory), 掉电后信息不会丢失,用于固化微控制器的应用程序代码、字库及表格、常数。

8051 为掩膜型 ROM

8751 为EPROM型

8031 无ROM

AT89C51 为Flash型ROM

## 使用电压

有LV——可以使用3.7V

无LV——可以使用5V电源



#### 2.数据存储器RAM

也称为随机存取存储器(Read Access Memory),断电后存储的信息将全部丢失,一般用来存放采集的数据和中间结果。

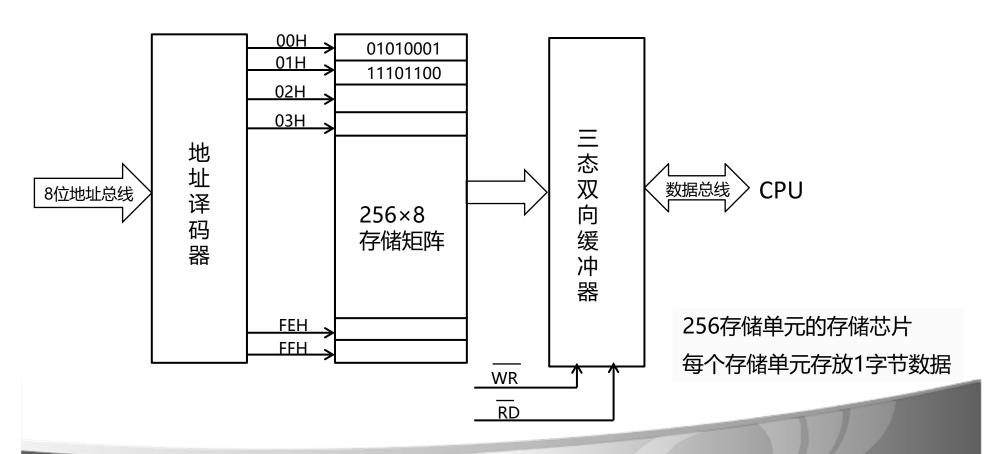
#### 种类:

- ▶ DRAM (Dynamic RAM): 动态随机存取存储器。DRAM是用电容保存信息, 所以只能保持很短的时间,为此需要刷新电路每间隔一段时间对保存的 数据进行一次刷新,否则存储的信息就会丢失。DRAM有较高的集成度和 相对低廉的成本,但刷新电路会增加复杂度,用于通用计算机系统中。
- ➤ SRAM (Static RAM): 静态随机存取存储器。只要不掉电SRAM的数据就不会丢失,访问速度快、存取简单的优点,但生产成本高、相对DRAM容量较小。SRAM是微控制器最常用的内存。



#### 3. 存贮器组成结构

由存贮矩阵(大量缓冲寄存器)、地址译码器、三态双向缓冲器、读写控制等组成。引脚包括数据线、地址线、控制线和电源线等。





#### 4. 存储单元和地址

存储器中一个缓冲寄存器为一个存储单元。对于8位微控制器,其CPU是8位,即字长是8位,因此通常选用8位存储器,一个存储单元存放8位二进制信息,即一个字节信息。存储单元的个数为该存储器的容量。

为了能够区分存储器中几K、几十K、几M个存储单元,保证微控制器能够正确地对各单元进行写入和读出操作,必须给每个存储单元一个唯一的固定编号。这个编号称为存储单元的地址。

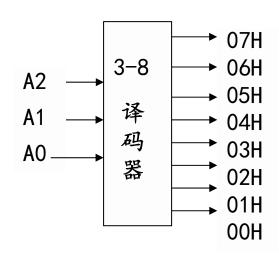


#### 4. 存储单元和地址

存储器中的译码电路用于产生各存储单元的选通信号。译码器的输入是存储器的地址引脚,应连接到微控制器的地址线。

- 当地址线=3条时,译码后可输出23=8个选通信号;
- 当地址线=8根时,译码后可输出28=256个选通信
- 考地址线=16根,译码后可输出216=65536个选通信号,则16根地址线的微控制器,其最大寻址范围为64K。
- 对于具有n根地址线的存储芯片,有2<sup>n</sup>个存储单元;具有n根地址线的微控制器,其寻址空间为2<sup>n</sup>个存储单元。

存储器芯片的地址线位数目决定其容量;微控制器的地址线数量决定其寻址能力。





#### 4. 存储单元和地址

对于存储容量为256字节的存储器, 其地址范围为00H-FFH(需要8条地址线);

对于存储容量为65536字节的存储器, 其地址范围为0000H-FFFFH(需要16条地址线)。

存储单元地址与该存储单元的内容含义是不同的。

存储单元如同一栋楼中每个房间;存储单元地址相当于每个房间的编号;

存储单元内容(二进制代码)则为每个房间中的内容。

程序存储器		数据存储器		
地址	内容	地址	内容	
0000H	02	20H	3A	
0001H	00	21H	44	
0002H	30	22H	C0	

对于字长8位的存储器,其存储地址可以是8位或16位的,但存储单元中的内容总是8位的,即一个字节数据。

## 提 纲

## 1. 8051微控制器的结构

#### 51微控制器的结构——组成结构



#### 1. 8051微控制器

微控制器是把微型计算机的基本功能部件集成在一个芯片上的集成电路。通常包含CPU、存储器(ROM、RAM)、输入输出(I/O)接口、中断系统、定时器/计数器、串行接口和时钟、复位电路等。

8051系列微控制器是美国Intel公司于八十年代推出的系列产品。包括8031、8051,8751,8032,8052,8752等,它们都是在同一基本构架上进行功能或资源的增、减或改变而来的,习惯上可统称MCS-51微控制器、8051微控制器或51微控制器。

#### 51微控制器的结构——组成结构



#### 2. 8051微控制器组成结构

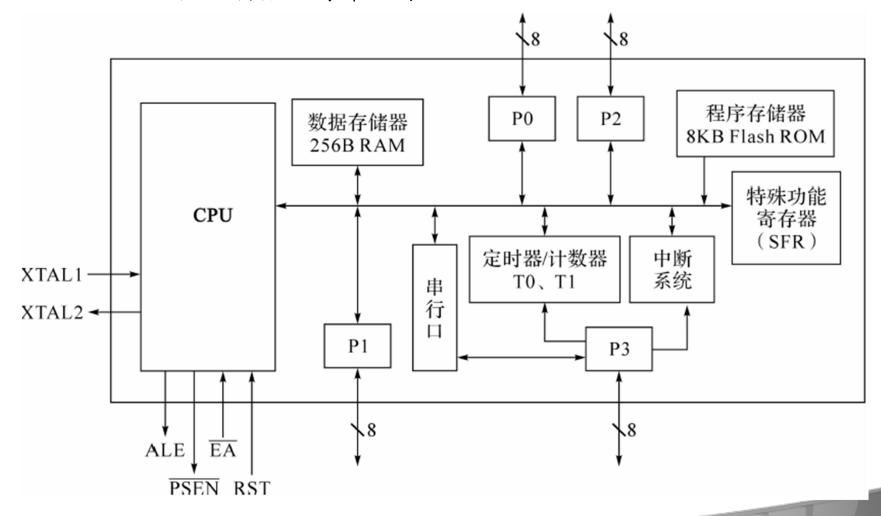
典型8051微控制器采用的是CPU加上功能模块的传统微型计算机结构模式。CPU与各功能模块通过内部总线相连接,进行信息交互。

- ▶ 中央处理器CPU
- > 只读存储器 ROM
- ▶ 随机存取存储器RAM
- ▶ 并行 I/O口
- > 中断系统
- ▶ 定时器/计数器
- ▶ 串行口
- ▶ 特殊功能寄存器SFR(Special Funtion Register)

## 51微控制器的结构——组成结构



#### 3. 8051微控制器的内部结构



# 51微控制器的结构——功能特点



#### 8051微控制器功能模块与特点

- ▶8位CPU: 是微控制器的核心,包括运算器和控制器两大部分, 主要完成运算和控制功能。
- ▶ 内部RAM: 典型8051 MCU有256B的RAM, 地址为00-FFH;
- ▶ 外部RAM:可以通过数据总线和地址总线扩展外部RAM,最大扩展容量为64KB,地址范围为0000H-FFFFH。(较少扩展)
- ▶ 内部ROM: 8KB的ROM, 地址范围为0000H-1FFFH。(增强型 8051 MCU的内部ROM已达64KB)
- ▶ 外部ROM: 当内部ROM容量不够时,8051 MCU可以进行外部扩展,最多可以外扩64KB ROM,地址范围为0000H-FFFFH。 (很少扩展)
- ▶ 特殊寄存器SFR: 用于管理、控制和监视内部功能部件的寄存器。分布在地址为80H~FFH的专用RAM区。

# 51微控制器的结构——功能特点

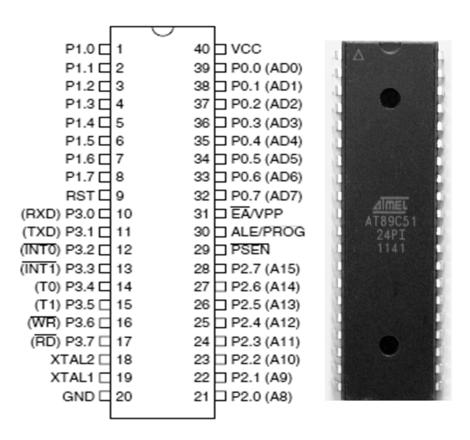


#### 8051微控制器功能模块与特点

- ▶ 并行I/O口: 4个8位I/O口: P0、P1、P2、P3, 具有第二功能。
- ▶中断系统:具有5个中断源,2个中断优先权。
- ▶定时器/计数器:有2个16位的定时器/计数器,具有4种工作方式。
- ▶ 串行接口: 1个全双工的串行口, 用于微控制器与具有串行接口的外设进行异步串行通信, 也可以扩展I/O接口
- ▶布尔处理器:具有较强的位寻址、位处理能力。
- ▶ 时钟电路: 产生微控制器工作所需要的时钟脉冲。(需要外接晶体振荡器和微调电容。)
- ▶指令系统: 有5大功能, 111条指令。为复杂指令系统 (CISC)。



#### 1. 封装形式



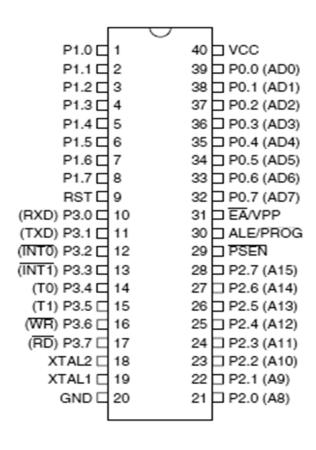
```
39\(\text{P0.4(AD4)}\)
                                                 P1.5 47
                                                 P1.6□8
                                                                                                                                                                                                                                                                                           38□P0.5(AD5)
                                                P1.7d9
                                                                                                                                                                                                                                                                                           37□P0.6(AD6)
                                                RST□10
                                                                                                                                                                                                                                                                                            36 P0.7 (AD7)
 (RXD)P3.0 □ 11
                                                                                                                                                                                                                                                                                            35□EA/VPP
                                                        NCI12
                                                                                                                                                                                                                                                                                             34□NC
    (TXD)P3.1d13
                                                                                                                                                                                                                                                                                           33DALE/PROG
(INTO)P3.2d14
                                                                                                                                                                                                                                                                                            32ÞPSEN
(INT1)P3.3d15
                                                                                                                                                                                                                                                                                           31 P2.7(A15)
                 (T0)P3.4□16
                                                                                                                                                                                                                                                                                           30\(\text{P2.6}(A14)\)
                (T1)P3.5□17<sub>∞</sub> o
                                                                                                                                                                                                                                                                                            29 P2.5(A13)
                                                                                                          (VR) P3.6 of 1 (VR) P3.6 of 1 (VR) P3.7 of 1 (VR) P3.7 of 1 (VR) P3.6 of 1 (VR) P
                                                                                                                                                                                                          (A11)P2.
(A10)P2.
(A10)P2.
(A9)P2.
(A8)P2.
```

40脚DIP封装形式

PLCC封装形式



#### 2. 8051微控制器的引脚



#### 40条引脚可分为4组:

- (1) 电源、地: 2条;
- (2) 时钟电路: 2条;
- (3) 控制线: 4条;
- (4) 1/0口线: 32条。



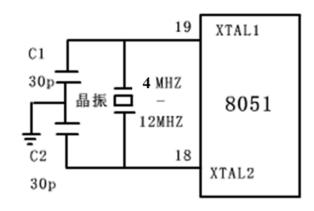
(1) 电源、地

▶电源、地(VCC, GND):

2条

#### (2) 时钟电路

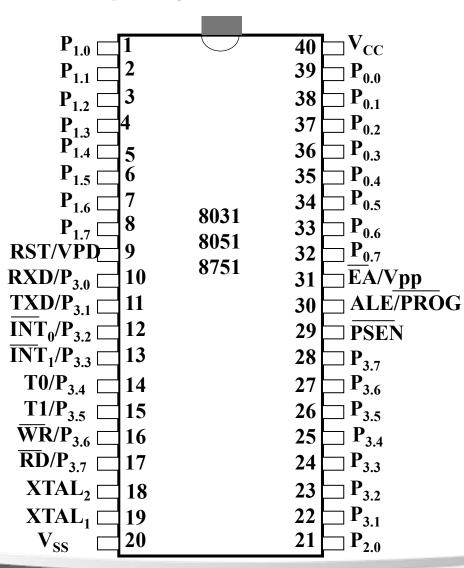
- ► XTAL1:接外部晶振一端。是片 内振荡电路反相放大器的输入端。
- ► XTAL2:接外部晶振另一端。是 片内振荡电路反相放大器的输出 端,从该引脚可输出频率为晶振 频率的时钟信号。



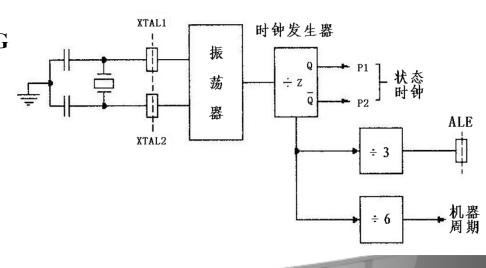
XTAL1和XTAL2两个引脚除连接晶振外,还要连接两个起振电容。



# ●时钟引脚



- •XTAL1(Pin19):用作片内振荡 电路的输入端。
- •XTAL2 (Pin18): 用作片内振荡 电路的输出端或者外部时钟源的输 入引脚。





- (3) 控制引脚(ALE、PSEN、EA、RST)
- ▶ ALE (Address Latch Enable, P30) 地址锁存允许信号输出端。有效时输出一个高脉冲。 在访问外部存储器时,用于锁存低8位地址,以实现P0口的 8位数据线和低8位地址线的分时复用和隔离。
- ▶ PSEN (Program Store Enable, P29) 外部ROM选通信号输出端, 低电平有效。
- ► EA (External Access Enable, P31) 内部、外部ROM选择信号输入端, 低电平有效。

由于增强型8051 MCU集成了大容量ROM(16-64K),基本不需要外扩,所以这三个控制信号已很少使用。



#### (3) 控制引脚(ALE、PSEN、EA、RST)

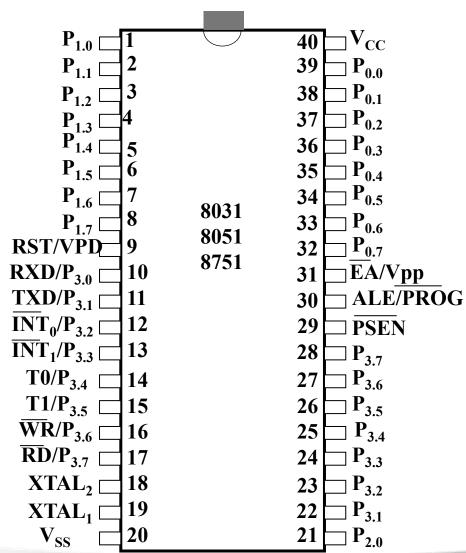
#### > RST (Reset, P9)

复位信号输入端,高电平有效。在此引脚施加两个机器 周期的高电平,就可以对MCU进行复位。此引脚为低电平 时,微控制器为工作状态。

对于增强型8051 MCU,除引脚复位外,还有多种复位方式。如80C51Fxxx系列微控制器,有指令复位、上电/掉电复位、时钟丢失检测器、看门狗定时器、外部 CNVSTR 信号、软件命令、比较器 0和引脚复位等7种复位形式。



# ●ALE / PROG引脚

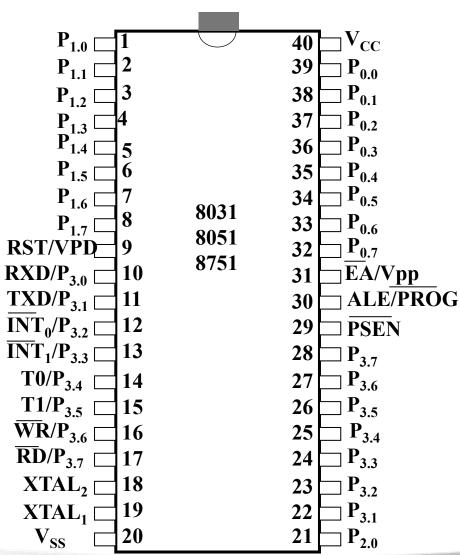


- ALE/PROG引脚 (Pin30) 具有两种功能,可以作为地址锁存使能端 (Address Latch Enable) 和编程脉冲输入端
- 当作为地址锁存使能端时为ALE。 当微控制器访问外部存储器时,地 址锁存允许信号输出端。

有效时输出一个高脉冲。ALE(地址锁存)的负跳变将低8位地址打入锁存。以实现P0口的8位数据线和低8位地址线的分时复用和隔离。



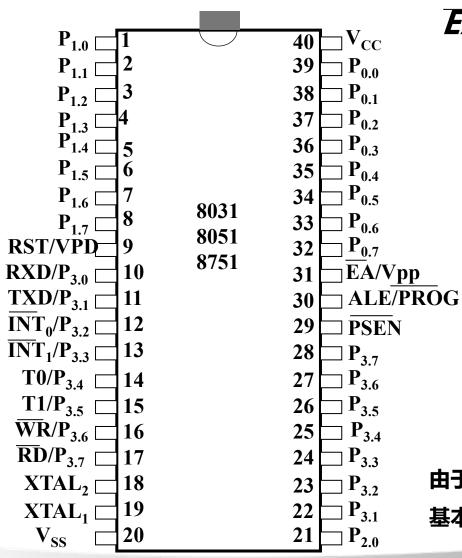
# ●/PSEN引脚



- *PSEN* (Program Store Enable,P29)
- ●引脚是微控制器访问外部程序存储器 的读选通信号(输出), 低电平有效。



# ●EA/VPP引脚



# EA /Vpp引脚 (External Access

Enable, P31)

具有两种功能,访问内部或外部程序 存储器选择信号和提供编程电压。

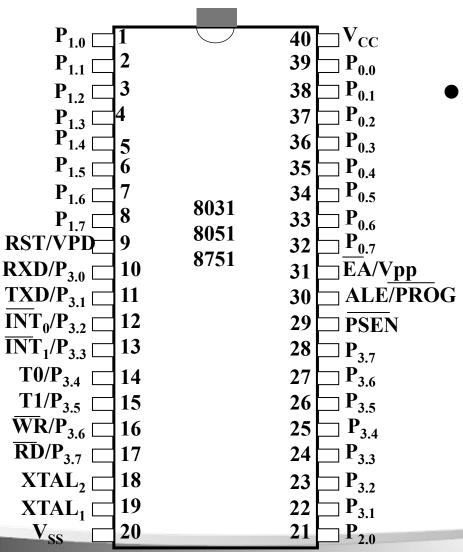
**EA** = 1 时,访问内部程序存储器,即内ROM

EA = 0 时,只访问外部程序存储器,即外ROM

由于增强型8051 MCU集成了大容量ROM(16-64K), 基本不需要外扩,这三个控制信号已很少使用。



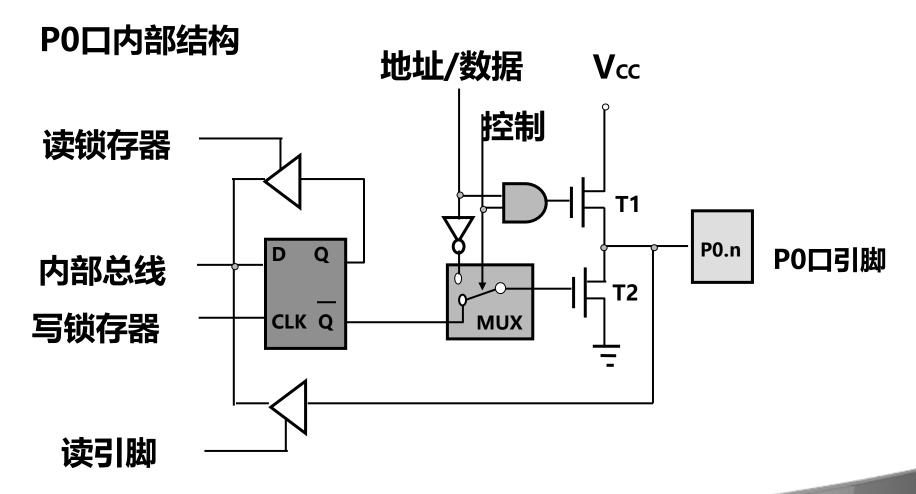
#### (4) I/O引脚(P0、P1、P2、P3): 32条I/O口线



 即P0.0~P0.7,占据Pin39~Pin32 共8个引脚。P0端口具有两个功能, 既可以用作双向数据总线口,也可以 分时复用输出低8位地址总线。



(4) I/O引脚(P0、P1、P2、P3): 32条I/O口线





(4) I/O引脚(P0、P1、P2、P3): 32条I/O口线

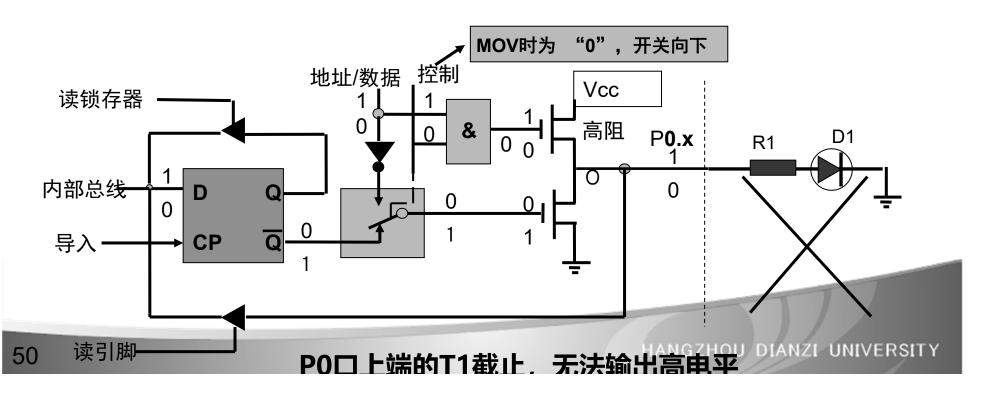
# P0端口数据输出

MOV PO, A



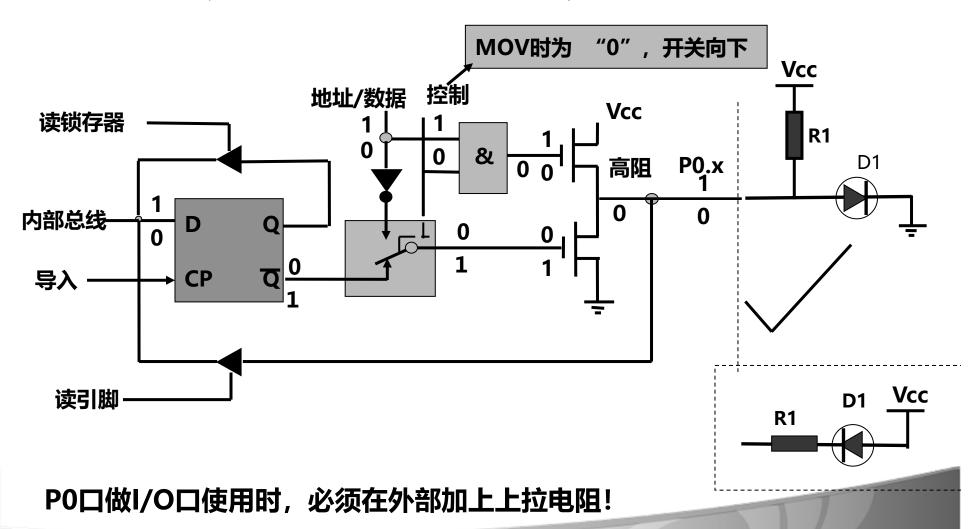
将数据写入PO端口锁存器中

CPU发出控制电平 "0" 封锁 "与" 门,将输出上拉场效应管T₁截止,同 时使多路开关MUX把锁存器与输出驱动电路接通。





(4) I/O引脚(P0、P1、P2、P3): 32条I/O口线



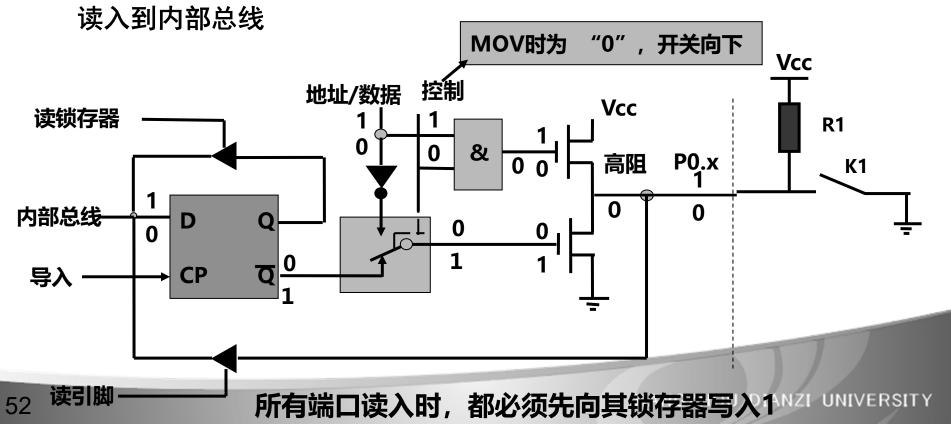


(4) I/O引脚(P0、P1、P2、P3): 32条I/O口线

#### P0端口电平读入

MOV A, P0 **读入P0口引脚电平!** 

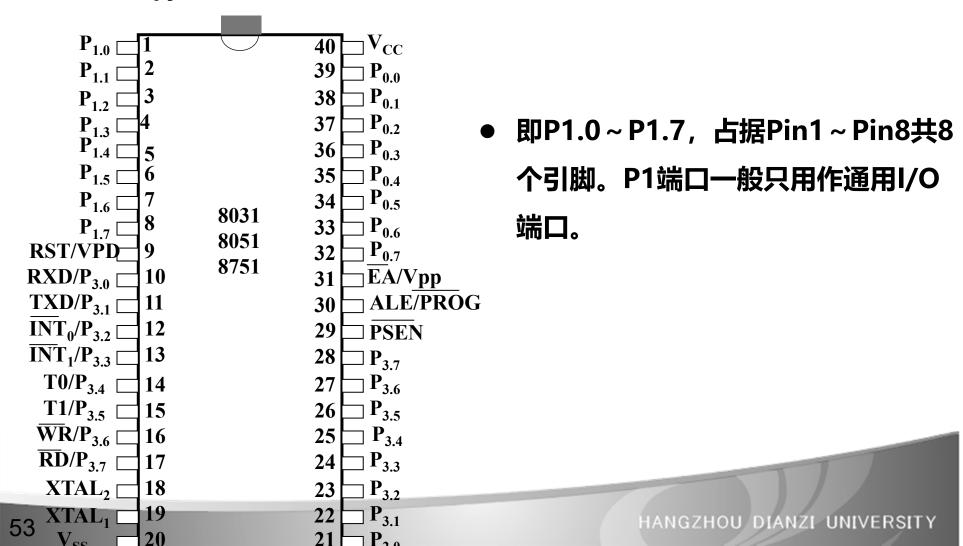
读指令把下面的三态缓冲器打开,这样端口引脚上的数据经过缓冲器





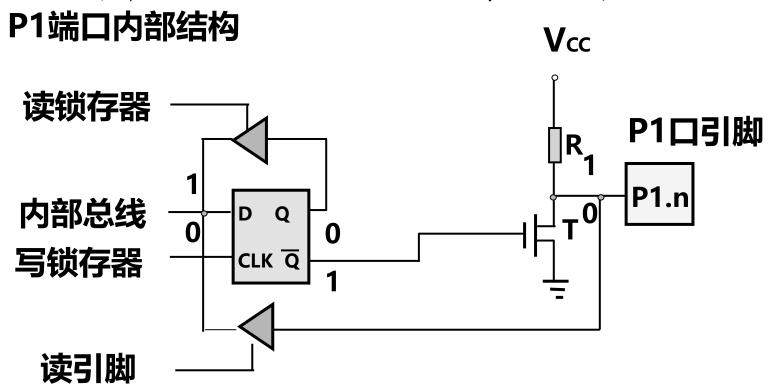
(4) I/O引脚(P0、P1、P2、P3): 32条I/O口线

# ●P1端口





(4) I/O引脚(P0、P1、P2、P3): 32条I/O口线

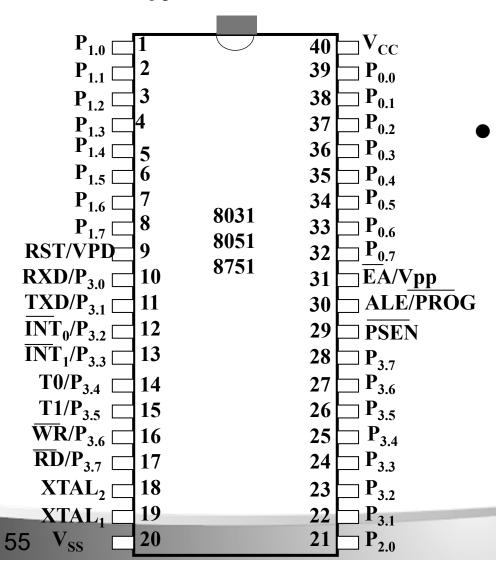


由于内部有上拉电阻,因此做I/O端口使用时不需要外部上拉电阻。



(4) I/O引脚(P0、P1、P2、P3): 32条I/O口线

#### ●P2端口

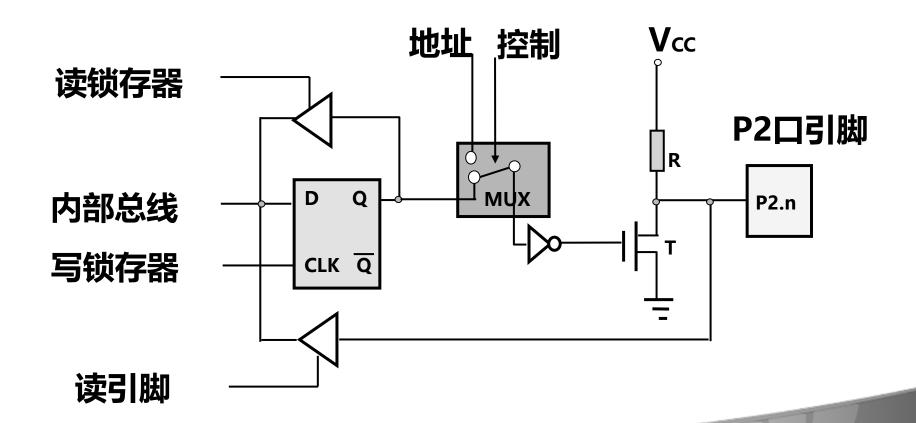


● 即P2.0~P3.7,占据Pin21~Pin28 共8个引脚。P2端口可以用作通用I/O 端口,或者在扩展外部存储器时用作 高8位地址线。



(4) I/O引脚(P0、P1、P2、P3): 32条I/O口线

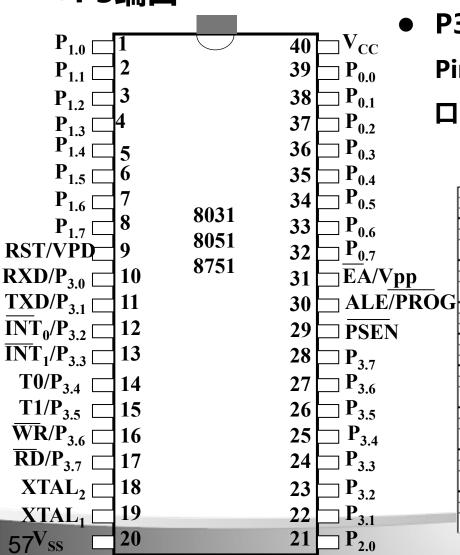
# P2端口内部结构





(4) I/O引脚(P0、P1、P2、P3): 32条I/O口线

#### ●P3端口



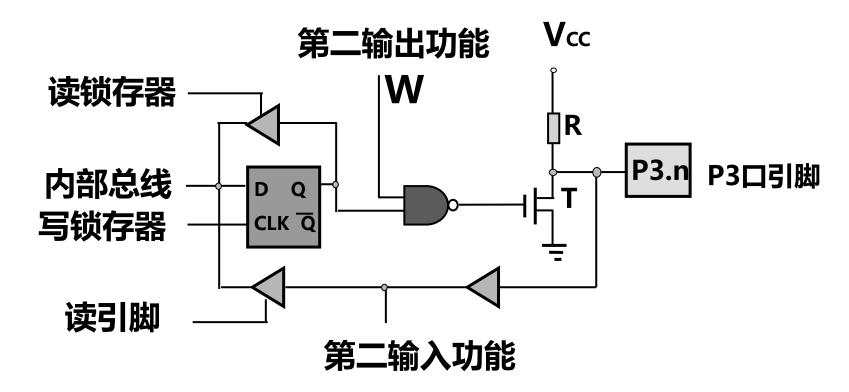
● P3端口即P3.0~P3.7,占据Pin10~ Pin17共8个引脚。P3端口可以用作通用I/O端 口,同时还具有特定的第二功能。

I/O 引脚₽	第二功能引脚名称。	说明↩
P3.0	RXD₽	串行通信的数据接收端口。
P3.1	TXD₽	串行通信的数据发送端口。
P3.2	INT0	外部中断 0 的请求端口。
P3.3	INT1₽	外部中断 1 的请求端口。
P3.4	<b>T</b> 0₽	定时/计数器 0 的外部事件计数输入端。
P3.5¢	T1.	定时/计数器 1 的外部事件计数输入端。
P3.6	RD₽	外部数据存储单元的写选通信号。
P3.7₽	WR₽	外部数据存储单元的读选通信号。



(4) I/O引脚(P0、P1、P2、P3): 32条I/O口线

# P3端口内部结构



由于内部有上拉电阻,因此做I/O端口使用时不需要外部上拉电阻。



#### (4) I/O引脚(P0、P1、P2、P3): 32条I/O口线

#### **▶ P0** □ (P0.7-P0.0)

具有双重功能的8位并行接口,引脚为P32-39。第一功能是普通I/O口,需外接上拉电阻;第二功能是分时复用的8位数据线和低8位地址线(很少使用)。

#### **▶ P1** □ (P1.7-P1.0)

单一功能8位准双向I/O口,带内部上拉电阻。引脚为P1-8。

#### **▶ P2** □ (P2.7-P2.0)

具有双重功能的8位并行接口,引脚为P21-28。第一功能是普通I/O口;第二功能是高8位地址线(很少使用)。



(4) I/O引脚(P0、P1、P2、P3): 32条I/O口线

**▶ P3** □ (P3.7-P3.0)

具有双重功能的8位并行接口,引脚P10-17。第一功能是普通I/O口;第二功能如下表所列。

口 线	第二功能	英文注释
P3.0	RXD(串行口输入)	Receive External Data
P3.1	TXD(串行口输出)	Transmitted External Data
P3.2	INTO(外部中断 0 输入)	Interrupt 0
P3.3	INT1(外部中断 1 输入)	Interrupt 1
P3.4	T0(定时器0计数输入)	Timer 0
P3.5	T1 (定时器 1 计数输入)	Timer 1
P3.6	WR(外部 RAM"写"选通)	Write
P3. 7	RD(外部 RAM"读"选通)	Read



在8051微控制器中,为使准双向I/O口工作在输入方式,必须先向其输出1。







在8051微控制器中,为使准双向I/O口工作在输入方式,必须先向其输出1。





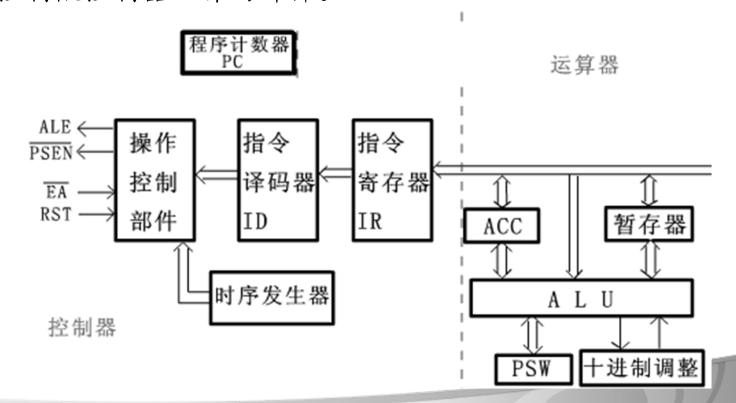
# 提 纲

# 2. 微控制器的工作原理



#### 1. CPU的组成结构

CPU由运算器和控制器两大部分组成。运算器是用来对数据进行算术运算和逻辑操作的执行部件;控制器是统一指挥和控制微控制器工作的部件。





#### 2. 控制器(指令部件、时序部件、操作控制部件)

控制器是CPU的大脑中枢,其功能是从ROM中逐条读取指令,进行指令译码,并通过定时和控制电路,在规定的时刻发出执行指令操作所需的控制信号,使各部分按照一定的节拍协调工作,实现指令规定的功能。

控制器由指令部件、时序部件和操作控制部件三部分组成。

#### (1) 指令部件

由16位程序计数器PC (Program Counter)、指令寄存器 IR (Instruction Register)、指令译码器 ID (Instruction Decode) 等组成。

- 程序计数器 PC: 16位的ROM指针,用于存放下一条取指指令的地址,寻址范围为64K;
- 指令寄存器IR: 存放当前指令的操作码, 等待译码;
- 指令译码器ID:对当前指令操作码进行解析,并通过控制电路产生执行该指令需要的控制信号,完成指令规定的操作。



#### 2. 控制器 (指令部件、时序部件、操作控制部件)

#### (2) 时序部件

时序部件由时钟电路和分频器组成,用于产生MCU运行程序时,操作控制部件所需的时序信号。包括CPU工作的时钟基准(称为振荡周期或时钟周期),以及状态周期、机器周期等信号。

#### (3) 操作控制部件

操作控制部件为指令译码器的输出信号配上节拍电位和节拍脉冲,形成执行指令需要的操作控制序列信号,以完成规定的操作。



#### 3. 运算器

运算器的任务是数据的处理和加工。由算术逻辑单元 ALU、累加器Acc、暂存寄存器、程序状态寄存器PSW、布尔处理器、BCD码运算调整电路等通过内部总线连接而成。

#### > ALU (Arithmetic logic Unit)

完成算术运算及与、或、非、异或等逻辑操作,并通过对运算结果的判断,影响程序状态寄存器PSW相关位的状态。

#### > 位处理器(布尔处理器)

能直接对位(bit)进行操作,操作空间是位寻址空间。 位处理器中功能最强、使用最频繁的位是C,也称其为位累 加器。

#### > 暂存寄存器

用于运算数据的暂时存放,该寄存器不能访问。

# 51微控制器的控制原理——微控制器的工作过程



#### 1. 程序与指令

程序存储执行: 计算机组成原理基础就是冯·诺依曼的体系结构, 其基本设计思想就是存储程序和程序控制, 即计算机的工作过程实质上是执行程序的过程。用户编写的程序要预先存放在ROM中, 微控制器的工作过程就是从ROM中逐条取出指令并执行的过程。

程序: 是完成一个特定功能的一系列指令集。

指令: 是微控制器指挥各功能部件工作的指示和命令。指令是一组二进制数, 其编码格式及功能、类别和数量因CPU的不同而不同, 是芯片设计者设定的。一条指令包括两部分内容:

- •操作码:指明指令的功能(即做什么操作):
- •操作数:指明指令执行的数据或数据存放的地址(即操作对象)。

# 51微控制器的控制原理——微控制器的工作过程



#### 2. 指令样例

助记符 机器码(16进制) 机器码(2进制)

操作码 操作数

① ADD A, #68H 24 68 00100100 01101000

② MOV A,#15H 74 15 01110100 00010101

③ SETB P1.0 D2 90 11010010 10010000

#### 执行的操作是:

① 将累加器A的内容与立即数68H相加,并把结果放回A中。

即 (A) ← (A) +68。

- ② 将立即数15H赋给累加器A, 执行后A中的内容为15H; 即(A) ←15H
- ③ 将P1口的D0位即P1.0置为1,执行后P1.0引脚变为高电平;即 P1.0←1

# 51微控制器的控制原理——微控制器的工作过程



#### 3. 指令执行过程

计算机(微控制器)每执行一条指令,都可以分为三个阶段:

取指令 → 分析指令 → 执行指令 (取指) (译码) (执行)

- ▶ 读取指令:根据程序计数器(程序指针)PC中的值, 从ROM读出现行指令,送到指令寄存器IR。
- 分析指令:由指令译码器对现行指令进行译码,分析该指令要求实现什么操作,如执行数据传送,还是加、减等运算等。
- ▶ 执行指令: 取出操作数,由控制逻辑电路发出相应的控制信号,完成操作码规定的操作。



(3) 在8051微控制器中,为使准双向I/O口工作 在输入方式,必须先向其输出1。





提交



(3) 在8051微控制器中,为使准双向I/O口工作 在输入方式,必须先向其输出1。





提交

# 提问环节



#### 请思考和回答以下问题:

- 1. 51是8位的单片机,8位是什么意思?
- 2. ROM和RAM在功能上到底有什么区别?
- 3. 程序计数器PC是几位的寄存器, 里面放的是什么, 有什么用?



#### 请思考和回答以下问题:

1. 51是8位的单片机,8位是什么意思?

答: 处理器的处理位数。

2. ROM和RAM在功能上有什么区别?

答: ROM逻辑上放程序,程序写好不变; RAM放数据,数据可能存储、变化或更新。

3. 程序计数器PC是几位的寄存器, 里面放的是什么, 有什么用?

答: 16位, 里面放下一条将要执行的程序的地址。



# Thank you!

