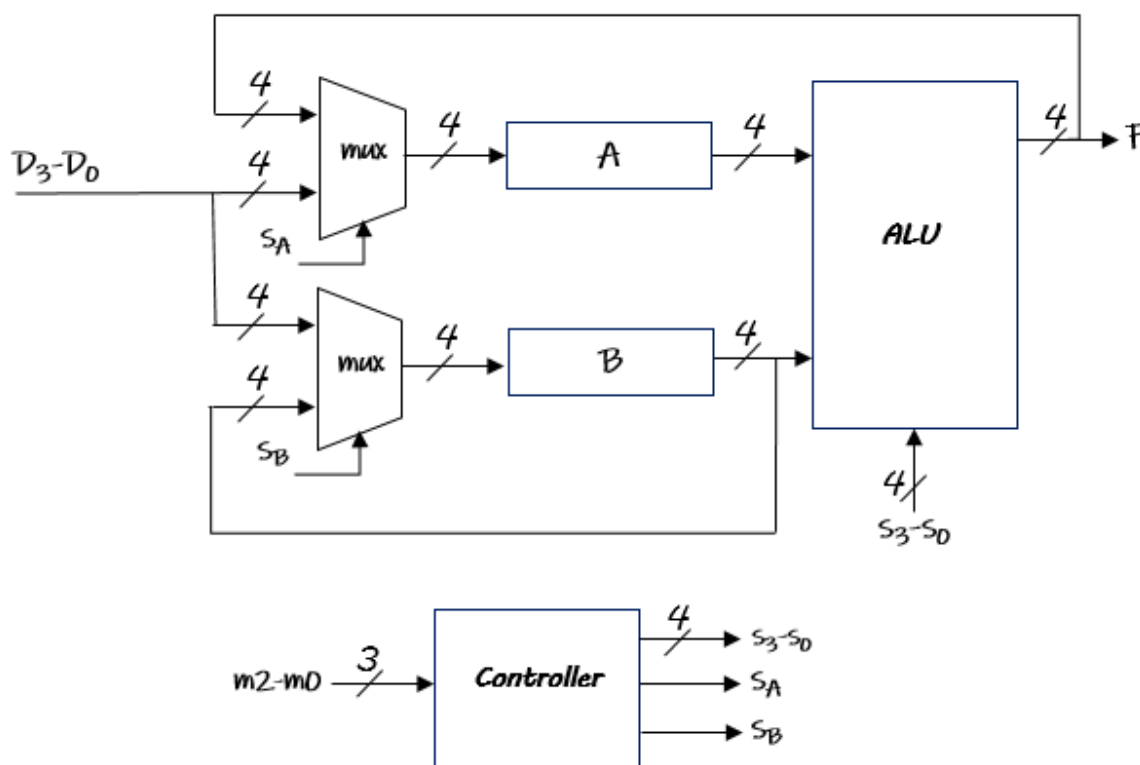


## ۶- آزمایش پنجم: واحد محاسبات و منطق (ALU)

هدف از این آزمایش، آشنایی با واحد محاسبات و منطق (ALU) است. همه بخش‌های این آزمایش را با نرم‌افزار Proteus انجام دهید. زمان پیش‌بینی شده برای انجام این آزمایش، سه جلسه سه ساعته است.

### ۶-۱- آشنایی با تراشه ۷۴۱۸۱

مداری طراحی کنید که طبق شکل ۹، دارای دو ثبات داده A و B، یک ALU و یک کنترل‌کننده باشد، به طوری که با دادن کدهای مختلف به ALU، اعمال مختلف بر روی ورودی‌ها انجام شود.



شکل ۹- مدار آزمایش ۶-۱

### سیگنال‌های ورودی

خطوط داده D0-D3

خطوط دستور M0-M2

یک کلید از نوع push-button برای بازگرداندن مدار به حالت اولیه (Reset).

یک کلید از نوع push-button برای ورودی clock.

### سیگنال‌های خروجی

این مدار سیگنال خروجی خاصی ندارد. برای بررسی کارکرد درست مدار باید محتویات ثبات‌های A و B و خروجی ALU قابل مشاهده باشد.

طرز کار:

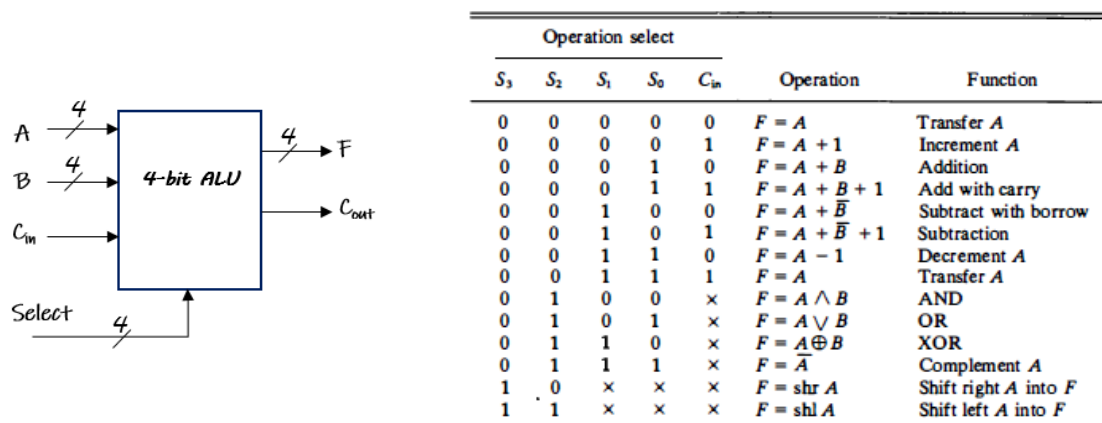
مدار باید طبق جدول ۲، با توجه ورودی‌های M0-M2 عملیات خاصی را انجام دهد. برای ساخت این مدار از تراشه‌های ۷۴۱۸۱ (ALU)، ۷۴۱۷۵ (ثبات‌ها)، ۷۴۱۵۷ (MUX) و تعداد کافی گیت‌های پایه استفاده کنید.

جدول ۲- عملیات صورت گرفته در مدار برحسب ورودی‌های M0-M2

| M2 | M1 | M0 | Operation                      |
|----|----|----|--------------------------------|
| 0  | 0  | 0  | $A \leftarrow D_3-D_0$         |
| 0  | 0  | 1  | $B \leftarrow D_3-D_0$         |
| 0  | 1  | 0  | $A \leftarrow A$               |
| 0  | 1  | 1  | $A \leftarrow B$               |
| 1  | 0  | 0  | clear (A)                      |
| 1  | 0  | 1  | $A \leftarrow \text{not}(A)$   |
| 1  | 1  | 0  | $A \leftarrow \text{and}(A,B)$ |
| 1  | 1  | 1  | $A \leftarrow \text{add}(A,B)$ |

## ۲-۶- ساخت مدار داخلی ALU

یک واحد محاسبات و منطق چهاربیتی (4-bit ALU)، طبق شکل ۱۰ بسازید.



شکل ۱۰- واحد محاسبات و منطق ۴ بیتی