



## Tema 4: Organización de la Memoria

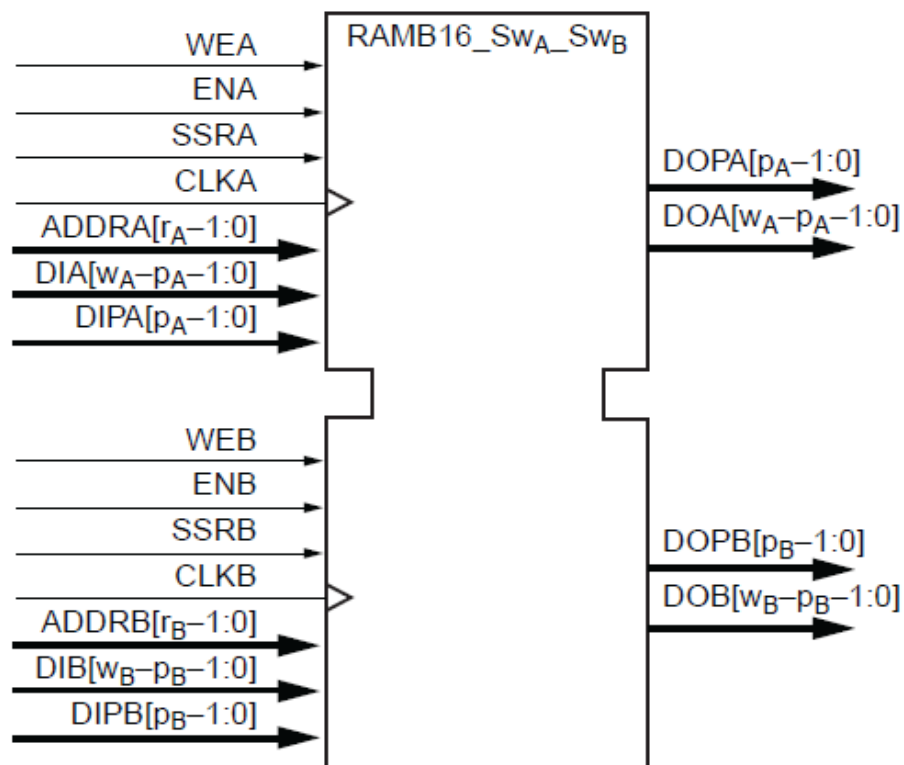
- Memoria en la Spartan 3 de Xilinx

# BRAMs

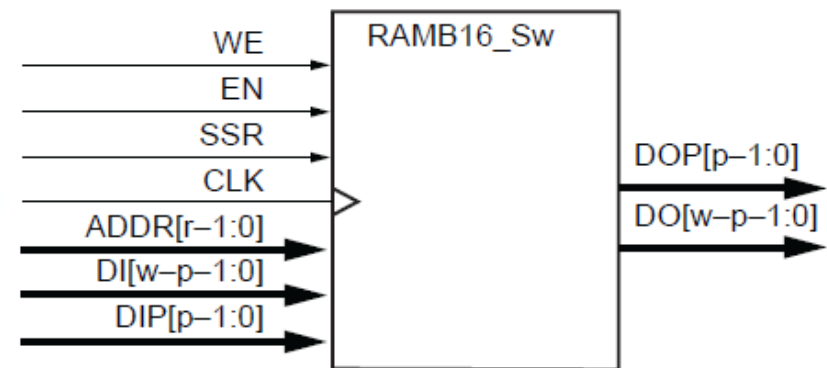


- Muchas familias de FPGAs tienen también internamente bloques de memoria, los cuales tienen unas características particulares:
  - Presentan diferentes organizaciones:
    - Desde 16Kx1 bit hasta 512x32 bits
  - Pueden ser memorias de doble puerto, aunque el rango alacanzable por cada puerto no es simétrico
  - La lectura y la escritura es síncrona
  - Presentan, opcionalmente, bits de control de errores: bits de paridad

# BRAMs



(a) Dual-Port



(b) Single-Port

# BRAMs



WE	Permite la escritura
EN	Permite el funcionamiento de la memoria
SSR	Set/reset síncrono
ADDR	Dirección de lectura/escritura
DI	Datos de entrada
DIP	Paridad de los bytes de los datos de entrada
DO	Datos de salida
DOP	Paridad de los bytes de los datos de salida

# BRAMs - Organización



- Por defecto la BRAM tiene palabras de 32 bits, sin embargo, tiene las siguientes posibles organizaciones:
  - 16Kx1
  - 8Kx2
  - 4Kx4
  - 2Kx8
  - 1Kx16
  - 512x32



# BRAMs - Organización

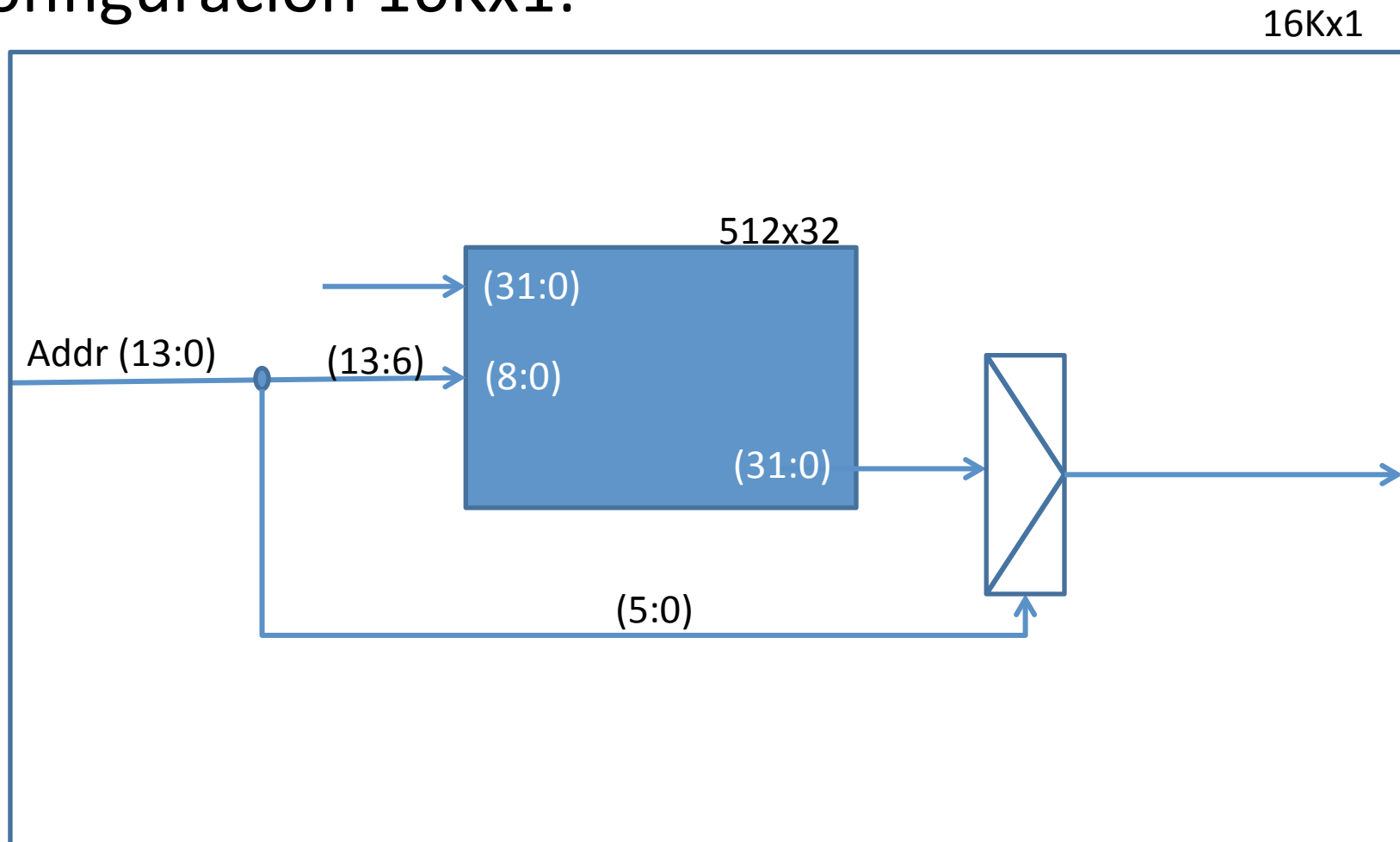
- Configuración *original* simplificada:



# BRAMs - Organización



## ■ Configuración 16Kx1:



# BRAMs - Organización



- Ejercicios:
  - Cómo sería el HW necesario para hacer la escritura en 16Kx1
  - Cómo sería el HW necesario para hacer la lectura en 4Kx4
  - Cómo sería el HW necesario para hacer la lectura en 1Kx16



# BRAMs - Organización



- Cualquier memoria puede transformarse prácticamente en cualquier estructura de datos de almacenamiento:
  - FIFO
  - PILA
  - Buffer circular
  - ...

# BRAM- Organización



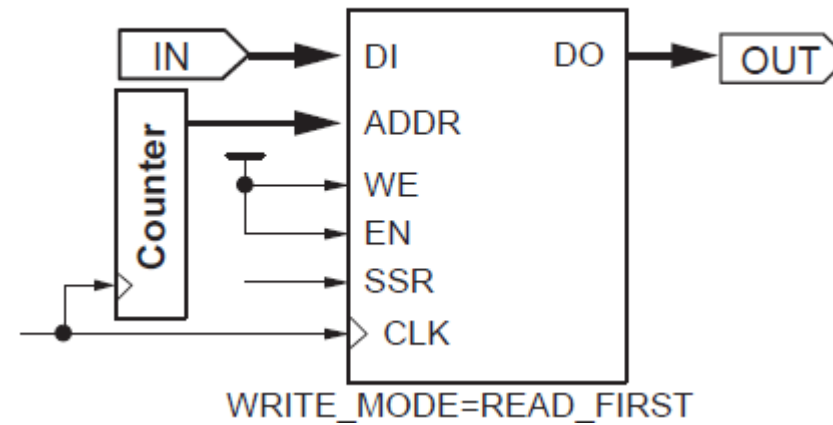
## ■ Ejercicio:

- Los buffers circulares se utilizan en una variedad de aplicaciones de procesamiento de señales digitales, tales como filtrado de múltiples canales, correlación, FIR correlación cruzada.
- El funcionamiento es el siguiente: un dato se escriben en la memoria y después de  $n$  ciclos de reloj ( $n$  es igual al número de datos que almacena el buffer circular), el dato almacenado sale fuera del buffer mientras que un nuevo dato se escribe en esa ubicación.

# BRAM - Organización



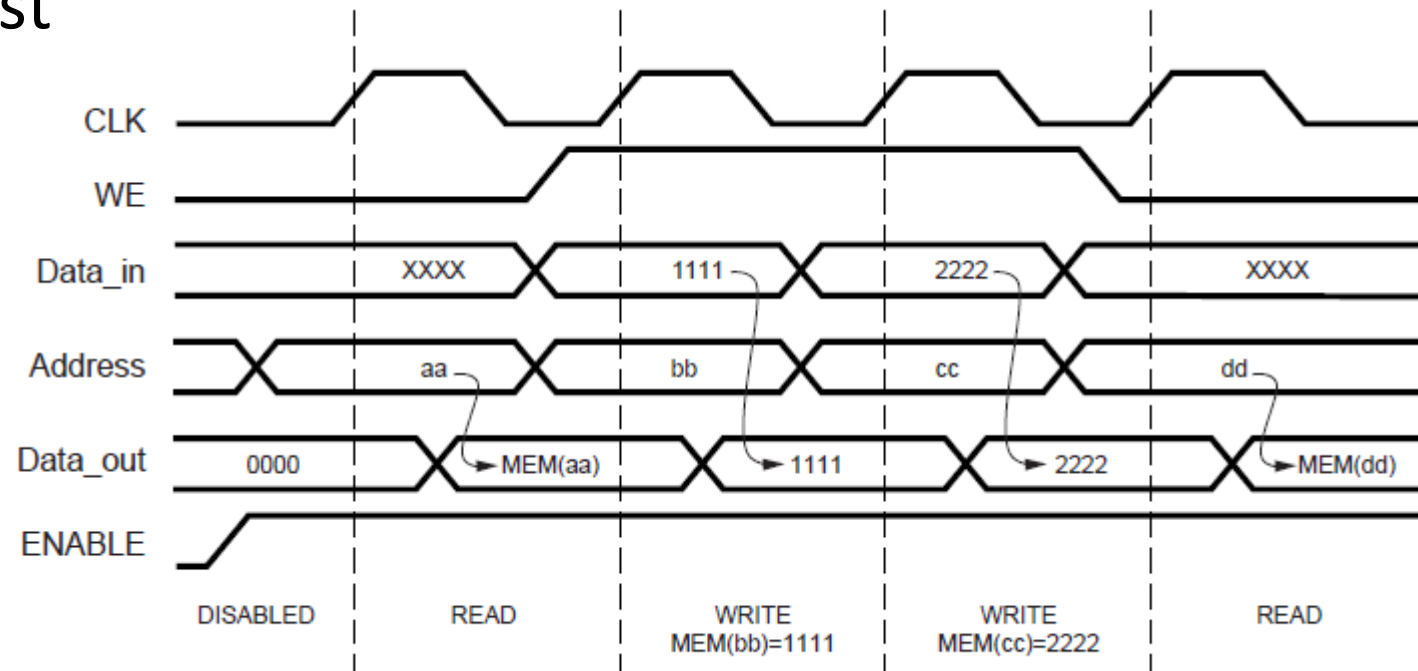
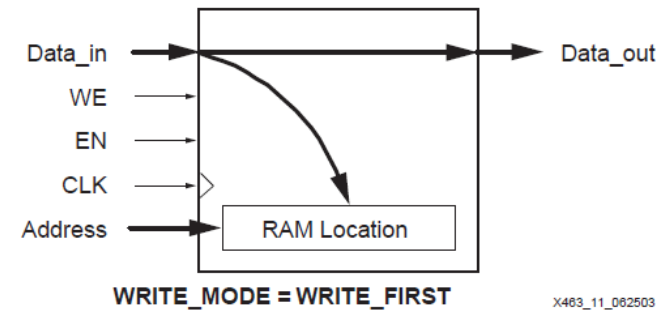
- Solución:



# BRAM - Tiempos



- Por defecto las memorias de las FPGAs trabajan en el modo write-first

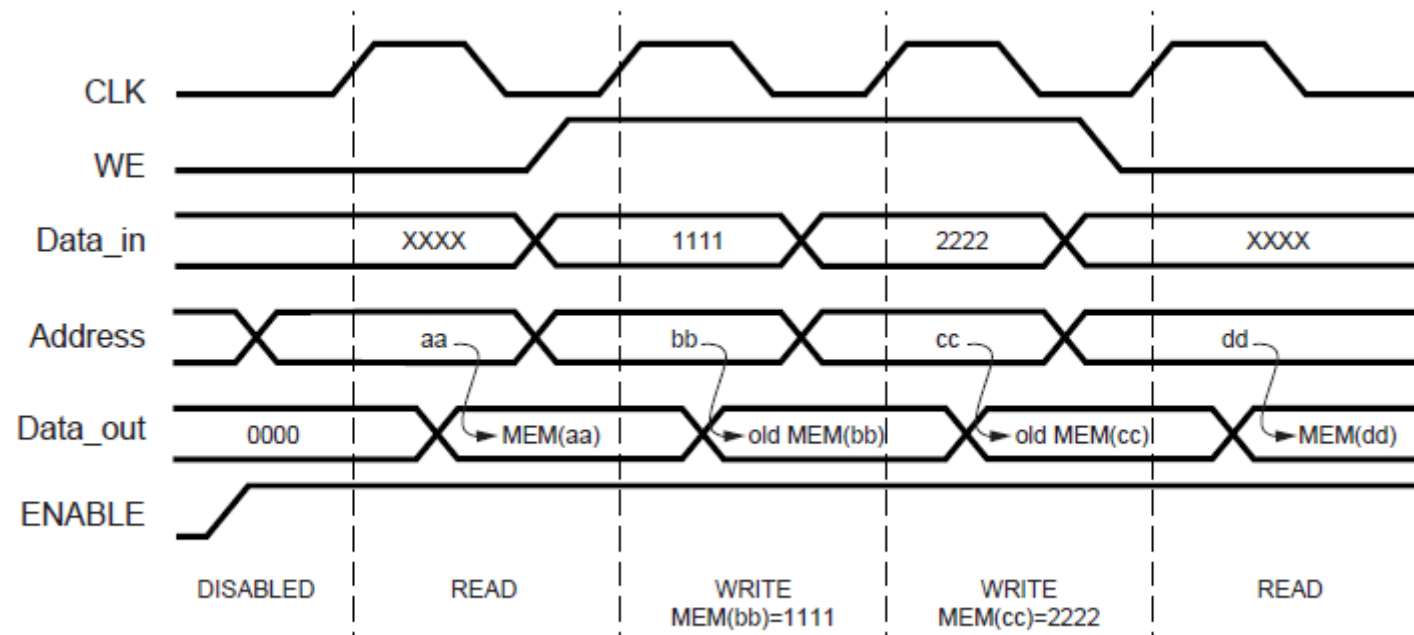
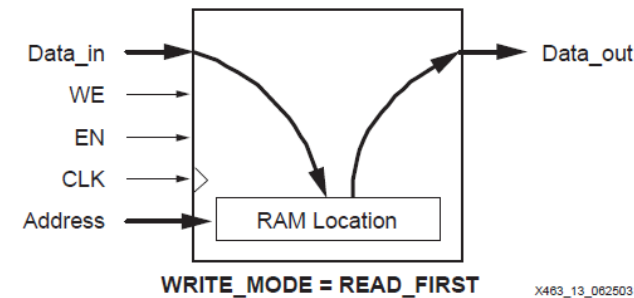


X463\_12\_020503



# BRAM - Tiempos

- Otro modo de trabajo de las memorias de las FPGAs es read-first



X463\_14\_020503