

Apartado C. Obicnga la expresión booleana de las señales de selección de las memorias EEPROM, CSTRUMENT, Recuerde que dichas memorias descara ubicarse en las posiciones más bajas posible del napa. Empleo el tupo de decodificación necesario para minimizar esta lógica.

EE PROMO > 17 dir. A(1)...12) (A)

A(14)...13) O × SBFF

Apartado D. Obicnga la expresión booleana de la señal de selección de la memoria SRAM, CSTRUM Recuerde que dicha memoria desca ubicarse en las posiciones más bajas posibles aci mapa. Debe emplearse decodificación completa.

CS (NY...11) (A) (ND... O)

O × 6000 — O × 7 FFF

**Apartado E.** Si se desease hacer una decodificación completa del periférico ¿cuántos bits del bus de direcciones del microprocesador se necestarían para obtener la señal CS<sub>PERIF</sub>? Justifique la respuesta.

15 bits 2 div