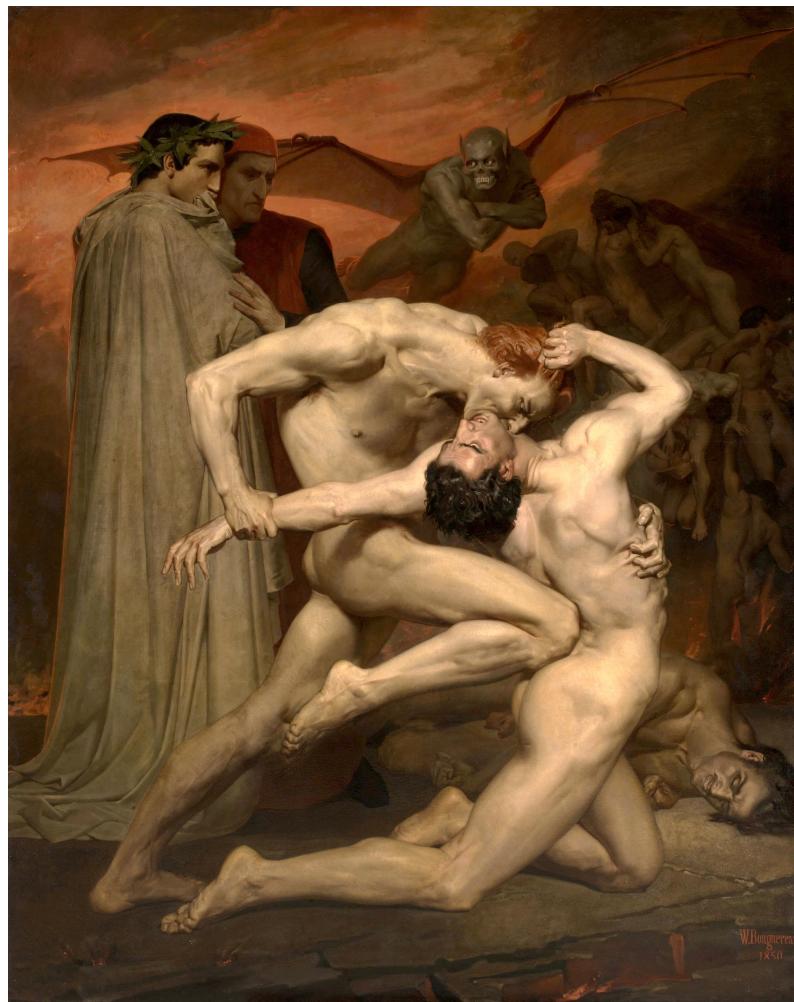


Microprocesadores

Apuntes de clase

Javier Rodrigo López ¹

29 de enero de 2021

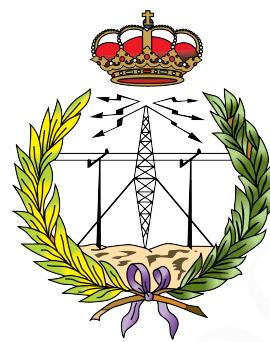


¹Correo electrónico: javiolonchelo@gmail.com



POLITÉCNICA

UNIVERSIDAD
POLITÉCNICA
DE MADRID



Introducción

Imagen de la portada: *Dante y Virgilio en el infierno*, por William-Adolphe Bouguereau.

Índice general

Introducción	2
1. Memorias semiconductoras	5
1.1. Bancos de registros	5
1.2. Memorias semiconductoras	5
1.2.1. Clasificación	5
1.2.2. Características	5
1.2.3. Parámetros	5
1.3. Mapas de memoria	5
2. Microprocesadores	7
2.1. Concepto de algoritmo	7
2.2. Sistemas secuenciales con memoria. Definición de microprocesador	7
2.3. Elementos internos de un microprocesador	7
2.4. Arquitectura de tres buses	7
2.5. Ejemplos de codificación de instrucciones	7
2.6. Evolución de los microprocesadores	7
2.7. Modelos de programación y set de instrucciones	7
2.8. Pila	7
2.9. Característica de las arquitecturas	7
2.10. Entorno de programación para sistemas empotrados	7
3. Procesador ARM Cortex-M0	9
3.1. Historia de ARM	9
3.2. Arquitectura ARM Cortex-M0	9
3.2.1. Características principales de la arquitectura	9
3.2.2. Organización de memoria	9
3.2.3. Modelo de programación	9
3.2.4. Set de instrucciones	9
3.2.5. Reset del procesador	9
3.2.6. Tamaños de datos	9
3.3. Microcontroladores basados en arquitecturas ARM Cortex-M	9
3.3.1. NXP LPC1768	9
3.3.2. STM ST32L432KC	9
4. Técnicas de I/O e interrupciones	11
4.1. Entrada/Salida	12
4.2. GPIO	12
4.3. Interrupciones	12
4.3.1. Polling e interrupciones	12
4.3.2. Esquemas hardware para la gestión de interrupciones	12
4.3.3. Esquemas hardware para la gestión de interrupciones	12
4.3.4. Conceptos de enmascaramiento, vector, prioridad, latencia, anidamiento y excepción	12
4.3.5. Sleep	12
4.3.6. Particularización para la arquitectura Cortex-M0	12
4.4. Temporizadores	12
4.5. PWM	12
4.6. ADC y DAC	12
4.7. Sistemas controlados por eventos	12
4.7.1. Concepto de sistema reactivo y de evento	12
4.7.2. Máquinas de estados finitos controladas por eventos	12
4.8. Comunicaciones serie asíncronas	12

4.8.1. Concepto	12
4.8.2. Parámetros y variantes	12
4.8.3. Interfaz físico	12
4.8.4. UART y transceiver	12
4.8.5. Programación	12
5. Laboratorio	13
5.1. Lenguaje de ensamble	13
5.2. Entrada/Salida	13
5.3. Temporizadores e interrupciones	13
5.4. Diseño de aplicación de mediana complejidad	13

Capítulo 1

Memorias semiconductoras

1.1 Bancos de registros

1.2 Memorias semiconductoras

1.2.1. Clasificación

1.2.2. Características

1.2.3. Parámetros

1.3 Mapas de memoria

Javier Rodríguez López

Capítulo 2

Microprocesadores

2.1 Concepto de algoritmo

2.2 Sistemas secuenciales con memoria. Definición de microprocesador

2.3 Elementos internos de un microprocesador

2.4 Arquitectura de tres buses

2.5 Ejemplos de codificación de instrucciones

2.6 Evolución de los microprocesadores

2.7 Modelos de programación y set de instrucciones

2.8 Pila

2.9 Característica de las arquitecturas

2.10 Entorno de programación para sistemas empotrados

Javier Rodríguez López

Capítulo 3

Procesador ARM Cortex-M0

3.1 Historia de ARM

3.2 Arquitectura ARM Cortex-M0

- 3.2.1. Características principales de la arquitectura
- 3.2.2. Organización de memoria
- 3.2.3. Modelo de programación
- 3.2.4. Set de instrucciones
- 3.2.5. Reset del procesador
- 3.2.6. Tamaños de datos

3.3 Microcontroladores basados en arquitecturas ARM Cortex-M

- 3.3.1. NXP LPC1768
- 3.3.2. STM ST32L432KC

Javier Rodríguez López

Capítulo 4

Técnicas de I/O e interrupciones

4.1 Entrada/Salida

4.2 GPIO

4.3 Interrupciones

4.3.1. Polling e interrupciones

4.3.2. Esquemas hardware para la gestión de interrupciones

4.3.3. Esquemas hardware para la gestión de interrupciones

4.3.4. Conceptos de enmascaramiento, vector, prioridad, latencia, anidamiento y excepción

4.3.5. Sleep

4.3.6. Particularización para la arquitectura Cortex-M0

4.4 Temporizadores

4.5 PWM

4.6 ADC y DAC

4.7 Sistemas controlados por eventos

4.7.1. Concepto de sistema reactivo y de evento

4.7.2. Máquinas de estados finitos controladas por eventos

Eventos y mensajes

Estados y variables extendidas, guardas

Codificación en C

Ejemplo de aplicación completa

4.8 Comunicaciones serie asíncronas

4.8.1. Concepto

4.8.2. Parámetros y variantes

4.8.3. Interfaz físico

4.8.4. UART y transceiver

4.8.5. Programación

Capítulo 5

Laboratorio

5.1 Lenguaje de ensamble

5.2 Entrada/Salida

5.3 Temporizadores e interrupciones

5.4 Diseño de aplicación de mediana complejidad
