

LAB 4

Pengantar Sistem Digital

2023-2024 Gasal

NOM, AMC



Petunjuk Pengerjaan

- Kerjakan semua soal sesuai dengan spesifikasi tiap soal.
- Mohon baca setiap spesifikasi soal dengan saksama sebelum bertanya kepada asisten dosen.
- Jika ada soal yang membingungkan atau kesalahan pada soal, silakan bertanya kepada salah satu asisten dosen yang sudah *stand-by*.
- Lakukan submit semua file (sesuai spesifikasi yang ada pada soal) di SCELE sebelum **Kamis, 5 Oktober 2023 pukul 14:50** (**Toleransi keterlambatan pengumpulan yaitu 5 menit**).
- **Penalti sebesar 2 poin** akan dikenakan untuk keterlambatan **setiap menit**. Contoh: telat **15 menit**, maka dikenakan **penalti sebesar 20 poin** karena $2 * (15 - 5) = 20$ dimana 5 menit pertama adalah waktu toleransi keterlambatan. **Jika terlambat selama > 55 menit, lab tidak akan dinilai.**

Pengumpulan Submisi

Sirkuit Logisim diberi nama dengan format penamaan file:

LAB4_[Kode Asdos]_[NPM]_[Nama].circ

Catatan: Tanda '[' dan ']' tidak perlu ditulis!

Contoh:

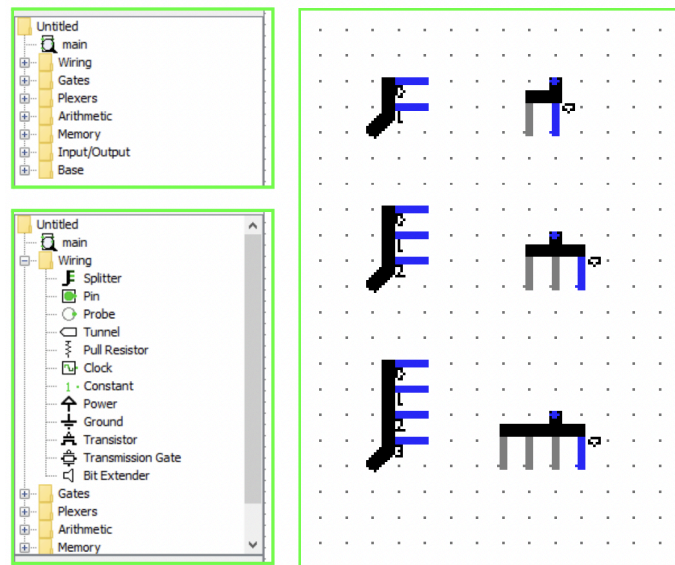
- LAB4_ABC_2306123456_PakEsde.circ



Cara Menggunakan Splitter

Jika Anda sudah paham, boleh lanjut ke soal Lab 4 dibawah ini.

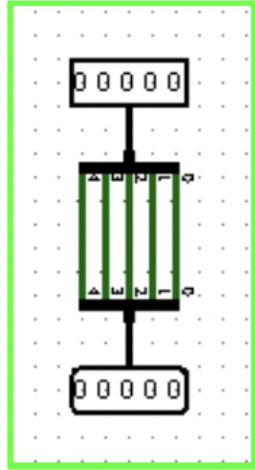
Dengan bantuan Splitter, kamu bisa menggabungkan beberapa bit ke dalam satu *wire* atau memisahkan beberapa bit dari satu *wire*. Splitter berada pada folder Wiring. Untuk menggunakan Splitter, kamu harus membuka folder Wiring terlebih dahulu, memilih Splitter dan menaruhnya ke dalam sirkuit mu.



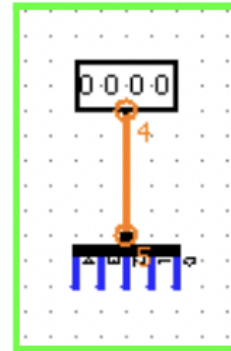
Sama seperti input atau output, kamu bisa mengubah atribut Splitter pada menu berikut. Dalam menu ini, kamu bisa mengubah arah, jumlah bit masuk (Bit Width In) dan keluar (Fan Out), tampilan (Appearance), dan urutan bit.

Selection: Splitter	
Facing	East
Fan Out	4
Bit Width In	4
Appearance	Left-handed
Bit 0	0 (Top)
Bit 1	1
Bit 2	2
Bit 3	3 (Bottom)

Berikut cara menggunakan Splitter yang baik dan benar.



Pastikan jumlah input/output sesuai dengan jumlah input/output pada Splitter agar tidak muncul error seperti berikut.



Cara Mengubah Jumlah Bit Input dan Output

Jika Anda sudah paham, boleh lanjut ke soal Lab 4 dibawah ini.

Properties	State
Circuit: main	
FPGA supported:	Supported
Circuit Name	main
Shared Label	
Shared Label Facing	→ East
Shared Label Font	SansSerif Bold 16
Appearance	Classic Logisim
Use fixed box-size	Yes

The screenshot shows the Logisim software interface. On the left is the Properties panel for the selected component, showing various settings like 'Circuit Name', 'Shared Label', and 'Appearance'. On the right is the circuit workspace, which is a grid of dots. A small component, likely a bus splitter, is being placed or edited on the grid.

Combinational Logic Project 3

(Decoder, Multiplexer, 1's Complement, 2's Complement)

(100 Poin)

Revisi 1 - 04/10/2023

Memperbaiki *template*, memperbaiki jumlah bit pada soal ke 5, dan memberikan deskripsi soal tambahan.

Sekarang waktunya Pak Esde yang menantang Sir Ideas. Sir Ideas diminta untuk membuat sebuah kalkulator. Terdapat **tiga mode** dalam kalkulator ini yaitu **Penjumlahan Dua Biner, 1's Complement Converter** dan **2's Complement Converter**. Pada mode 1's Complement Converter dan 2's Complement Converter, Sir Ideas diminta untuk mencari representasi bilangan negatif dari X. Sir Ideas perlu bantuanmu untuk menyelesaikan tantangan Pak Esde!

Gunakan **template** yang disediakan pada tautan [ini](#)!

1. [10 Poin] Buatlah sebuah rangkaian Full Adder!

Format Penamaan Rangkaian, Input, dan Output:

Nama Rangkaian : FullAdder

Nama Input : X, Y, Z

Nama Output : S, C

Keterangan:

- X dan Y adalah dua bilangan yang ingin dijumlahkan (1 bit)
- Z adalah *carry in* (1 bit)
- S adalah *sum* (1 bit)
- C adalah *carry out* (1 bit)

Hint: Pelajari PPT Chapter 3 - Combinational Logic Design Hal. 104 - 108.

2. [5 Poin] Buatlah sebuah rangkaian 2-to-4 Decoder!

Format Penamaan Rangkaian, Input, dan Output:

Nama Rangkaian : TwoFourDec

Nama Output : D0, D1, D2, D3

Keterangan:

- A0 dan A1 adalah input decoder (1 bit)
- D0, D1, D2, dan D3 adalah output decoder (1 bit)

Hint: Pelajari PPT Chapter 3 - Combinational Logic Design Hal. 41.

3. [3 Poin] Buatlah sebuah rangkaian yang dapat mengubah *binary* menjadi 1's complement!

Format Penamaan Rangkaian, Input, dan Output:

Nama Rangkaian : OneComp

Nama Input : X

Nama Output : Y

Keterangan:

- X adalah bilangan *binary* (4-bit)
- Y adalah bilangan 1's complement (4-bit)

Hint:

1s complement (2/3)

Essential technique to negate a value: **invert all the bits.**

Sumber: PPT Chapter 3 - Combinational Logic Design Hal. 121.

4. [35 poin] Buatlah sebuah rangkaian 4-Bit Parallel Adder!

Format Penamaan Rangkaian, Input, dan Output:

Nama Rangkaian : ParAdder

Nama Input : X, Y, Z

Nama Output : S

Keterangan:

- X dan Y adalah dua bilangan yang ingin dijumlahkan (4 bit)
- Z adalah *carry in* (1 bit)
- S adalah *sum* (4 bit)

Hint: Pelajari PPT Chapter 3 - Combinational Logic Design Hal. 109 - 112.

Penting: Gunakanlah Full Adder yang sudah Anda buat pada nomor 1! Jika menggunakan Full Adder bawaan Logisim, maka nomor 1 Anda tidak akan dinilai (0 poin untuk Nomor 1).

5. [47 Poin] Implementasikan keempat rangkaian diatas untuk membuat sebuah kalkulator yang diminta Pak Esde.

Format Penamaan Rangkaian, Input, dan Output:

Nama Rangkaian : `main`
 Nama Input : `A, X, Y`
 Nama Output : `R`

Keterangan:

- A adalah input untuk memilih mode kalkulator (2-bit)
- X dan Y adalah input bilangan kalkulator (4-bit)

Kalkulator memiliki tiga mode, yaitu

A	Mode
00	Menjumlahkan <i>binary</i> X dan Y
01	Mengubah <i>binary</i> -X ke dalam 1's Complement
10	Mengubah <i>binary</i> -X ke dalam 2's Complement
11	Kalkulator Mati

Untuk mengerjakan rangkaian ini, **Anda harus menyelesaikan keempat soal sebelumnya.**

Anda juga **tidak perlu memikirkan kasus untuk overflow!**

Untuk rangkaian main, pikirkanlah bagaimana caranya mengubah *binary* menjadi 2's Complement dengan rangkaian-rangkaian yang sudah kalian buat sebelumnya!

Rangkaian FourOneMu1 sudah disiapkan dari *template* yaitu *multiplexer* untuk memilih tiga buah 4-bit *binary* untuk ditampilkan ke layar (*output*) kalkulator. Jangan mengubah apapun dari rangkaian ini!

Hubungkanlah input-input pada FourOneMu1 seperti berikut ini.

D0	Input yang menerima hasil perhitungan $X + Y$
D1	Input yang menerima hasil perhitungan 1's Complement dari $-X$
D2	Input yang menerima hasil perhitungan 2's Complement dari $-X$

Contoh *input* dan *output* rangkaian main.

A	X	Y	R	Keterangan
00	0101	1010	1111	$R = X + Y$
01	0101	1010	1010	$R = 1\text{'s Complement dari } -X$
10	0101	1010	1011	$R = 2\text{'s Complement dari } -X$
11	0101	1010	0000	Kalkulator mati

Format penamaan rangkaian, input, dan output yang salah akan diberikan penalti sebesar 1 poin untuk setiap kesalahan. Perhatikan besar dan kecilnya huruf (*case sensitive*).

Perhatikan bahwa plagiarisme adalah pelanggaran serius dengan sanksi nilai 0.