



# Tugas Mandiri 6

## Pengantar Sistem Digital

2023-2024 Gasal

RAE

## Petunjuk Pengerjaan

---

- Kerjakan dengan tulisan tangan.
- **Tuliskan Nama, Kelas, dan NPM pada setiap lembar jawaban.**
- Tuliskan penjelasan dari cara mendapatkan jawaban tersebut.
- Tugas mandiri dikumpulkan **Kamis, 16 November 2023 pukul 23.59** pada slot yang sudah disediakan di SCELE.
- **Penalti sebesar 2 poin** akan dikenakan untuk keterlambatan **setiap menit**. Contoh: telat **5 menit**, maka dikenakan **penalti sebesar 10 poin**. **Jika terlambat selama > 50 menit**, tugas mandiri **tidak akan dinilai**.

## Pengumpulan Submisi

---

Kumpulkan jawaban dengan format PDF *file* dan juga .circ *file* (untuk nomor 3 dan 4) dan disatukan dalam .zip folder. Apabila ditulis tangan, hasil pekerjaan di-*scan* atau difoto dan dimasukkan ke dalam satu *file* berformat .pdf.

Berikut format penamaan *file*:

TM6\_[KodeAsdos]\_[NPM]\_[Name].zip  
TM6\_[KodeAsdos]\_[NPM]\_[Name].pdf  
TM6\_[KodeAsdos]\_[NPM]\_[Name].circ

### Contoh:

- TM6\_RAE\_2206046802\_RafiArdielErinaldi.zip
- TM6\_RAE\_2206046802\_RafiArdielErinaldi.pdf
- TM6\_RAE\_2206046802\_RafiArdielErinaldi.circ

1. (20 Points) Buatlah sebuah *one-dimensional state table* dan *two-dimensional state table* berdasarkan fungsi-fungsi berikut, jika diketahui x adalah input dan Y adalah output :

$$A(t+1) = (A(t)B(t))' \oplus (x(t) + A(t))$$

$$B(t+1) = B(t) (A(t) + x(t))'$$

$$Y(t) = A(t) \oplus B(t) \oplus x(t)$$

2. (10 Points) Isilah bagian dari tabel karakteristik yang kosong dari berbagai macam flip-flop yang tertera di bawah:

a. D Flip-flop

Clock	D	Q(t)	Q(t+1)	Karakteristik	
↑	0	0		D=0	
↑	0	1			
↑	1	0		D=1	
↑	1	1			

b. SR Flip-flop

Clock	S	R	Q(t)	Q(t+1)	Karakteristik	
↑	0	0	0		S=0, R=0	
↑	0	0	1			
↑	0	1	0		S=0, R=1	
↑	0	1	1			
↑	1	0	0		S=1, R=0	
↑	1	0	1			

c. T Flip-flop

Clock	T	Q(t)	Q(t+1)	Karakteristik	
↑	0	0		T=0	
↑	0	1			
↑	1	0		T=1	
↑	1	1			

## d. JK Flip-flop

Clock	J	K	Q(t)	Q(t+1)	Karakteristik	
↑	0	0	0		J=0, K=0	
↑	0	0	1			
↑	0	1	0		J=0, K=1	
↑	0	1	1			
↑	1	0	0		J=1, K=0	
↑	1	0	1			
↑	1	1	0		J=1, K=1	
↑	1	1	1			

3. (35 points) Karena kegemarannya terhadap sistem digital, Pak Esde ingin membuat sebuah *sequential circuit* yang akan mengeluarkan output 1 apabila mendapatkan input substring '0110' dan '1001'. Namun, Pak Esde sedang tidak enak badan dan tidak bisa berpikir secara optimal, namun ia masih ingin membuat sirkuit tersebut. Bantulah Pak Esde dalam pembuatan:
- State Diagram (Mealy Model)*
  - State Table*

Present State			Next State						Output	
			x=0			x=1			x=0	x=1
A	B	C	A'	B'	C'	A'	B'	C'	Y	Y
0	0	0								
0	0	1								
0	1	0								
0	1	1								
1	0	0								
1	0	1								
1	1	0								
1	1	1								

- c. Prosedur *Design* (kecuali *verification*. Untuk *step technological mapping*, hanya disediakan AND, OR, NOT *gate*, dan D Flip-flop). Kerjakan *step technological mapping* di dalam logisim dan sertakan *file .circ* dalam zip submisi. Sematkan juga *screenshot* sirkuitmu dalam pdf.

Berikut template table untuk flip flop input determination:

Present State			Next State						Output	
			x=0			x=1			x=0	x=1
A	B	C	D2	D1	D0	D2	D1	D0	Y	Y
0	0	0								
0	0	1								
0	1	0								
0	1	1								
1	0	0								
1	0	1								
1	1	0								

1	1	1								
---	---	---	--	--	--	--	--	--	--	--

4. (35 Points) Pak Esde sangat berterima kasih atas bantuannya. Sekarang Ia ingin membuat satu sirkuit lagi, namun Ia membutuhkan bantuan anda lagi. Kali ini, Pak Esde ingin membuat sirkuit yang menerima *substring* '1010' berjumlah ganjil yang *non-overlapping*. Ketika menerima input sedemikian, sirkuit akan memberi *output* 1 (*output* akan tetap 1 apabila jumlah *substring* '1010' masih ganjil). Ia meminta pertolonganmu untuk:
- Membuat State Diagram (Moore Model)
  - Membuat State Table

Present State			Next State						Output
			x = 0			x = 1			
A	B	C	A <sup>+</sup>	B <sup>+</sup>	C <sup>+</sup>	A <sup>+</sup>	B <sup>+</sup>	C <sup>+</sup>	Y
0	0	0							
0	0	1							
0	1	0							
0	1	1							
1	0	0							
1	0	1							
1	1	0							
1	1	1							

- Design Procedure (tanpa verification. Hanya AND, OR, NOT gates, and JK Flip-flop yang diperbolehkan untuk digunakan). Kerjakan *step technological mapping* di dalam logisim dan sertakan *file* .circ dalam zip submisi. Sematkan juga *screenshot* sirkuitmu dalam pdf.

Berikut template tabel untuk flip flop input determination :

