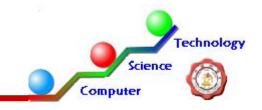


第四章 总线与输入输出系统

- 4.1 总线的分类
- 4.2 总线管理和控制
- 4.3 总线结构和标准
- 4.4 输入输出系统
- 4.5 I/O设备
- 4.6 I/O 接口
- 4.7 I/O数据传送控制方式



I/O接口

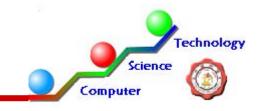


I/O 接口是指 CPU 和 I/O 设备间的连接部件。

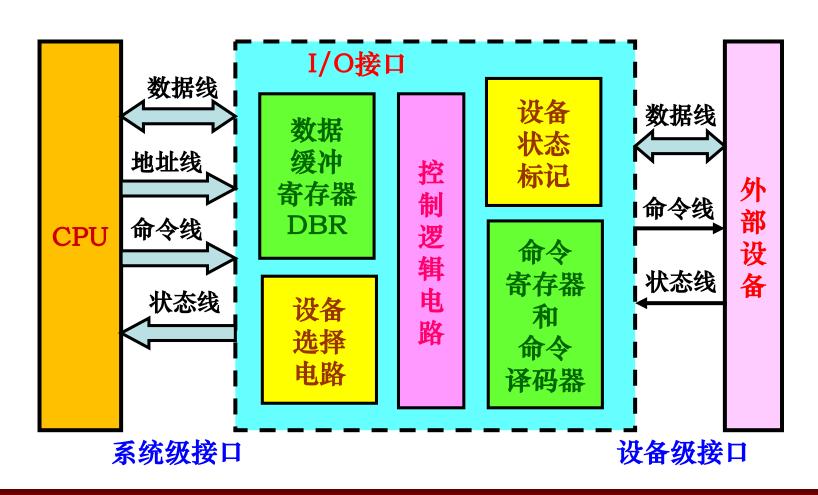
□接口的作用

- ○通过设置数据缓冲实现 CPU 与 I/O间的速度匹配
- ○通过串—并(或并—串)转换电路实现 CPU与 I/O 之间的数据格式转换
- ○通过电平匹配实现 CPU与 I/O之间的电气转换
- ○通过接收与传达控制命令实现 CPU对 I/O的控制
- ○通过保存与传送 I/O状态实现 CPU对 I/O的查询
- ○通过设备选择电路向 CPU提供 I/O寻址功能

I/O接口(猿)

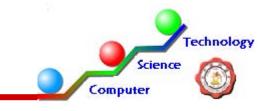


□接口的组成





I/O接口(续)

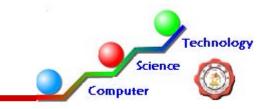


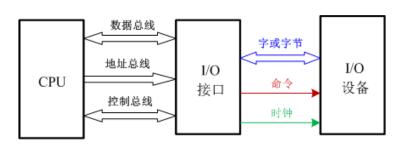
口接口的通信方式

- I/O 接口与主机的连接
 - 一般通过总线连接。
- I/O 接口与 I/O 设备的数据传送方式
 - ◆并行传送
 - ◆串行传送
- I/O 接口与 I/O 设备的通信方式
 - ◆同步通信
 - ◆异步通信



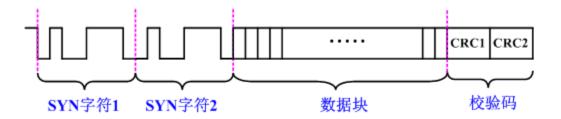
I/O接口 (续)





同步并行接口

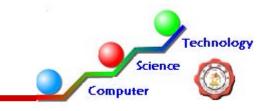
同步串行接口

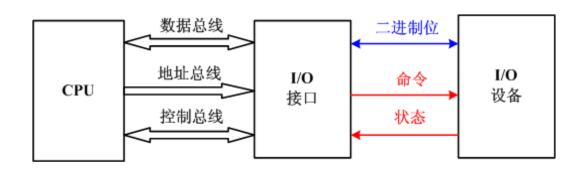


同步串行数据格式

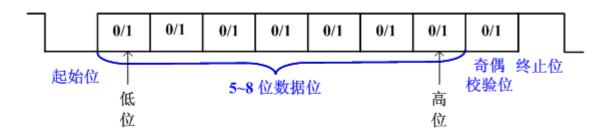


I/O接口 (续)

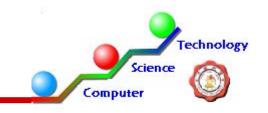




异步串行接口



异步串行数据格式

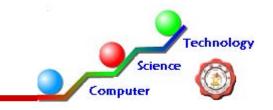


第四章 总线与输入输出系统

- 4.1 总线的分类
- 4.2 总线管理和控制
- 4.3 总线结构和标准
- 4.4 输入输出系统
- 4.5 I/O设备
- 4.6 I/O 接口
- 4.7 I/O数据传送控制方式



I/O数据传送控制方式

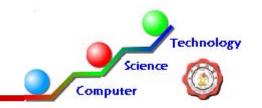


在 I/O 设备与主机交换信息过程中,根据 CPU 所承担的不同角色形成了5 种控制方式:

- □ 程序查询方式
- □ 程序中断方式
- □ 直接存储器存取方式
- □ I/O通道方式
- □ I/O处理机方式

前3种属于基本的输入输出方式,作为讲解的重点。

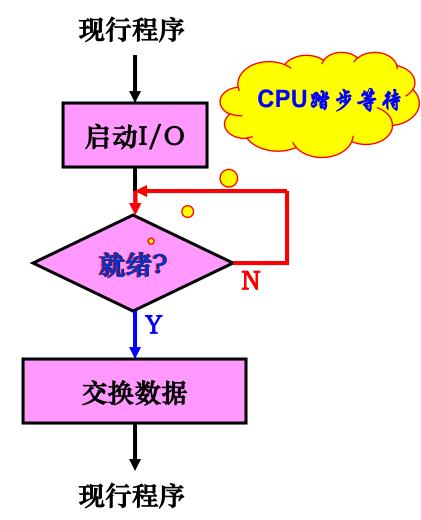
程序查询方式



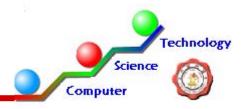
□基本思想

在CPU 运行现行程序过程中,若需要访问 I/O设备,就直接在现行程序中加入一段由 I/O 指令编制的程序来完成 I/O 数据交换,交换结束后,又继续执行现行程序。

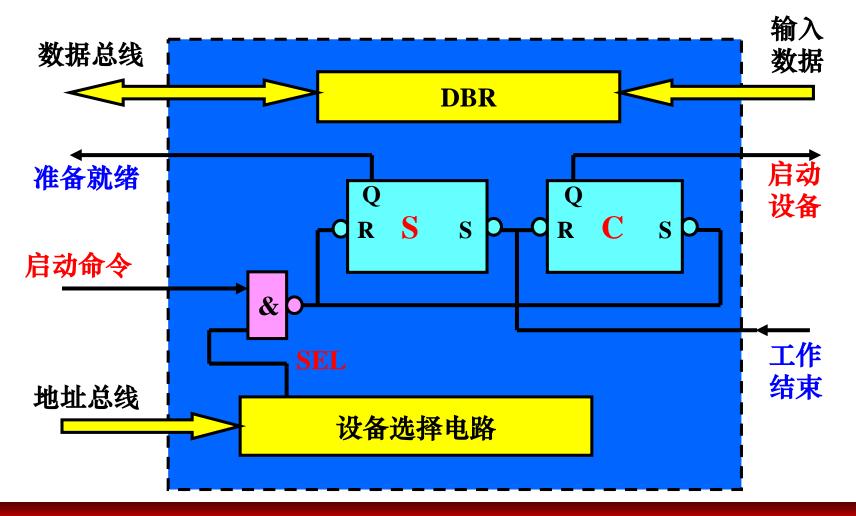
□ 处理流程



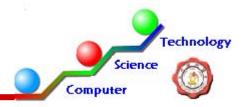
程序查询方式 (读)



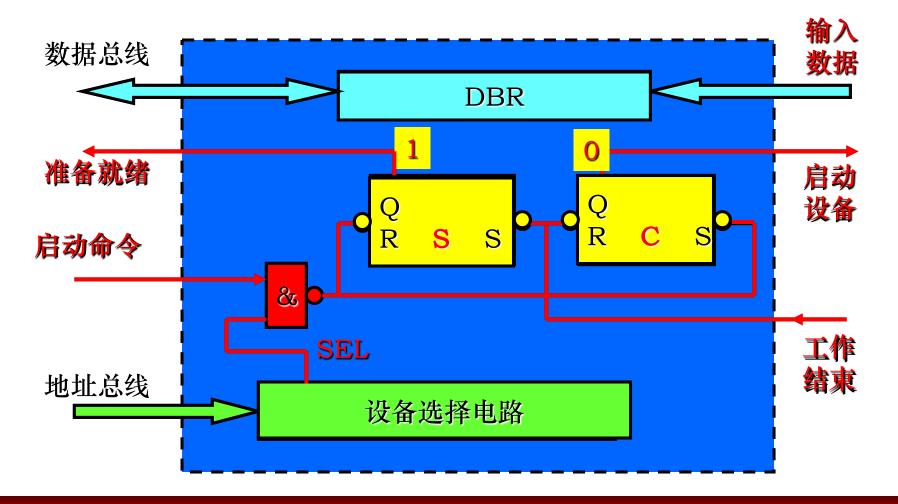
□ 程序查询接口



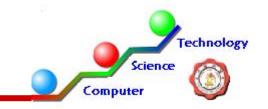
程序查询方式 (猿)



□ 程序查询接口工作过程



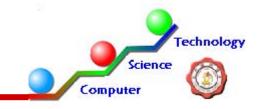
程序查询方式性能举例



【例4.4】某计算机CPU主频为 50MHz, CPI为 5(即执行每条指令平均需 5 个时钟周期)。在采用程序查询方式的输入输出系统中,若有键盘和硬盘两个设备。CPU每秒至少对键盘查询 5 遍,才能满足用户输入速度的要求。硬盘以记录块为单位与主存交换数据,其数据传输率为 5MBps, CPU每查询成功一次交换一个字节。问CPU对这两个设备查询所花费的时间比率,由此可得出什么结论?



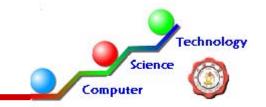
程序查询方式性能举例 (读)



解: 由于CPU每次查询 I/O设备状态一般需要 2~3 条指令, 包括读状态寄存器指令和测试判断指令等。所以,

- □ CPU每秒查询键盘所占用的时间比率 (无编码101键盘)
 - = 5遍×3条指令×101键×5个时钟周期× 1/50MHz×100%
 - = 0.01515%
- □ CPU每秒查询硬盘所占用的时间比率
 - = 5MBps×2条指令×5个时钟周期×1/50MHz×100%
 - = 100%
- □由于CPU查询硬盘的时间比率为100%,所以,在该机器中,CPU对硬盘的控制不适合采用程序查询方式。

程序中断方式



□中断的概念

所谓中断(Interrupt),指计算机在执行程序的过程中,出现某种非预期的紧急事件,引起CPU暂停现行程序的执行,转去处理此事件,处理完后又返回现行程序执行的过程,叫中断,或"程序中断"。

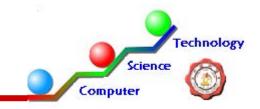
□中断技术

中断是一种<mark>软硬件结合</mark>的技术,即一部分由硬件实现, 一部分由软件实现。

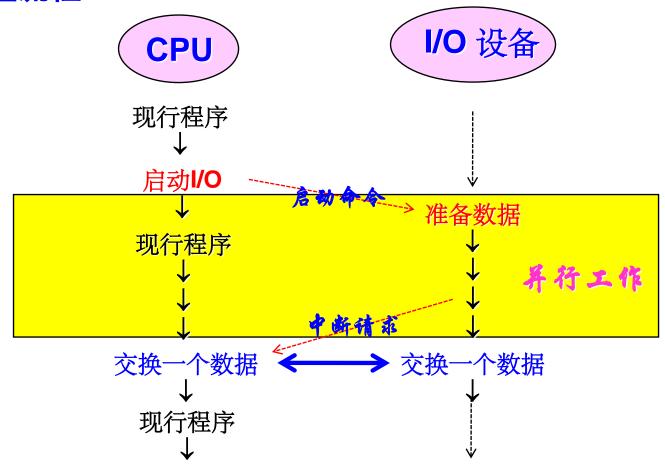
□中断技术的应用

在计算机中广泛采用中断技术来解决各类问题。本章仅讨论 I/O 中断。

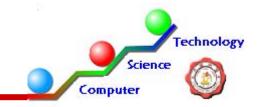
程序中断方式 (套)



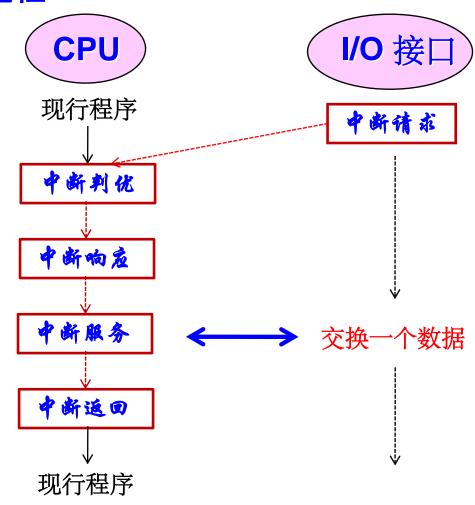
□ I/O 处理流程



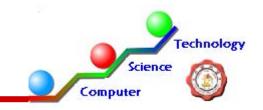
程序中断方式 (猿)



□ I/O中断处理过程

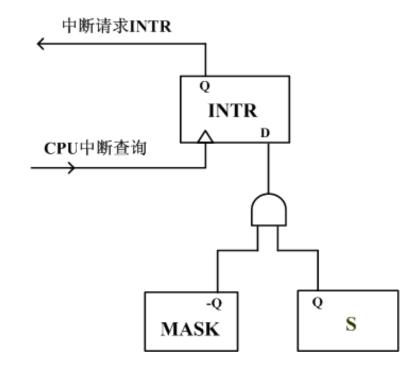


程序中断方式 (读)

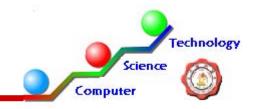


○中断请求

- ◆为了向CPU提供持续稳定的中断请求信号, I/O接口中设置一个中 断请求触发器(INTR) ,表示中断请求状态。
- ◆为了使 CPU 可以根据 情况来决定是否理睬某 个中断请求,I/O接口 中设置一个中断屏蔽触 发器 (MASK),表示 该中断是否开放。

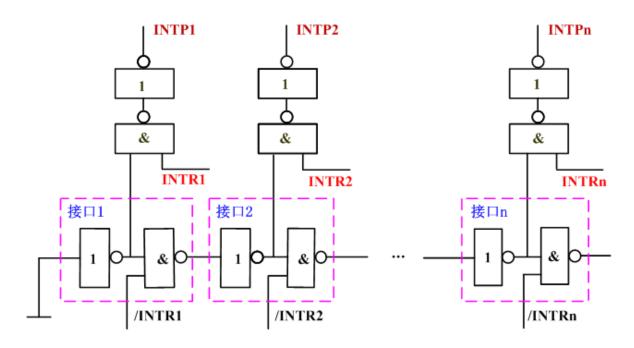


程序中断方式 (套)



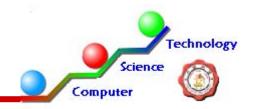
○中断判优

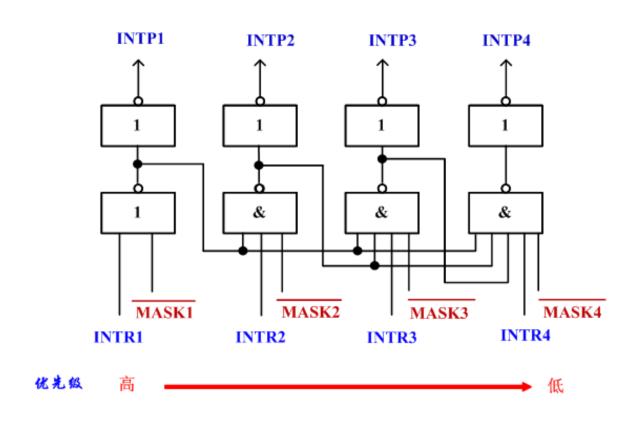
- ◆当多个中断源同时提出请求时,需要按照优先级来响应;
- ◆中断排队既可用硬件实现,也可用软件实现;
- ◆硬件排队判优常用的方法有:串行排队、并行排队。



串行(分布式)排队链路

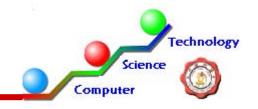
程序中断方式 (读)





并行(集中式)排队逻辑

程序中断方式 (套)



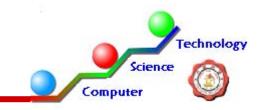
○中断响应

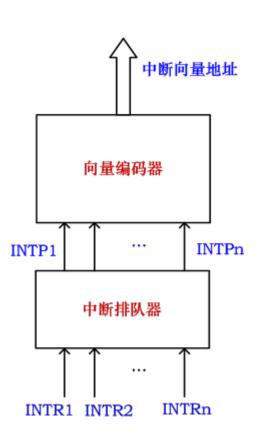
- ◆为了使CPU具有响应或不响应中断的选择,CPU中设置一个中断允许触发器(EINT)。
- ◆CPU响应中断的时刻一般安排在每条指令的执行末。
- ◆在中断响应过程中, CPU要自动完成三个操作:
 - 美中断
 - 保护程序断点、PSW
 - 获得中断服务程序入口地址

中断隐指令

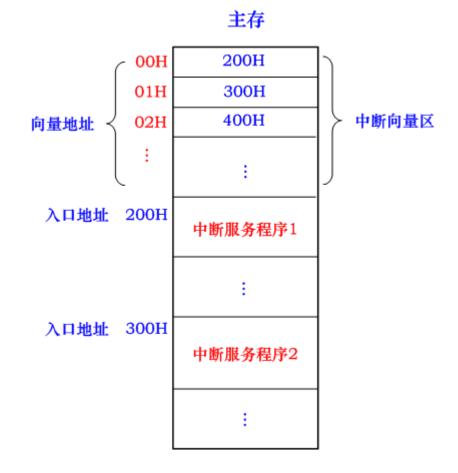
- ◆获得中断服务程序入口地址的方法有:
 - 软件查询法
 - 硬件向量法

程序中断方式 (猿)



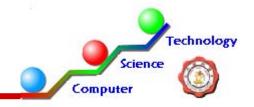


中断向量地址形成框图



中断服务程序入口地址获取方法

程序中断方式 (套)



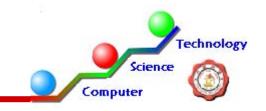
○中断服务

- ◆中断服务通过运行中断服务程序完成。
- ◆中断服务程序分为三部分:
 - -保护现场
 - 中断处理
 - 恢复现场

○中断返回

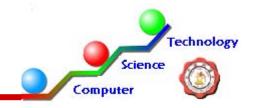
- ◆中断返回由中断返回指令完成。
- ◆中断返回操作:
 - -现行程序断点和PSW出栈
 - 一开中新

程序中断方式性能举例



【例4.5】某计算机 CPU 主频为 50MHz, CPI 为 5。若有键盘和硬盘两个设备,均采用中断方式与主机进行数据传送,对应的中断服务程序包含 9 条指令,中断服务的其它开销相当于 1 条指令的执行时间。假设用户敲击键盘的速度是 5键/秒。硬盘以记录块为单位与主存交换数据,其数据传输率为 5MBps,中断 CPU一次交换一个字节。CPU分别用于这两个设备进行数据传送的时间与设备准备数据的时间比率是多少?由此可得出什么结论?

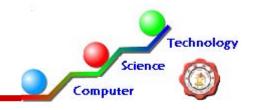
程序中断方式性能举例 (读)



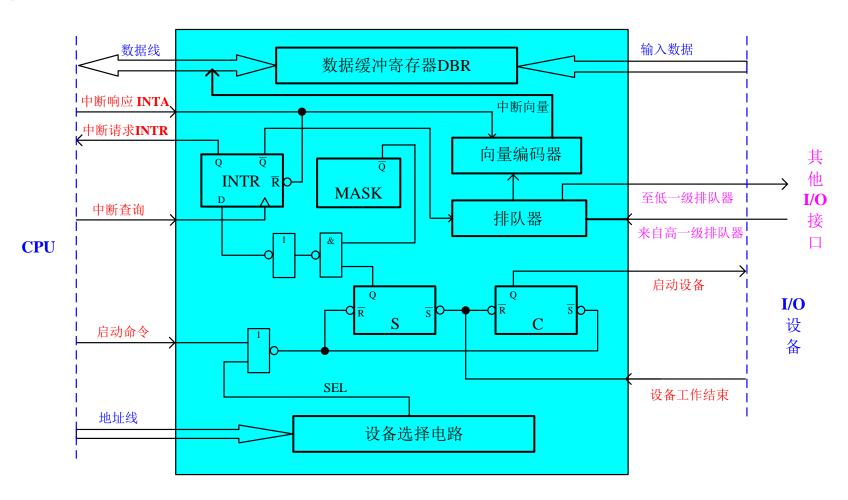
□解

- 一次中断处理占CPU的时间
- =(9+1)条×5时钟周期/条×1/50MHz=1µs
- ○CPU用于键盘I/O的时间与键盘准备数据的时间比率
 - = $1\mu s/(1/5 \times 10^6) \mu s \times 100\% = 0.0005\%$
- ○CPU用于硬盘I/O的时间与硬盘准备数据的时间比率
 - = $1\mu s/ (1/5MBps) \times 100\% = 500\%$
- 由于采用中断方式实现硬盘数据传送时,中断处理 时间远大于硬盘准备数据的时间,会造成硬盘数据的 丢失,所以,该机器不能采用中断方式控制硬盘数据 传送。

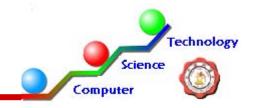
程序中断方式 (猿)



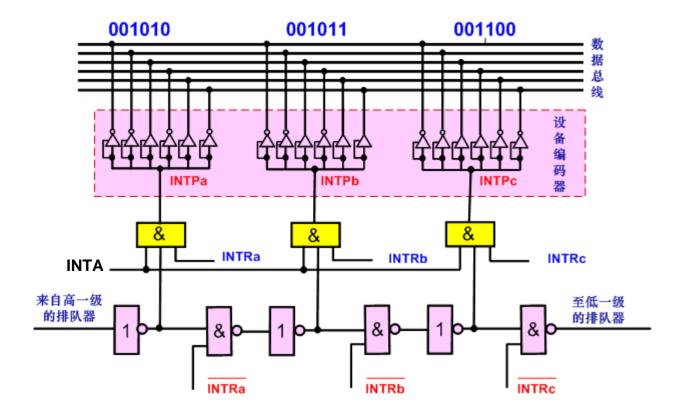
□ 程序中断接口



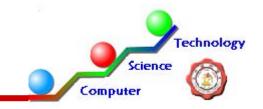
程序中断方式 (读)



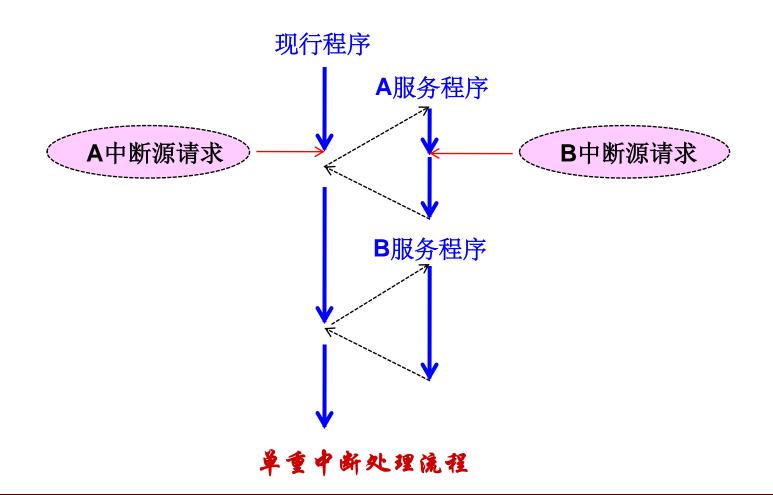
举例:现有3个设备A、B、C,它们的优先级按降序排列。此3个设备的向量地址分别是:001010、001011、001100。请设计一个链式排队线路和产生3个向量地址的设备编码器。



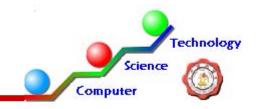
程序中断方式 (套)



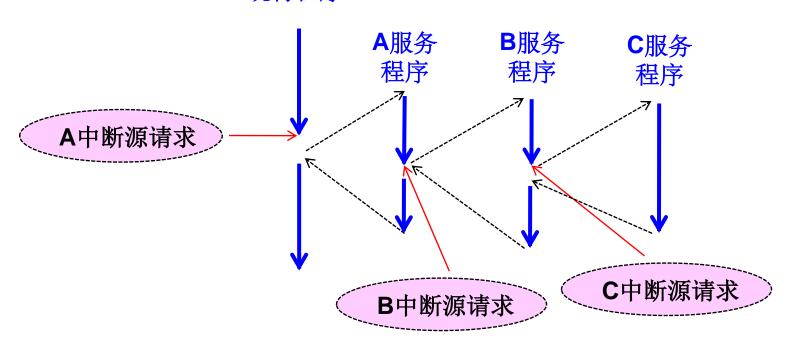
□单重中断和多重中断



程序中断方式 (套)

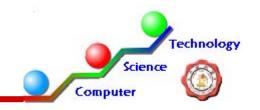


现行程序



多重中断处理流程

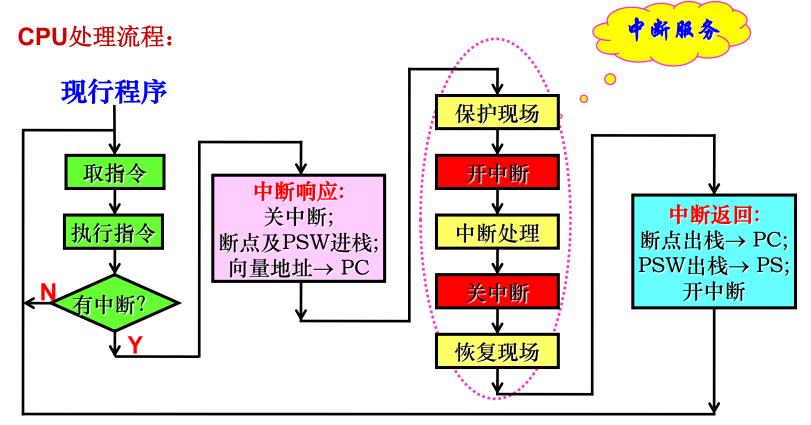
程序中断方式 (读)



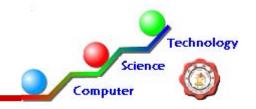
□ 实现多重中断的必要条件

◆在保存完现场后,应设置一条开中断指令;

◆在恢复现场之前,应设置一条关中断指令,



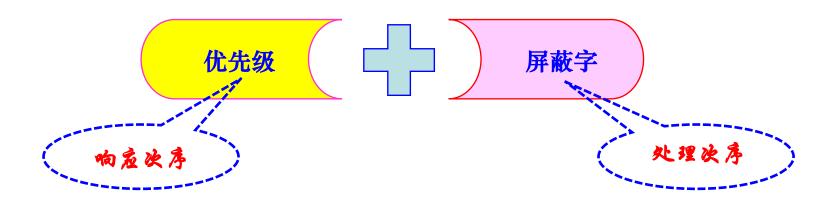
程序中断方式 (套)



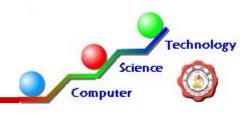
□中断嵌套

- ○嵌套规则(优先级嵌套规则)
 - ◆允许优先级别低的中断能嵌套优先级别高的中断;
 - ◆不允许相同优先级的中断相互嵌套;
 - ◆不允许优先级别高的中断嵌套优先级别低的中断。

○实现技术

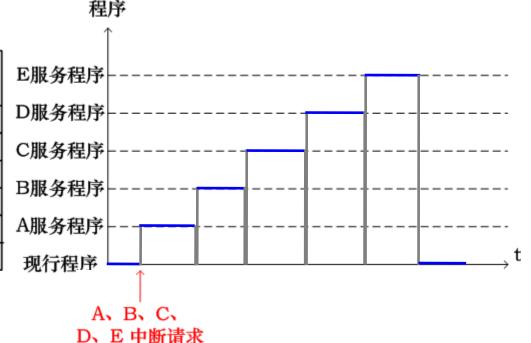


程序中断方式 (猿)

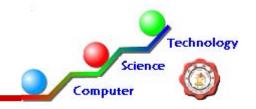


- 【例4.6】某机有五个中断源A、B、C、D、E,中断优先级由高到低的次序为 $A\to B\to C\to D\to E$ 。若某个时刻这5个中断源的中断请求信号同时到来。
- 1)按照优先级嵌套规则,各中断服务程该如何设置屏蔽字?画出CPU中断响应和处理过程。

中断源	屏 蔽 字
	E D C B A
A	1 1 1 1 1
В	1 1 1 1 0
C	1 1 1 0 0
D	1 1 0 0 0
E	1 0 0 0 0
现行程序	0 0 0 0 0

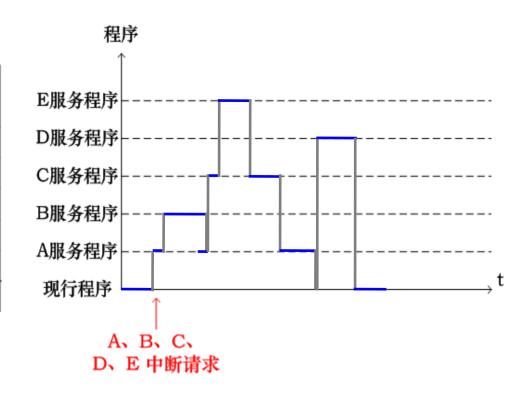


程序中断方式 (猿)

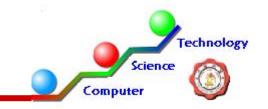


2) 若想将中断处理次序改为B→E→C→A→D, 各中断服务程序又该如何设置屏蔽字? 画出CPU中断响应和处理过程。

中断源	屏蔽字
	E D C B A
A	0 1 0 0 1
В	1 1 1 1 1
C	0 1 1 0 1
D	0 1 0 0 0
E	1 1 1 0 1
现行程序	0 0 0 0 0



DMA方式

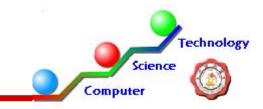


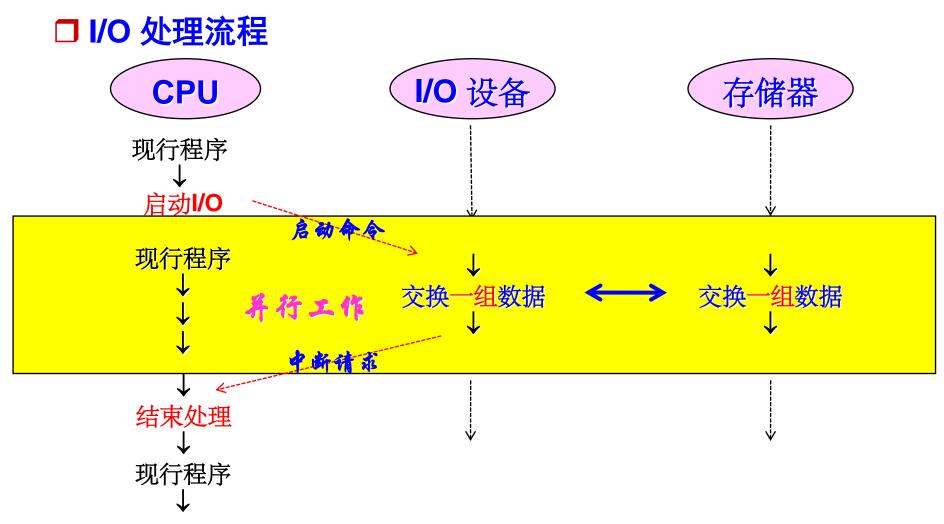
□ DMA的概念

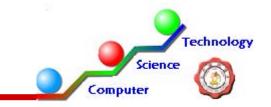
所谓DMA(Direct Memory Access),即直接存储器访问。在高速I/O设备和主存储器间进行直接、自动、成批数据传送,从而减少CPU干预的I/O控制方式。

□ DMA技术

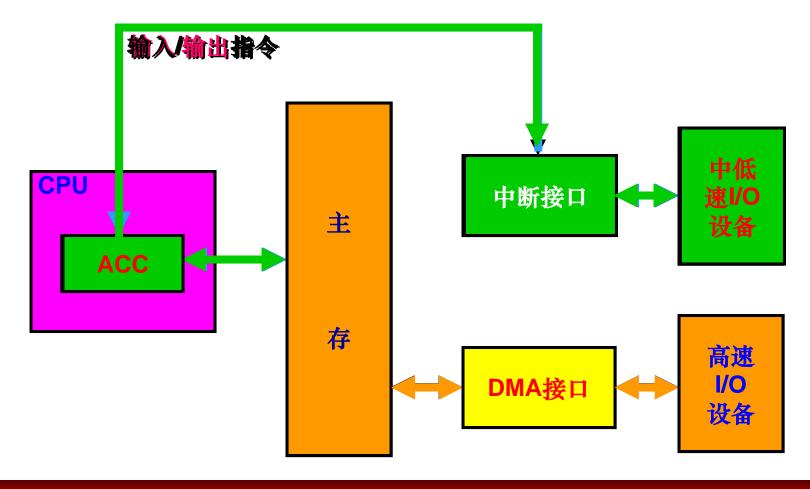
主要由硬件实现。DMA控制器完成I/O控制和管理。

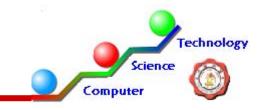






□ DMA和程序中断方式比较





□ DMA交换方式有三种常见的实现方法

主存工作周期

CPU使用主存

DMA使用主存

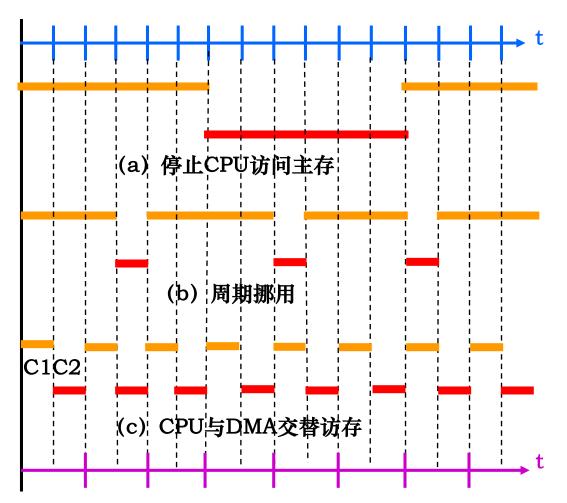
CPU使用主存

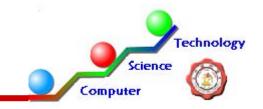
DMA使用主存

CPU使用主存

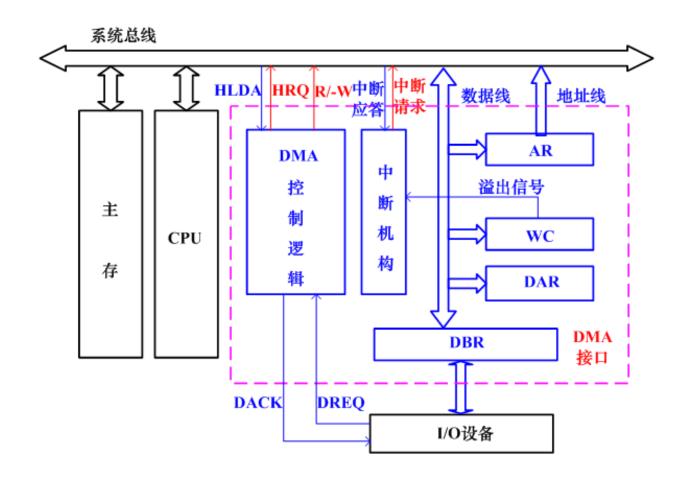
DMA使用主存

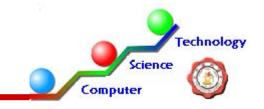
CPU工作周期





□ DMA接口





□ DMA工作过程

一次完整的 DMA 传送过程分为预处理、传送、后处理 三个阶段,分别由程序控制、周期窃取、程序中断三种 技术完成。

○预处理

CPU运行一段程序向 DMA 控制器送命令和传送的初始参数。

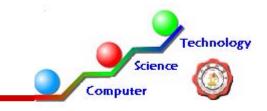
○数据传送

在DMA控制器控制下,通过周期窃取方式与主存间交换数据。

○后处理

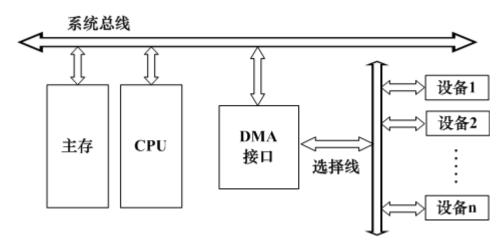
CPU 响应 DMA中断后,通过中断服务程序进行DMA的结束工作。

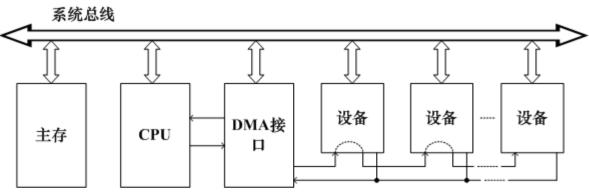




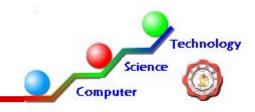
□DMA接口类型

- ○选择型
- ○多路型





DMA方式性能举例



【例4.7】有关CPU和硬盘的假设同例5-5,若改用DMA方式,假设每次传送的数据块为500B,且DMA预处理和后处理的总开销为500个时钟周期,在数据传输期间,CPU用于该外设I/O的时间占整个CPU时间的百分比是多少?(假设DMA与CPU之间没有访存冲突)

解: 由于硬盘数据传输率为5MB/s, 传输500B的数据块所占时间是:

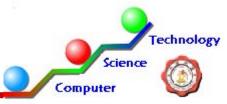
500B/5MB/s=100μs

预处理和后处理占时间为:

500时钟周期×1/50MHz =10μs

CPU用于该硬盘 I/O 的时间占整个 CPU时间的百分比是: 10μs / (100+10) μs ×100% ≈ 9%

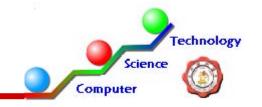
DMA方式性能举例(续)



- (8/150分)某计算机的CPU主频为500MHz,CPI为5(即执行每条指令平均需5个时钟周期)。假设某外设的数据传输率为0.5MB/s,采用中断方式与主机进行数据传送,以32位为传送单位,对应的中断服务程序包含18条指令,中断服务的其他开销相当于2条指令的执行时间。请回答下列问题,要求给出计算过程。
 - (1) 在中断方式下,CPU用于该外设 I/O的时间占整个CPU时间的百分比是多少?
 - (2) 当该外设的数据传输率达到5MB/s时,改用 DMA方式传送数据。假设每次DMA传送大小为 5000B,且DMA预处理和后处理的总开销为500个时钟周期,则CPU用于该外设I/O的时间占整个CPU时间的百分比是多少?(假设DMA与CPU之间没有访存冲突)

(2009年全国硕士研究生入学考试计算机统考试题)

DMA方式性能举例(续)



解:

(1) 外设准备32位数据所需时间为:

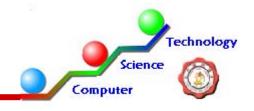
 $4B/0.5MB/s = 8\mu s$

中断服务程序及其他开销所占时间为:

(18+2)条×5时钟周期/条 ×1/500MHz = 0.2μ s CPU用于该外设I/O的时间占整个CPU时间的百分比是:

 $0.2\mu s/$ (8+0.2) $\mu s \times 100\% = 2.4\%$

DMA方式性能举例(续)



(2) 采用DMA方式时每传送一个数据块CPU进行一次 DMA预处理和后处理。

数据传输率为5MB/s时,传输5000B的数据块所占时间是:

5000B/5MB/s=1000μs

预处理和后处理占时间为:

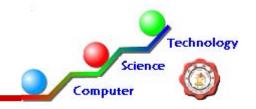
500时钟周期×1/500MHz=1μs

CPU用于该外设I/O的时间占整个CPU时间的百分比是:

1 μ s/ (1000+1) μ s ×100%=0.099%

牵章第2次作业(总第7次作业) Technology Science

- 4.15
- 4.17
- 4.19
- 4.21



- □ 某磁盘组有4片盘片,每片有两个记录面,不设置保护面
 - 。存储区域内直径20cm,外直径40cm,道密度为50道/cm
 - ,内层位密度1000位/cm,转速7200转/分。问:
 - ○(1) 共有多少柱面?
 - ○(2) 盘组总存储容量是多少?
 - ○(3) 数据传输率是多少?
 - ○(4) 采用定长数据块记录格式,直接寻址的最小单位是什么?若一个扇区的大小为512B,系统中带有两台盘驱,则寻址命令中如何表示磁盘地址?