

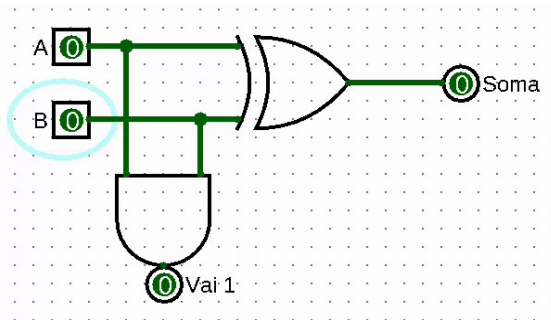
# Arquitetura de Computadores II - Exercício Prático 1

André Luiz Baptista Esteves Bassini – Matrícula: 763995

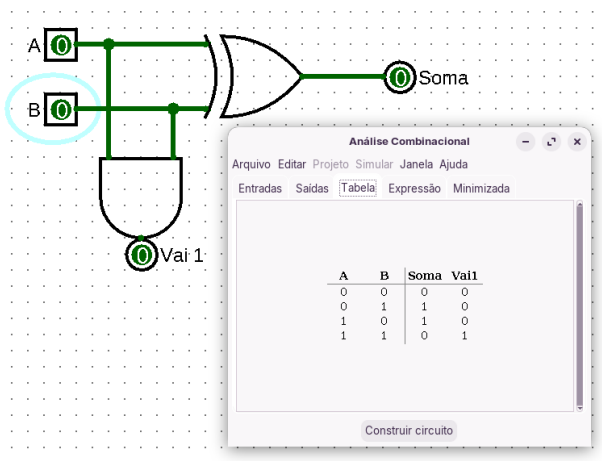
Júlio César Gonzaga Ferreira Silva – Matrícula:

Suzane Lemos de Lima – Matrícula: 770855

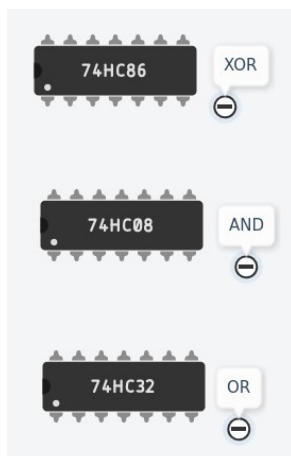
1. Monte um 1/2 somador no logisim.





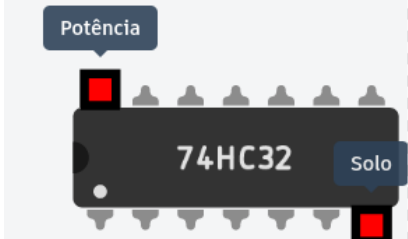
2. Verifique a tabela verdade.



3. Identifique através de um datasheet (use a web) os componentes que possuem as portas lógicas necessárias para a construção de um meio somador (portas XOR, AND e OR).

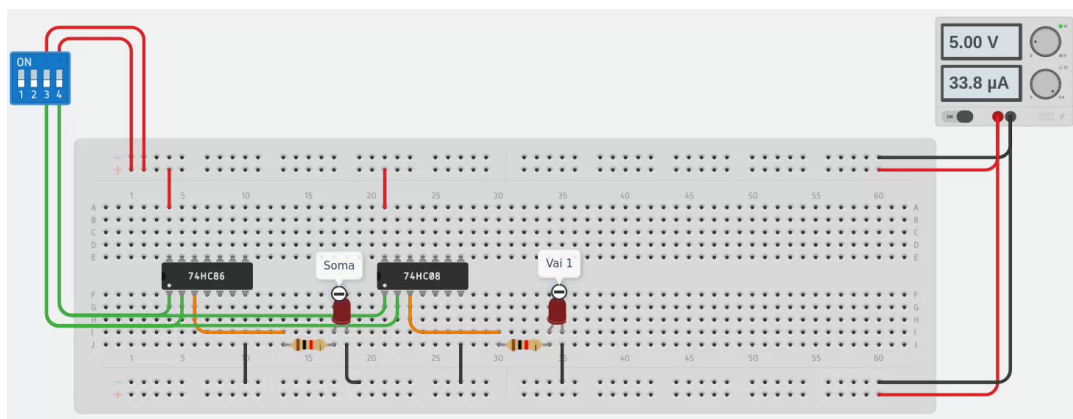


4. Procure os pinos de alimentação (VCC e GND) e os pinos de entrada e saída de cada porta lógica.

XOR	AND	OR
		

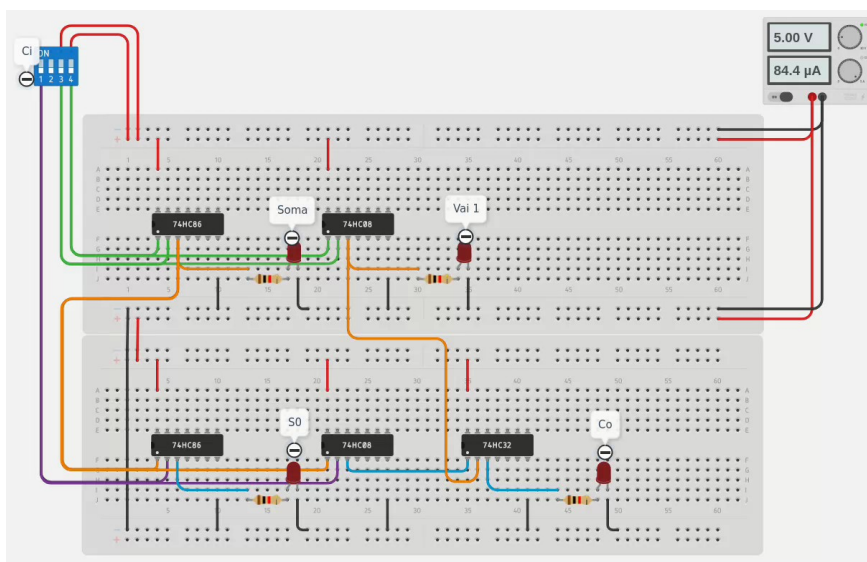
5. Acompanhe a aula para montar este circuito no Tinkercad.

6. Monte agora o 1/2 somador realizado no logisim, no Tinkercad.

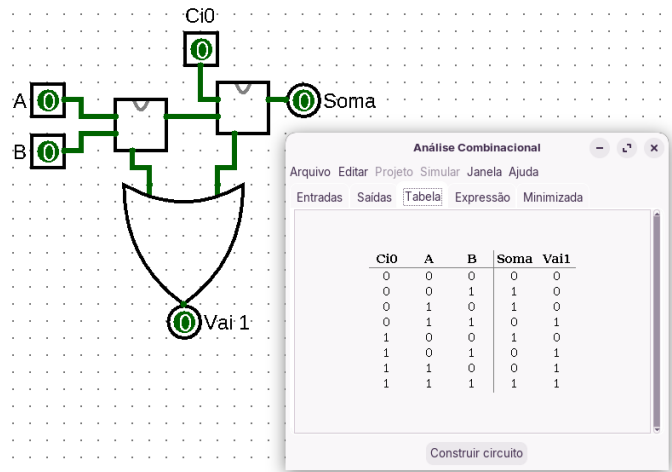


7. Usando outra porta do mesmo chip, monte outro 1/2 somador e teste para verificar o funcionamento.

8. Una os 2 meio-somadores e contrua uma circuito somador completo de 1 bit.



9. Levantar a tabela verdade.



10. Explicar agora o funcionamento de um somador de 4 bits. Apresentar esse somador no logisim.

Em um somador de 4 bits, a soma é realizada do número menos significativo para o número mais significativo (A0 – A3). O carry inicial é sempre 0; e após fazer a soma de um bit, o carry out (vai 1) desta operação se torna o carry in do próximo bit. O Overflow é quando o resultado da operação ultrapassa o intervalo de representação possível para números de 4 bits. Em outras palavras, o overflow ocorre quando o resultado da adição ou subtração de dois números de 4 bits não pode ser representado com precisão dentro de um número de 4 bits.

## Perguntas

**Pergunta 1:** O que acontece se um dos terminais de entrada de uma porta lógica não estiver conectado em 0 ou 1 (eletricamente ele deverá estar flutuando, ou seja não conectado a nenhum nível lógico).

Quando um dos terminais de entrada de uma porta lógica não está conectado em 0 ou 1, ele pode ficar flutuante. Isso pode resultar em comportamento imprevisível.

**Pergunta 2:** Qual o problema de tempo associado a esse tipo de somador (pense no carry), considere o atraso médio de cada porta lógica de 10ns.

O problema de tempo associado a esse tipo de somador está relacionado ao carry-out, porque, considerando que cada porta lógica tem um atraso de 10ns, esse atraso se acumula a cada etapa de soma, aumentando o tempo total necessário para completar a operação.

**Pergunta 3:** Qual o tempo necessário para a computação de uma soma e do vai um em um somador de 4 bits.

Para um somador de 4 bits, considerando que cada porta lógica tem atraso médio de 10ns, o tempo total necessário seria de 210ns.

1/2 Somador = 2 portas (1 xor, 1 and)

Somador 1 bit = 5 portas (2 xor, 2 and, 1 or)

Somador 4 bits = 21 portas (9 xor, 8 and, 4 or)

Porém, se somente considerarmos o carry, o somador de 4 bits teria um tempo médio de 40ns.

**Pergunta 4:** O que seria necessário para um somador de 32 bits?

Para um somador de 32 bits seria necessário 32 estágios de soma que por sua vez apresentariam 4294967296 linhas em sua tabela da verdade.

**Pergunta 5:** Considerando esses tempos acima, calcule a frequência de operação de um somador de 32 bits.

Considerando que um somador de 32 bits terá 32 estágios de soma, e cada estágio leva 10ns, o tempo total necessário seria de 330 ns.

**Pergunta 6:** Você consegue propor alguma forma de tornar essa soma mais veloz?

Para tornar a soma mais rápida pode-se usar somadores mais rápidos, reduzir o número de estágios de soma ou processar múltiplas operações simultaneamente.