



UNIVERSIDADE FEDERAL DO PARANÁ
SETOR DE TECNOLOGIA
DEPARTAMENTO DE ENGENHARIA ELÉTRICA
CURSO DE ENGENHARIA ELÉTRICA

Leonardo de Andrade Santos

Projeto de um circuito integrado de um pré-distorcedor digital baseado em polinômio de memória

**Curitiba
2024**

Leonardo de Andrade Santos

Projeto de um circuito integrado de um pré-distorcedor digital baseado em polinômio de memória

Trabalho de conclusão de curso do Curso de Graduação em Engenharia Elétrica da Universidade Federal do Paraná, como exigência parcial para obtenção do grau de Bacharel em Engenharia Elétrica.

Orientadora: Sibilla Batista da Luz França

**Curitiba
2024**

Resumo

A evolução dos sistemas de comunicação sem fio acarretou na implementação de diversas aplicações moveis e sem fio como desenvolvimento web, aplicação IoT, entre outros. Neste cenário, melhorar a eficiência energética se torna uma alternativa desejável tanto para os dispositivos móveis que buscam melhorar a autonomia das suas baterias, quanto para as estações de rádio base, que buscam reduzir seus desperdícios em perdas de calor. No entanto uma melhor eficiência energética implica em uma menor linearidade nos sistemas de amplificação de sinais, presentes nos sistemas transmissores de sinais de rádio. Isto é importante de ser ressaltado, pois a banda reservada para aplicações móveis é reduzida, de forma que para se alcançar maiores taxas de transmissão é necessário alternar estratégias de modulação tanto da fase (FM), quanto da amplitude (AM) da onda portadora. E isso é conflituoso já que a modulação AM é sensível à linearidade, de forma que quanto mais linear um sistema menores erros de transmissão ocorrem. Sendo assim uma alternativa para contornar esse obstáculo, que é implementar um sistema, eficiente energeticamente e linear é a implementação de um Pré-Distorcedor Digital (DPDP - Digital Pre-Distorter) em cascata com um Amplificador de Potência (PA - Power Amplifier). Portanto, o objetivo deste trabalho de conclusão de curso é o design de um circuito integrado dedicado de um DPD.

Palavras-chave: VHDL, FPGA, DPD .

Lista de abreviaturas e siglas

DPD	Pré-Distorcedor Digital
FPGA	Matriz de Portas Programáveis em Campo
PA	Amplificador de Potência
RF	Rádio Frequência
PARF	Amplificador de Potência de Rádio Frequência
HDL	Linguagem de Descrição de software
VHSIC	Circuito integrado de Velocidade Muito Elevada
VHDL	VHSIC Hardware Description Language

Lista de ilustrações

Sumário

1	INTRODUÇÃO	1
1.1	Objetivo Geral	1
1.2	Objetivos Específicos	2
2	REVISÃO DE LITERATURA	3
3	MATERIAL E MÉTODOS	4
3.1	Material	4
3.1.1	Conjunto de Dados	4
3.1.2	Recursos Computacionais	4
3.2	Métodos	4
4	RESULTADOS E DISCUSSÃO	5
5	CONCLUSÃO	6
	REFERÊNCIAS	7
	APÊNDICES	8
	ANEXOS	11

1 Introdução

A evolução dos sistemas de comunicação móveis, impulsionada pela crescente demanda por comunicações mais rápidas e eficientes, tem levado à implementação de uma variedade de serviços, incluindo aplicações multimídia, desenvolvimento web e aplicações IoT (1). No entanto, essa evolução também trouxe desafios significativos, como a necessidade de melhorar a eficiência energética, tanto para dispositivos móveis, visando aumentar a autonomia da bateria, quanto para estações de rádio base, visando reduzir o consumo de energia devido às perdas de calor. Para atender a essas demandas, estratégias de modulação que alteram tanto a fase quanto a amplitude de ondas portadoras em radiofrequência se tornaram essenciais (2). Além disso, a modulação na amplitude requer linearidade na transmissão para evitar erros e interferências na comunicação entre usuários vizinhos (3). Essa complexa tarefa recai sobre o projetista do amplificador de potência de radiofrequência (PARF), que enfrenta o desafio de desenvolver um hardware eficiente em termos energéticos e linear ao mesmo tempo, uma vez que esses dois objetivos podem entrar em conflito (4). Uma solução para contornar esse desafio é a implementação de um pré-distorcedor de Sinais Digital em Banda Base, que visa compensar a distorção causada pelo PARF (3). O DPD é conectado em cascata ao PARF e requer um modelo de alta precisão e baixa complexidade computacional para representar as características de transferência direta e inversa do PARF. Existem duas abordagens para modelar o PARF: modelos físicos, que são detalhadas e computacionalmente complexos, e modelos empíricos, que se baseiam em medições de entrada e saída do PARF, com menor complexidade computacional, mas com uma possível diminuição da precisão. Devido às exigências rigorosas de frequência de operação, a paralelização das operações torna-se essencial, e os Arranjos de Portas Programáveis em Campo emergem como uma alternativa viável para a implementação de circuitos pré-distorcedores (5). As FPGAs são dispositivos lógicos programáveis que permitem a reconfiguração física de componentes de eletrônica digital, acelerando processos e suportando operações paralelas e sequenciais. Neste contexto esse projeto foi planejado com os seguintes objetivos geral e específicos

1.1 Objetivo Geral

o desenvolvimento de um circuito integrado dedicado para um pré-distorcedor digital na tecnologia BiCMOS 130 nm 8HP.

1.2 Objetivos Específicos

Para alcançar esse objetivo geral esse trabalho foi desenvolvido, separando-o nos seguintes objetivos específicos:

1. Fazer modelagem fiel do PA em software;
2. Fazer modelagem do DPD em software a partir da modelagem do PA;
3. Implementar o DPD em hardware utilizando uma HDL;
4. Fazer Design do circuito integrado

2 Revisão de Literatura

Digite aqui sua revisão de literatura.

3 Material e Métodos

3.1 Material

3.1.1 Conjunto de Dados

Descreva seu conjunto de dados.

3.1.2 Recursos Computacionais

3.2 Métodos

Descreva os métodos utilizados no trabalho.

4 Resultados e Discussão

Apresente os resultados obtidos aqui.

5 Conclusão

Apresente as considerações finais (ou conclusões) do trabalho.

Referências

- 1 JOHN, E. *Modelagem comportamental de amplificadores de potência de radiofrequência usando termos unidimensionais e bidimensionais de séries de Volterra*. 2016.
- 2 KENINGTON, P. *High Linearity RF Amplifier Design*. [S.l.: s.n.], 2000.
- 3 CRIPPS, S. *RF Power Amplifiers for Wireless Communications*. [S.l.: s.n.], 2006.
- 4 CHAVEZ, J. H. *Estudo comparativo entre as arquiteturas de identificação de pré-distorcedores digitais através das aprendizagens direta e indireta*. 2018.
- 5 PEDRONI, V. *Eletrônica Digital e VHDL*. [S.l.: s.n.], 2010.

Apêndices

APÊNDICE A - Digite o cabeçalho do apêndice

Apêndice: texto ou documento elaborado pelo autor, a fim de complementar sua argumentação, sem prejuízo da unidade nuclear do trabalho.

APÊNDICE B - Digite o cabeçalho do apêndice

Anexos

ANEXO A - Digite o cabeçalho do anexo

Listing 1 – Código

```
1 def hello_world():  
2     print("Hello, World!")
```

Anexo: texto ou documento não elaborado pelo autor, que serve de fundamentação, comprovação e ilustração.

ANEXO B - Digite o cabeçalho do anexo