Atividade 5

Leonardo Santos - GRR20196154

Essa etapa consiste no desenvolvimento do modelo do predistorcedor digital.

Para isso inicialmente e feito o mesmo processo para realização do modelo do PA, porem com as entradas e saidas trocadas, conforme ilustrado pela Figura 1, em valores com virgula flutuante.

```
1 M = 3
2 P = 5
3
4 # calculo dos coeficientes do modelo do PA
5 XC_ext = mp(P, M, in_data_ext)
6 coefficients, _, _, _ = mp.linalg.lstsq(XC_ext, out_data_ext[M:], rcond=None)
7 # Saida estimada do modelo do PA
8 prodicted_val_ext = XX_ext @ coefficients
9
10 # Calculo do modelo do pre-distorcedor
11 XC_val_pre = mp(P, M, prodicted_val_ext)
12 coefficients_pre, _, _, _ = mp.linalg.lstsq(XC_val_pre , in_data_ext[M*2:], rcond=None)
13 # Saida estimada do modelo do pre-distorcedor
14 predicted_val_pre = XC_val_pre @ coefficients_pre
```

Figura 1: Código do para modelo do predistorcedor em virgula flutuante

E o resultado dessa etapa esta ilustrado pela Figura 2 a seguir:

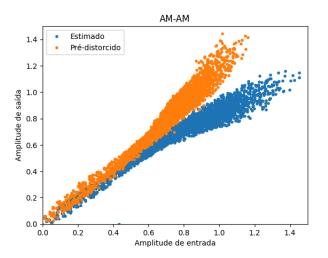


Figura 2: Gráficos entrada e saída em virgul flutuante

Portanto observa-se que a saida do prédistorcedor esta conforme o esperado. Em seguida foram realizados os calculos com os valores para virgula fixa que pode ser utilizando as funções desenvolvidas nas ultima atividade, conforme ilustrado pela Figura 3 a seguir.

```
| * normalizacio
| in val_fixed = np.round(in_val_norm * (2 ** p.bits))
| out_val_fixed = np.round(out_val_norm * (2 ** p.bits))
| in_not_fixed = np.round(out_val_norm * (2 ** p.bits))
| in_not_fixed = np.round(out_ext_norm * (2 ** p.bits))
| out_oxt_fixed = np.round(out_ext_norm * (2 ** p.bits))
| out_oxt_fixed = np.round(out_ext_norm * (2 ** p.bits))
| out_oxt_pa = np(P, in_next_norm)
| out_oxt_p
```

Figura 3: Código para modelo do predistorcedor em virgula fixa

E o resultado dessa implementação esta ilustrado pela Figura 4 a seguir:

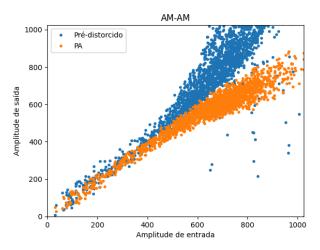


Figura 4: Gráficos entrada e saída em virgula fixa

Em seguida foi feito a simulação do predistorcedor tanto para virgula fixa,com uma resolução de 10 bits, quanto para virgula flutuante cujos os resultados estão ilustrados pelas Figura 5, Figura 6 a seguir:

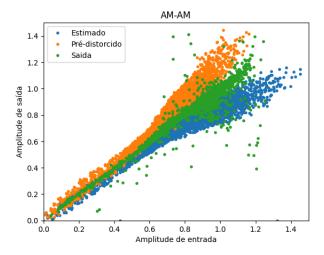


Figura 5: Gráficos entrada e saída em virgula flutuante simulado

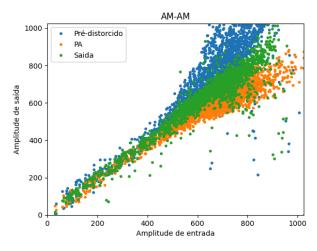


Figura 6: Código para modelo do predistorcedor em virgula fixa simulado