



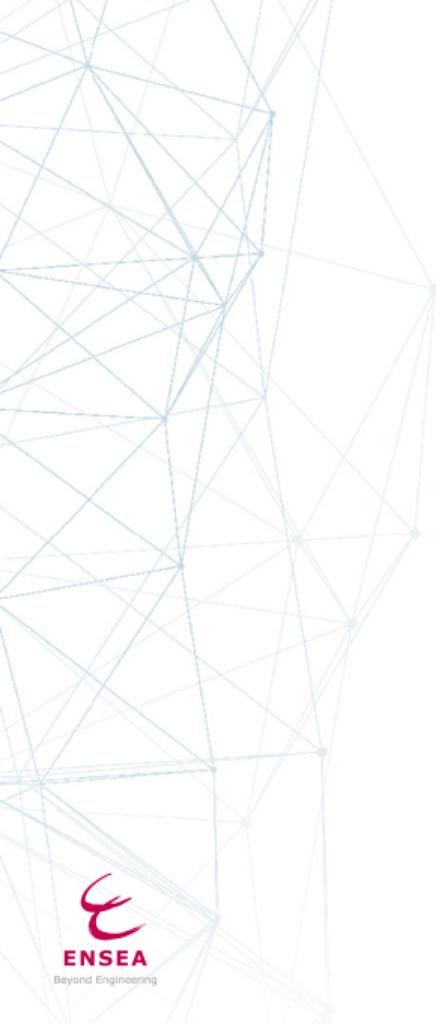
SYSTÈMES À MICROCONTRÔLEURS

Circuits imprimés (PCB)

Laurent Fiack – laurent.fiack@ensea.fr
Bureau D212/D060

Sommaire

- 1 Process de fabrication
- 2 Différents types de boîtiers
- 3 Génération des fichiers de fabrication
- 4 Build-up et Stack-up



Process de fabrication

PCB

- Printed-Circuit Board, une structure qui sert:
 - De support mécanique aux composants
 - D'interconnexion électrique entre les composants
- Comprendre le process de fabrication permet de comprendre:
 - 1 D'où viennent les interférences parasites
 - 2 Les limites physiques
 - 3 Le compromis prix/performance

Vocabulaire

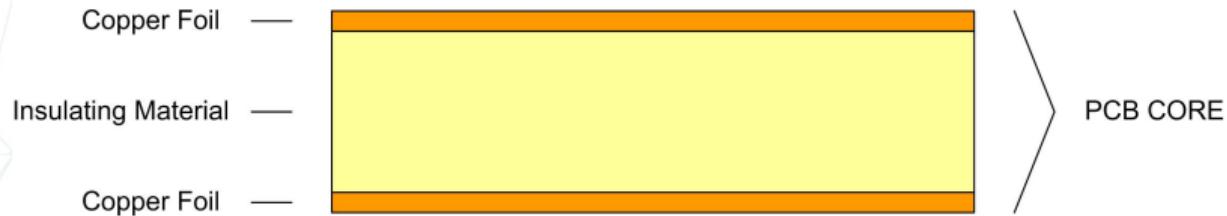
- PCB : Circuit imprimé (board)
- PCBA/PCA : PCB Assembly, un PCB avec les composants soudés
- Fab : Le process de fabrication du PCB
- Load : Le process d'assemblage des composants

Construction

- Plusieurs méthodes possibles
- Plaque en résine d'époxy recouverte de deux couches de cuivre
- Méthode soustractive : Enlève le cuivre pour laisser apparaître les pistes
- Différentes étapes du process de fabrication d'un PCB :
 - Le CORE
 - Le patterning
 - Les Vias
 - Le Pattern Plating
 - Le Solder Mask
 - Le Surface Finish
 - Le Silk Screening

Le Core

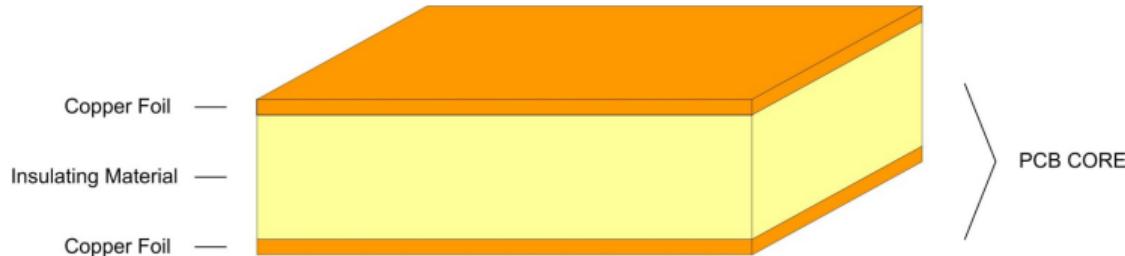
- L'élément de base du PCB est appelé le CORE
- Deux feuilles de cuivres laminées ou collées sur un matériau isolant



- L'isolant est appelé le substrat (substrate ou laminate)
- Plaques de Core assez large (120cm x 60cm)

Le Core : Les conducteurs

- Le matériau conducteur est le plus souvent du cuivre
- L'épaisseur du cuivre est spécifié par son poids (oz/sqrfoot)
 - 2oz = 70µm
 - 1oz = 35µm
 - 0,5oz = 17,5µm
 - 0,25oz = 8,75µm

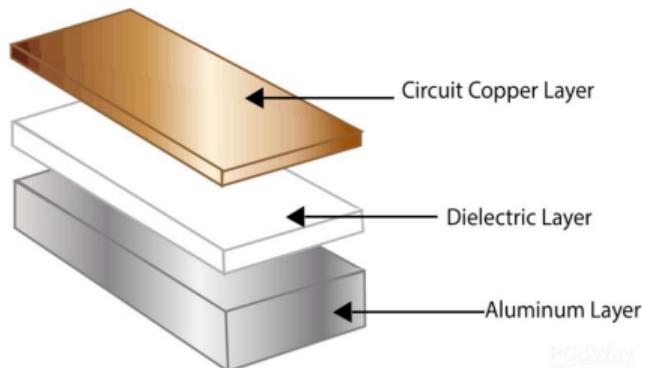


Le core : L'isolant

- Différents matériaux possibles :
 - Prix
 - Constante diélectrique
 - Performances électriques (Pertes résistives et capacitives)
 - Robustesse mécanique (rigidité, peel strength, coefficient de dilatation thermique (CTE))
- Généralement de la fibre d'époxy
- Le plus courant est le FR4 (Fire Retardant Epoxy #4)

Substrat métallique

- Substrat aluminium pour les circuits de puissance
- Meilleure conduction thermique
- Plus cher

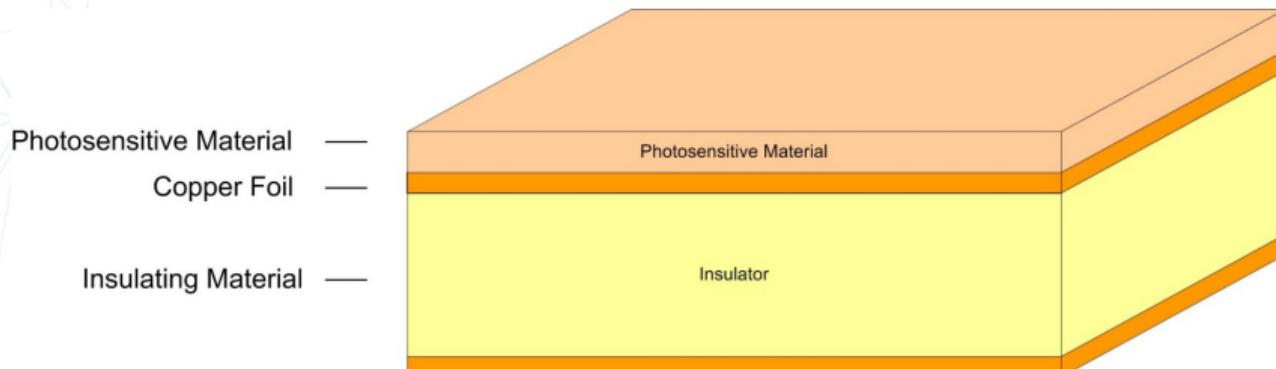


Le Patterning

- Il existe deux techniques pour retirer le cuivre du core:
 - 1 Photogravure/Photolithographie
 - 2 Gravure mécanique "à l'anglaise"

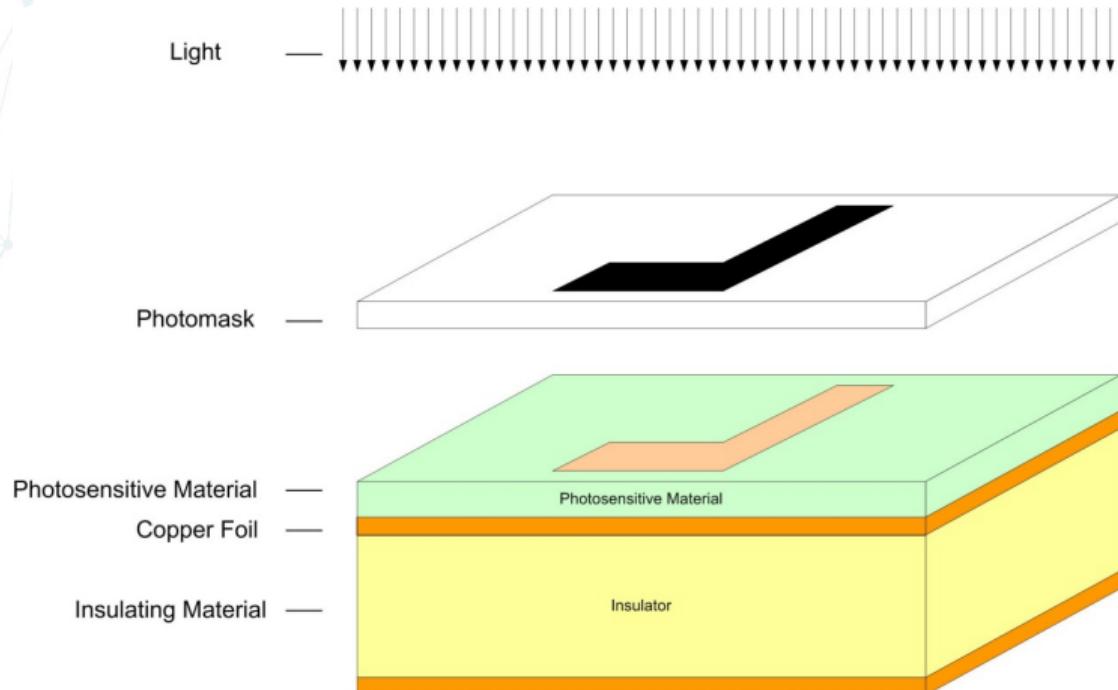
Photogravure/Photolithographie (1/3)

- Un masque est créé en imprimant un typon sur un matériau translucide
- Assez proche d'une impression avec une imprimante laser
- En réalité on utilise un photoplotter (ou traceur). Similaire aux photos argentique.
- Le Core est recouvert d'une résine photosensible
- Quand la résine est exposée à des rayons UV, ses propriétés changent



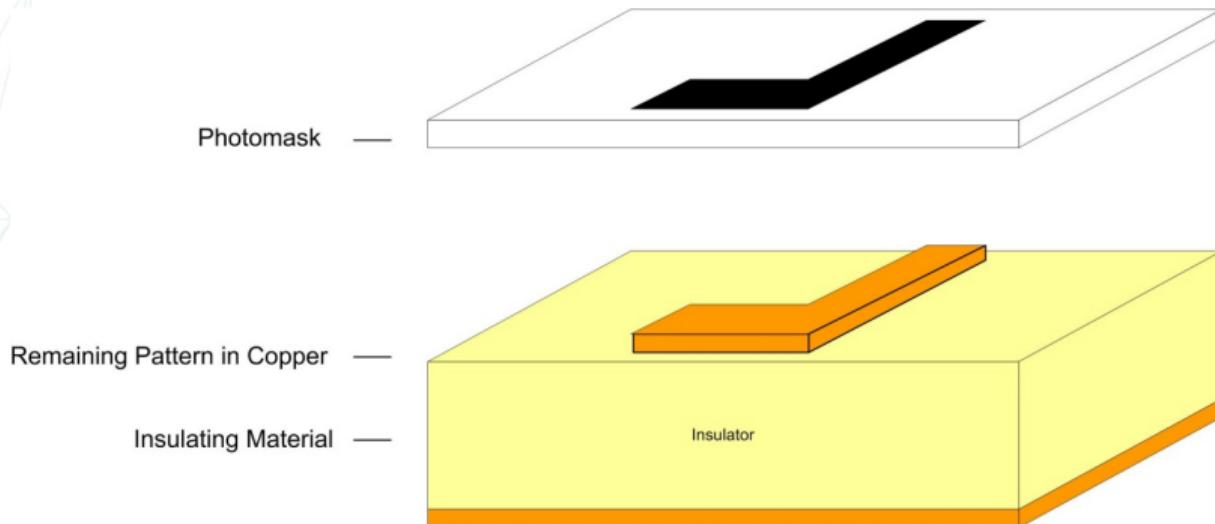
Photogravure/Photolithographie (2/3)

- La résine est exposée à une source lumineuse à travers le masque dans une insoleuse
- Elle est ensuite placée dans un révélateur
- Le révélateur dissous la résine exposée et conserve la résine non exposée



Photogravure/Photolithographie (3/3)

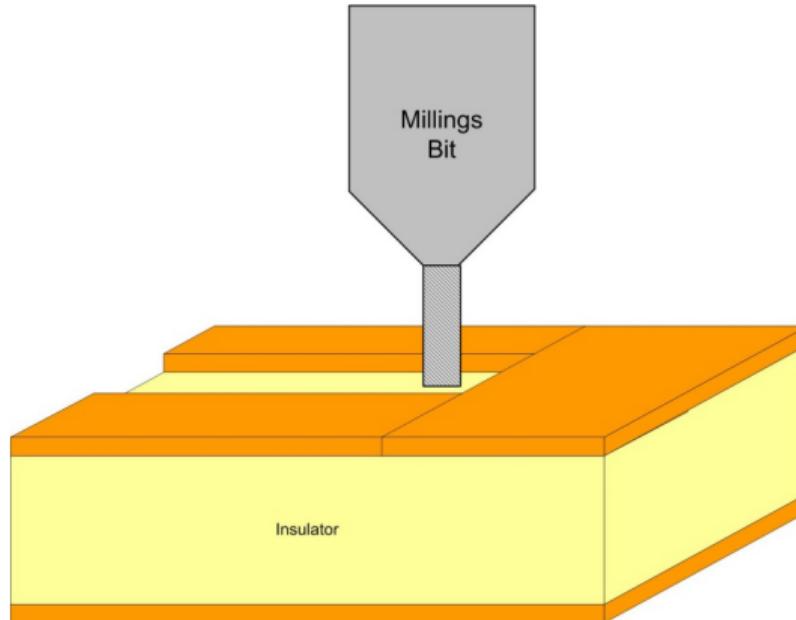
- Le circuit est plongé dans une solution acide (généralement du perchlorure de fer)
- Le perchlo dissous le cuivre
- On retire le reste de la résine photosensible



- On réalise généralement les deux faces d'un coup

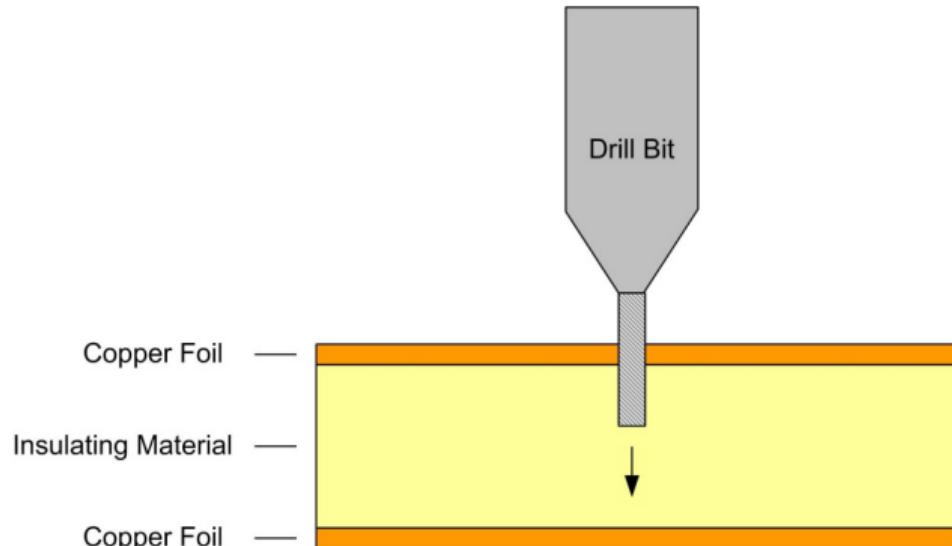
Gravure mécanique

- Tout simplement retirer le cuivre avec une fraise
- Pour de la petite série et du prototypage rapide



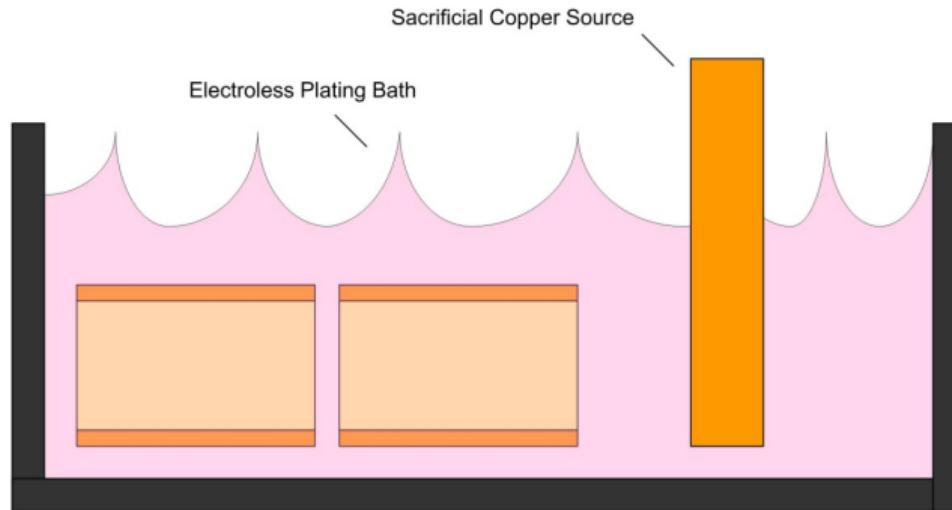
Les Vias (1/3)

- Les vias servent à connecter deux couches de cuivre d'un PCB
- On commence par percer un trou
- On peut utiliser:
 - Une perceuse classique (montée sur une CNC quand même)
 - Un laser (pour les tout petits trous). Plus rare



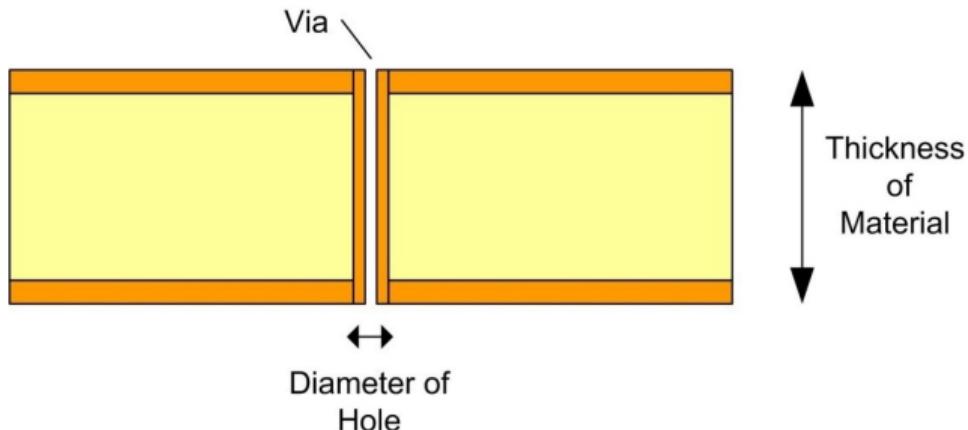
Les Vias (2/3)

- L'étape suivante consiste à métaliser les trous
- On utilise un process d'électrolyse qui consiste en une série de réactions chimiques
- Transfère des atomes de cuivre d'une électrode sacrificielle
- Process assez lent



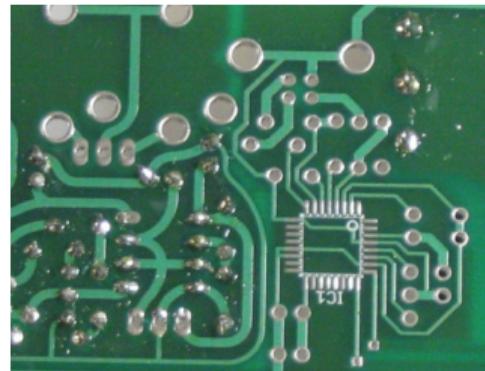
Les Vias (3/3)

- Le résultat final permet de relier électriquement (et thermiquement) différentes couches de PCB
- Le via est aussi appelé un trou métalisé
- La plupart des trous de composants traversants sont métallisés.
- On peut faire des trous non métallisés (il suffit de percer après la métallisation).



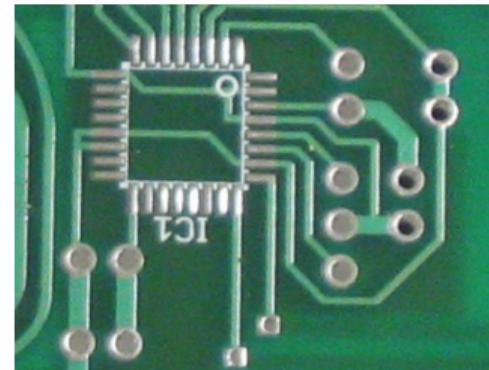
Le Solder Mask

- Solder Mask = Vernis épargne en français
- Couche protectrice et isolante déposée sur le PCB
- C'est la couche de couleur (souvent verte)
- Protège de l'oxydation. Sans ça, le cuivre peut finir totalement consumé en quelques mois/années
- Recouvre les pistes mais laisse les pastilles à l'air libre



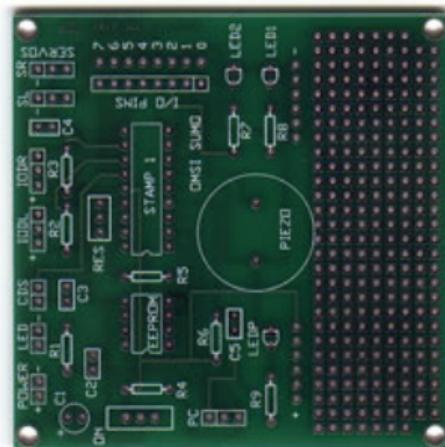
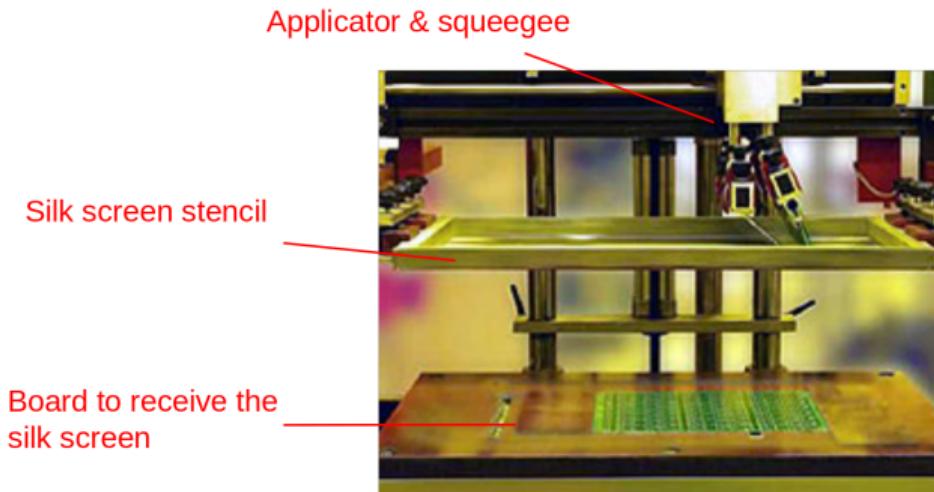
Surface Finish / Solder Coat

- Les pastilles subissent un traitement supplémentaire :
 - 1 Résister à l'oxydation (stockage)
 - 2 Faciliter la soudure
- Du matériau conducteur est ajouté
 - Étain
 - Or
 - Argent



Silkscreen

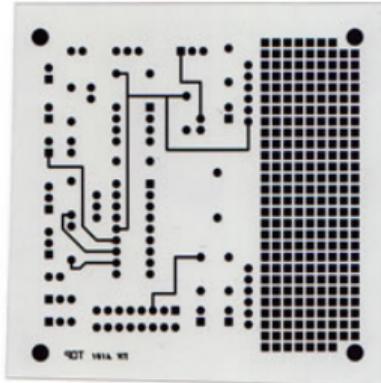
- Silkscreen = Sérigraphie en français
 - Ajout de documentation sur la carte
 - Plusieurs techniques
 - Soustractive
 - Pochoir constitué de petits trous (screen)
 - Passage au four pour sécher le matériau
 - Dimensions minimales limitées par le process



Exemple PCB 2 couches (1/6)

- Étape 1 : Photomask
 - Design dans un CAD
 - Génération des fichiers de fabrication

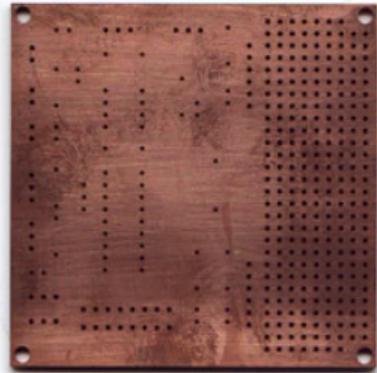
- Étape 2 : Sélection du matériau
 - Choix du core
 - Épaisseur de cuivre



Exemple PCB 2 couches (2/6)

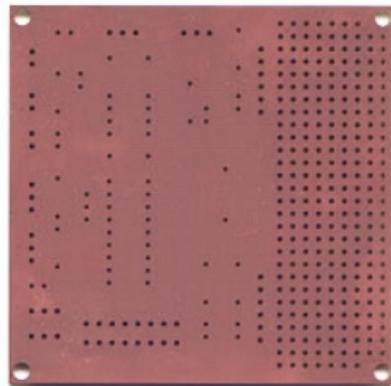
- Étape 3 : Perçage

- Perçage des vias et des trous de composants traversants (THT)



- Étape 4 : Métalisation des trous et des vias

- Passage dans le bain électrolytique



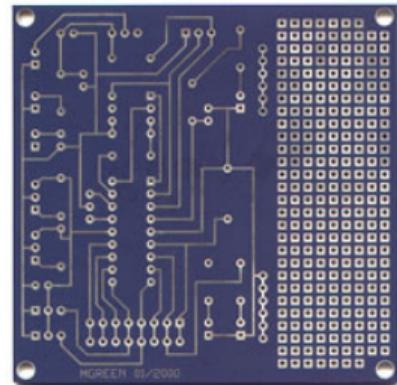
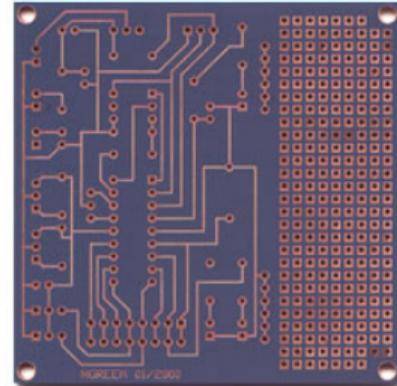
Exemple PCB 2 couches (3/6)

■ Étape 5 : Insolation

- Résine photosensible
- Masque (typon) aligné avec trous de perçage
- Insolation aux UV
- Développement

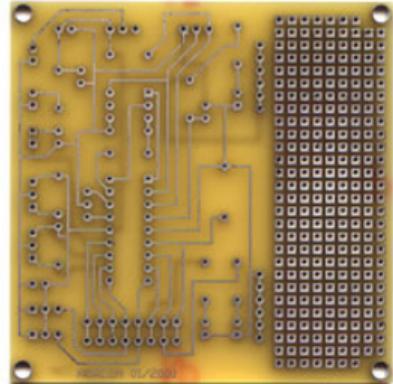
■ Étape 5 : Pattern plating

- Ajout d'une couche métallique pour protéger le cuivre avant gravure
- Facultatif, dépend de la résine utilisée

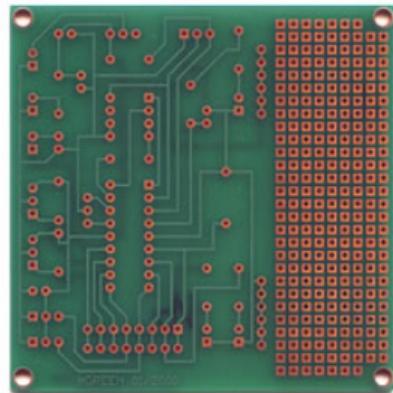


Exemple PCB 2 couches (4/6)

- Étape 7 : Gravure
 - Gravure chimique
 - Enlever le reste de la résine



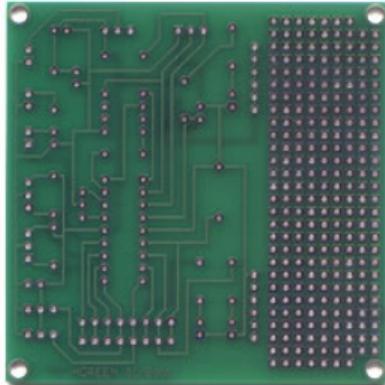
- Étape 8 : Solder mask
 - Ajout d'une couche isolante protectrice
 - Retrait du vernis sur les pastilles
 - Facilite la soudure, évite les court-circuits



Exemple PCB 2 couches (5/6)

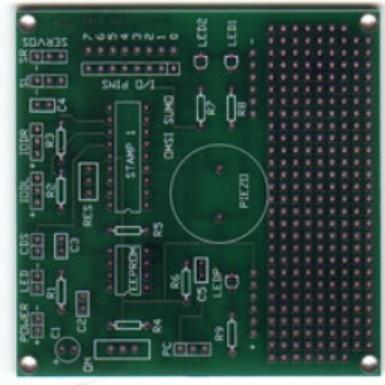
■ Étape 9 : Surface finish

- Le cuivre exposé sera utilisé pour y souder des composants
- Une couche de métal est ajouté (étain, or ou argent)



■ Étape 10 : Sérigraphie

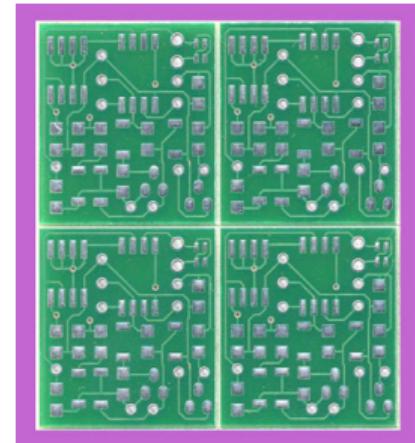
- Documentation
- Version, identifiants et orientation des composants...



Exemple PCB 2 couches (6/6)

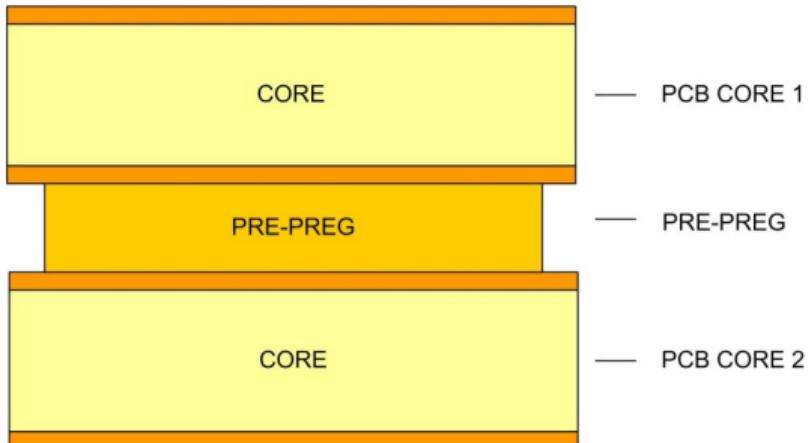
- Étape 11 : Dé-panélisation

- Plusieurs PCB sur une même plaque pour économiser de la place
- Utilisation d'une fraiseuse pour découper les circuits
- On peut assembler les cartes avant de les dé-panéliser



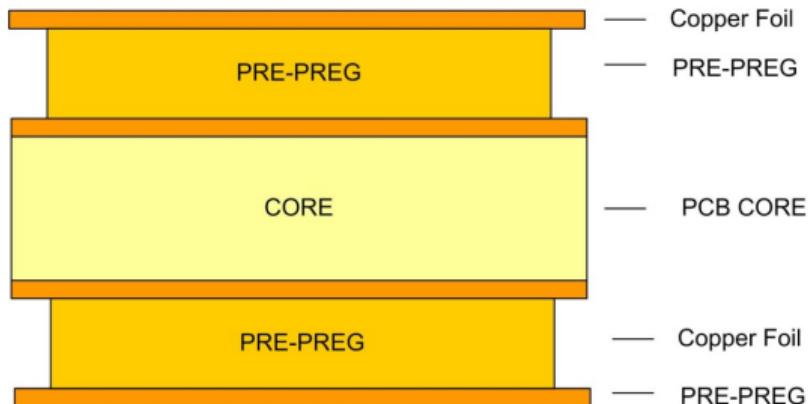
PCB multi-couches

- Les étapes sont similaires au PCB 2 couches
- Plusieurs cores sont collés ou laminés en utilisant un isolant appelé *pre-preg*
- Le pre-preg sert d'isolant, mais également d'adhésif pour coller les cores entre eux.
- Le pre-preg peut être le même matériau que le core



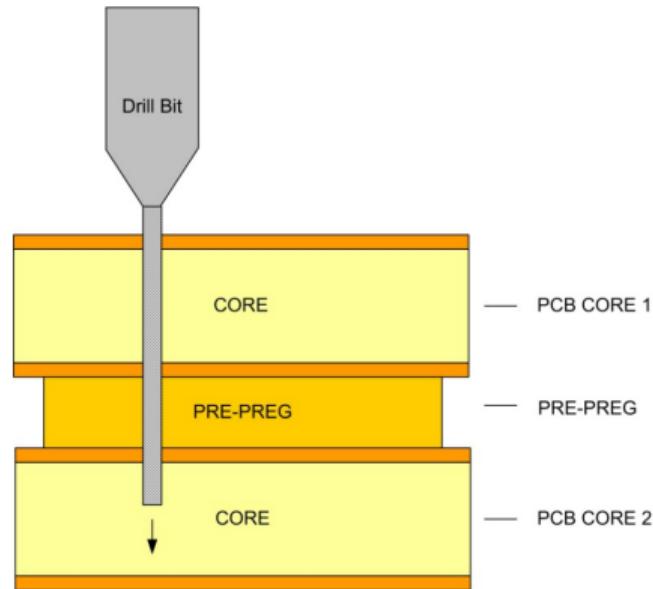
Stackup

- L'assemblage est appelé *stackup*
- Les couches externes peuvent être ajoutées en utilisant un pre-preg et en laminant une feuille de cuivre
- L'ensemble (core + pre-pregs) est placé dans une presse
- La presse applique une certaine pression et une température pour coller les matériaux entre eux



Différences dans le process

- Perçages après la dernière lamination
- Les couches internes sont gravées avant le perçage
- Les perçages traversent l'intégralité des couches



Design for Manufacturability (DFM)

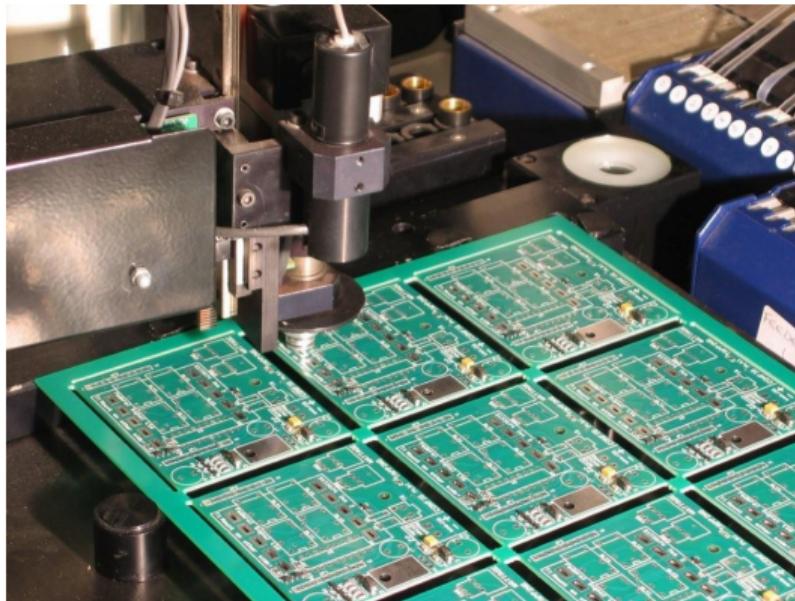
- Les tailles minimales (pistes, clearances) sont spécifiées par le fabricant
- Avant la conception du PCB, il faut regarder les *Design Rules* chez les fabricants, et choisir en fonction de l'application
- Augmenter la densité, diminuer les dimensions.
- Plus c'est petit, plus chez cher
- Dimensions également dictées par les lignes de transmission
- Compromis : Performances électriques / Performances mécaniques / Prix

TD

- Cherchez les informations sur le site <https://jlcpcb.com/>
- Faire le lien avec les DRC de KiCAD

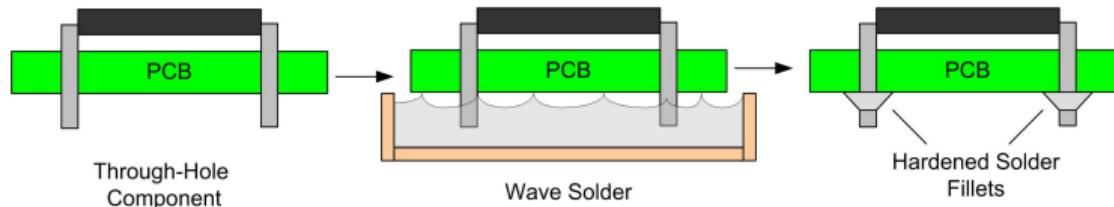
Component Loading

- Les composants peuvent être soudés au PCB par le fabricant
- Ils sont positionnés par une machine appelée *Pick and Place*
- Ajoute des contraintes sur le choix des composants et des fournisseurs



Composants traversants

- Through-Hole Technology (THT)
- Broches des composants passent par des trous métallisés
- Composants soudés à la vague (wave soldering)
- Puis les broches sont coupées
- Grosses machines
- Principalement des connecteurs



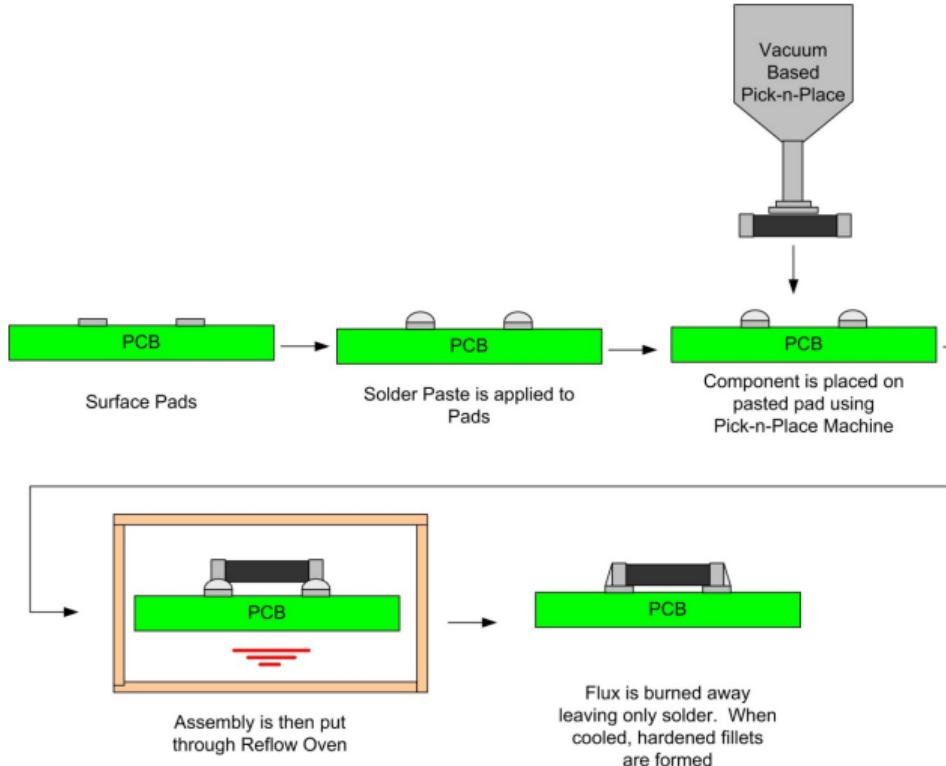
Composants montés en surface (CMS)

- Surface Mount Technology (SMT) ou Surface Mounted Devices (SMD)
- Composants soudés directement à la surface, sur le Top et/ou le Bottom
- Miniaturisation
- Petits fours pour du prototypage, grand fours pour production à grande échelle
- Plusieurs étapes
 - 1 Dépot de pâte à braser (solder paste)
 - 2 Pick'n'Place
 - 3 Four à refusion

Process de soudure au four à refusion

- La première étape consiste à placer de la pâte à braser sur les pastilles
 - Mélange de soudure (alliage contenant de l'étain) et de flux
 - Le flux est un acide qui attaque la couche oxydée
- Pâte visqueuse (un peu comme du dentifrice, mais ne vous brossez pas les dents avec svp)
- Placée sur le PCB à l'aide d'un stencil
- Les composants collent grâce au flux
- Les composants se centrent automatiquement par capilarité
- Le flux s'évapore en passant au four

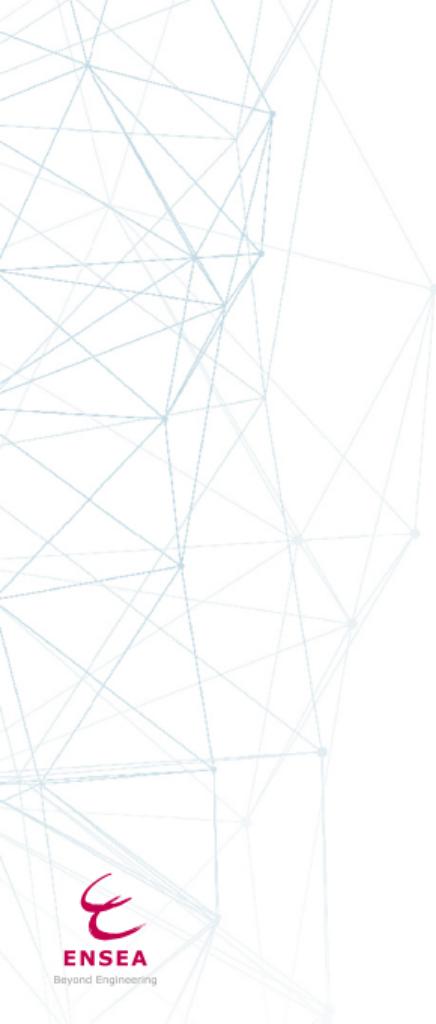
Process de soudure au four à refusion



Au fer à souder

- Pour des petites quantités
- Et des composants plutôt larges
- (Pour réduire les coûts)
- Fer à souder à panne fine (0,1mm/0,2mm)
- Loupe binoculaire





Différents types de boitier

Différents types de boitiers

■ Composants passifs

- 1206 (3mm x 1,5mm)
- 0805 (2mm x 1,3mm)
- 0603 (1,5mm x 0,8mm)
- 0402 (1mm x 0,5mm)
- 0201 (0,6mm x 0,3mm)
- 01005 (0,4mm x 0,2mm)

■ Circuits intégrés

- SOT-23, SOT-223
- SOIC
- SOP (TSOP, SSOP, TSSOP, QSOP, VSOP)
- QFP (LQFP, PQFP, CQFP, TQFP)
- PLCC
- QFN
- BGA

Génération des fichiers de fabrication

Génération des fichiers de fabrication

- Chaque étape du process de fabrication nécessite une ou plusieurs couche
 - Les couches de cuivres sont numérotés du Top au Bottom (ex. L1, L2, L3, L4)
 - Solder masks (Top et Bottom)
 - Silk screen (Top et Bottom)
 - Stencil
- Fichiers de fabrication au standard GERBER
- .gbr dans KiCAD. D'autres extensions dans d'autres logiciels
 - Un fichier par couche
- Format EXCELON pour le perçage
 - Un fichier pour les trous métallisés
 - Et un pour les trous non-métallisés

TD KiCAD

- Générez les fichiers de fabrication



Build-up et Stack-up

Build-up

- Comment le PCB est construit
 - Nombre de couches
 - Diélectrique (pre-preg, core)
 - Couches de cuivre
 - Fabricabilité
 - Autres (normes, impédance, surface finish...)

Layer	Material Type	Thickness
Top Layer1	Copper	0.035 mm
Prepreg	7628*1	0.2104 mm
Inner Layer2	Copper	0.0152 mm
Core	Core	1.065 mm
Inner Layer3	Copper	0.0152 mm
Prepreg	7628*1	0.2104 mm
Bottom Layer4	Copper	0.035 mm

Nombre de couches

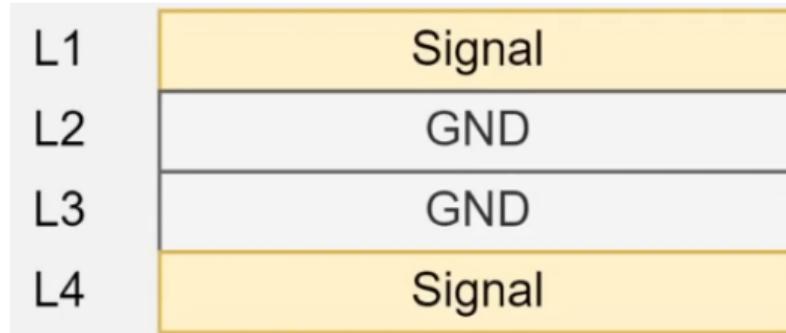
- Défini par
 - Densité,
 - Packages,
 - Alimentation,
 - Contraintes de routage
- Épaisseur du PCB
 - Standard 1,6mm limité à 10/12 couches
- Impacte le choix du stack-up

TD

- À l'aide du calculateur d'impédance de <https://jlcpcb.com/>
 - Calculer les dimensions d'une paire différentielle pour de l'USB 2.0 (impédance caractéristique de 90 ohm)

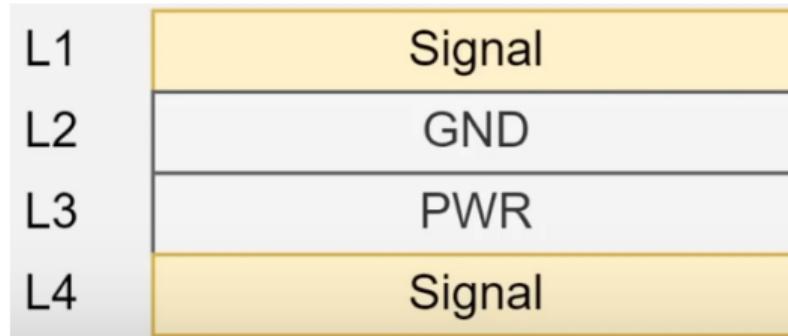
Stack-Up

- Organisation des différentes couches
- Choisir pour chaque couche
 - Plan de masse (GND)
 - Alimentation (PWR)
 - Signaux (SIG)
 - Possibilité de mixer PWR/GND ou SIG/GND



Types de couches

- GND
 - Plan de référence pour les signaux ou les pistes/plans d'alimentation
- PWR
 - Alimentation des composants. Critique pour les circuits haute vitesse.
 - Avec GND, cette couche peut constituer un condensateur.
 - On peut placer plusieurs tensions différentes sur une même couche
- SIG
 - Pistes de signaux (*forward path*)
 - Utilisant une couche de GND pour référence (*return path*)



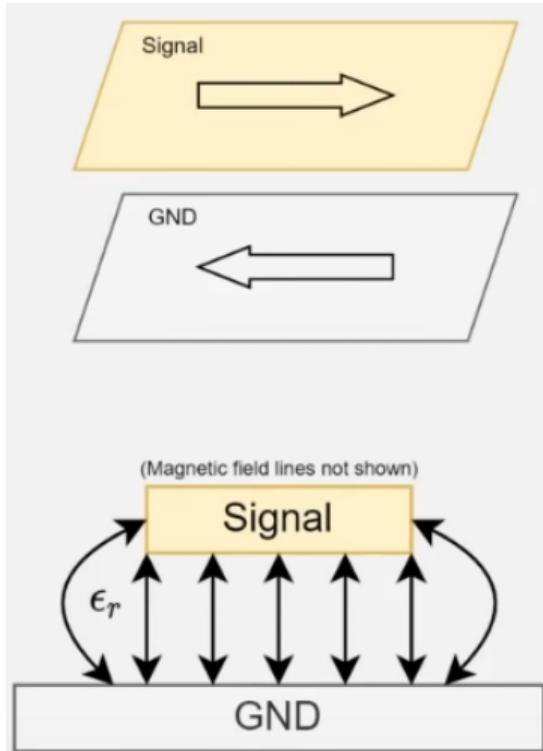
Comment définir un stackup?

- Objectifs

- Approche systématique
- Bonnes performances CEM
- Intégrité des signaux
- Alimentation correcte des composants

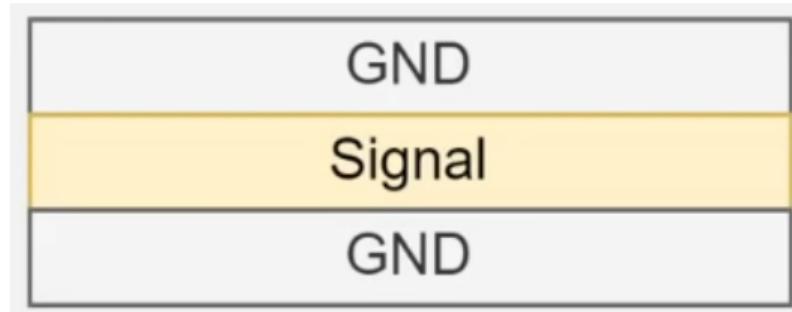
Golden rules

- En alternatif ($> \text{kHz}$), le *return path* est directement sous le *forward path*
- L'énergie circule dans le diélectrique
 - Le cuivre agit comme un guide d'onde
- Il faut considérer les deux chemins (*forward* et *return*)



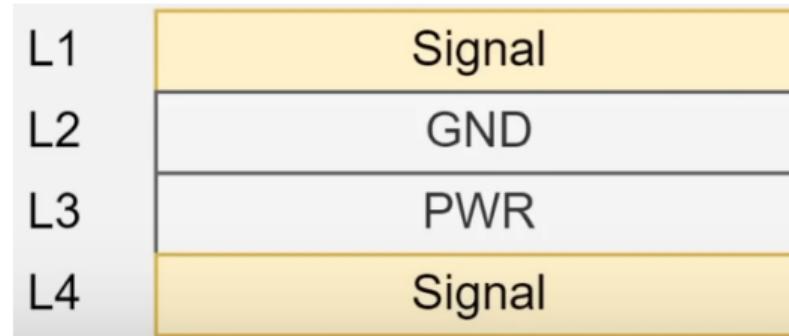
Couplage

- Il faut un couplage proche entre les signaux et GND
 - Éviter les couplages (capacitifs...)
 - Éviter les radiations
- Pour les signaux rapides
 - Utiliser des striplines
 - Piste entre deux GND

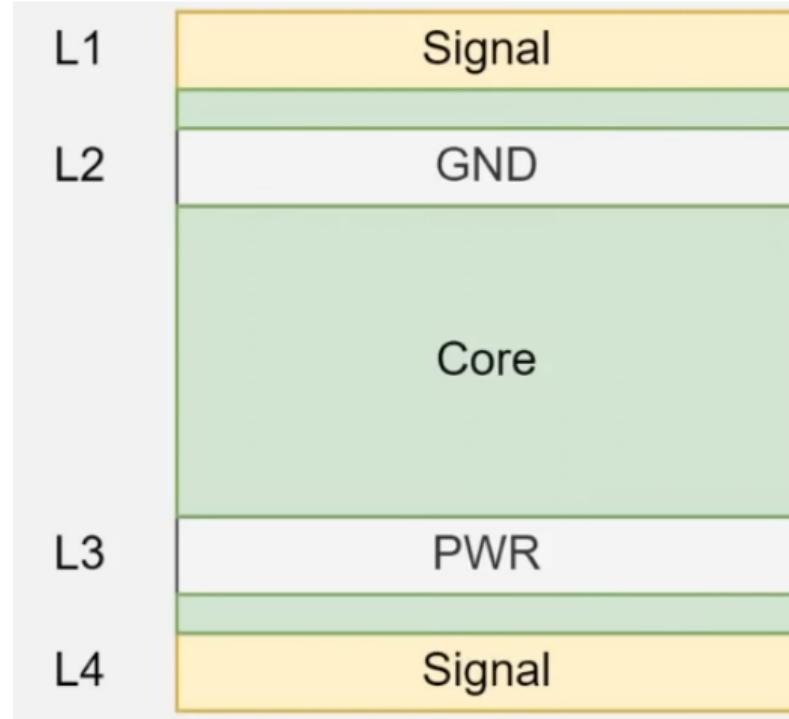


Critique du stackup 4 couches classique

- PCB standard 1,6mm

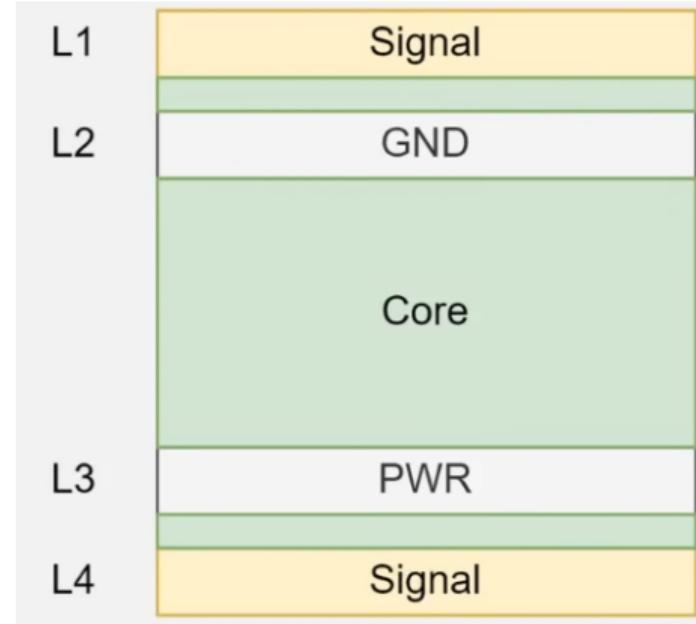


Critique du stackup 4 couches classique



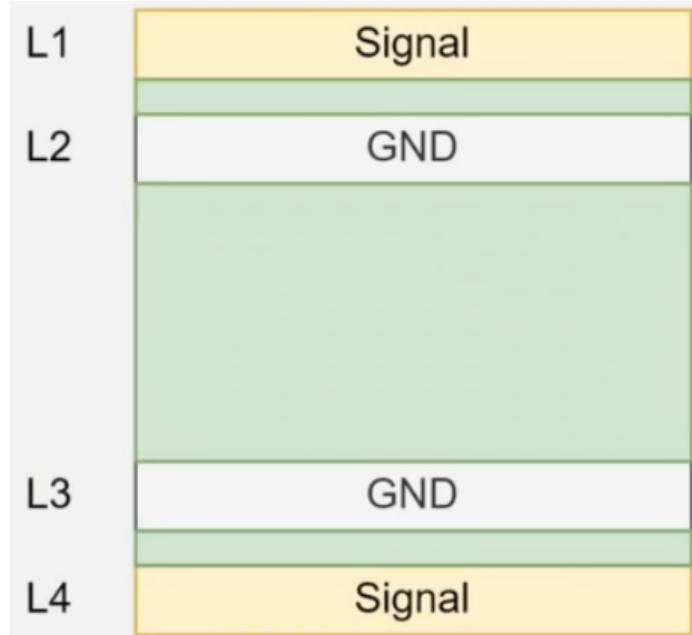
Critique du stackup 4 couches classique

- L1 proche de L2
- L2 et L3 éloignées
 - Faible capacité
- L4 proche de L3
 - Plusieurs tensions
 - Vias de L1 à L4



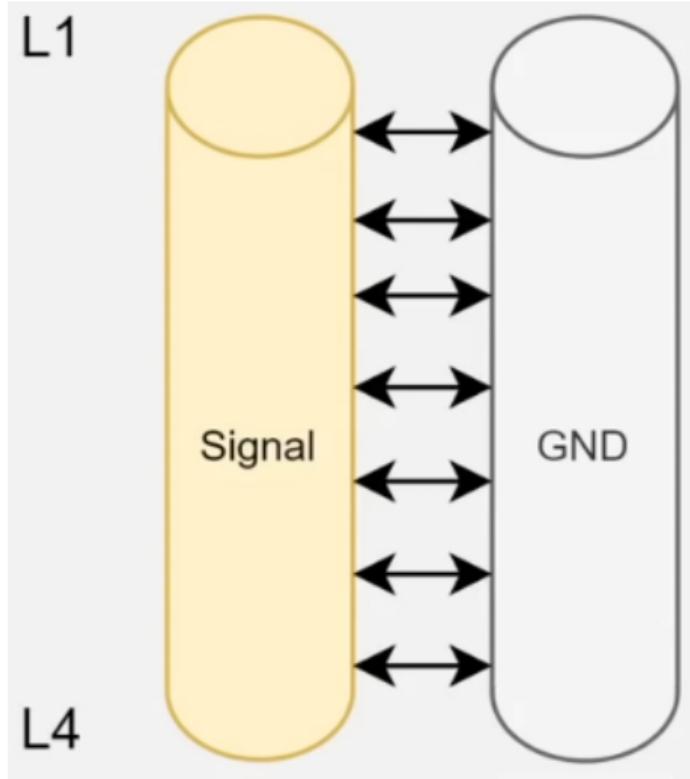
Améliorations (d'un point de vue CEM)

- Remplacer L3 par GND
- Plan de référence pour L1 et L4
- Traces PWR ont une bonne référence
- Via L1 à L4
 - Transfer vias



Return/Transfer vias

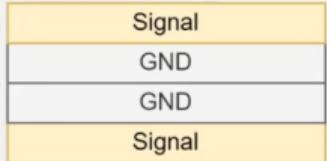
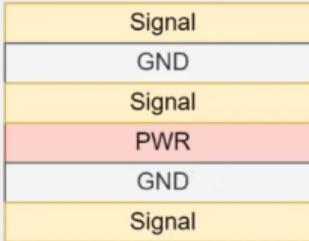
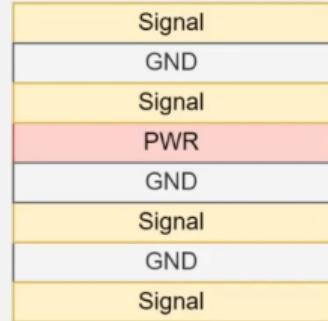
- À chaque changement de couches, il faut penser au *return path*
- Quand on change de couche, la couche de référence change aussi
 - Dans la transition il faut aussi concevoir un *return path*
- Placer un via GND proche du via signal



Trucs et astuces

- Placer les couches PWR proche des IC haute vitesse
 - Minimise l'impédance
- Éviter les couches signal adjacentes
 - Risque de couplages...
- Utilisation de plusieurs couches GND
 - Placer beaucoup de vias pour les relier
 - Transfers vias
- Une couche de GND par couche de signal/PWR

Exemples de stack-up

4 Layers**6 Layers****8 Layers****10 Layers**