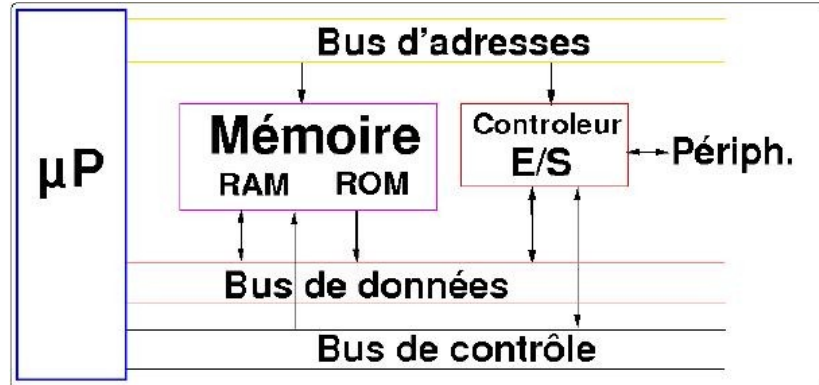


ARCHITECTURE MATERIELLE ET LOGICIELLE D'UN ORDINATEUR

COURS

Schéma de l'architecture de base d'un micro-ordinateur :



Le micro-ordinateur comporte trois composants essentiels : le microprocesseur, la mémoire, et le contrôleur.

- **BUS** : voie de circulation permettant l'échange des données entre les différentes composantes de l'ordinateur
- **ROM** (Read-Only Memory) : est une mémoire volatile (mémoire qui ne s'efface pas lorsque l'appareil qui la contient n'est plus alimentée en électricité)
- **RAM** (Random Access Memory) : stocke temporairement les instructions et les données des applications en cours d'exécution

2 types importants : DRAM et SDRAM

DRAM est constitué de beaucoup de condensateurs, ce qui implique un courant de fuite et la nécessité de rafraîchir ; *SDRAM* considère que le système n'a pas besoin d'être rafraîchi tant qu'il y a alimentation -> gain de temps.

On préfère utiliser DRAM pour la mémoire principale et SDRAM pour la mémoire cache.

Principe de la mémoire cache : principes de localité spatiale et temporelle

localité spatiale : on suppose que des accès successifs sont réalisés dans la même zone mémoire

localité temporelle : si on sort d'une zone, la probabilité d'y revenir en peu de temps est importante

3 caractéristiques d'un composant mémoire : temps d'accès / volatilité / capacité

Définition :

Le *microprocesseur* est un circuit intégré numérique programmable capable d'exécuter des actions en fonction d'un programme externe. Un circuit imprimé indique que le processeur est un composant électronique regroupant des centaines de millions de transistors sur une « puce » de quelques millimètres carrés.

Cycle standard d'un microprocesseur :

Fetch : recherche du code opératoire de l'instruction

Decode : décodage de l'instruction



Execute : exécution de l'instruction

Write Back : stockage du résultat

Processeur superscalaire : traitement en parallèle de plusieurs instructions. Le processeur peut être d'ordre 2 ou 3 selon le degré de parallélisme offert. Mais le gain de temps ne sera pas 2 ou 3 : il faut prendre en compte les dépendances entre les instructions.

Technique de pipeline : on lance une instruction en Fetch pendant que l'instruction d'avant est toujours en Execute.

Registres utilisés par un processeur :

Le *Compteur Ordinal* contient l'adresse du prochain octet à lire, permet de savoir à quel endroit d'un programme on se trouve

Le *registre d'état* donne l'état d'un processeur après chaque instruction

Le *registre de travail* stocke temporairement des données sur 1 octet

Principe de fonctionnement d'un processeur :

Le compteur ordinal délivre son contenu (F100) sur le bus d'adresse qui le véhicule jusqu'à la mémoire. La mémoire délivre l'octet situé à l'adresse F100 : 3A. 3A est stocké temporairement dans le registre d'instruction puis est décodé par le contrôleur séquenceur. Le compteur ordinal est incrémenté (F101) et s'ensuit une ou plusieurs lecture en mémoire pour récupérer les octets qui terminent l'instruction.

Chaine de production d'un programme exécutable en C :

Préparateur	Compilateur	Assembleur	Editeur de liens	
Fichiers .c/.h	Fichiers .i	Fichiers .s	Fichiers .o/.a/.so	Exécutable

Bus d'adresse / Bus de données :

- Soit le processeur réclame une valeur en mémoire : il envoie alors sa requête à la mémoire par le bus d'adresse. Celle-ci y répond en recherchant la donnée à l'adresse demandée puis la place sur le bus de donnée
- Soit le processeur désire sauvegarder une donnée en mémoire. Il place la valeur sur le bus de donnée et l'adresse où il désire l'entreposer sur le bus d'adresses. La mémoire reçoit la requête et s'exécute

Le *bus d'adresses* (32 bits) permet de gérer 2^{32} octets en mémoire.

- ROM

La *Read Only Memory* (ROM) désigne les mémoires non volatiles.

Le principe de programmation est de piéger des électrons sous une grille isolée. La configuration demeure stable en l'absence de l'alimentation du composant.

La mémoire Flash se comporte comme une RAM en terme de lecture/écriture mais est non volatile comme une ROM. On pourra donc y stocker des informations susceptibles d'être modifiées mais peu souvent.

Le composant Flash est aussi la base des clés USB.

Linux-BIOS : Le processeur exécute d'abord le programme situé dans le BIOS qui charge le noyau Linux en mémoire, mais le noyau Linux n'utilise pas du tout les primitives du BIOS, il gère directement le hardware. L'idée du Linux-BIOS est de rendre le démarrage plus efficace pour Linux.



– DRAM (Dynamic Random Access Memory)

Principe :

La structure de la mémoire est matricielle : à l'intersection d'une ligne et d'une colonne se trouve un point mémoire.

Dans le cas d'une DRAM, le point mémoire est réalisé par une charge capacitive dont le fonctionnement est piloté par un transistor.

Tout condensateur a un courant de fuite et il est donc nécessaire de rafraîchir la mémoire de façon régulière. Ceci peut être réalisé par le processeur, par une logique électronique externe ou plus efficacement par un circuit interne à la mémoire.

La caractéristique importante d'un composant mémoire est son temps d'accès : quelques nanosecondes.

Il suffit de choisir la rangée validée par RAS (Raw Address Strobe) et la colonne validée par CAS (Column Address Strobe) pour accéder à l'information en mémoire. Mais ceci n'est pas instantané : le temps d'accès (RAC) est le temps qui s'écoule entre la présence d'une adresse valide en entrée du composant et la disponibilité de l'information sur les lignes de sortie du composant.

Si on veut effectuer un autre accès sur le même composant, il faudra rajouter un délai supplémentaire : le temps de cycle (RC) indique une durée un peu plus longue pour pouvoir accéder à nouveau à la même adresse.

– DDR RAM

Actuellement la mémoire RAM utilise des composants de type DDR (Double Data Rate), ce qui signifie que les accès auront lieu sur les deux fronts d'horloge.

Un composant mémoire dispose de broches qui permettent de le contrôler.

_ La commande ACTIVE : c'est la sélection de la rangée

_ La commande READ : on lit les données à partir de la rangée sélectionnée

_ La commande WRITE : on écrit une donnée en mémoire

_ La commande PRECHARGE : temps de recharge de la rangée avant de pouvoir la réutiliser

Ensuite, CAS latency est le délai entre la lecture et la délivrance des données sur les broches de sortie.

Il existe aussi un délai appelé Command Rate qui s'écoule entre l'activation du signal et tout autre commande.

– SRAM

Tant qu'une alimentation est présente, cette mémoire conserve l'information et il n'y a pas de rafraîchissement nécessaire. La mémorisation est réalisée sous forme d'une bascule électronique qui nécessite plusieurs transistors : il y aura donc moins d'information stockée à surface égale que pour une DRAM.

Par contre, l'accès à une information est beaucoup plus rapide (2 à 10 fois) et ce type de composant sera donc utilisé pour la mémoire cache.

