

PROYECTO 1 Y 2



Universidad  
del Cauca

JEISON SNEIDER ALVEAR QUILINDO

INGENIERO DE ELECTRÓNICA Y TELECOMUNICACIONES: CARLOS  
HERNAN TOBAR ARTEAGA

UNIVERSIDAD DEL CAUCA  
FACULTAD DE INGENIERÍA ELECTRÓNICA Y TELECOMUNICACIONES  
CIRCUITOS DIGITALES II  
POPAYÁN  
2023

Para la realización de los proyectos 1 y 2 se llevaron a cabo la realización de compuertas primitivas, teniendo en cuenta su comportamiento y los parámetros establecidos inicialmente al igual que otros componentes como multiplexores, demux entre otros, los cuales se desarrollaron a través de código VHDL en la herramienta Quartus II con su respectivo archivo de prueba. Dicho comportamiento y componentes hechos fueron los siguientes:

- Nand gate: Una compuerta NAND es una puerta lógica que realiza la operación lógica NAND en dos entradas. La salida es verdadera (1) si al menos una de las entradas es falsa (0).
- Not gate: Una compuerta NOT es una puerta lógica que realiza la operación lógica NOT en una entrada. La salida es el complemento de la entrada.
- And gate: Una compuerta AND es una puerta lógica que realiza la operación lógica AND en dos entradas. La salida es verdadera (1) solo si ambas entradas son verdaderas (1).
- Or gate: Una compuerta OR es una puerta lógica que realiza la operación lógica OR en dos entradas. La salida es verdadera (1) si al menos una de las entradas es verdadera (1).
- Xor gate: Una compuerta XOR es una puerta lógica que realiza la operación lógica XOR en dos entradas. La salida es verdadera (1) si las entradas son diferentes.

### **Multiplexores y Demultiplexores:**

- Mux gate: Un multiplexor (MUX) es un dispositivo que selecciona una de las dos entradas basado en una señal de selección. La salida es igual a una de las entradas, dependiendo del valor de la señal de selección.
- DMux gate: Un demultiplexor (DMUX) es un dispositivo que toma una sola entrada y la canaliza hacia una de las múltiples salidas, según una señal de selección.

### **Compuertas y Circuitos de 16 bits:**

Para este tipo de componentes se tomo como punto de partida las primitivas con la particularidad de declarar las variables como un vector con las cantidad requerida de bits siendo de 0-15

- Not16: Un inversor de 16 bits que toma una entrada de 16 bits y produce la salida que es el complemento de cada bit de entrada.

- **And16:** Una compuerta AND de 16 bits que realiza la operación lógica AND en dos entradas de 16 bits, produciendo una salida de 16 bits.
- **Or16:** Una compuerta OR de 16 bits que realiza la operación lógica OR en dos entradas de 16 bits, produciendo una salida de 16 bits.
- **Mux16:** Un multiplexor de 16 bits que selecciona una de las dos entradas de 16 bits basado en una señal de selección de 1 bit y produce una salida de 16 bits.
- **Or8Way:** Una compuerta OR de 8 entradas que toma 8 señales de entrada y produce una salida verdadera si al menos una de las entradas es verdadera.
- **Mux4Way16:** Un multiplexor de 16 bits con 4 entradas, donde una señal de selección de 2 bits selecciona una de las cuatro entradas de 16 bits como salida.
- **Mux8Way16:** Un multiplexor de 16 bits con 8 entradas, donde una señal de selección de 3 bits selecciona una de las ocho entradas de 16 bits como salida.

**HalfAdder:** Un circuito lógico que realiza una suma de bits de un solo bit sin considerar acarreo.

**FullAdder:** Un circuito lógico que realiza una suma de bits de un solo bit considerando el acarreo de entrada.

**Add16:** Un sumador de 16 bits que suma dos números de 16 bits y produce una suma de 16 bits como salida.

**Inc16:** Un circuito que incrementa un número de 16 bits en uno.

**Arithmetic Logic Unit (ALU):** Una unidad de lógica aritmética que realiza operaciones aritméticas y lógicas en dos números de 16 bits, controladas por señales de control. Puede realizar operaciones como suma, resta, AND, OR, NOT y otras operaciones lógicas y aritméticas.

