



Digitalna vezja UL, FRI



Vaja 5 Multiplekser (MUX)

Realizacija logičnih funkcij z MUXi

Primeri:

a) n spremenljivk \rightarrow n -naslovni MUX

- Naslovni vhodi: n spremenljivk
- Podatkovni vhodi: konstanti 0 in 1

b) n spremenljivk \rightarrow $(n-1)$ -naslovni MUX

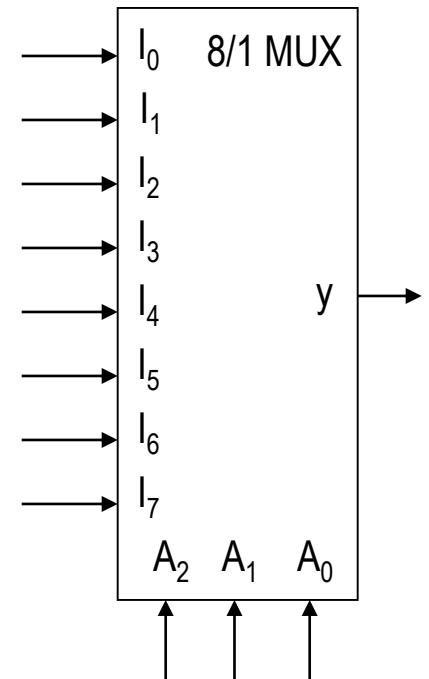
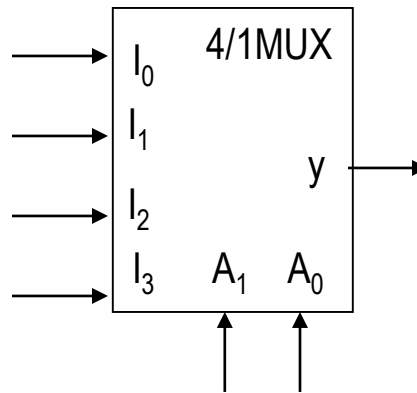
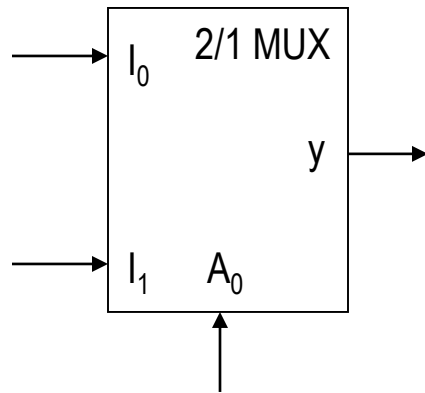
- Naslovni vhodi: $n-1$ spremenljivk
- Podatkovni vhodi: ena spremenljivka, konstanti 0 in 1

c) n spremenljivk \rightarrow $(n-2)$ -naslovni MUX

- Naslovni vhodi: $n-2$ spremenljivk
- Podatkovni vhodi: dve spremenljivki, konstanti 0 in 1

d) Večnivojska ali kaskadna realizacija

Multiplexerji



2/I MUX: $y = \overline{A_0} \cdot I_0 \vee A_0 \cdot I_1$

4/I MUX: $y = \overline{A_1} \cdot \overline{A_0} \cdot I_0 \vee \overline{A_1} \cdot A_0 \cdot I_1 \vee A_1 \cdot \overline{A_0} \cdot I_2 \vee A_1 \cdot A_0 \cdot I_3$

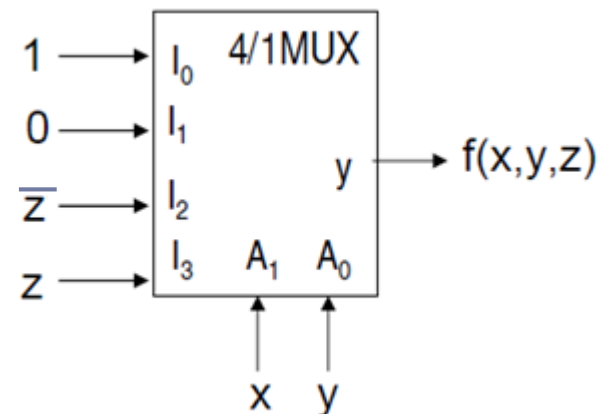
8/I MUX: $y = \overline{A_2} \cdot \overline{A_1} \cdot \overline{A_0} \cdot I_0 \vee \overline{A_2} \cdot \overline{A_1} \cdot A_0 \cdot I_1 \vee \overline{A_2} \cdot A_1 \cdot \overline{A_0} \cdot I_2 \vee \overline{A_2} \cdot A_1 \cdot A_0 \cdot I_3 \vee$
 $A_2 \cdot \overline{A_1} \cdot \overline{A_0} \cdot I_4 \vee A_2 \cdot \overline{A_1} \cdot A_0 \cdot I_5 \vee A_2 \cdot A_1 \cdot \overline{A_0} \cdot I_6 \vee A_2 \cdot A_1 \cdot A_0 \cdot I_7$



Primer b) $n=3 \rightarrow$ 2-naslovni MUX

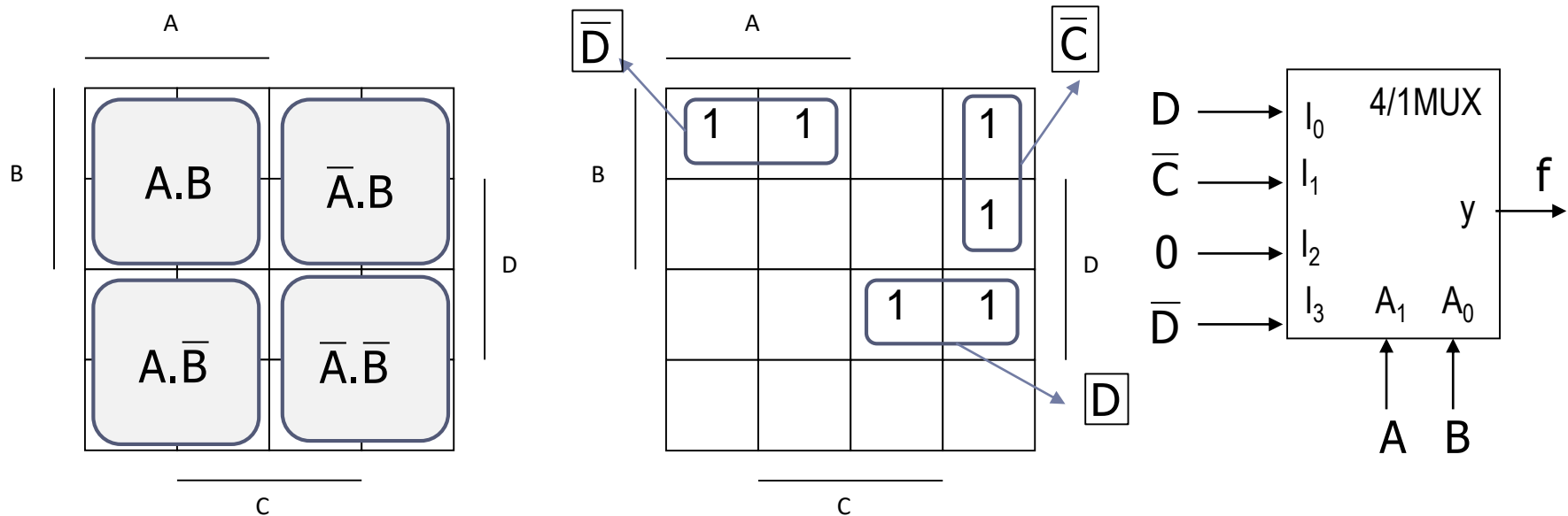
- Naslovni vhodi: spremenljivki x, y
- Podatkovni vhodi: spremenljivka z , negirana z , konstanti 0 in 1
- $f(x,y,z)$ je podana v pravilnostni tabeli
- Realizacija: 2-naslovni MUX

A_1	A_0			y
x	y	z	I_i	$f(x,y,z)$
0	0	0		1 !
0	0	1	I_0	1 ! 1
0	1	0		0 !
0	1	1	I_1	0 ! 0
1	0	0		1 !
1	0	1	I_2	0 ! \overline{z}
1	1	0		0 !
1	1	1	I_3	1 ! z



- $f(A,B,C,D)$ je podana v Veitchevem diagramu
 - Naslovne spremenljivke: (A,B) , (A,C) , (A,D) , (B,C) , (B,D) , (C,D)
 - Za naslovne vhode izberimo: $A_1 = A, A_0 = B$
 - Podatkovni vhodi: spremenljivki C, D , negirani C, D , konstanti 0 in 1
 - Realizacija: 2-naslovni MUX

$$f(A,B,C,D) = \bar{A}.\bar{B}.f(0,0,C,D) \vee \bar{A}.B.f(0,1,C,D) \vee A.\bar{B}.f(1,0,C,D) \vee A.B.f(1,1,C,D)$$

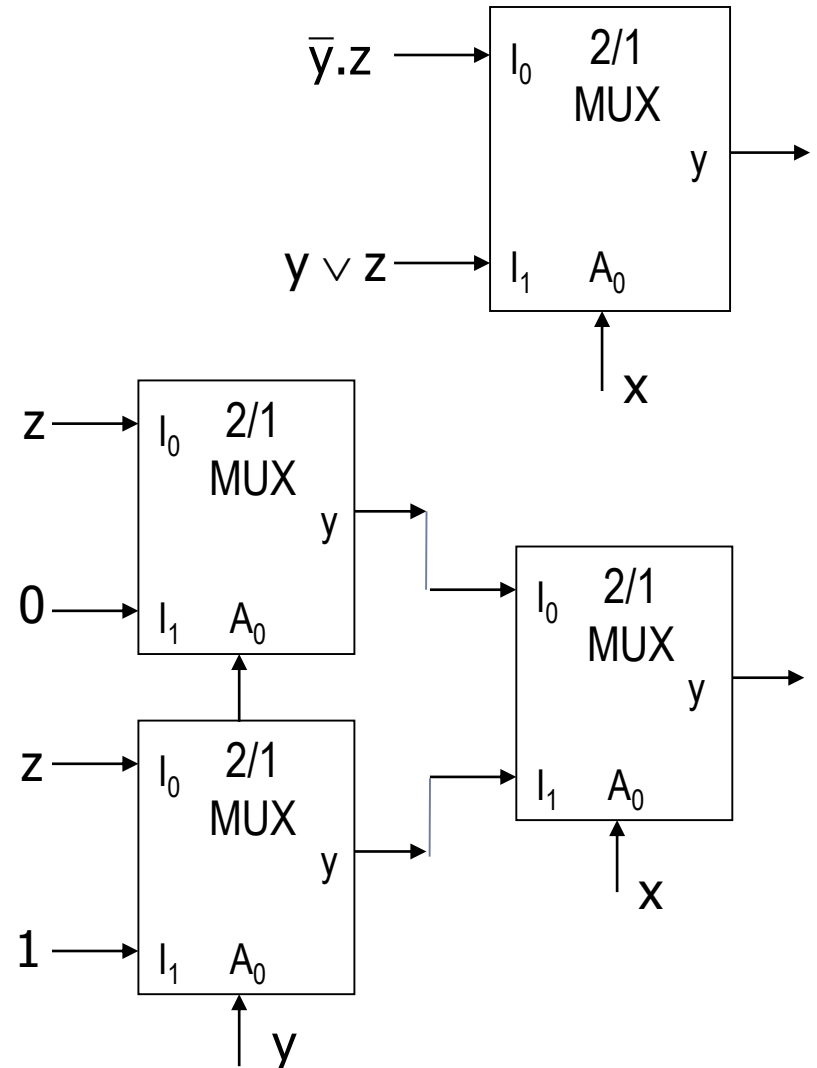


Kaskadna realizacija (2/1 MUX)

A_0				y
x	y	z	I_i	$f(x,y,z)$
0	0	0	I_0	0 !
0	0	1		1 !
0	1	0		0 !
0	1	1		0 !
1	0	0	I_1	0 !
1	0	1		1 !
1	1	0		1 !
1	1	1		1 !

A_0		$f(y,z)$	
y	z		
0	0	0	$I_0 = z$
0	1	1	
1	0	0	$I_1 = 0$
1	1	0	

A_0		$f(y,z)$	
y	z		
0	0	0	$I_0 = z$
0	1	1	
1	0	1	$I_1 = 1$
1	1	1	



Vaja: Seštevalnik

4-bitni seštevalnik zgrajen z uporabo multiplekserjev. Naloge:

- Definirajte shemo polnega seštevalnika za mesto i tako, da izhod s_i in prenos c_i realizirate z 2-naslovnim multipleksorjem (4/1 MUX).
- Na naslovna vhoda A_1, A_0 pripeljite spremenljivki x_i in y_i , na podatkovnih vseh pa naj bo spremenljivka c_{i-1} , in konstanti 0 in 1 (Shema z 2-naslovnim MUX-jem mora imeti označene podatkovne in naslovne vhode).
- Realizirajte polni seštevalnik za i -to mesto v logisim-u in ga shranite kot samostojni modul (PS).
- Realizirajte 4-bitni seštevalnik z moduli PS ($S = X + Y + c_0$)
- Dodajte še logično vezje za izračun zastavic: N, Z, V, C
- Shranite datoteko za naslednje vaje.

