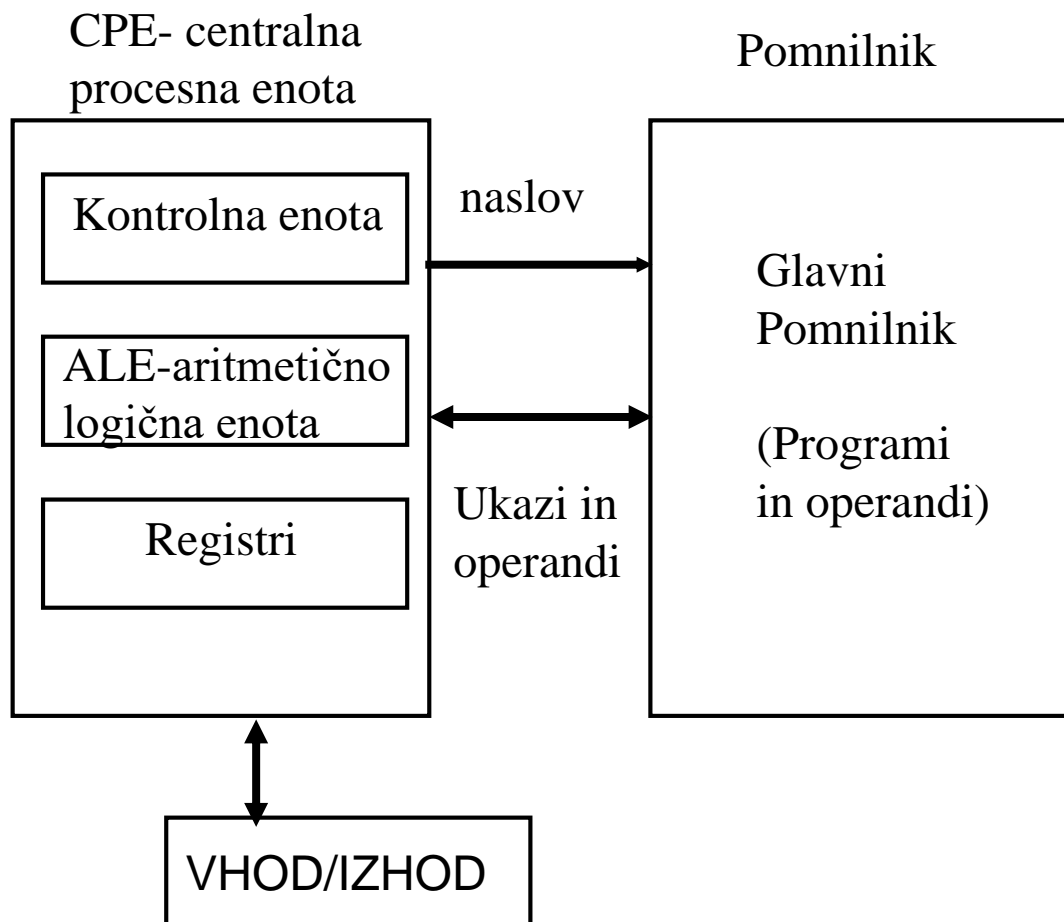


Digitalna vezja

UL, FRI

CPE

Enostaven procesor



CPE (Centralno Procesna Enota)

▶ Registri:

- ▶ A-Vpis je možen preko Vhoda, izhod gre na ALE
- ▶ B-Vpis je možen preko izhoda ALE, izhod gre na ALE

▶ ALE:

- ▶ Vhod: registra A in B
- ▶ Izhod: register B in izhod (Out)

▶ Ukazi:

- ▶ ADDOut: $\text{Out} = A + B$ sešteje A in B in pošlje rezultat na izhod Out
- ▶ SRA-B: $B = \text{SR } A$ pomik desno za I mesto reg A in vpis v reg B
- ▶ INCB: $B = B + I$ reg B prišteje I in shrani v reg B
- ▶ ORB: $B = A \text{ or } B$ disjunkcija A in B in shrani v reg B

▶ Kontrolna enota:

- ▶ Vhodi: Ukazi
- ▶ Izhodi- krmilni signali:
 - ▶ Operacija ALE: S1, S0
 - ▶ WOut: I, izhod ALE na izhod Out,
 - ▶ WR: I-Vpis v reg B
- ▶ **Zahteva:** Pri vpisu v register B se na izhodu Out ne sme prikazati rezultat operacije.

Kontrolna enota

▶ Ukazi – kodiranje izhodov: SI, S0

- ▶ 00: ADDOut
- ▶ 01: SRA-B
- ▶ 10: INCB
- ▶ 11: ORB

ADDOut	SRA-B	INCB	ORB	SI	S0
1	0	0	0	0	0
0	1	0	0	0	1
0	0	1	0	1	0
0	0	0	1	1	1

Ukaz	SI	S0	WOut	WR	Komentar
ADDOut	0	0	1	0	ALE -> Out
SRA-B	0	1	0	1	ALE -> reg B
INCB	1	0	0	1	ALE -> reg B
ORB	1	1	0	1	ALE -> reg B

▶ Krmilni signali:

- ▶ SI, S0 – Kodirnik 4-2
- ▶ $WOut = SI \downarrow S0$
- ▶ $WR = SI \vee S0 = \sim WOut$

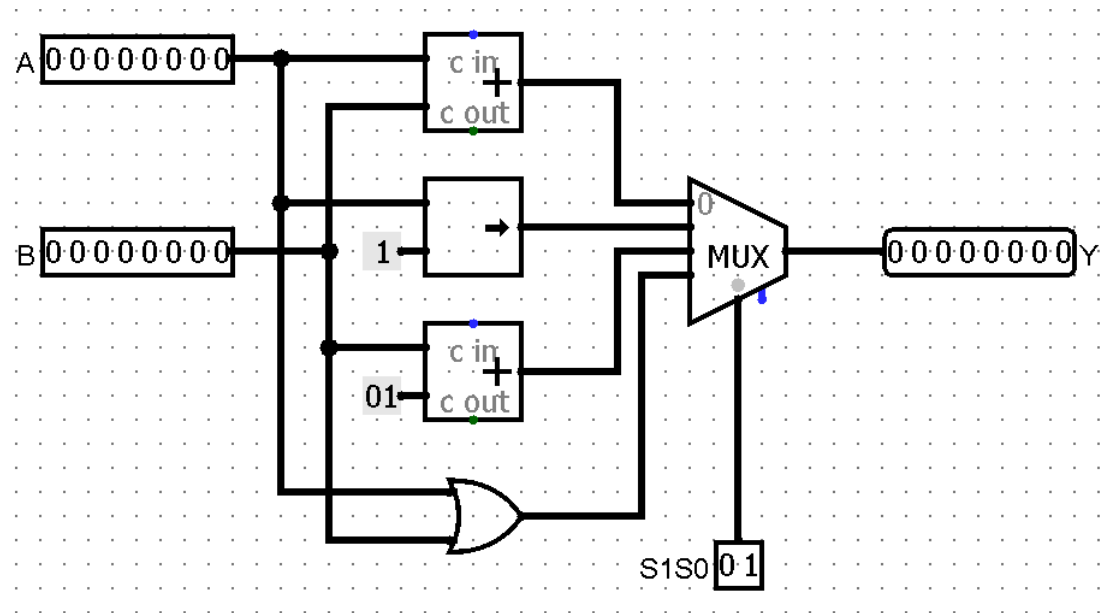
Gradniki: ALE, Kodirnik ukazov

▶ ALE -Vhodi:

- ▶ SI S0 – operacija
- ▶ A
- ▶ B

▶ ALE -Izhodi:

- ▶ Y



▶ Kodirnik 4-2 – Vhodi

- ▶ k0,k1,k2,k3

▶ Kodirnik 4-2 – Izhodi

- ▶ O0,O1

