

SPEICHERBELEGUNG (PLUS/4)

Adresse		RAM	ROM			
\$FFFF \$FFFC \$FFFA	65535 65534 65532 65530	RAM-Bereich	* ROM-BANK-HIGH * IRQ-Vektor Restart-Vektor NMI-,Start-Vektor			
\$FFF5 \$FF81 \$FF40	65525 65409 65344	·	Kernal-Sprungtabelle			
\$FF3F \$FD00	65343 64768	I/O-Adressen (bis \$FEFF 65279)	und TED-Chip-Register			
\$FCFF \$FC00	64767 64512	* Basic-RAM *	ROM-Banking-Routinen			
SFBFF SD800	64511 55296		Betri ebssystem			
\$D7FF \$D000	55295 53248		Character-Tabelle			
\$CFFF \$C000	53247 49152		Basic-Erweiterungen			
\$8FFF \$8FFF \$8000	49151 49151 32768		* ROM-BANK-LOW * Basic			
\$4000	16384	Basic-RAM-Anfang (bei Grafik)				
\$3FFF \$2000	16383 8192	Bildschirmspeicher (Grafik)				
\$1FFF \$1C00	8191 7168	Farbtabelle (Grafik)				
\$1BFF \$1800	7167 6144	Luminanz (Grafik)				
\$1000	4096	Basic-RAM-Anfang (ohne Grafik)				
\$0FFF \$0C00	4095 3072	Bidschirmspeicher (Text)				
\$0BFF \$0800	3071 2048	Farbspeicher (Text)				
\$07FF \$0000	2047	Systemspeicher				

SECTION 9: PLUS/4 MEMPRY REGISTER MAP

مير	w	h rum									
A ALLO	EG ?	میمتلیم دهسمه	7087	: 086	: 085	: 084	: 083	: 08	2 : 08	31 . (080
	sFF00	فهمه	1		TIMER	1 RELOAD	VALUE BIT	5 07 (LOW)			
1	SFF01	Cam	1		TIMER	1 RELOAD	VALUE BIT	S & 15 (HIGH	1)		
2	se Fox		:		TIMER	2 RELOAD	VALUE BIT	S 07 (LOW)			
3	sffco		<u>:</u>				VALUE BIT		0		
4	SFFOA		:		TIMER	3 RELOAD	VALUE BITS	5 07 (LOW)	·		
5	SEF-03		:				VALUE BITS)		
6	SFFOS		:TEST	:ECM	:BMM	:BLANK	# ROWS		:Y1	:70	
7	\$FF07		:RVS CFF	:PAU	:FREEZE	:MCM	عاددادع	:22	:X1	- 200	 -
8	SFF08		:			KEYBO	DARO LATO				.
9	\$FF09		CAI:	בדא:	:NC	:FT2	:171	:140	:FRAS	:NC	- :
	SFFOA		:NG	:5-17	:NC	:EI-T2	:E-T1	:E-LP	:5-Aus	:803	 -
	SFF08		:RC7	:PCS	:PC5	:RC4	:803	:AC2	:RC1	:PC3	
12	SFFCC		:NC	:NC	:NC	:NC	:NC	:NC	:03	:CUPS	 -
13	\$FF00		:CUR7	:CUPS	:CUPS	:CUR4	:CURS	:CURZ	:CJR1		
14	SFFCE		:SN01-7	בוסאב:	:SND1-3	:SN01-4	CIONS:	:SN01-2	:SN01-1	:CUPO	 -
15	SFFO#		:SN02-7	SHOWS	:SNOWS	:5002-4	CSOKS:	:SNC2-2	3NC2-1	:501-0	<u>-</u> -
15	SFF 10		:NC	:NC	:NC	:NC	:NC	:NC	SHCZ4	:5×020	_ <u>-</u> -
17	SFF11		SNO-REL	:NOISE	:YZSEL	:VISEL	:YOU	:7012	:YOL 1	:5402-8	
18	SFF12		:NC	:NC	:8482	:BMB1	:8480	:A BANK	:31-9	:VOL0	<u></u> -
19	SFF13		:C25	:C84	:083	:C82	CB1	:C80	⇒CLOOX	:51-8	<u>-</u> -
20	SFF14		:VM4	:VMG	:YM2	:YM1	:YHO	:NC	:NC	STATUS	<u>-</u>
21	\$FF 15	BXG20	:NG	:LUNG	:ועובו:	HUMO	:COLCRG	:COLORE	:COLORI	:NC	: H.
22	SFF 16	BXGD1	:NC	:LUM2	:LUM1	:LUMO	COLORS	:COLORE		.œuar	
23	SFF 17	EXCO	:NC	:LUM2	:LUM1	:LUMO	:COLOFG	:COLORZ	:COLOA1	:000	
24	SFF 18	EXCO	:NC	:LUM2	:LUM1	:LUMO	:COLORD	:COLORZ	:COLOR1	.COLORO	
25	\$FF19	BXDG4	:NC	:LUM2	:LUM1	:LUMO	:COLORG	:COLORZ	:COLOR1	:COLCR0	 .
25	SFFIA		:NC	:NC	:NC	;NC	:NC	:NC	:COLOR1	:CCLOPO	<u>∹</u> "इं
	\$FF18		:BRE7	:BRES	:BRES	:BRE4	:BREI	:BRE2	:8889	:BREB	<u> </u>
••	SFFIC		:NC	:NC	:NC	:NC	:NG	:NG	:BRE1	BRED	<u>.</u>
••	SFF10		:VL7	:VLS	:٧.5	:YL4	:77.3	:٧.2	:NC	:٧1.3	<u>:</u>
20	SFFIE		:148	:H7	:H6	215	:244	: 143	:٧٤1	:٧.٥	<u> </u>
31	SFF 1F		:NC	:BL3	:81.2	:8L1	:810		:H2	:H1	<u>.</u>
82	SFRE		:				SELECT	:VSU82	:VSU81	:VSUB0	<u>:</u>
8	SFFSF		:				SELECT				<u> </u>
											<u>:</u>

CS: Chip select RC: Rom control

4.5.2. UMA-Timing

Der 7360 (TED) bildet DMA-Zyklen (DMA: Direct memory access, direkter Speicherzugriff) um verschiedene Informationen zum Erhalten des Videobildes zu holen. Zweimal für jede Zeile eines Zeichens (ein Zeichen besteht aus einem Feld von 8*8 Bit): Zum Erhalten der Farbinformation für jedes Zeichen, und zum Erhalten des Zeigers auf den Zeichensatz des entsprechenden Zeichens. Im Bitmap-Mode wird dieser DMA ebenfalls durchgeführt, aber die Information wird anders interpretiert.

Der DMA-Zyklus unterteilt sich in folgende Schritte:

- Der Systemtakt wird für einen Zyklus auf normale Geschwindigkeit gesetzt. Gleichzeitig startet ein AEC-Takt, der den Bus dem 8360 zur Verfügung stellt.
- 2.) BA wird low.
- 3.) Drei Zyklen werden der CPU noch gegeben um den aktuellen Befehl zu beenden bevor der DMA beginnt. (CPU wird hochohmig)
- 4.) 40 Zyklen vom Einfachtakt. In jedem Zyklus macht der TED zwei Zugriffe. (MUX hat doppelten Takt!)
- 5.) BA wird high und gleichzeitig erlaubt AEC, daß die CPU wieder auf den Bus darf.
- wieder auf den Bus dart.

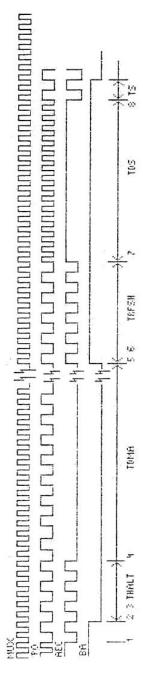
 6.) Es folgen 5 Zyklen mit Einfachtakt in denen der TED den BMA Refest wo durchführt. (Im zweiten Teil jedes Taktes hat die CPU 2000 600 p. 1000 p. Buszugriff.)
- 7.) 16 Zyklen mit doppeltem Takt. (=8 Zyklen Einfachtakt.) Der TED hat keinen Buszugriff. Alle Leistungen stehen der CPU zur Verfügung.
- 8.) War der letzte DMA für Zeile 8 eines Zeichens, wird der DMA für Zeile 1 des nächsten Zeichens vorbereitet.

Falls der Screen abgeschaltet ist, so werden nur die 5 Zyklen mit dem Refresh mit Einfachtakt durchgeführt. Alle übrige Zeit steht der CPU mit doppelter Takfrequenz zur Vefügung.

4.5.2.1 TED DMA Timing

Titel	Zyklen	Zeit	Takt	Bemerkung
THALT TDMA TRFSH TDS TS	3 40 5 16 1 	5μs 9μs 1μs	0.85 0.85 1.7 0.85	TIME, HALT (kein CPU-Zugriff) TIME, DMA (80 Zugriffe des TED!) TIME, RFSH (5 CPU-Zugriffe) TIME, DOUBLE SPEED (16 CPU-Takte) TIME, SYNCRONIZE (1 CPU-Zugriff) Bildschirmzeile

eingeschaltetem Bildschirm stehen der CFU somit 20 Zyklen zur Verfügung. Dabei am rechten Rand des Bildschirms (rechter Rahmen) 16 Zyklen mit 1,7MHz Takt.



Bei jedem MUX-Takt wird ein BUS-Zugriff gemacht. Teilweise nur für IED oder nur für CPU (TDS) oder auch für beide (abwechseln) bei TRFSH.