

Chapter 1

研究背景及意义

高降压比 DC/DC 变换器在工业、汽车、电信领域得到广泛应用。随着数据中心和云计算的不断发展，对电能传输的效率等指标提出了更高要求。在数据中心领域，流行的降压比为 60V/48V/24V 到 5V/3.3V/1.8V。

Buck 电路是一种典型的 DC/DC 拓扑结构。Buck 电路结构简单，实现成本低，在电力电子与工业领域应用广泛。但是，对于一个二级 Buck 电路，要提高降压比，需要 MOS 管承受窄导通时间带来的大电流，这就在材料上对功率开关提出了极高要求。同时，高降压比所需要的极低占空比需要更高效的 PWM，实际实施困难。这些因素限制了二级 Buck 电路的应用。

串联电容 Buck 电路 (Series-capacitor Buck, SC-Buck) 把开关电容和多相 Buck 结合到一起，形成一种新的 Buck 电路的拓扑结构。与传统的 Buck 电路相比，SC-Buck 规模更小，效率更高，具有电流自平衡功能。如图 1-1 所示，两个电感交错放置于电路中，消除输出电容 C_o 上的电流纹波，同时还能分别减小两个电感的尺寸。图 1-2 表明，分到每条支路上的电压只有输入电压的一半。

实现高降压比的另一个趋势是使用磁性元件。实现方法有带倍流整流的全桥变换器 (full-bridge converter with current-doubler rectifier), LLC, Sigma 变换器和分接电感 Buck 变换器 (tapped inductor Buck converter) 等。在轻载时，全桥变换器无法实现所有主开关管的零电压开关 (Zero-voltage Switching)，导致轻载时转换效率下降，而且输出端的大电感会影响功率密度。在谐振频率下，LLC 具有较高效率，但是系统不在谐振频率时的动

态效率很低。为了解决这个问题，提出了将 LLC 和 Buck 结合的 Sigma 变换器。LLC 负责谐振频率下的高效功率传输，Buck 变换器负责瞬态响应。但是，由于 LLC 变换器在稳态时处理大部分的功率，Buck 变换器在过渡时处理大部分的功率，因此 LLC 变换器和 Buck 变换器都必须设计成能够处理整个系统的功率。如此的并行结构将增大控制的复杂度。

Tapped inductor Buck 转换器最初用于处理高降压比功率转换电路。然而，交错电感的漏感与开关电容产生共振，产生额外的电压环。基于混合变压器的 Buck 变换器（Hybrid-transformer-based Buck, HTB）增加了一个开关（S3）和一个电感，以获得软开关操作和较低的电压环，如图 1-3 所示。利用交错电感的漏感作为谐振电感，交错串联电容 Buck（Series-capacitor tapped Buck, SC-TaB）变换器如图 1-4 所示。SC-TaB 中的开关管 S_3 可以直接连接负载，也可以直接接地，另一种 SC-TaB 电路如图 1-5 所示。后者的两相交错配置的电路图如图 1-6 所示。开关管接地可以让控制更为简单。

SC-TaB 和 2ph-SC 的主要优点是实现了所有开关管的 ZVS，提高了转换效率。然而，随着降压比的增大，耦合电感的匝数比也随之增大，高匝数比会给耦合电感带来更多的应力，影响转换效率。为了克服这一缺点，并考虑到 SC-Buck 具有倍增降压比的能力，通过引入电容 C_1 ，提出了一种新的变换器拓扑，如图 1-7 所示。新拓扑结构被称为交错串联电容分接 Buck 变换器（ISC-TaB）。该转换器将 SC-Buck 和 SC-TaB 的优点结合到一起。与传统的 SC-TaB 相比，它的降压比提高了一倍，使得该变换器更适合用于高降压比场合。

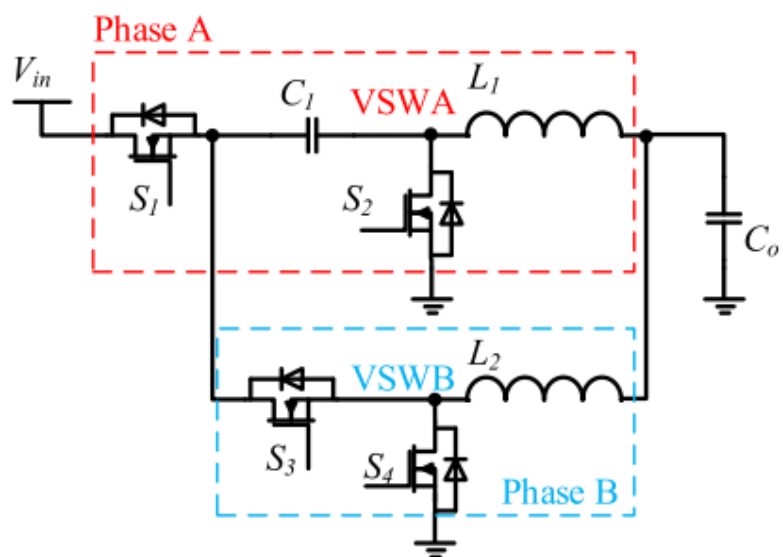


图 1.1: SC-Buck

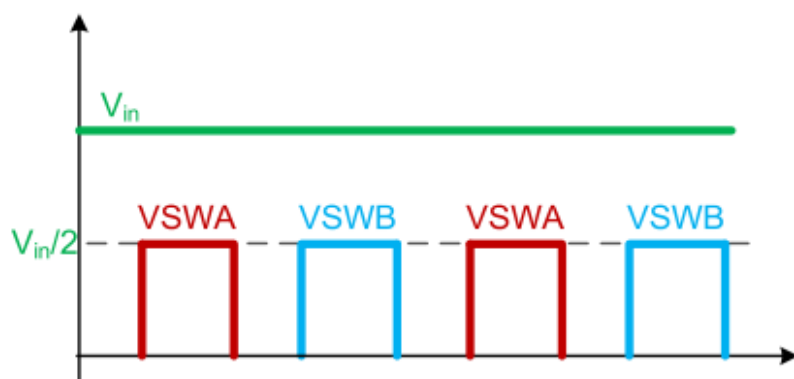


图 1.2: SC-Buck 波形图

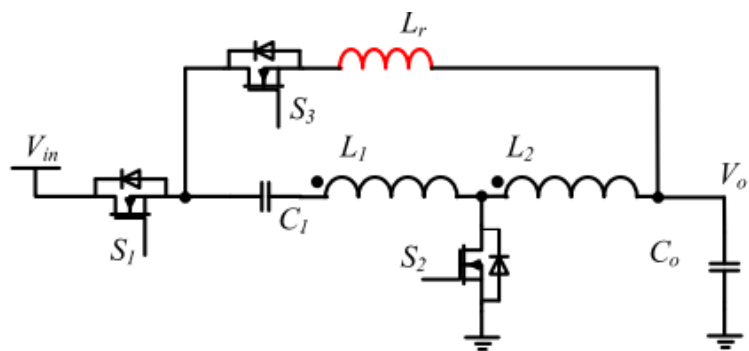


图 1.3: HTB-Buck

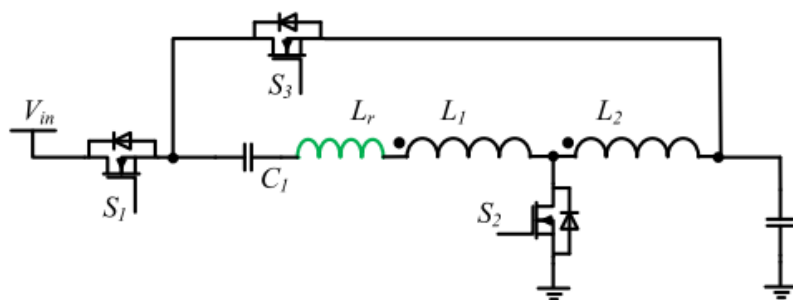


图 1.4: SC-TaB, S_3 接入负载

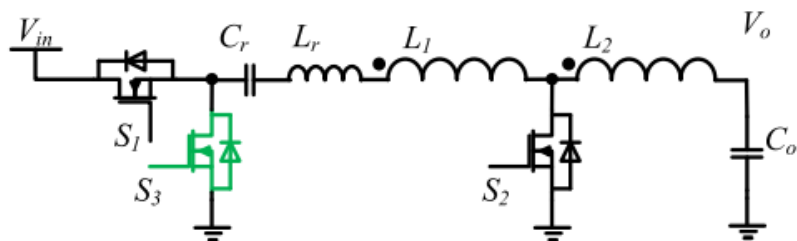


图 1.5: SC-TaB, S_3 接地

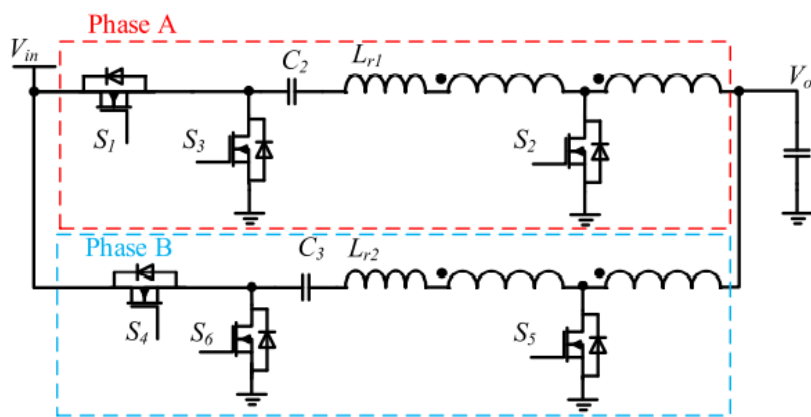


图 1.6: 2ph SC-TaB

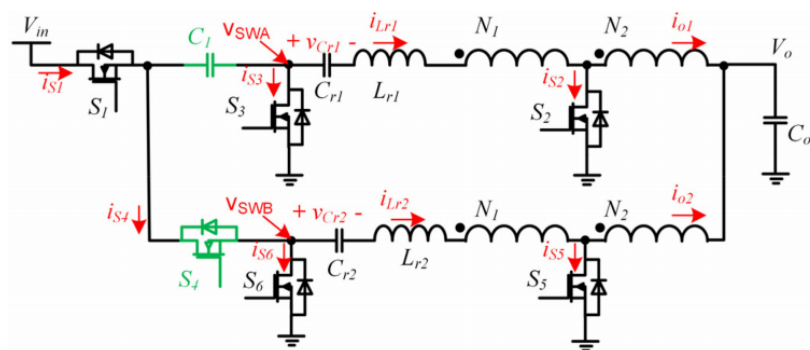


图 1.7: ISC-TaB

Chapter 2

电路分析

2.1 电路结构

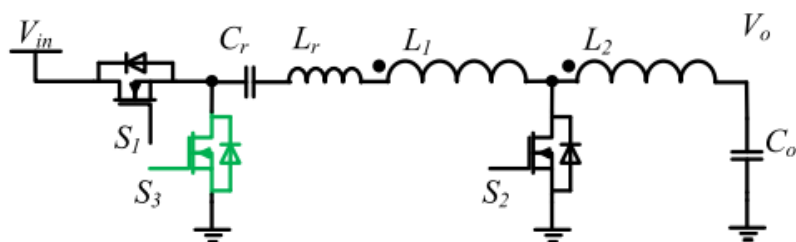


图 2.1: SC-TaB

电路采用了六个开关管，电容 C_1 将电路的两相分离。

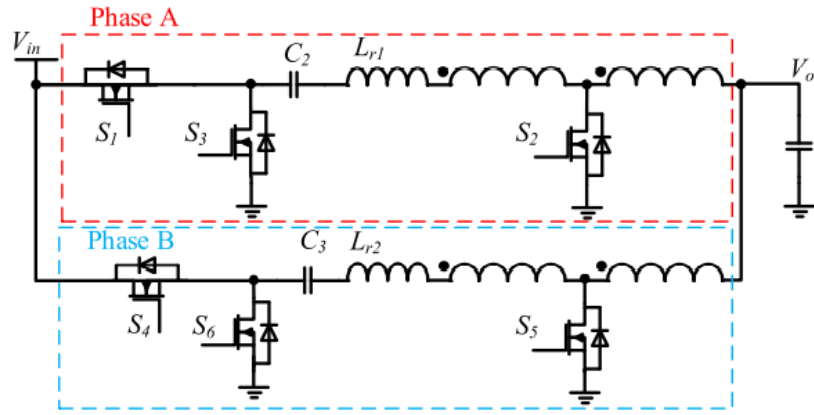


图 2.2: 2ph SC-TaB

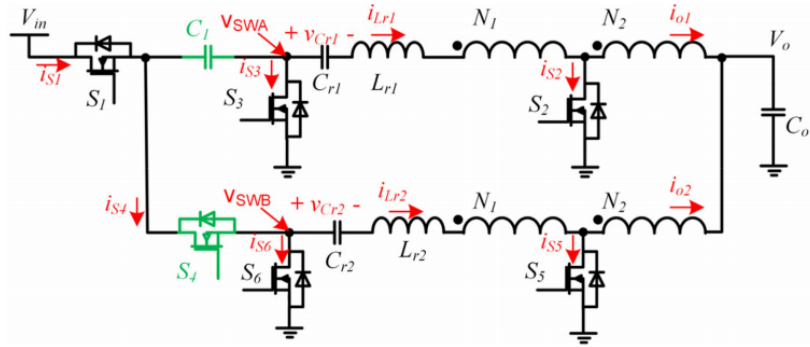


图 2.3: ISC-TaB

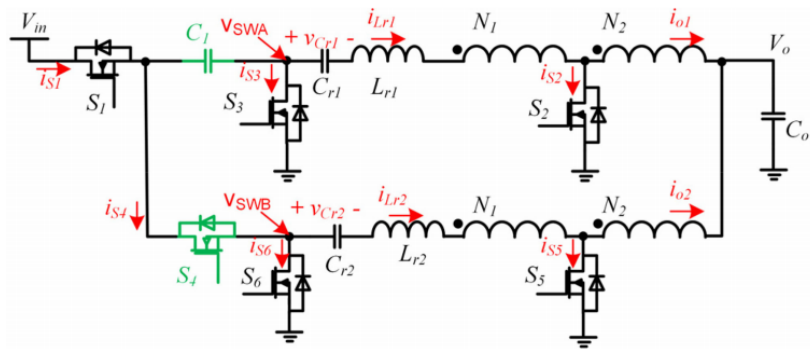


图 2.4: ISC-TaB

Chapter 3

分析

3.1 电压转换率

为了简化分析，使用 V_{Cr2} 来表示开关周期内 C_{r2} 上的平均电压。 T_s 是开关周期, DT_s 表示从 t_0 到 t_3 的时间。根据 (1)，在 $[t_0, t_3]$ 期间， L_{r2} 两端的平均电压为：

$$V_{Lr2} = \frac{\frac{V_{in}}{2} - V_o - V_{Cr2}}{1 + \frac{L_m}{L_{r2}} \cdot \frac{(n+1)^2}{n^2}} \quad (3.1)$$

根据图 7 所示的电流关系， L_m 上的电压在 $[t_0, t_3]$ 期间为：

$$V_{Lm} = \frac{L_m}{L_{r2}} \cdot \left(1 + \frac{1}{n}\right) \cdot V_{Lr2} \quad (3.2)$$

考虑到公式 1 和公式 2， L_{r2} 上的伏秒平衡关系为：

$$V_{Lr2} \cdot D + (-V_{Cr2} + nV_o) \cdot (1 - D) = 0 \quad (3.3)$$

L_m 上的伏秒平衡关系也可写为为：

$$V_{Lm} \cdot D + (1 - D) \cdot (-nV_o) = 0 \quad (3.4)$$

考虑公式 (3) 到 (6)，并假设 $L_{r1} = L_{r2} = L_r$ ，则 ISC-TaB 电路的电压转换比为：

$$\frac{V_o}{V_{in}} = \frac{D}{2 \cdot \left(n + 1 + \frac{L_r}{L_m} \cdot \frac{n^2}{n+1} \right)} \quad (3.5)$$

Buck, SC-Buck, SC-TaB 和 ISC-TaB 的电压转换关系图已经绘制在图 9 中。如 (7) 和图 9 所示, 建议的 ISC-TaB 转换器的转换比为 SC-TaB 的一半。如前所述, 当前提出的 ISC-TaB 是一种适用于高降压 DC/DC 应用的拓扑。

3.2 波形推导

S1 和 S4 的电流波形可以基于电压转换器的输入给出。 i_{S4} 的派生变形将在本节中以示例的方式给出。 P_{in} 代表当前变压器的总输入功率。 I_{S4-avg} 则是 I_{S4} 的平均值:

$$I_{S4-avg} = \frac{P_{in}/2}{V_{in}/2} \quad (3.6)$$

为了获得 i_{S4} 的最小值, L_{r2} 的电流在 $[t0, t3]$ 假设是线性的。那么 i_{S4} 的最小值可由以下关系推导

$$i_{S4_{min}} = I_{S4-avg} - \frac{DT_s}{2} \cdot \frac{V_{Lr2}}{L_r} \quad (3.7)$$

$[t0, t3]$: 假定在 t_0 处 C_{r2} 上的电压为 v_{Cr0} 。 t_0 处的 L_{r2} 电流等于 $i_{S4_{min}}$ 。 $C_{r1} = C_{r2} = C_r$ 。 可以解决 (1) 中的微分方程:

$$\begin{cases} v_{Cr2-D}(t) = \frac{i_{S4_{min}}}{C_r \omega_1} \sin \omega_1 t + \left(v_{Cr0} - \left(\frac{V_{in}}{2} - V_o \right) \right) \cos \omega_1 t + \frac{V_{in}}{2} - V_o \\ i_{Lr2-D}(t) = -C_r \omega_1 \left(v_{Cr0} - \left(\frac{V_{in}}{2} - V_o \right) \right) \sin \omega_1 t + i_{S4_{min}} \cos \omega_1 t \end{cases} \quad (3.8)$$

其中 $\omega_1 = \frac{1}{\sqrt{\left[\left(\frac{1}{n} + 1 \right)^2 L_m + L_r \right] \cdot C_r}}$

之后时 $[t3, t0]$ 过程, 上一个过程的结束正好时这一个过程的开始。由此求得这一段的微分方程的解:

$$\begin{cases} v_{Cr2-D'}(t) = \frac{i_{Lr2-D}(DT_s)}{C_r\omega_2} \sin \omega_2 t + (v_{Cr2-D}(DT_s) - nV_o) \times \cos \omega_2 t + nV_o \\ i_{Lr2-D'}(t) = -C_r\omega_2 (v_{Cr2-D}(DT_s) - nV_o) \sin \omega_2 t + i_{Lr2-D}(DT_s) \cos \omega_2 t \end{cases} \quad (3.9)$$

其中 $\omega_1 = \frac{1}{\sqrt{L_r C_r}}$

在稳定状态下, v_{Cr0} 的值在切换周期开始 t_0 时刻与切换周期终点时相同。为了求解 v_{Cr0} , 可以使用以下公式:

$$v_{Cr2-D'}((1-D)T_s) = v_{Cr0} \quad (3.10)$$

v_{Cr0} 的值可以在 Mathcad 中求解。

在 (10) 中, 获得 L_{r2} 的电流波形。基于此以及 (4) 和 (6), 可以获得励磁电流 i_{Lm} 。

$$i_{Lm}(t) = \begin{cases} \left(1 + \frac{1}{n}\right) i_{Lr2-D}(t), 0 < t < DT_s \\ \left(1 + \frac{1}{n}\right) i_{Lr2-D}(DT_s) - \frac{nV_o}{L_m} (t - DT_s) \\ DT_s \leq t \leq T_s \end{cases} \quad (3.11)$$

其他波形, 例如流经所有开关的电流和输出电流, 可以根据这些推导出波形。根据这些导出的波形, 每个电源开关和电感绕组的均方根电流的波形可以获得, 同时可以得到谐振电容器的额定电压波形。推导波形如图 10 所示。这些图表在下面的表 II 中, 并附有参数。这些数据在转换器的设计和效率优化中很有帮助。

3.3 ZVS 过渡

结合 (10) 和 (11), 流经谐振电感的电流可以解出。为了确保 S1 和 S4 的 ZVS 操作具有不同的输入电压和不同的负载电流, 当 S3 或 S6 为关掉时, i_{Lr1} 和 i_{Lr2} 的值应足够负。

为了更好地理解 ZVS 过渡, 当 S3 关闭并且 S1 将要打开时的等效电路如图 11 所示。此时, S2 和 S6 仍为 ON, 因此它们在等效电路中直接接地。后 S3 关闭, L_{r1} 上的剩余电流将为 C_{ds3} 和 C_{ds4} 充电。同时将 C_{ds1} 放电。在此间隔内, 可以得到以下微分方程:

$$\begin{cases} C_{ds1} \frac{d(V_{in}-v_{C1}-v_{SWA})}{dt} - i_{Lr1} \\ = (C_{ds3} + C_{ds4}) \frac{dv_{SWA}}{dt} \\ L_{r1} \frac{di_{Lr1}}{dt} = v_{SWA} - v_{Cr1} - V_{Pri} \end{cases} \quad (3.12)$$

其中，初始条件为： $i_{Lr1}(0) = I_{Lr1_0}$, $v_{SWA}(0) = 0$ ，其中 $i_{Lr1}(0) = I_{Lr1_0}$ 的值可由公式（11）求得。

为了简化分析，在 ZVS 过渡期间，可以将 v_{Cr1} 和 v_{C1} 视为恒定，并假定 $v_{Cr1} = v_{Cr0}$ 和 $v_{C1} = v_{in}/2$ 。可以基于匝数比和输出电压获得 V_{pri} ，因此 $V_{pri} = -nV_o$ 。然后将微分方程解为

$$v_{SWA}(t) = -(v_{cr0} - nV_o) \cos \omega_z t - \frac{I_{Lr1_0}}{\omega_z (C_{ds1} + C_{ds3} + C_{ds4})} \sin \omega_z t + v_{cr0} - nV_o \quad (3.13)$$

$$\omega_z = \frac{1}{\sqrt{L_{r1} (C_{ds1} + C_{ds3} + C_{ds4})}} \quad (3.14)$$

为了确保 S1 的零电压导通，当 S1 接通时， $v_{SWA}(t)$ 必须处于 $v_{in}/2$ 。这应该在不同的负载电流和不同的输入电压下进行实验证明。如果未实现 ZVS，则必须调整谐振网络以降低 I_{Lr1_0} 。同时，如果 I_{Lr1_0} 太负，则会引入更多的传导损耗，因此 I_{Lr1_0} 需要更多的优化设计。

3.4 拓扑比较

下表比较了各个拓扑网络的组成。

	Buck	SC-Buck	2ph SC-TaB	ISC-TaB
Switch Numbers	2	4	6	6
Switch Voltage Rating	V_{in}	$V_{in}: 2$ $V_{in}/2: 2$	$V_{in}: 4$ $V_{in}/(n+1): 2$	$V_{in}: 2$ $V_{in}/2: 2$ $V_{in}/(n+1): 2$
Voltage Conversion Ratio	D	$\frac{D}{2}$	$\frac{D}{n+1 + \frac{L_r}{L_m} \cdot \frac{n^2}{n+1}}$	$\frac{D}{2 \cdot (n+1 + \frac{L_r}{L_m} \cdot \frac{n^2}{n+1})}$
Capacitor Numbers	1	2	3	4

图 3.1: SC-TaB

Chapter 4

结论

本文介绍了高降压 DC / DC 转换器的拓扑，讨论并提出了一种新的转换器拓扑 ISC-TaB 转换器，并进行了分析和验证。本文的主要功能包括：

1) 提出的 ISC-TaB 转换器结合了 SC-Buck 转换器和 SC-TaB 转换器的优势。新的拓扑结构允许 S3 / S6 使用低压额定功率开关和零电压导通以减少开关损耗。同时，ISC-TaB 对耦合电感的压力较小，因为引入串联电容器 C1 会使降压比增加一倍。

2) 分析了 ISC-TaB 转换器的工作原理并获得所有电压和电流波形。因此，可以计算功耗以优化设计。分析了 ZVS 的运行，讨论了 ZVS 操作的设计准则。

3) 为了验证提议的 ISC-TaB 的性能，对原型硬件进行了设计和测试。同时，还设计了一个 2ph SC-TaB 转换器进行比较。根据测试结果，ISC-TaB 在整个负载范围内均具有更高的效率，并且峰值效率达到了 95.6%。