

# 北京理工大学

## 本科生毕业设计（论文）外文翻译

外文原文题目: The Implement of Synchronization and  
Differential Demodulation Algorithm of  
GMSK signal

中文翻译题目: GMSK 信号同步与差分解调算法的实现

## 基于 FPGA 的 GFSK 信号解调算法设计和实现

Design and Implementation of GFSK Demodulation Algorithm  
on FPGA

学 院: 信息与电子学院

专 业: 电子信息工程

班 级: 05122010

学生姓名: 王润言

学 号: 1120203101

指导教师: 王华

**[摘要]** GMSK 具有恒定包络、连续相位和集中的功率谱密度等优点，在频带受限的数字通信领域得到了广泛应用。针对硬件资源有限的多通道接收系统，提出了一种基于 GMSK 信号的相位特性和波形特性来获取比特同步信息的算法，该算法结构简单，占用硬件资源少，采样率低，易于工程实现。并且结合 10Mbps 的 2 比特差分解调，比特同步算法仅需 5 倍采样率就能准确输出比特同步信息，解调算法与理论值相比只有 0.6dB 的解调损失，具有优秀的解调性能。

**关键词：**GMSK；2 比特差分解调；符号同步；FPGA

## 1 引言

GMSK 信号因其集中的功率谱密度和良好的恒定包络特性，在移动通信和遥测通信中被广泛使用[1]。GMSK 解调技术主要分为相干解调和非相干解调，相干解调想要获得优秀的解码性能主要通过数字环+维特比解调等高复杂度算法实现[2]，这需要占用大量的 FPGA 硬件资源，并不适合硬件资源有限且需要多通道接收器等设备来接收解调数据的场合。因此，面对遥测系统需要在多个通道接收解调数据的需求，迫切需要设计一种硬件资源占用少且具有良好比特误差性能的解调方案。

文献[3-5]指出，在非相干解调方法中，在相同信噪比下，2-bit 差分解调的性能优于单比特差分解调，且算法的复杂度低于相干解调，资源占用少，易于实现。文献[6]提出了一种基于维特比的差分相位解调方法，仿真结果显示该方法的解调性能优于单比特和 2 比特差分解调，但算法复杂，需要大量乘法器，占用更多硬件资源。文献[7]提出了一种基于 GMSK 信号的简单比特同步开环算法，但它需要 16 倍或更高的采样率才能满足系统性能要求。文献[8]提出了一种可以直接从 GMSK 信号中提取的比特同步信号，复杂度较低，但仍然只适合于高功率采样系统。文献[9]使用 Gardner 算法同步 GMSK 信号的比特，以实现低采样率下高速信号的同步，但该算法通过定时环调整位置参数来找到最佳插值位置以完成比特同步，但该方法占用更多硬件资源，不适合硬件资源有限的工程应用环境。通过上述分析，可以看出差分解调调整算法需要较少的硬件资源；大多数比特同步算法通过增加硬件资源或过采样来提高比特同步的准确性，从而提高系统的解码

性能。

基于上述情况，本文提出了一种新的比特同步算法，并结合 2 比特差分解调算法实现了 GMSK 的非相干解调。该比特同步算法可以直接使用 GMSK 信号的相位特性和波形特性来提取比特同步信号，并且通过低采样率可以很好地完成比特同步，算法简单易于实现。整个解调模块具有占用硬件资源少和良好的比特误差性能的优点。最后，通过模拟和测量解调模块，给出了 10Mbps 码率的 GMSK 信号的测试结果。

## 2 GMSK 信号特性分析

调制后的 GMSK 信号可以表示为[10]：

$$s(t, \mathbf{a}) = \sqrt{\frac{2E_a}{T}} \cos(2\pi f_c t + \varphi(t, \mathbf{a}) + \varphi_0)$$

其中  $E_a$  是码元能量， $T$  是码元周期， $f_c$  是载波频率， $\varphi_0$  是初始相位， $\varphi(t, \mathbf{a})$  是相位信息，表达如下：

$$\varphi(t, \mathbf{a}) = \pi \sum_i^n a_i q(t - iT), t \in [nT, (n+1)T]$$

其中  $a_i$  是码元的序列，其取值为+1 或-1； $q(t)$  是脉冲相位函数， $g(t)$  是高斯滤波器调制前的冲击响应的积分：

$$\begin{aligned} q(t) &= \int_0^t g(\tau) d\tau \\ g(t) &= \frac{1}{2T} \left\{ Q \left[ \frac{2\pi BT}{\sqrt{\ln 2}} \left( t - \frac{T}{2} \right) \right] - Q \left[ \frac{2\pi BT}{\sqrt{\ln 2}} \left( t + \frac{T}{2} \right) \right] \right\} \\ Q(t) &= \frac{1}{\sqrt{2\pi}} \int_t^\infty e^{-\frac{\tau^2}{2}} d\tau \end{aligned}$$

在等式(4)中， $B$  是高斯滤波器的 3dB 带宽，并且由于  $t$  值的范围是  $(-\infty, +\infty)$ ，这在物理上是无法实现的，需要在工程中截断并近似如下：

$$g_T(t) = \begin{cases} g(t) & t \in [-NT, NT] \\ 0 & \text{other} \end{cases}$$

文献 [11] 通过模拟分析显示，GMSK 信号的功率谱密度主要分布在  $(-2.5T, 2.5T)$  范围内，所以  $g(t)$  将截取长度为  $5T$  的时间，在这个时候  $N=2$ 。

文献[12]指出，BT 值越小，频谱越紧凑，但移动速率越低，会增加符号间干扰。功率谱密度分布图中 GMSK 信号在不同 BT 值的介绍，当  $BT=0.5$  时，99.9% 的 GMSK 信号能量集中在  $1.33R_b$  上。通过 MATLAB 模拟显示出在不同 BT 值的解调性能，其解调性能在表 1 中显示，而且表明如果 BT 值是 0.5，解调性能是最优的。

表 1 不同 BT 值下 GMSK 信号的解调性能

BT	在误码率为 $9.5 \times 10^{-5}$ 时的 $E_b/N_0$
0.35	14.7dB
0.40	14.2dB
0.45	13.9dB
0.50	13.2dB

### 3 差分分解调制模块设计

#### 3.1 新的比特同步算法

在解调之前获取准确的比特同步信息是实现差分分解调算法理想解调性能的关键。GMSK 信号是由 MSK 信号经过高斯滤波器调制得到的，因此其相位路径比 MSK 信号更平滑，并且调制信息包含在  $\phi(t, a)$  中。GMSK 和 MSK 信号的相位轨迹图如图 1 所示，从中可以看出在每个码元周期内， $\phi(t, a)$  是单调函数，并且码元周期在  $[n\pi/2, (n+1)\pi/2]$  间隔内单调变化，其中  $n$  是整数。

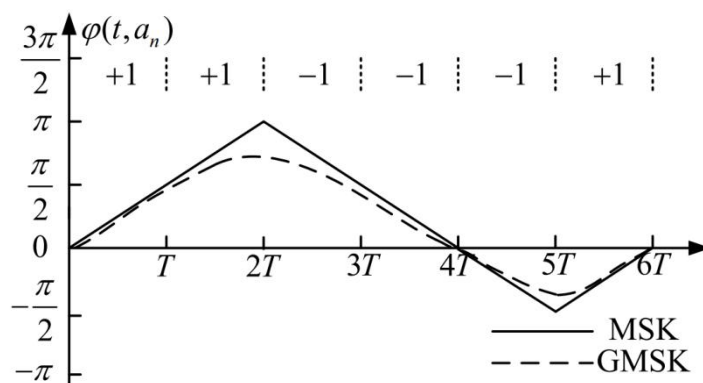


图 1 GMSK 信号的相位轨迹图

经过调制的 GMSK 信号在接收端经过数字下变频处理后，载波相位通过通用数字环路恢复，以获得两个基带信号 I 和 Q：

$$\begin{cases} I(t) = \cos(\varphi(t, \mathbf{a})) \\ Q(t) = \sin(\varphi(t, \mathbf{a})) \end{cases}$$

如图 2 所示，正弦和余弦函数在区间  $[n\pi/2, (n+1)\pi/2]$  内也是单调函数，因此可以推断出  $I(t)$  和  $Q(t)$  两个数据通道在码元周期内是单调的。

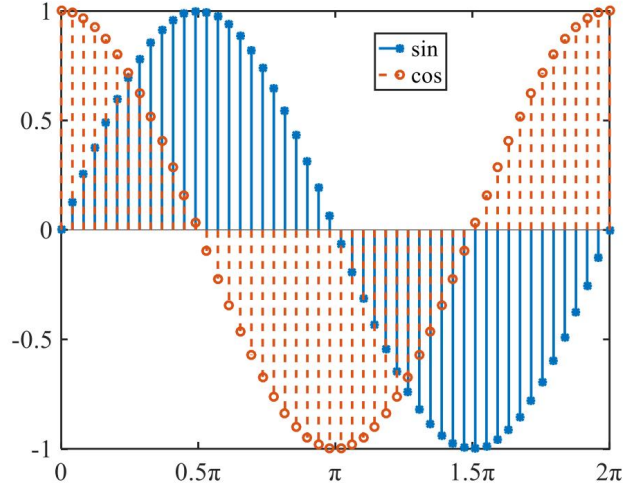


图 2 sin 和 cos 函数的波形图

通过分析 GMSK 信号的相位特性和基带数据波形特性，并利用其在每个码周期内的单调性波形特性，本文提出了一种新的比特同步算法，并且算法实施步骤如下：

(1) 首先，预采样基带数据  $I(kT_s)$  和  $Q(kT_s)$ ， $T_s$  是采样周期， $k$  是每个码元的采样点数。对采样数据进行判断，判断包括： $I(kT)$  是否是极值点或零穿越点， $Q(kT_s)$  是否是极值点或零穿越点。当波形数据信息满足以下条件时，它被确定为极值点（由点 P 表示）或零穿越点（由点 Z 表示）

$$\begin{aligned} P: & \begin{cases} |I((k+1)T_s)| \leq |I(kT_s)| \geq |I((k-1)T_s)| \\ |Q((k+1)T_s)| \leq |Q(kT_s)| \geq |Q((k-1)T_s)| \end{cases} \\ Z: & \begin{cases} I((k-1)T_s) \times I((k+1)T_s) < 0 \\ Q((k-1)T_s) \times Q((k+1)T_s) < 0 \end{cases} \end{aligned}$$

(2) 当步骤 1 的条件得到满足时，采样点可以作为码元同步信息。每个码元对应的  $K$  采样点对应  $K$  个计数器，并且当采样点满足判断条件时，相应的计数器增加 1。

(3) 为了去除伪极值点和伪零穿越点的干扰并增强算法的抗干扰性，有必要设计一个计数器来确定最优的采样时间点，计数器采样时间越长，比特同步算法的准确性就越高。当高精度采样时间点被确定后，各个计数器的值进行比较，数值最大的计数器对应于第一个采样点的码元，比特同步脉冲在该采样点输出。比

特同步算法的流程图见图 3。

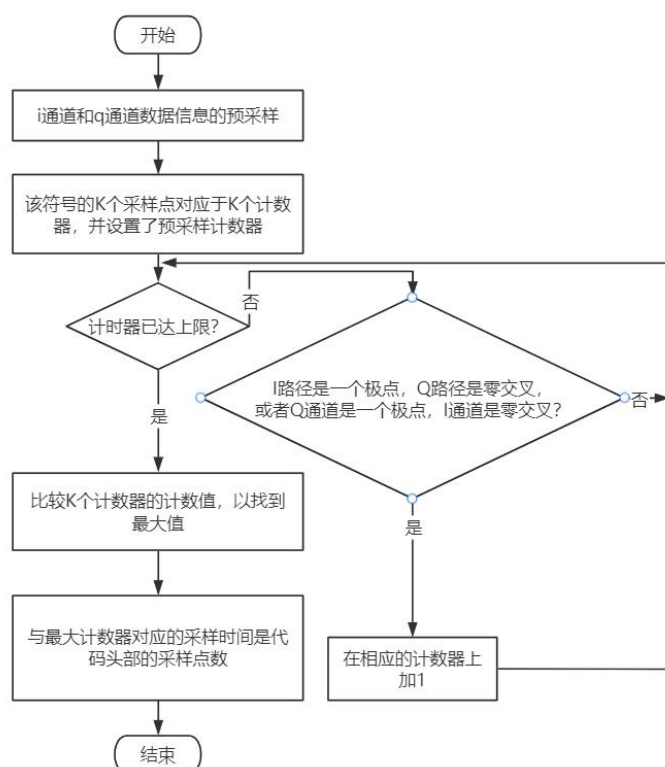


图 3 符号同步算法的流程图

通过分析可知，本文提出的比特同步算法具有算法复杂度低和硬件资源占用少的优点。如图 1 所示，MSK 信号与 GMSK 信号具有相同的相位特性和波形特性，因此该比特同步算法也适用于 MSK 信号的比特同步。

### 3.2 2 比特差分解调制算法设计

本文使用的解调算法是 2 比特差分解调，算法实施过程如图 4 所示。

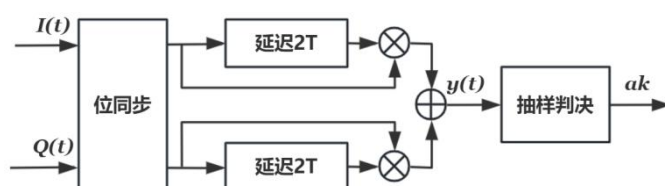


图 4 2 比特差分解调实现流程图

如图 4 所示，比特同步模块通过一个延迟 2 个周期的解调模块来实现，两个通道 I 和 Q 相乘并与延迟 2 个码元周期的信号相加，得到的输出信号如下所示：

$$y(t) = \cos[\Delta\varphi(2T)] + \sin[\Delta\varphi(2T)]$$

在公式中：

$$\begin{aligned}\Delta\varphi(2T) &= \cos[\varphi(t) - \varphi(t - T)]\cos[\Delta\varphi(\Delta T)] \\ &\quad - \sin[\varphi(t) - \varphi(t - T)]\sin[\Delta\varphi(\Delta T)]\end{aligned}$$

从等式(8)和(9)我们得到：

$$\begin{aligned}y(t) &= \cos[\varphi(t) - \varphi(t - T)]\cos[\Delta\varphi(\Delta T)] \\ &\quad - \sin[\varphi(t) - \varphi(t - T)]\sin[\Delta\varphi(\Delta T)]\end{aligned}$$

其中  $\Delta\varphi(\Delta T) = [\varphi(t-T) - \varphi(t-2T)]$ 。通过分析上述等式的第一项，可以看出它是一个偶函数，且第一项始终为正，只要  $\Delta\varphi(T)$  的变化范围在  $\pm\pi/2$  以内。从 GMSK 相位特性可以看出，该值小于  $\pi/2$ ，并且在  $kT$  时刻采样值为正，这对决策并不决定性，为了消除其对  $V$  的影响，在做决策以便更容易地做出决策时，可以等效为一个直流分量  $V$ 。为了使决策更容易，需要在发送端对输入数据  $a_k$  进行差分编码，将绝对码  $a_k$  转换成相对码  $b_k$ ，根据差分编码规则  $b_k = a_k \oplus b_{k-1}$ 。

通过分析上述等式的第二项，可以发现如果两个相邻的码元有相同的符号，则  $\sin[\varphi(t) - \varphi(t-T)]$  和  $\sin[\varphi(t-T) - \varphi(t-2T)]$  的相邻采样点有相同的符号，并且第二项的符号值为正；如果两个相邻的码元有不同的符号，则第二项的符号值为负。因此， $b_k$  和  $b_{k-1}$  可以如下表示：

$$\begin{cases} b_k = \text{sgn}\{\sin[\varphi(kT) - \varphi((k-1)T)]\} \\ b_{k-1} = \text{sgn}\{\sin[\varphi((k-1)T) - \varphi((k-2)T)]\} \end{cases}$$

$b_k$  和  $b_{k-1}$  的乘法等同于两者的模加，因此解调决策数据  $\hat{a}_k = b_k \oplus b_{k-1}$  可以通过差分编码规则推导出来，决策得到的解调数据就是发送方传输的数据，即  $\hat{a}_k = a_k$ 。

从上述分析可以得出，2 比特差分分解决策规则如下所述：

$$\begin{cases} y(kT) < V & a_k = 1 \\ y(kT) > V & a_k = 0 \end{cases}$$

为了进一步提高码元判断的准确性，本文引入积分决策方法来处理差分后的信号。每个码元周期的  $K$  个采样点的波形叠加，然后进行采样判断。

## 4 基于 FPGA 的算法设计与实验

### 4.1 算法设计

根据第 2 节中描述的算法原理，对新提出的比特同步算法和 2 比特差分分解调试算法进行了 Verilog 设计，FPGA 采用的是赛灵思公司生产的 K7 系列的 XC7K160T 芯片。GMSK 解调模块的顶层设计如图 5 所示。

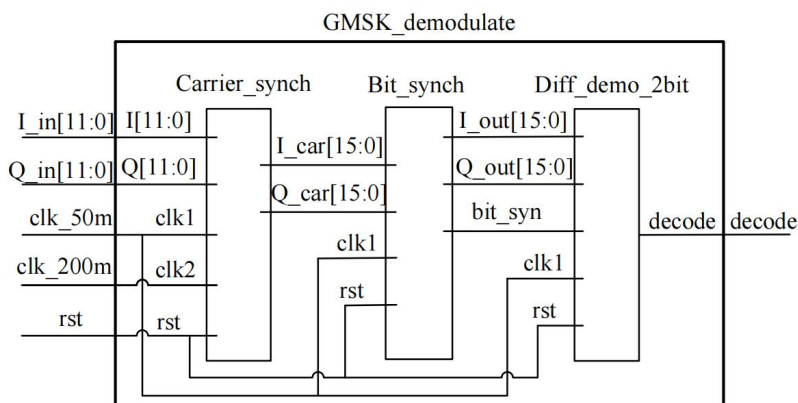


图 5 GMSK 解调模块的顶层设计

从图 5 可以看出，I 和 Q 的两个数据通道首先被载波同步模块恢复，然后通过同步模块处理，输出与数据对应的比特同步脉冲，然后在差分解调模块对数据进行解调，基于准确的比特同步信号解调得到的数据即为有效信息输出。其中，比特同步模块在程序实现时不需要使用乘法器；通过增加移位来实现除以 2 的算术运算，避免了使用除法器；差分分解调制模块占用了 2 个乘法器和 1 个加法器，并且所有寄存器都以最小的位数设计，确保操作的准确性，有效减少了硬件资源的占用。

本文中的算法与硬件占用中的维特比相干解调算法进行了比较，结果显示在表 2 中。从表中可以看出，与后者的 LUT 资源和 DSP48E 资源相比，本文中的算法分别节省了 92.48% 和 98.46%。整个解调算法消耗的硬件资源非常少，为设计硬件资源有限的多通道接收器（32 通道计数）提供了工程基础。

表 2 硬件资源使用情况的比较

硬件资源类型	本文算法		维特比解调算法	
	数量	占用率	数量	占用率
LUT	1910	0.75%	25399	9.99%
I/O	28	7.00%	103	25.00%
DSP48E	5	0.32%	325	21.10%



## 4.2 算法实验

本设计在基于 AD9361+FPGA 的软件定义无线电平台上进行测试，工程测试框图如图 6 所示。GMSK 调制信号由 RS 的 SMBV100A 信号发生器生成。解调后，输出码元与测试码元使用实时处理软件进行比较，并通过计算比特误差率来评估解调性能。信号源输出有一个 10Mbps 的信号码率和一个 390MHz 的中频载波。测试环境如图 7 所示。

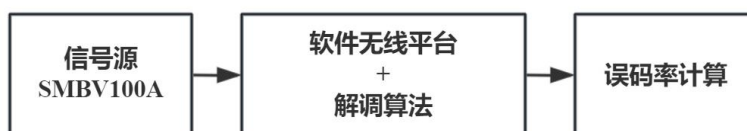


图 6 GMSK 工程测试框图



图 7 AD9361+FPGA 软件定义无线电测试平台

将解调软件烧录到测试板上，并通过在线逻辑分析仪捕捉解调模块的关键信号，以验证其是否正常工作。比特同步测试如图 8 所示，当 bit\_syn\_flag 标志信号有效时，bit\_syn 信号可以准确输出校正后的同步脉冲，使差分解调模块能够准确找到符号的最佳采样时间，从而获得最佳解调性能。如图 9 所示，当信噪比为 15dB 时，差分解调模块的误码率为  $4.96 \times 10^{-5}$ 。

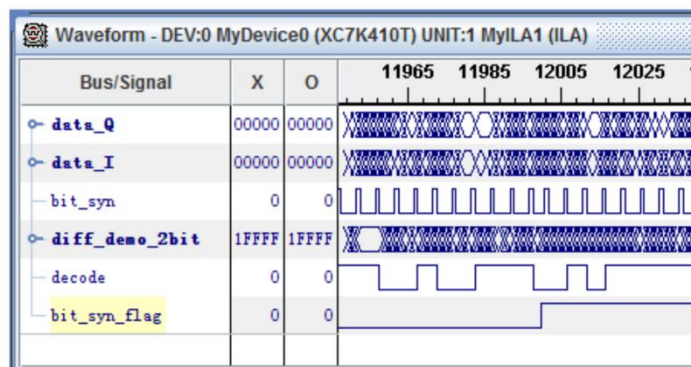


图 8 符号同步算法模块工作结果

最后，对设计的差分解调算法进行了比特误差率测试，并与维特比相干解调算法的测试结果进行了对比，验证了解调性能，测试结果如图 9 所示。从图中可以看出，本文中算法的工程实施值和解调的理论值只有 0.6dB 的损失，表明本文提出的比特同步算法能够在低采样条件下准确找到几乎所有码元的最佳采样时刻。当误码率为  $9.5 \times 10^{-5}$  时，所提算法的解调性能仅比维特比算法低约 4.3dB，而硬件资源节省了 92%。

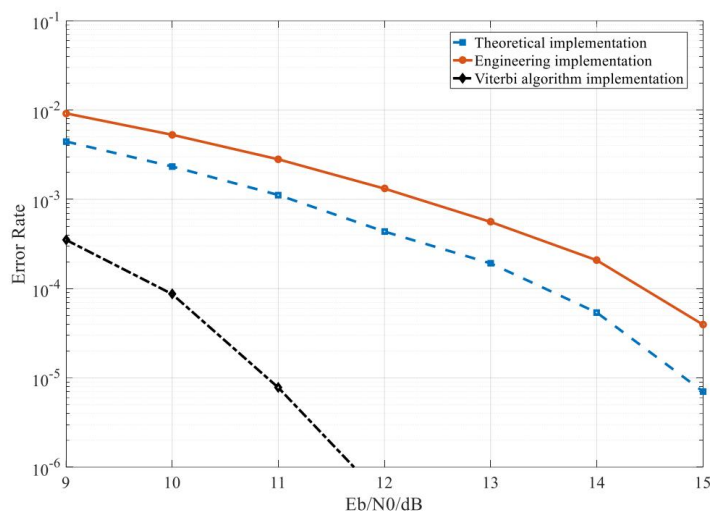


图 9 解调算法误码率测试结果

## 5 结论

本文解决了接收机需要多通道 GMSK 解调且硬件资源有限的工程应用问题。提出了一种新的 GMSK 信号比特同步算法，并使用通用数字环和 2 比特差分分解调算法，设计了一套硬件资源较少且比特误差性能良好的解调系统。该比特同步算法可以直接获得比特同步信息，基于 GMSK 信号的相位特性和波形特性。仿真和测试结果表明，新的比特同步算法仅需 5 倍采样率就能准确输出比特同步信

息，具有同步精度高、硬件资源占用最少以及工程实施简易的优点。此外，该算法也适用于 MSK 信号的比特同步。基于本文的 2 比特差分解调算法，其比特误差率性能仅比理论值低 0.6dB，解调性能良好。当硬件资源比维特比解调算法节省 92%时，比特误差率为  $9.5 \times 10^{-5}$ ，性能仅比后者低大约 4.3dB，完全满足多通道接收器（通道数大于或等于 32）的遥测系统有限硬件资源的解调性能要求。

## 参考文献

- [1] ZHANG J R, WU L. Interference cancellation of telemetry and ranging for GMSK+PN technique[J]. *Systems Engineering and Electronics*, 2018, 40(8):1708-1712.
- [2] SONG D, YAO R, MA H, et al. One-Step Backtracking Algorithm Based on Viterbi Algorithm in GMSK Demodulation[C]// 2020 IEEE International Conference on Signal Processing, *Communications and Computing (ICSPCC)*. IEEE, 2020.
- [3] XONG Y S, Study on Modulation and Demodulation Technique of GMSK[D]. Chongqing University . 2007:38-40.
- [4] YANG S S, SONG X G. Performance analysis and simulation of n-bit combined differential demodulation for GMSK signal[J]. *Aerospace Electronic Warfare*, 2016, 32(4):44-46+51.
- [5] WU T F. Demodulation Algorithm Based on Two Bit Differential Detection for GMSK Signals[J]. *Journal of Military Communication Technology*, 2002, 23(01): 35-40.
- [6] YANG Z K, Jin D L, WANG Y. Research and Simulation Implementation of GMSK Modulation and Noncoherent Demodulation Algorithm[J]. *Radio Engineering*, 2017, 47(12):61-66+82.
- [7] ZHAO Q M, GONG J Z, CHEN Q L. Symbol Synchronization Algorithm of GMSK Modulation Based on Software Radio[J]. *Video Engineering*, 2013 37(09):146-148+156.
- [8] DAI Y C, ZHANG M D. study of bit synchronizer for digital receiver[J].*Electronic Engineering*, 2016, 23(09):46-48+56.
- [9] GU S M, CHEN L T, CHEN J B. Application of Gardner Synchronization Algorithm in High Speed GMSK Signal Transmission[J]. *Radio Engineering*, 2019, 49(06):527-533.
- [10] LUI G L. Threshold detection performance of GMSK signal with BT=0.5[J]. *IEEE*, 2002.
- [11] Chen L, Kang C, Gu S, et al. Synchronization and Coherent Demodulation Algorithm of GMSK Signal[J]. *Radio Engineering*, 2021, 51(05):346-351.
- [12] Chen L, Kang C, Gu S, et al. Synchronization and Coherent Demodulation Algorithm of GMSK Signal[J]. *Radio Engineering*, 2021, 51(05):346-351.