

ARQUITECTURA DE COMPUTADORES

Sesión de Problemas con Simulador

Memoria Caché Asociativa por Conjuntos

Departamento de Ingeniería en Automática, Electrónica, Arquitectura y Redes de Computadores
Universidad de Cádiz

Ángel Vera Herrera
Jesús Relinque Madroñal
Mercedes Rodríguez García



DATOS DEL SIMULADOR

Simulador: SMPCache v.3 (desarrollado por la Universidad de Extremadura)

Documentación: <http://arco.unex.es/smpcache/SMPCacheSpanish.htm>

Requisitos: sistema operativo Windows

ENUNCIADO

Vamos a trabajar con una memoria caché L1 asociativa por conjuntos de 4 vías. Características:

- Capacidad de la caché: 16 KB
 - Tamaño del bloque: 64 B
 - Tamaño de la palabra: 64 bits
-

1. ¿Cuántos bloques tiene la memoria caché del enunciado? ¿cuántos índices? ¿y cuántos conjuntos?
2. Identifica a qué se destinan los bits de la dirección (cuáles se dedican a la etiqueta, cuáles al índice, etc.)
3. Configura¹ el simulador con los resultados obtenidos en el ejercicio 1.
4. Carga la traza de memoria EAR.prg² usando 4 procesadores. Una vez cargada la traza, ejecuta un análisis en formato texto³ para obtener los siguientes datos:
 - Tasa de aciertos global.
 - Tasa de fallos global.
 - Número total de remplazamientos.
5. Compara los resultados obtenidos en el ejercicio 4 con los obtenidos en el mismo ejercicio de la anterior sesión de problemas (caché directa), ¿a qué se debe la diferencia si tanto la directa como la asociativa por conjuntos tienen el mismo tamaño? Contrasta los resultados también en modo gráfico⁴.
6. Si mantenemos constante la capacidad de la caché, ¿qué sucede cuando disminuimos el número de vías? Prueba con 2 vías y después con 1 vía. ¿A qué tipo de caché te recuerda?
7. Si mantenemos constante la capacidad de la caché, ¿qué sucede cuando aumentamos drásticamente el número de vías? Prueba con 32 vías. ¿A qué tipo de caché te recuerda?
8. En esta sesión de problemas has analizado cuatro tipos de cachés asociativas por conjuntos: 1 vía, 2 vías, 4 vías y 32 vías. Si tuvieses que diseñar el sistema de memoria, ¿cuál escogerías como caché L1? ¿cuál como L2? ¿cuál como L3? razona DETALLADAMENTE la respuesta (problema de examen).

¹PRIMERO: Configurar —> Multiprocesador —> En organización de memoria marcar SMP (Symmetric Multi-Processing también llamada arquitectura UMA -Uniform Memory Access- significa que los diferentes procesadores del equipo comparten el acceso a memoria principal en igualdad de condiciones, de ahí el término "simétrico"); Número de procesadores = 4; SEGUNDO: Configurar —> Memoria principal —> Ancho de palabra = introducir el valor del enunciado; Palabras en un bloque = introducir el valor del enunciado; TERCERO: Configurar —> Caché —> Niveles de caché = 1; Marcar unificada; Bloques en caché = resultado obtenido en el ejercicio 1; Función de correspondencia = asociativa por conjuntos; Número de conjuntos = resultado obtenido en el ejercicio 1

²Esta es la traza de un programa en C que simula el oído humano: Realiza una conversión sobre un fichero de sonido usando FFTs (transformadas rápidas de Fourier) y otras funciones de la biblioteca matemática utilizando coma flotante. PARA CARGAR LA TRAZA: Archivo —> Cargar traza de memoria —> Localizar la traza EAR.prg —> Marcar P0, P1, P2 y P3

³Ver evolución —> Caché —> En formato, marcar texto —> En lugar de ejecución paso a paso seleccionar completa —> Pulsar el botón Ejecutar

⁴Ver evolución —> Caché —> En formato, marcar gráfico —> En lugar de ejecución paso a paso seleccionar completa —> Pulsar el botón Ejecutar