



# Tema 1: Generalidades sobre Arquitecturas paralelas y distribuidas. PARTE 2

Universidad de Cádiz

### ÍNDICE

Introducción

Paralelismo en Monoprocesadores

Paralelismo en Multiprocesadores

Generalidades sobre Redes de interconexión

Rendimiento

Planificación y balanceo de carga

**Almacenamiento** 

### ÍNDICE

### Paralelismo en Multiprocesadores

- Clasificación de los computadores paralelos
- Clasificaciones Generales
- Organización de computadores paralelos
  - Multiprocesadores con memoria compartida
    - Memoria compartida distribuida
      - UMA, NUMA, COMA
  - Multicomputadores (Memoria distribuida)
    - Redes de computadores
    - Procesadores multinúcleo
    - Redes de computadores
- Ventajas e inconvenientes
- Modelo de Computadores Paralelos
  - Modelos de Memoria Compartida
  - Modelos de Memoria Distribuida (Paso de mensajes)

### Paralelismo en Multiprocesadores

- Miniaturización facilita la replica de procesadores completos Varios Procesadores en un DIE
- Compatible con la Replica de UF y con segmentación Paralelismo a dos niveles
- No es transparente al programador (En los monoprocesadores si lo era)
- Imprescindible uso de técnicas de programación paralela para sacar partido

### Parámetros que permiten catalogarlos

- Tipo y número de procesadores.
- Presencia o ausencia de un mecanismo global de control.
- Funcionamiento síncrono o asíncrono.
- Formas de comunicación de los procesadores.

No hay clasificación con limites claros que engloben todos

#### Tipo y número de procesadores

Respecto al tipo, es en función del grano:

- Grano Fino: Procesador que puede hacer únicamente unas pocas operaciones elementales.
- Grano Grueso: Procesador capaz de hacer muchas operaciones y muy complejas.

Respecto al número de procesadores:

- Muchos procesadores: Ordenadores masivamente paralelos.
- Pocos procesadores: Ordenadores comerciales.

 Presencia o ausencia de un mecanismo global de control

Es frecuente que en cualquier computador paralelo exista siempre algún tipo de control central pero, lógicamente, el grado de centralización puede variar mucho de unos a otros.

Funcionamiento síncrono o asíncrono

Diferentes modelos dependiendo de la existencia de reloj:

- Reloj global: se sincronizan todas las operaciones en todos los procesadores con un único reloj.
- Reloj propio: cada procesador tiene su propio reloj.

Es bastante frecuente el caso intermedio en el que, sin permitir que un reloj global sincronice todas las operaciones, existen sincronizaciones periódicas de los distintos elementos de proceso, por requerimiento, o de forma espontánea cada cierto período de tiempo.

### Formas de comunicación de los procesadores

Mecanismo a través del cual los distintos elementos de proceso pueden intercambiar información. .

#### Dos formas:

- Memoria común: memoria para todos los procesadores.
- Paso de mensajes: mensajes que se intercambian los distintos procesadores.

Dependiendo de los parámetros que se utilicen se pueden obtener distintas clasificaciones de los computadores paralelos.

Dos de las más conocidas :

- ☐ Hwang-Briggs
- ☐ Taxonomía de Flynn

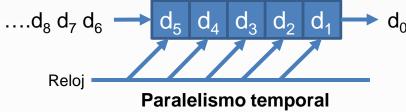
Estos son solo formas de clasificación, actualmente es más difícil de encontrar computadores que se mantengan fieles a solo una clasificación.

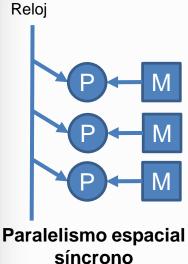
#### ☐ Hwang-Briggs

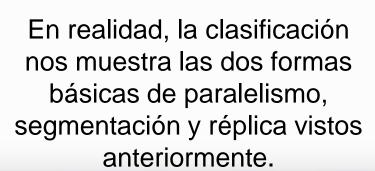
Esta configuración de computadores esta basada en la distinción entre:

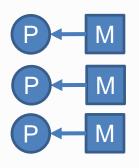
- Paralelismo temporal; procesadores que solapan varias operaciones en el mismo instante de tiempo pero en una misma unidad funcional.
- Paralelismo espacial; procesadores que replican elementos de proceso.
  - ✓ Síncrono: todos los elementos de proceso ejecutan sus instrucciones a una señal de un reloj único.
  - ✓ Asíncrono: cada elemento de proceso ejecuta su propio juego de instrucciones sin una señal global de sincronización.

#### ☐ Hwang-Briggs









Paralelismo espacial asíncrono

☐ Hwang-Briggs

### Fija tres configuraciones básicas:

- Computadores con pipeline
- Computadores matriciales
- Sistemas multiprocesadores

#### □ Taxonomía de Flynn

Esta configuración de computadores esta basada en la ausencia o presencia de un control global que permite regular el flujo de instrucciones y datos en la ejecución:

#### Se puede tener:

- Flujo único de instrucciones (S=single)
- Flujo múltiple de instrucciones (M=multiple)

#### Ejecutándose sobre:

- Un conjuntos de datos (S=single)
- Varios conjuntos de datos (M=multiple)

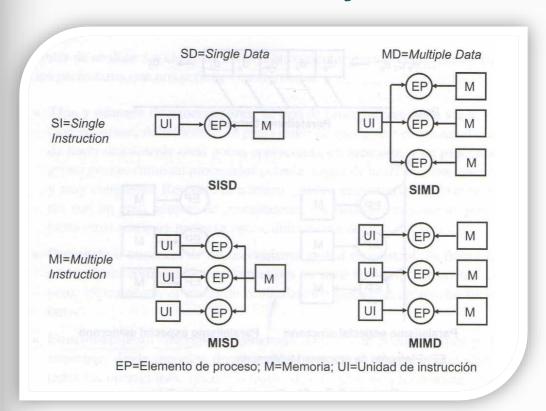
#### □ Taxonomía de Flynn

Esto da lugar a los siguientes tipos de procesadores:

- SISD: un flujo único de instrucciones se ejecuta sobre un único conjunto de datos. Ej. computadores secuenciales.
- **SIMD**: un flujo único de instrucciones se ejecuta sobre diferentes conjuntos de datos. Réplica de elementos en los procesadores. No es frecuente que se utilicen como computadores de propósito general. Ej.Illiac IV, Connection Machine 1 y 2.
- MISD: diferentes flujos de instrucciones se ejecutan sobre el mismo conjunto de datos. Difícil encontrar máquinas con este modelo, su existencia es exclusivamente a nivel conceptual.
- MIMD: diferentes flujos de instrucciones se ejecutan sobre diferentes conjuntos de datos. Ej. multiprocesadores y multicomputadores.

El modelo más versátil de los cuatro es *MIMD*, distintos elementos de proceso ejecutan cada uno de ellos su propio juego de instrucciones de forma asíncrona.

#### □ Taxonomía de Flynn



Según la clasificación Hwang-Briggs:

**SIMD** sería paralelismo espacial síncrono.

MIMD sería paralelismo espacial asíncrono.

### Organización de computadores paralelos

Debido a .....

- Dificultad en clasificar los computadores del mercado.
- Discrepancia al clasificar entre los autores.
- Líneas muy difusas

Aparece una clasificación natural

. . . . . . . .

### Organización de computadores paralelos

Dos configuraciones de computadores paralelos más presentes en la actualidad:

- Multiprocesadores con memoria compartida
- Multiprocesadores con memoria distribuida (multicomputadores)

Ambas Según Flynn son MIMD Ambas Según Hwang-Briggs tienen paralelismo asíncrono

Todos los elementos de proceso acceden a una memoria común.

Restricciones de memoria de tipo física pero no lógicas

Genera diferencias de acceso a memoria

Necesaria una red de interconexión/comunicación entre elementos y memoria

- Red de Comunicación: Espacio de direcciones común

El procesador escribe en una dirección de memoria y cualquier otro procesador puede leer el contenido, por ejemplo un procesador vectorial, segmentado, superescalar, etc.

- Restricciones: Tiempo de acceso - Cuello de botella - Conflictos

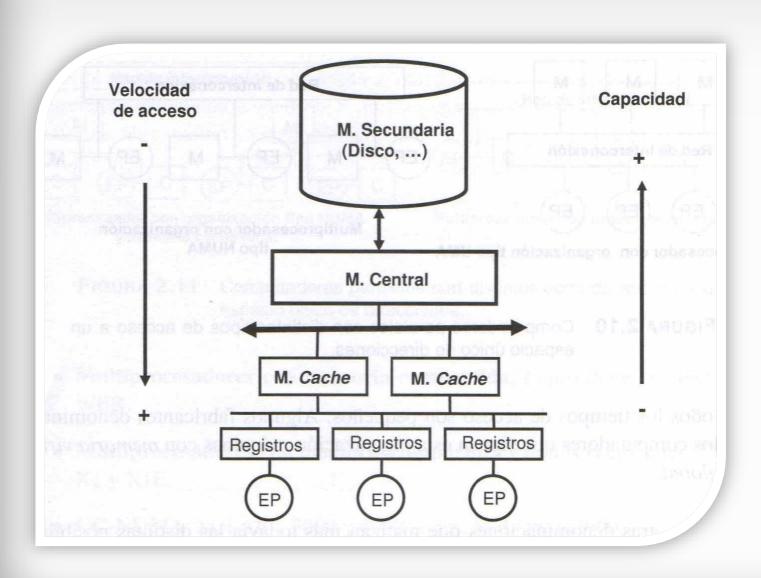
El tiempo de acceso a una posición de memoria puede ser diferente en función del módulo en el que se encuentre la posición de memoria.

Varios procesadores intentan acceder simultáneamente a las mismas posiciones de memoria para leer o para escribir, produciendo dificultades con la gestión de conflictos de acceso, desembocando en un cuello de botella.

La velocidad de los procesadores ha crecido de forma mucho más rápida que la de las memorias.

- Problema: Las unidades capaces de procesar datos no pueden suministrarles datos a velocidad suficiente.
- Solución: Organización jerárquica de la memoria de acuerdo con los tiempos de acceso utilizando el principio de localidad de referencias. El objetivo de esta organización es tratar de aprovechar al máximo la localidad de las referencias.
  - Principio de localidad de las referencias -
  - ✓ Espacial: probabilidad de referenciar aquellas posiciones de memoria que están próximas entre sí .
  - ✓ Temporal: probabilidad de referenciar aquellas posiciones de memoria están próximas a posiciones de memoria ya referenciadas.

La jerarquía de memorias trata de aprovechar este principio para conseguir tener cerca del procesador la información que se espera utilizar de forma inmediata.



#### Hay que tener en cuenta:

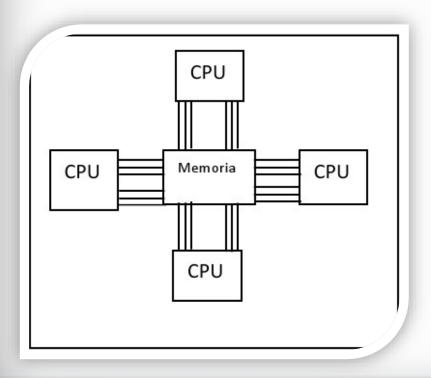
- ❖ Tiempos de acceso a distintas posiciones de memoria pueden ser diferentes para todos los elementos de proceso aunque sea una memoria común.
- Gestión de los accesos a memoria y manejo de jerarquía de memorias condicionan el tipo de programación y el diseño de los algoritmos paralelos.

Podemos hablar de un espacio único de direcciones más que de memoria compartida.

Este espacio único de direcciones puede conseguirse a través de distintas organizaciones físicas de la memoria:

☐Multiprocesadores con memoria compartida distribuida

Multiprocesadores en los que la memoria está físicamente distribuida pero lógicamente compartida.



La red que permite el acceso a los datos es rápida aunque el acceso a los datos que están en distintas posiciones de memoria no requiera el mismo tiempo, aun así no son tiempos constantes.

Multiprocesadores con memoria compartida distribuida. (máquinas con memoria virtual global)

Organizadas en función de cómo gestionan el tiempo:

Multiprocesadores con acceso a memoria

uniforme - <u>UMA</u>

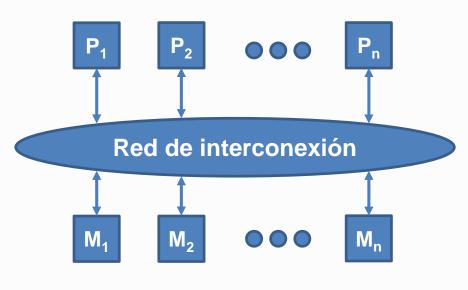
Organizadas en función de cómo gestionan el acceso a memoria:

Multiprocesadores con acceso a memoria no uniforme - NUMA

- Según gestión de memoria cache:
  - □NCC-NUMA
  - □CC-NUMA
  - **□**COMA

■ Multiprocesadores con acceso a memoria uniforme Máquinas UMA - Uniform Memory Access-

Tiempo de acceso a cualquier posición de memoria es constante.



**Multiprocesador UMA** 

- Multiprocesadores con acceso a memoria uniforme
  Máquinas UMA Uniform Memory AccessSMP Symmetric multiprocessing
  - Multiprocesador con procesadores homogéneos.
  - Comparten memoria, sistema operativo y bus de memoria y I/O.
  - Solo un procesador usa el bus, mientras los otros esperan
  - Número de procesadores limitados (16). Con mas pierde rendimiento
  - + Cualquier procesador realiza cualquier tarea.
  - Una tarea solo puede estar en un procesador.
  - + Es 'fácil' traspasar tareas de un procesador a otro.
  - No es necesario cambios de hábitos en programación (Pero eso optimiza).
  - El mayor rendimiento al ejecutar varios programas.

### Multiprocesadores con mem. compartida Procesadores Multinúcleo

### CMP - Chip Multiprocesor

Procesadores con dos o más microprocesadores en un circuito integrado

Son procesadores tipo UMA ...

... por lo que usan arquitectura SMP

(no todos los SMP son CMP)

Orientados a explotar el TLP

(Thread Level Paralelism)

#### Pueden ser:

• Homogéneos.

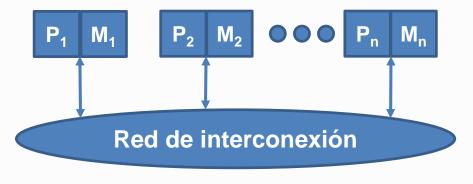
Todos los micro-procesadores son iguales

Heterogéneos.

Los micro-procesadores son distintos

☐ Multiprocesadores con acceso a memoria no uniforme Máquinas NUMA - Non-Uniform Memory Access-

Tiempo de acceso a unas posiciones de memoria es mayor que a otras.

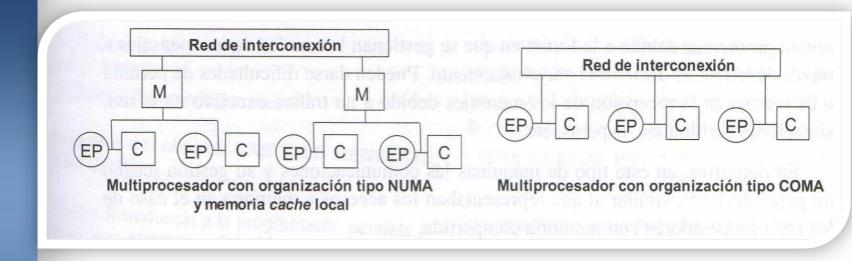


**Multiprocesador NUMA** 

#### Según la gestión de la memoria cache de NUMA

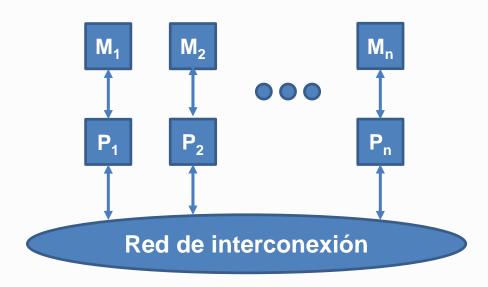
- □NCC-NUMA: no existe coherencia en las memorias cache de los distintos procesadores.
- □CC-NUMA: existe coherencia de la memoria cache. Cualquier dato modificado en la memoria cache de un procesador se modifica también en el resto de memorias en las que está este dato.
- □COMA: gestiona toda la memoria como si se tratara de memoria cache.

- Según la gestión de la memoria cache de NUMA



Aunque se vean unos limites de clasificación bastante definidos hay que recordar que a la práctica es difícil de clasificar los procesadores, ya que convergen las organizaciones en el diseño implementado.

- No existe memoria global.
- Cada procesador tiene su propio espacio de direcciones al que ningún otro tiene acceso.



Sistema de memoria distribuida

#### - Red de Comunicación: Memoria local de cada elemento

La comunicación entre los procesadores se realiza mediante **paso de mensajes**. Puede haber nodos computacionales que sean procesadores vectoriales u superescalares, supersegmentados, etc.

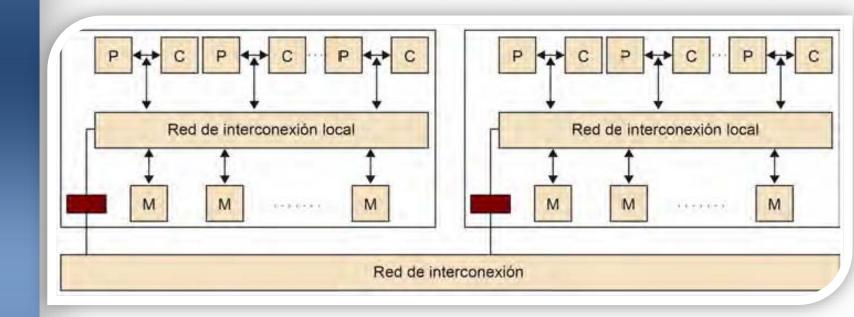
#### - Restricciones: Enlaces de la red - Encaminamiento

Los mensajes deben cruzar medios físicos para llegar a otros procesadores, y para ello deben emplear un tiempo adicional, desembocando a pérdidas o de retrasos en la recepción de los mensajes por tráfico excesivo en la red: situaciones de bloqueo, esperas, etc.

Gestionar los envíos de los mensajes a través de la red, es decir, encaminamiento.

Esto repercute directamente al tiempo de ejecución de un algoritmo

Exige unos cambios de hábitos al programador, siendo este el que distribuye los procesos y compartir explícitamente los datos entre los diferentes procesos (con paso de mensajes)



Obsérvese que cada procesador o nodo es un multiprocesador y actúa como tal.

### Redes de Computadores

### Dos tipos en función de su uso y forma de construcción :

• Redes de computadores para resolver problemas que requieren una gran capacidad de cálculo aunque sean computadores *heterogéneos*.

Ej. clusters Beowulf

 Redes de computadores potentes para resolver problemas más complejos, son normalmente <u>homogénos</u> y están conectados a través de una red de interconexión rápida.

### Redes de Computadores

### □ MPP - Massively Parallel Processors-

Procesadores con una red de interconexión\* estática de altas prestaciones (baja latencia y elevado ancho de banda).

- ✓ Especialmente diseñada para el desarrollo de algún proceso concreto.
- ✓ Suelen tener un número no muy elevado de procesadores debido al coste de mantenimiento.
- ✓ Sistemas difícilmente escalables.

\*concepto tratado más adelante

#### Redes de Computadores

#### Clusters

Cientos (o miles) de PC o estaciones de trabajo autónomas, conectadas por medio de una red comercial TCP/IP, WAN, MAN, LAN, fibra, wireless, etc.

- ✓ Mayor disponibilidad por la redundancia en número de procesadores.
- ✓ Es necesario un balanceo de carga.
- ✓ Sistemas muy escalables.
  - Dos tipos:
  - Centralizados: montan el conjunto de PC que lo forman en un rack.
  - No centralizados: sistemas cuyos PC se encuentran, por ejemplo, repartidos en todo un campus, o bien en un edificio.

#### Redes de Computadores

#### ☐ Grids

Sistemas que combinan sistemas distribuidos, de recursos heterogéneos, que están conectados a través de LANs o/y WANs, soliendo ser Internet.

- ✓ Inicialmente combinar grandes supercomputadores para resolver problemas muy grandes.
- ✓ Se ha derivado más hacia una visión de un sistema para combinar recursos heterogéneos como servidores, almacenamiento de grandes volúmenes de datos

La distinción básica entre un cluster y un grid es que en este último no hay un punto común de administración de los recursos

#### Ventajas e Inconvenientes

### Ventajas de los multicomputadores

(Mem. distribuída vs Mem. Compartida)

- Pocos o ningún conflicto de acceso a memoria
- Permiten muchos procesadores, paralelismo masivo.
- Muy escalable
- Precios asequibles

(Very Large Scale Integration)

- Adecuados para integrarse con técnicas VLSI Incorporándose procesador, memoria, y enlaces en un chip
- Implementaciones sencillas a partir de computadores personales

#### Ventajas e Inconvenientes

#### Inconvenientes de los multicomputadores

(Mem. distribuída vs Mem. Compartida)

- Programación más compleja
- Difícil concebir algoritmos paralelos eficientes
- Tiempo adicional en la transmisión de mensajes
- Difícil equilibrar la carga computacional.
- Memoria 'desperdiciada' en replicar el SO y programas

#### Modelo de Computadores Paralelos

### Computación Secuencial

Existe un modelo aceptado por la comunidad. Arquitectura de von Neuman.

### Computación Paralela

NO existe un modelo idóneo aceptado por la comunidad. Los modelos muy dependientes (software, hardware, ...). Programadores han de seguir varios modelos.

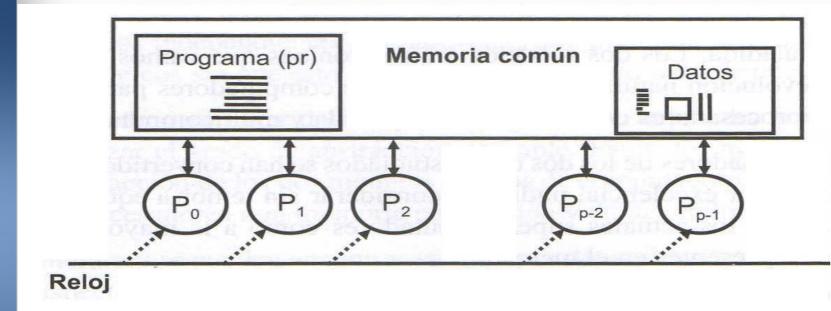
### Modelo de Computadores Paralelos

- ☐ Modelos de especificación
- Modelos de programación
- Modelos de coste
- Modelos arquitectónicos
- Modelos físicos

#### Modelo de Computadores Paralelos

- Se tiende a utilizar modelos mixtos
- De forma natural los modelos arquitectónicos evolucionan de los tipos de computadores
  - Multiprocesadores con mem. Compartida
     Modelo de memoria compartida
  - Multicomputadores
     Modelo de memoria de paso de mensajes

Primer modelo de memoria compartida



#### **PRAM**

Parallel Random Access Machine

- Los procesadores comparten señal de reloj
- Las instrucciones se ejecutan de forma síncrona

(Los procesadores pueden ejecutar instrucciones diferentes)

 Datos y código se encuentran en memoria (Memoria común con un único espacio de direcciones)

- El intercambio de información se hace a través de variables
- Todos los procesadores ejecutan el mismo código

(Se puede particularizar; conjuntos diferentes de instrucciones o mismas instrucciones sobre distintos datos)

## Dos procesadores no pueden acceder a la misma posición de memoria

Para solventarlo existen refinamientos del modelo: (E-Exclusive / C-Concurrent / R-Read / W-Write)

PRAM EREW PRAM CREW

PRAM ERCW PRAM CRCW

¿¿Concurrent Write??

## Dos procesadores no pueden acceder a la misma posición de memoria

Para solventarlo existen refinamientos del modelo: (E-Exclusive / C-Concurrent / R-Read / W-Write)

PRAM EREW PRAM CREW

PRAM ERCW PRAM CRCW

¿¿Concurrent Write??

Protocolos para evitar conflictos en Concurrent Write

Common:

Solo se realiza si los valores a escribir son iguales.

Arbitrary:

Solo escribe uno, al azar, perdiéndose el otro valor.

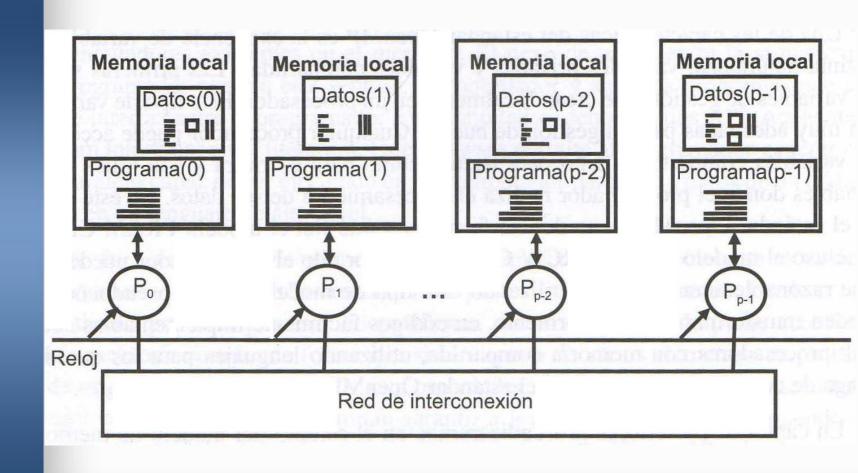
Priority:

Solo escribe uno, el que más prioridad tenga.

Sum:

Se escribe la suma (o similar) de los valores a guardar.

Abstracción modelo de pase de mensajes



 El programa está en la memoria local de todos los procesadores

(Una herramienta lógica se encarga de ello)

 Los datos están en memoria local de UNO de ellos.

(Memoria común con un único espacio de direcciones)

 Todos los procesadores ejecutan el mismo código

> (Se puede particularizar; conjuntos diferentes de instrucciones o mismas instrucciones sobre diferentes datos)

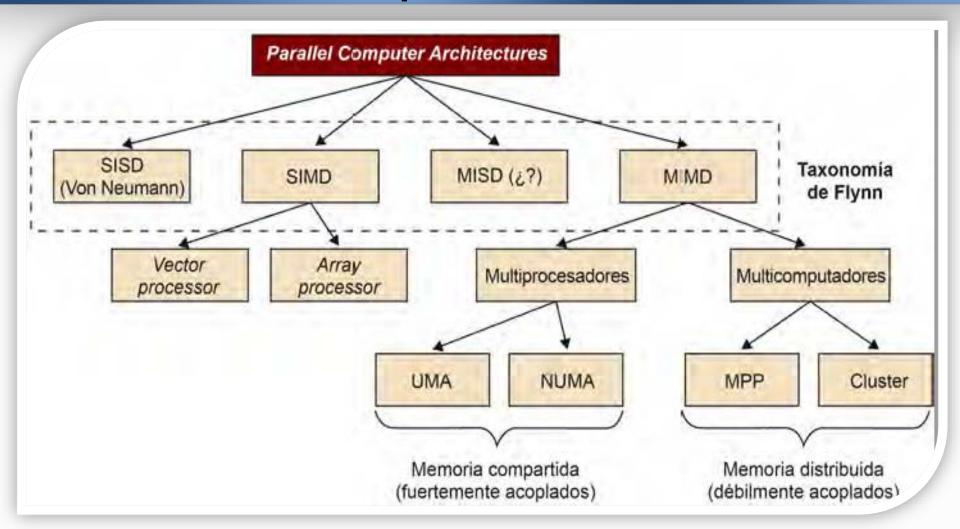
- Dos tipos de instrucciones:
  - Instrucciones Locales
     Se ejecutan sin necesidad de otros procesadores con datos y locales
  - Instrucciones de Comunicación.
     Para Intercambiar información usando envío de mensajes

El modelo de paso de mensajes puede ser:

- Síncrono
- Asíncrono (lo habitual)

- La comunicación puede ser
  - o 1a1
  - 1 a todos
  - Todos a 1
  - Todos a todos
- Algunos entorno solo gestionan 1 a 1 y emulan el resto
- Otros entornos implementan todos los tipos

### Repaso



Visión global de la clasificación de las arquitecturas

### Repaso

#### ORGANIZACIÓN DE LAS ARQUITECTURAS

Nivel de trabajo	Distribuido	Redes de computadoras		
Nivel de tarea Nivel de proceso		Multicomputadoras	丁	Pasaje de mensajes
Nivel de instrucción Nivel de variable Nivel de bit	paralelo	multiprocesadores		Memoria compartida
		HARDWARE		
GRANULARIDAD DEL ALGORITMO		GRADO DE ACOPLAMIENTO		MODO DE COMUNICACION