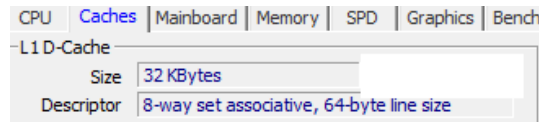


AC 2016/17 Autoevaluación del Tema2

1. Sea una caché como la de la figura en un procesador de 64 bits.



- 1.1. ¿Cuántas líneas se quedarían sin cablear en el bus de direcciones que conecta la caché con el procesador? ¿Por qué?
- 1.2. ¿Cuántas líneas se quedarían sin cablear en el bus de direcciones que conecta la memoria principal con la caché? ¿Por qué?
- 1.3. Identifica para qué sirve cada una de las líneas del bus de direcciones.
- 1.4. Realiza el diseño arquitectónico (dibujo) de la caché del enunciado.
- 1.5. Si convirtiéramos la caché del enunciado en una caché asociativa por conjuntos de 4 vías, ¿cómo sería su diseño arquitectónico?
- 1.6. Si convirtiéramos la caché del enunciado en una caché directa, ¿cómo sería su diseño arquitectónico?