

TEMA 1: Conceptos Básicos

Contenidos

Objetivo: Repaso de conceptos previos, necesarios para introducirse posteriormente en el sistema de E/S de los computadores

- 1. Circuitos Digitales. Combinacionales y secuenciales
- Arquitectura interna de ordenadores. Microprocesador,
 U. funcionales
- 3. Ejecución de instrucciones. Cronogramas
- 4. Camino de Datos y buses



El tiempo es fundamental el Arquitectura de Computadores

¿Por qué? Porque el **tiempo** va ligado a **rendimiento** (Ley de Amdahl)

$$T_m = T_a \cdot \left((1 - F_m) + rac{F_m}{A_m}
ight)$$

Fm= fracción de tiempo que el sistema utiliza el subsistema mejorado
Am = factor de mejora que se ha introducido en el subsistema mejorado.
Ta = tiempo de ejecución antiguo.
Tm= tiempo de ejecución mejorado.



La Ley de Amdahl establece que la mejora obtenida en el rendimiento de un computador, al introducir una mejora, está limitada por la fracción de tiempo que se utiliza esa mejora.

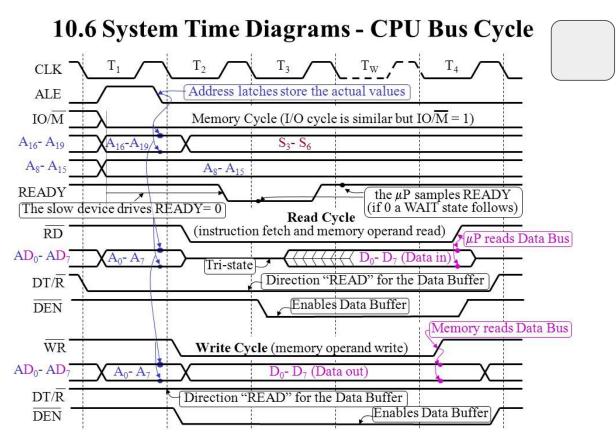
OJO: Siempre que mejora no produzca cuellos de botella... y que el modo de ejecución sea asimilable a secuencial.

El paralelismo asimétrico no se lleva bien con "la ley"



¿Cronogramas?

Gráficos que muestran el comportamiento simultáneo de varios elementos digitales del sistema de cómputo





¿Qué elementos hay que considerar a la hora de hablar de rendimiento (tiempo):

- 1. Ejecución de instrucciones (CPU)
- 2. Uso de los recursos hardware (Chipset)
- 3. Comunicación de datos (Memoria + Buses)

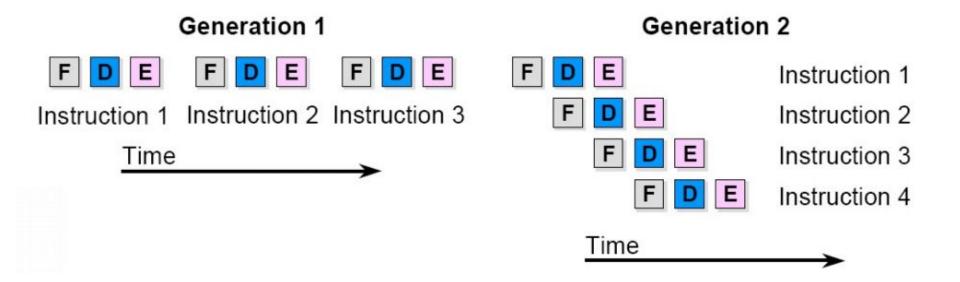


La ejecución las instrucciones se distribuye en una serie de fases (secuenciales, segmentadas o paralelas):

- IF: Lectura de instrucción.
- ID: Decodificación + Búsqueda de operandos.
- EX: Ejecución de la operación.
- MEM: Almacenamiento de resultados en memoria.
- WB: Almacenamiento de resultados en registros.
- INT: Interrupciones y excepciones



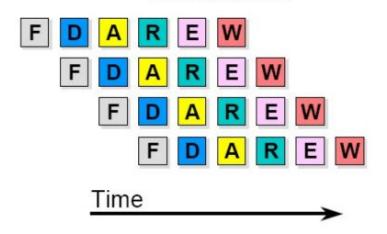
¿Sencillo? depende...





Pues no parece tan simple

Generation 3



F Fetch instruction

D Decode

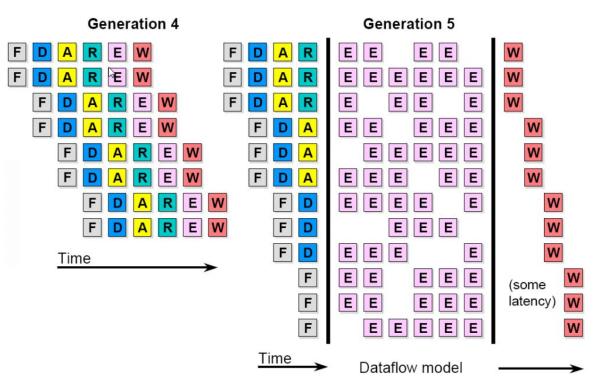
A Address calculation

R Read operands

E Execute

W Write result





Que no cunda el pánico



2.- Uso de los recursos hardware (controlados por el Chipset) ■ Dispositivos del sistema Altavoz del sistema Botón de característica fija ACPI Bus PCI Controlador BIOS de Microsoft System Management Controlador de enumerador de unidades virtuales de Microsoft Controladora de acceso directo a memoria. Controladora de High Definition Audio Controladora de High Definition Audio Controladora de interfaz LPC de chipset Intel(R) H57 Express - 3B08 E Controladora de procesador Intel(R) DRAM - 0040 🖳 Controladora de SMBUs de la familia de chipset Intel(R) 5 Series/3400 Series - 3B30 Controladora programable de interrupciones Cronómetro del sistema Dispositivo concentrador de firmware Intel(R) 82802 Enumerador de bus compuesto Enumerador de bus raíz de UMBus Enumerador de dispositivos de software Plug and Play Enumerador de UMBus Enumerador de UMBus Interfaz de administración para ACPI de Microsoft Windows MOTU Audio MIDI Extension Pinnacle Marvin Bus 64 Procesador de datos numéricos Puente PCI Intel(R) 82801 - 244E 💵 Puerto raíz 1 PCI Express de la familia de chipset Intel(R) 5 Series/3400 Series - 3B42 🜉 Puerto raíz 3 PCI Express de la familia de chipset Intel(R) 5 Series/3400 Series - 3B46 Puerto raíz PCI Express de procesador Intel(R) - 0041 Sistema CMOS/reloj en tiempo real Sistema Microsoft compatible con ACPI Temporizador de eventos de alta precisión

Zona térmica ACPI



- 3. Comunicación de datos. (Chipset) (Memoria + Buses)
 - a. Velocidad de la memoria HARD
 - b. Jerarquía de memoria HARD
 - c. Políticas de acceso a los datos HARD/SOFT Chipset/ S.O.
 - d. Velocidad de los buses HARD/SOFT (drivers)
 - e. Jerarquía de Buses HARD



Preguntas: Trabajo personal (21-3-18)

- 1. Tres grupos de preguntas -> a asignar según lista (11 c/u)
- 2. En clase se trabaja sobre los foros adecuados T1B {GA GB GC}. Lo que no dé tiempo, se continua en On line (2 días). Se abren los foros.
- 3. Trabajo en On-Line (1). Cada alumno <u>responde</u> a los posts
 - a. Grupo A revisa y mejora las contestaciones del grupo B
 - b. Grupo B revisa y mejora las contestaciones del grupo C
 - c. Grupo C revisa y mejora las contestaciones del grupo A
- 4. Trabajo en On-Line (2). Cada alumno <u>pública</u> su lista de conceptos dentro de los hilos creados para ello.
 - a. Grupo A determina los conceptos fundamentales del grupo C
 - b. Grupo C determina los conceptos fundamentales del grupo B
 - c. Grupo B determina los conceptos fundamentales del grupo A
- 5. Se valora las intervenciones y su relevancia.



Preguntas: Grupo A

- 1. Haz un cronograma sencillo que ilustre las fases de ejecución de la instrucción MIPS sub \$12, \$5, \$4
- 2. ¿Cómo calcularías el tiempo de ejecución de una instrucción? Pon un ejemplo basado en la instrucción antes indicada
- 3. ¿Cómo calcularías el mismo tiempo si tenemos un procesador con 4 núcleos? Pon un ejemplo basado en la instrucción antes indicada



Preguntas: Grupo B

- 1. Haz un cronograma sencillo que ilustre las fases de ejecución de la instrucción MIPS bne \$1, \$5, 0x12345
- 2. ¿Cómo calcularías el tiempo de ejecución de una instrucción? Pon un ejemplo basado en la instrucción antes indicada
- 3. ¿Cómo calcularías el mismo tiempo si tenemos un procesador segmentado? Pon un ejemplo basado en la instrucción antes indicada



Preguntas: Grupo C

- 1. Haz un cronograma sencillo que ilustre las fases de ejecución de la instrucción MIPS add \$3, \$4, \$7
- 2. ¿Cómo calcularías el tiempo de ejecución de una instrucción? Pon un ejemplo basado en la instrucción antes indicada
- 3. ¿Cómo calcularías el mismo tiempo si tenemos un procesador con 8 hilos (threads)? Pon un ejemplo basado en la instrucción antes indicada