

TEMA 2: Soporte E/S del procesador.

Contenidos

1. Arquitectura “externa” de Computadores
2. Funciones del sistema de E/S

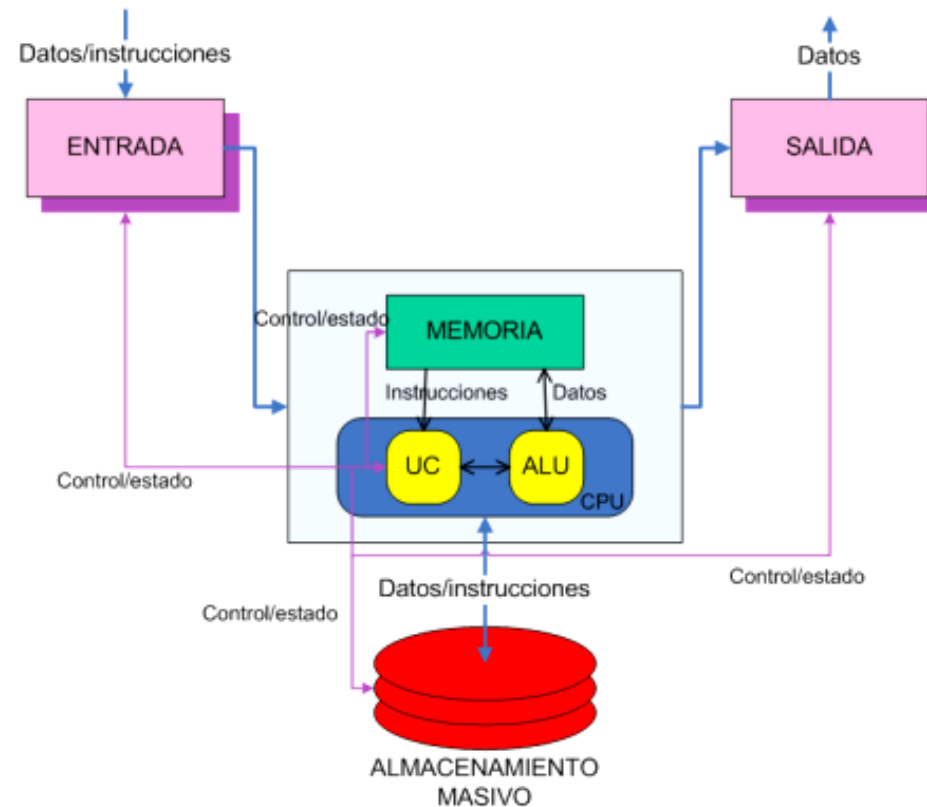
3. Chipsets
4. Problemática hard/soft

1. Arquitectura externa de ordenadores

1. En cualquier sistema de computación es imprescindible un sistema de E/S que permita el intercambio de información con el mundo exterior.
2. Sin este sistema el computador serviría de poco. El sistema de E/S está formado por una serie de dispositivos periféricos que permiten la transferencia de información entre el computador y el exterior, y por otros elementos imprescindibles para su conexión y control.

3. El sistema de E/S fue durante bastante tiempo el gran **olvidado** en el campo de la arquitectura de computadores.
4. Sin embargo, este hecho terminó por afectar al rendimiento de los computadores, ya que, por mucho que se optimice el funcionamiento del procesador y de la memoria, el sistema de E/S puede llegar a suponer un gran cuello de botella que afecte negativamente a sus prestaciones.

El paradigma del computador sigue siendo el clásico en Arquitectura de Computadores: modelo de Von Neumann, pero la práctica es casi irreconocible hoy en día.



Este modelo evolucionó y con el paso de los años, se ha ido completando para tener en cuenta todas las innovaciones introducidas en la arquitectura de los computadores actuales. Los ejemplos más claros son:

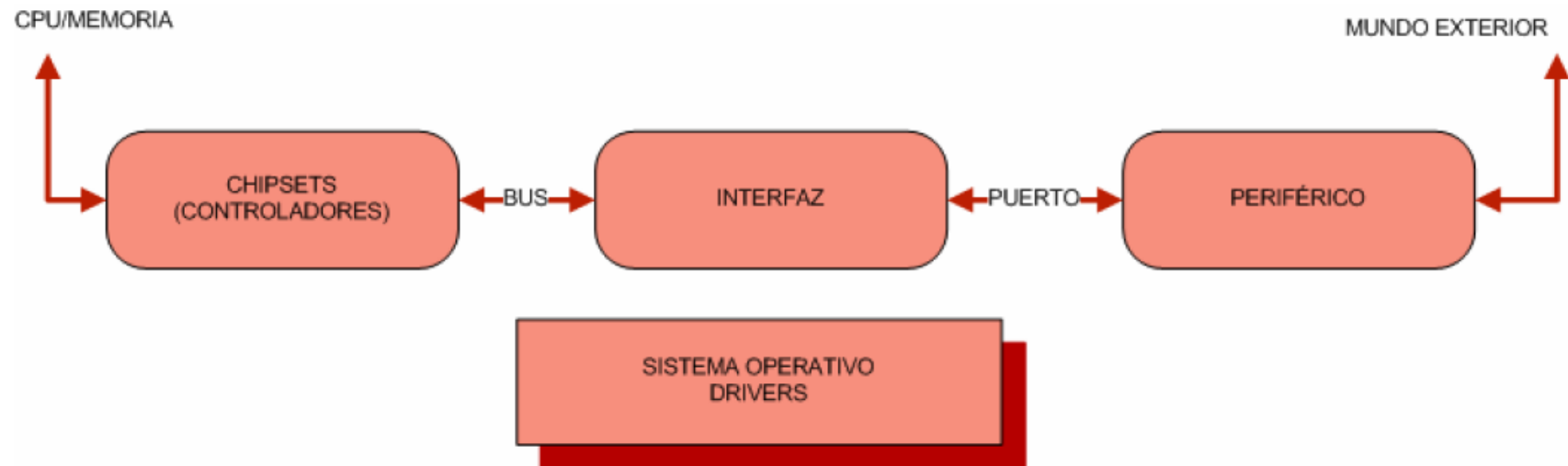
- Técnicas de aumento de prestaciones en el procesador: segmentación, planificación dinámica, predicción de saltos, especulación, ejecución superescalar,...
- Jerarquía de memoria: registros internos al procesador, memorias caché, memoria principal, memoria virtual.
- Microprogramación, repertorios de instrucciones RISC, emulación de juegos de instrucciones.
- Gestión de E/S mediante interrupciones, DMA y procesadores de E/S específicos (Chipsets).

- En la actualidad existe una gran variedad de computadores y la tecnología y el diseño de estos sistemas avanzan rápidamente.
- El sistema de E/S está ligado al diseño de las CPUs. Los “Chipsets” se diseñan para cada CPU.
- Aunque se aplican ciertas bases sistémicas, no existe un modelo general que permita generalizar demasiado.

El estudio del computador, desde el punto de vista de E/S, tiene en cuenta sus principales componentes estructurales:

- **Procesador** (unidad de control y ruta de datos de E/S). Va a procesar los datos.
- **Jerarquía de memoria** (memoria caché, principal y virtual). Va trasladar los datos al procesador -> Cachés
- **Sistema de entrada/salida** Es el encargado de transportar los datos desde los buses externos a los internos
- **Sistemas de interconexión interna/externa** (buses).

Sistema de Memoria y E/S. Esquema general de partida:



¡Stop! Existen términos que tenemos que clarificar

Responder en el Campus virtual:

- **G1**: Define qué es un Periférico. Indica sus tipos
- **G2**: ¿Qué es un Puerto de entrada/salida? Tipos.
Estructura interna
- **G3**: ¿Qué es un Interfaz de E/S?
- **G1**: ¿Qué es Protocolo, relacionado con la comunicación entre puertos de E/S?
- **G2**: ¿Qué es Bus? ¿Qué es Jerarquía de buses?
- **G3**: ¿Qué son los Drivers o controladores de un dispositivo?
- **G1**: ¿Qué es el Espacio de memoria asignado a un dispositivo de E/S?
- **G2**: ¿Qué realiza el DMA?
- **G3**: ¿Qué es una interrupción? ¿Qué la realiza?
¿Cómo se gestiona?

3. Funciones del Sistema de E/S

Con esta estructura, el sistema de E/S debe ser capaz de cumplir cuatro funciones:

- **Direccionamiento:** debe ser capaz de seleccionar, de alguna manera, el dispositivo con el que quiere realizar la transferencia de datos.
- **Transferencia** de información entre el dispositivo y la memoria principal.
- **Sincronización y control** de la transferencia.
- **Gestión de buffers de memoria:** debe ser capaz de seleccionar, direccionar y actualizar el espacio de memoria donde se almacenarán de forma temporal los datos de E/S

Direccionamiento de E/S “tradicional”: Existen dos alternativas, a nivel básico:

E/S mapeada en memoria (**Página coincidente**)

- La E/S y la memoria comparten el mismo espacio de direcciones.
- Las operaciones de E/S se realizan con instrucciones de load y store.
- Se asigna a los puertos de E/S una porción del espacio de direcciones de memoria.
- Ejemplo: procesadores Motorola, MIPS.

E/S aislada (**Página diferenciada**)

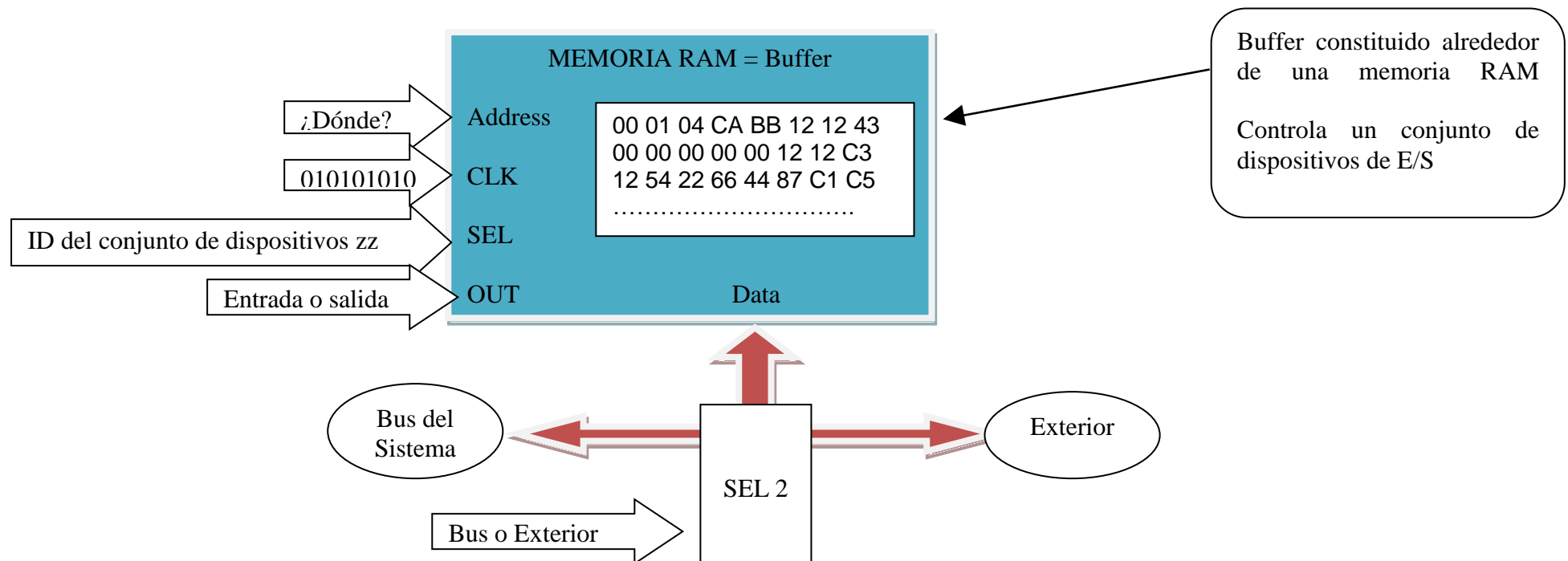
- La E/S y la memoria utilizan un espacio de direcciones diferente.
- Existen instrucciones específicas para E/S (tipo “in” y “out”).
- Habrá una línea en el bus de direcciones que especifica si se realiza un direccionamiento de memoria o de E/S (tipo MEM/IO)
- Un puerto puede tener la misma dirección que una posición válida de memoria.
- Ejemplo: procesadores x86 clásicos.

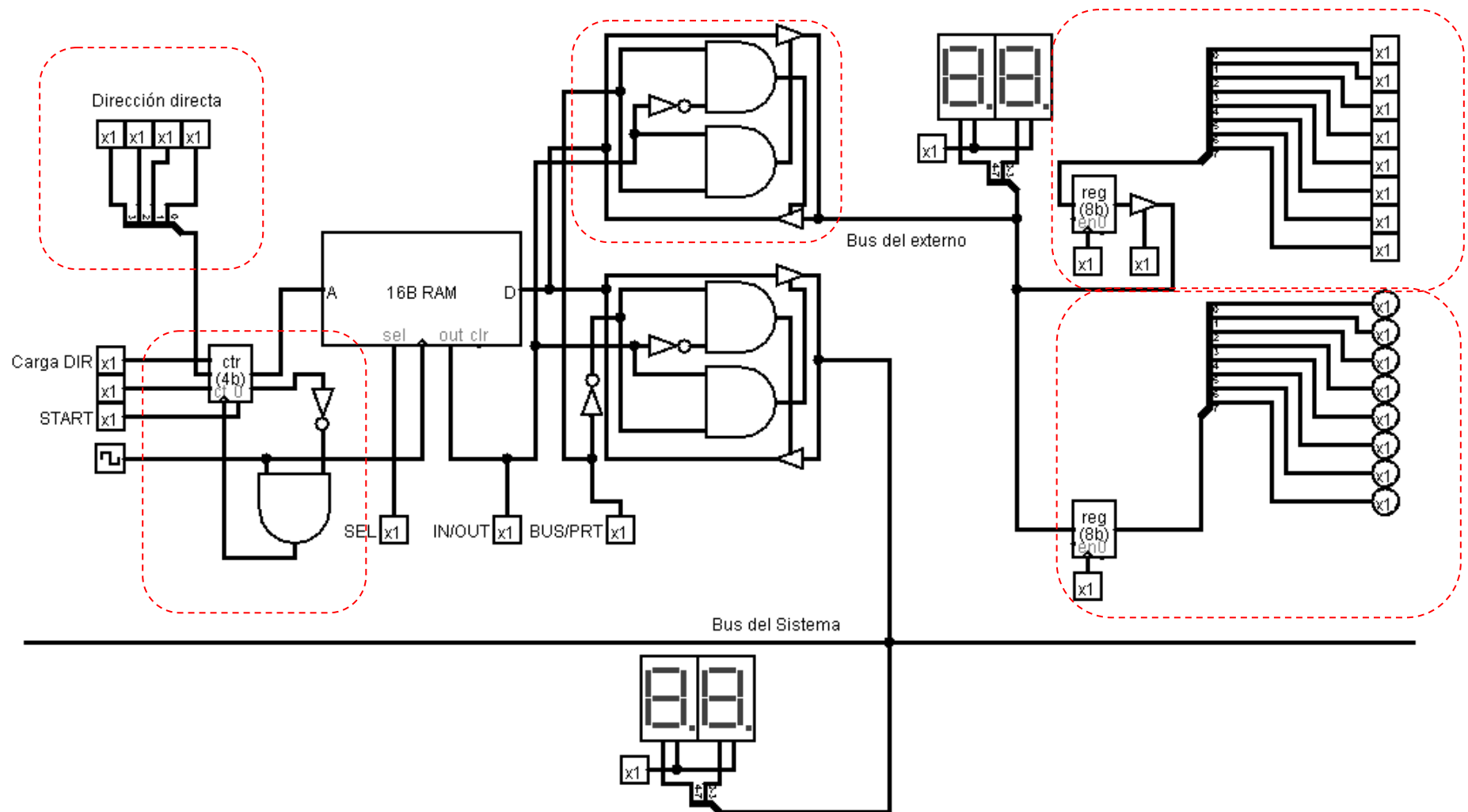
En la actualidad

- El acceso más habitual es mediante D.M.A. que hace innecesario un acceso a bajo nivel controlado por la propia CPU
- No existe una diferencia entre los dos métodos antes referidos, ya que los chipsets se encargan de gestionar la transferencia de información entre la memoria y los periféricos.
- La jerarquía de cachés de E/S permiten que la CPU no pierda tiempo sincronizando con los dispositivos de E/S.
- En el caso de microcontroladores o CPUs sencillas (un solo núcleo, sin segmentación) se utilizan métodos intermedios, como la existencia de registros (buffers) de E/S que ocupan una dirección (o espacio) en memoria

Estas transferencias pueden ser de diversos tipos:

- Lectura / Escritura.
- Bus del sistema / buses externos
- Modos de funcionamiento: Dato o ráfaga





Sincronización y control de la transferencia

Depende casi exclusivamente del tipo de gestión de E/S que se realice:

- Programada con espera. (Bucle) **Obsoleto**
- Interrupciones. **chipset** ☒
- Acceso Directo a Memoria (DMA) **chipset** ☒
- Procesadores de E/S. **chipset** ☒

Sea cual sea la alternativa, el control de la transferencia siempre utiliza los registros de estado y control del interfaz, y en la mayor parte de los casos, un controlador o procesador de DMA.

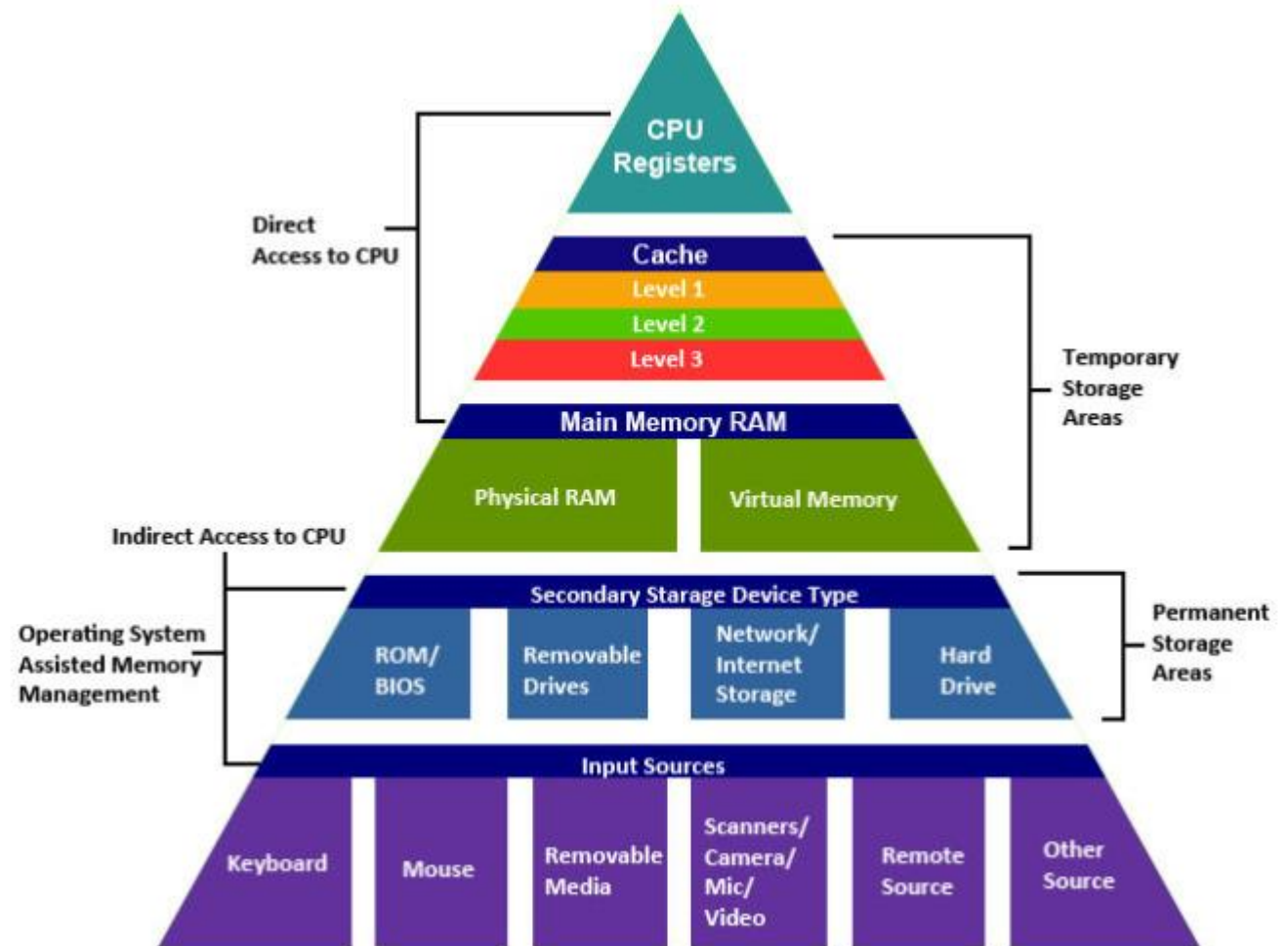
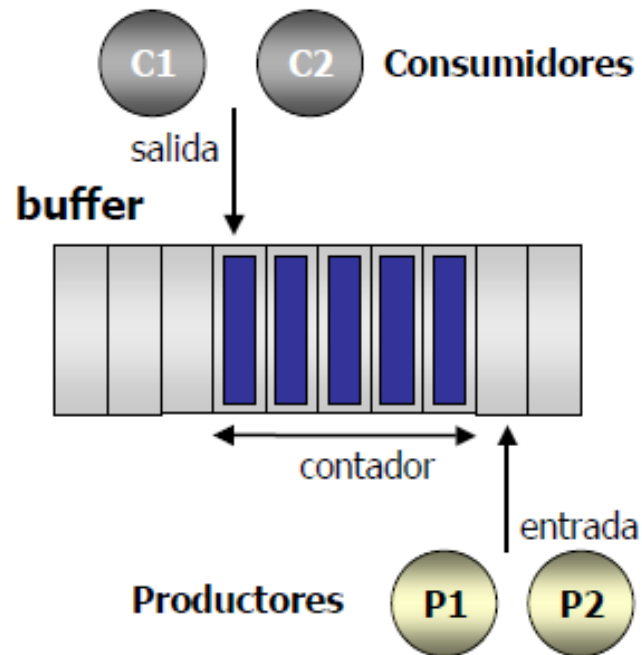
Gestión de buffers de memoria

La información que llega desde el exterior o que se quiere enviar al exterior, se va a localizar en espacios definidos dentro de la memoria (buffers)

La gestión interna de lo buffers se basa en las mismas premisas de gestión de pilas (tema 4º)

Existe una jerarquía buffers que se inserta dentro de la misma jerarquía de memoria que posee el sistema

El control de la jerarquía de buffers necesita de índices/punteros/tablas, jerarquizados. El chipset es el encargado de gestionar esta jerarquía



Términos interesantes a definir:

- **G1**: Buffer de memoria. Punteros de acceso
- **G2**: ¿Qué información debe estar asociada a los punteros?
- **G3**: ¿Dónde se almacenan físicamente los punteros?

- **G1**: Proponer la estructura de tablas de punteros para un sistema que gestione 16 periféricos dentro de 3 niveles de memoria y 2 niveles de jerarquía de buses.
- **G2**: Proponer la estructura de tablas de punteros para un sistema que gestione 8 periféricos dentro de 3 niveles de memoria y 4 niveles de jerarquía de buses.
- **G3**: Proponer la estructura de tablas de punteros para un sistema que gestione 4 periféricos dentro de 3 niveles de memoria y 8 niveles de jerarquía de buses.