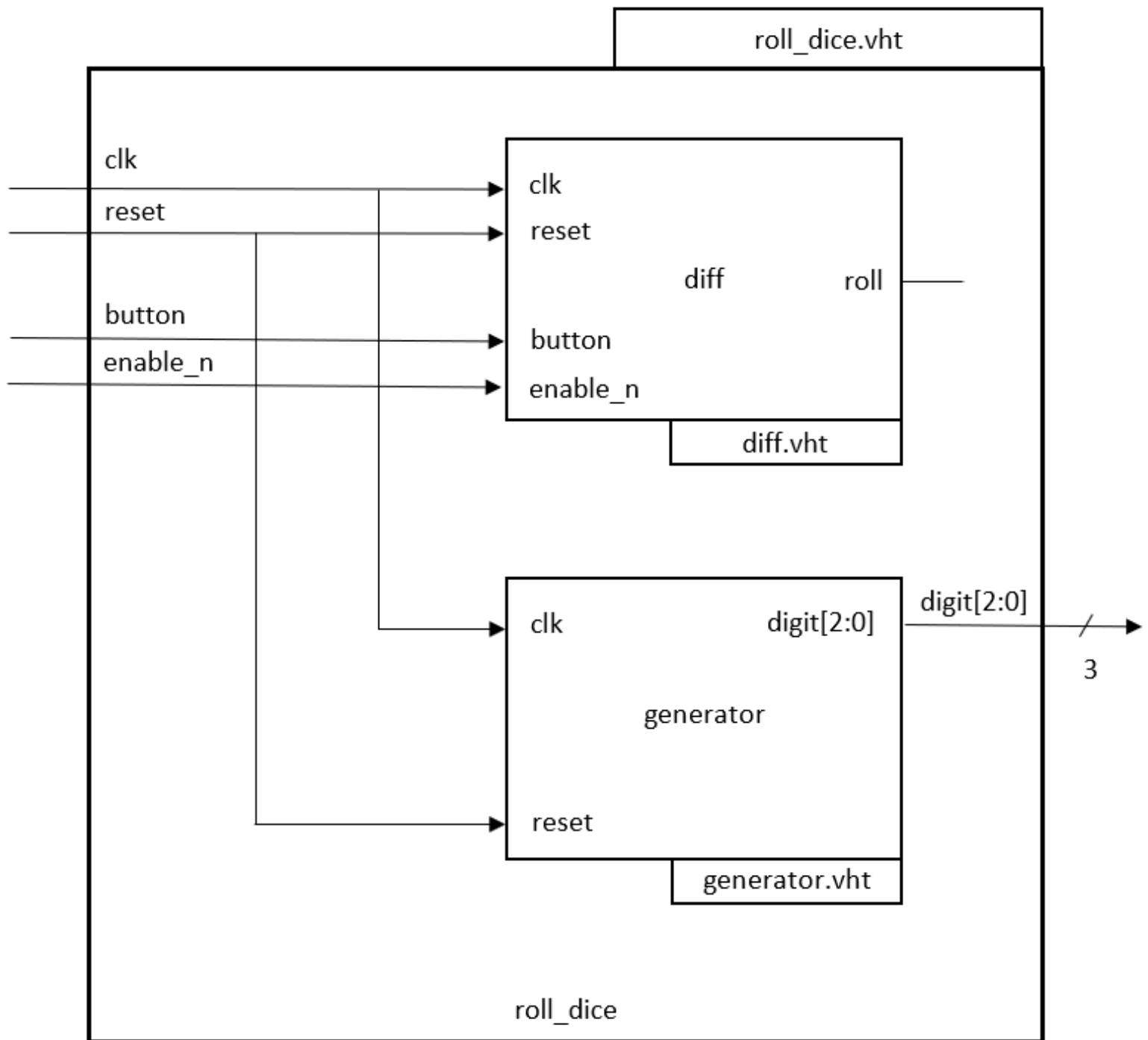
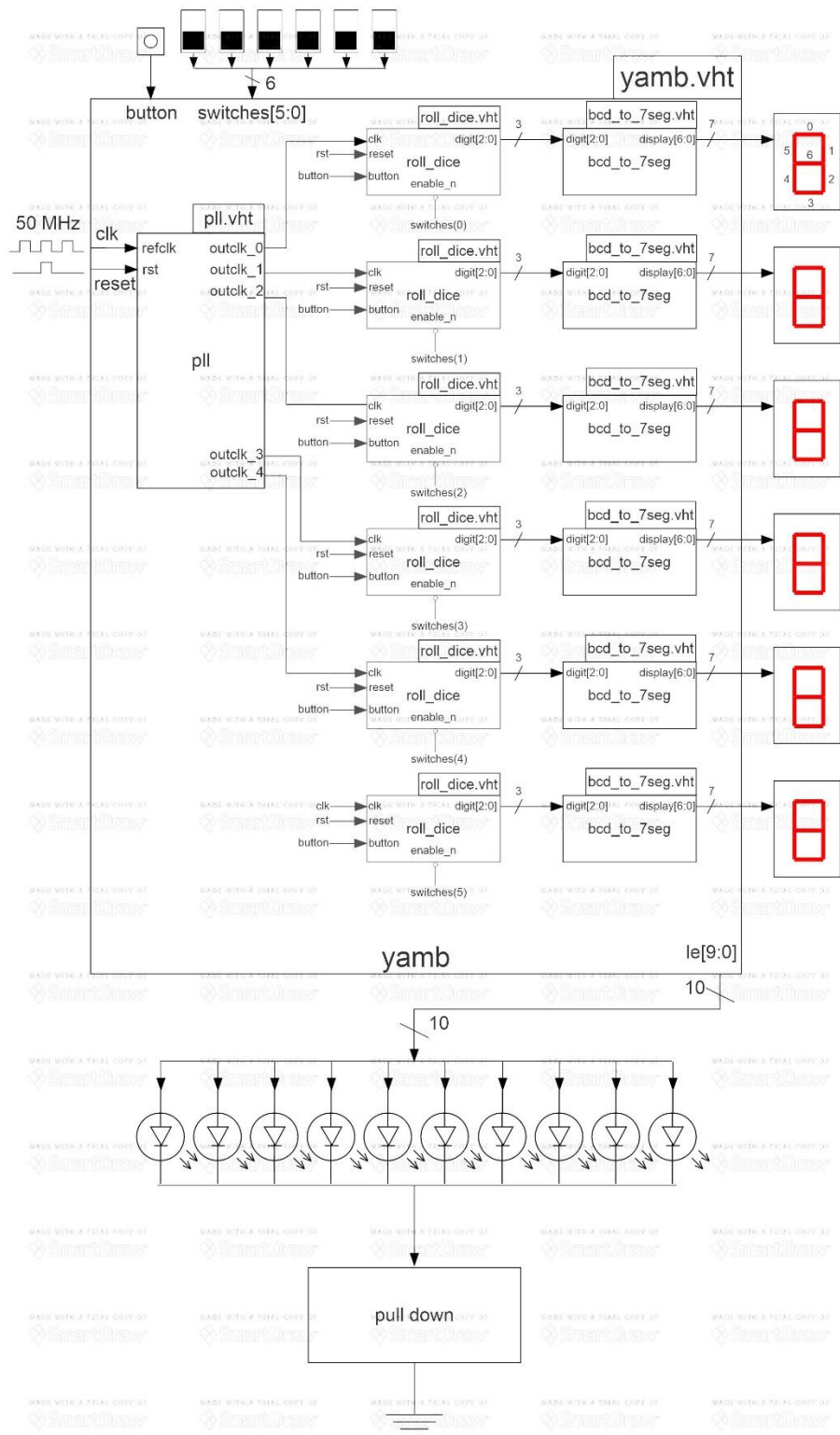


Na prvoj slici je prikaza blok sema komponente '*roll\_dice*'. Interni signal '*roll*' se nigde ne povezuje. Na sledecoj slici je prikazana blok sema kompletnog sistema nacrtana u softveru "*SmartDraw*". Interni signal '*rst*' se dovodi na ulaze '*reset*' komponente '*roll\_dice*'.

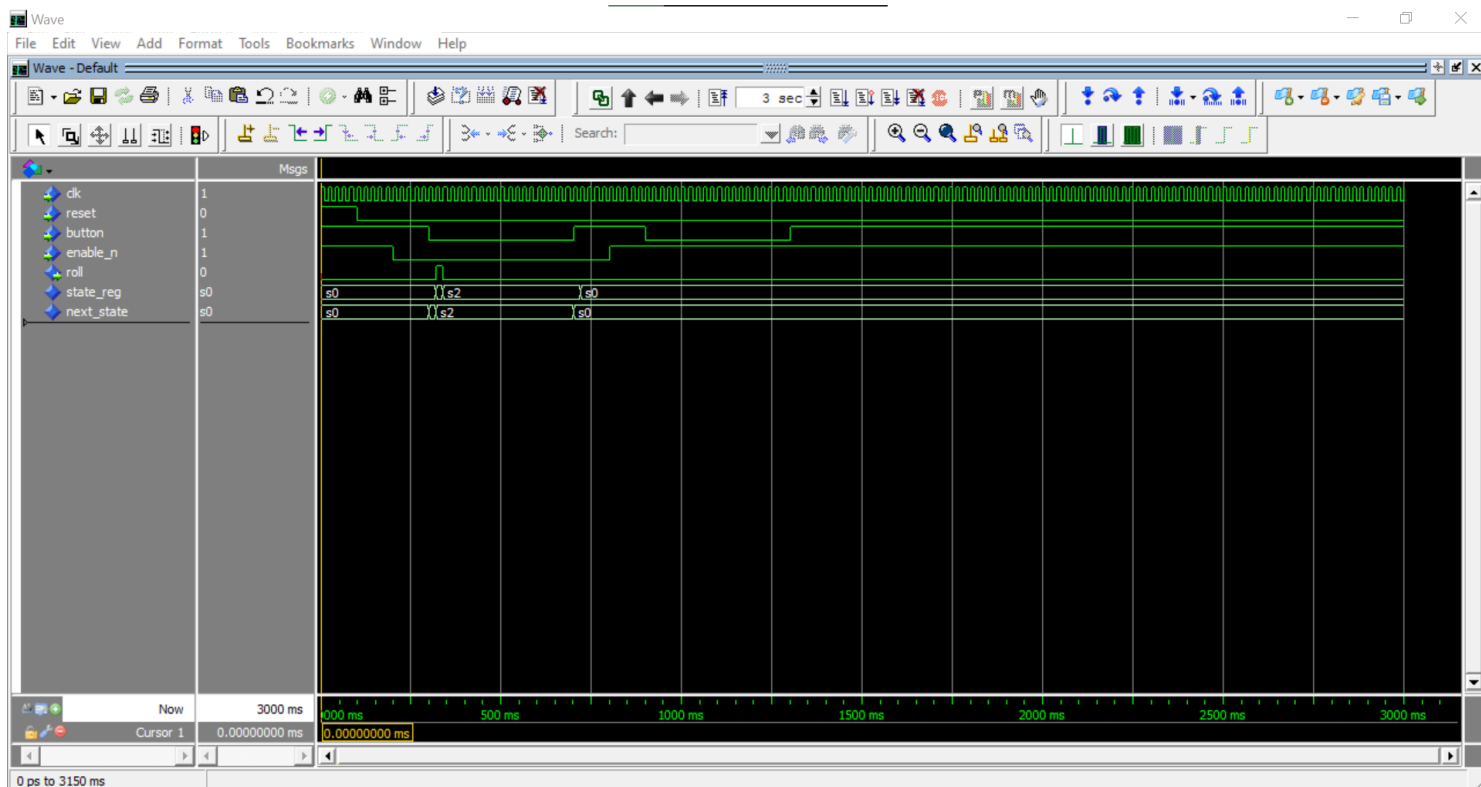
Na *slici3* su prikazni prelazi za komponentnu '*diff*'. Na *slici4* su prikazni prelazi za komponentu '*generator*'. Na *slici5* su prikazni prelazi za komponentu '*roll\_dice*'. Prikazani su prelazi bacanja pod resetom, pod neaktivnom vrednoscu signala '*enable\_n*' kao i pod uslovima pod kojima bacanje moze da se izvrši. Na *slici6* su prikazani prelazi za kompletan sistem kada se nijedan prekidac ne menja posle sva tri bacanja. Na *slici7* su prikazani prelazi za kompletan sistem kada su neki od prekidaca postavljani na logicke '*1*' nakon odgovarajucih bacanja. Na *slici8* je prikazan slucaj kada je dobijen jamb i blinkanje LE dioda u period od 4 sekunde. Prilikom ove simulacije je na sve kockice doveden isti signal takta da bi se dobio jamb.



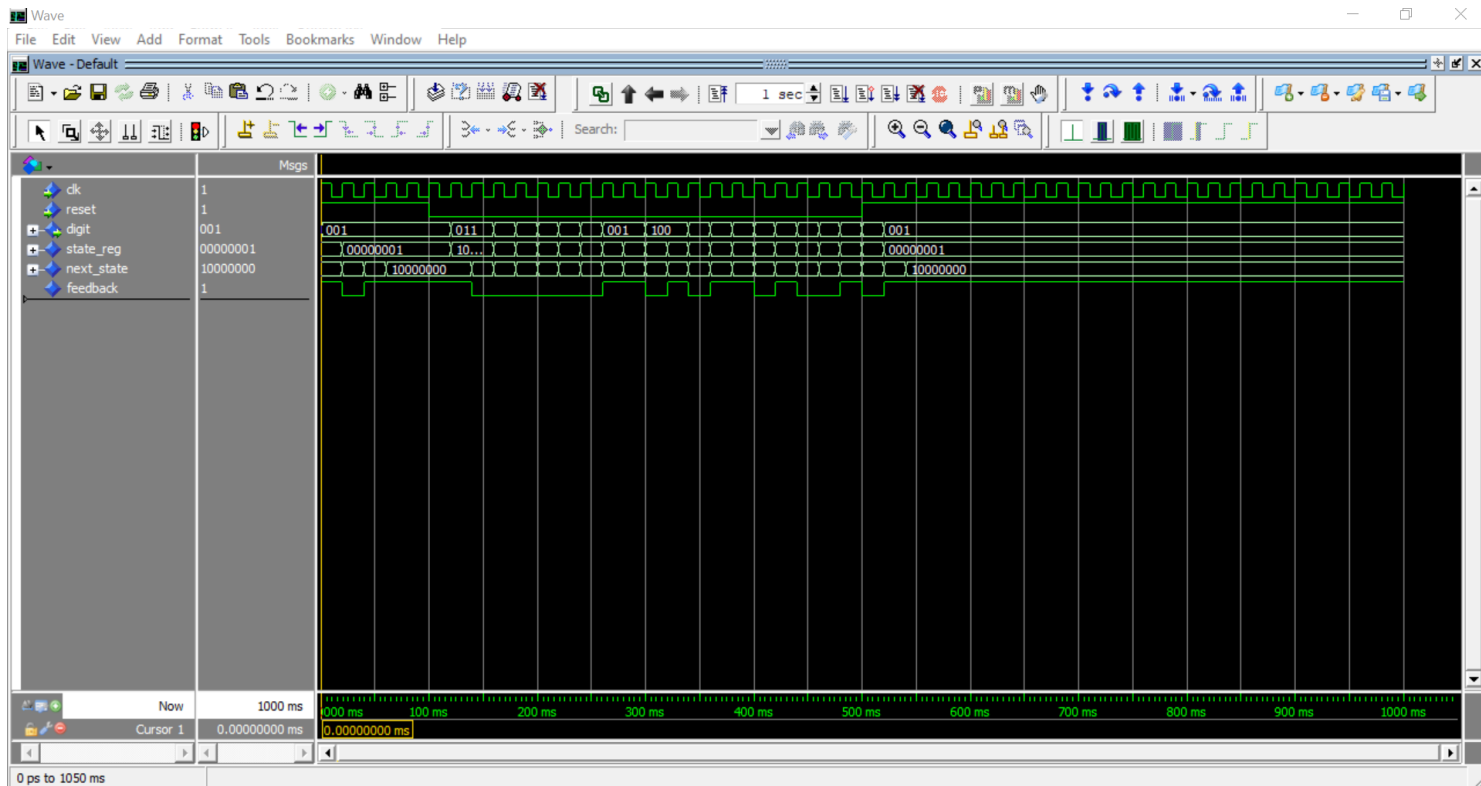
Slika 1: Blok sema za komponentu 'roll\_dice'.



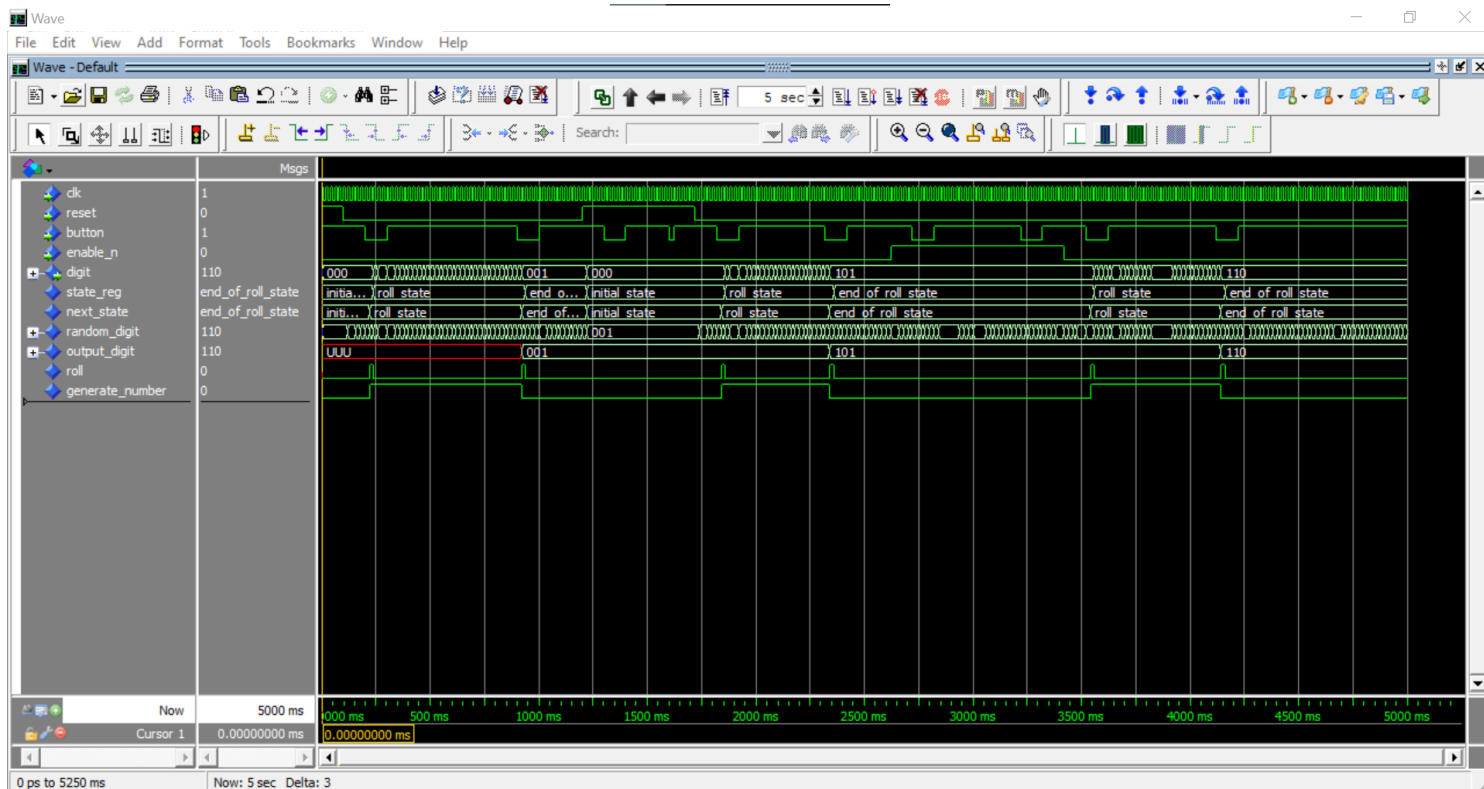
Slika 2: Blok sema za 'yamb.vht'.



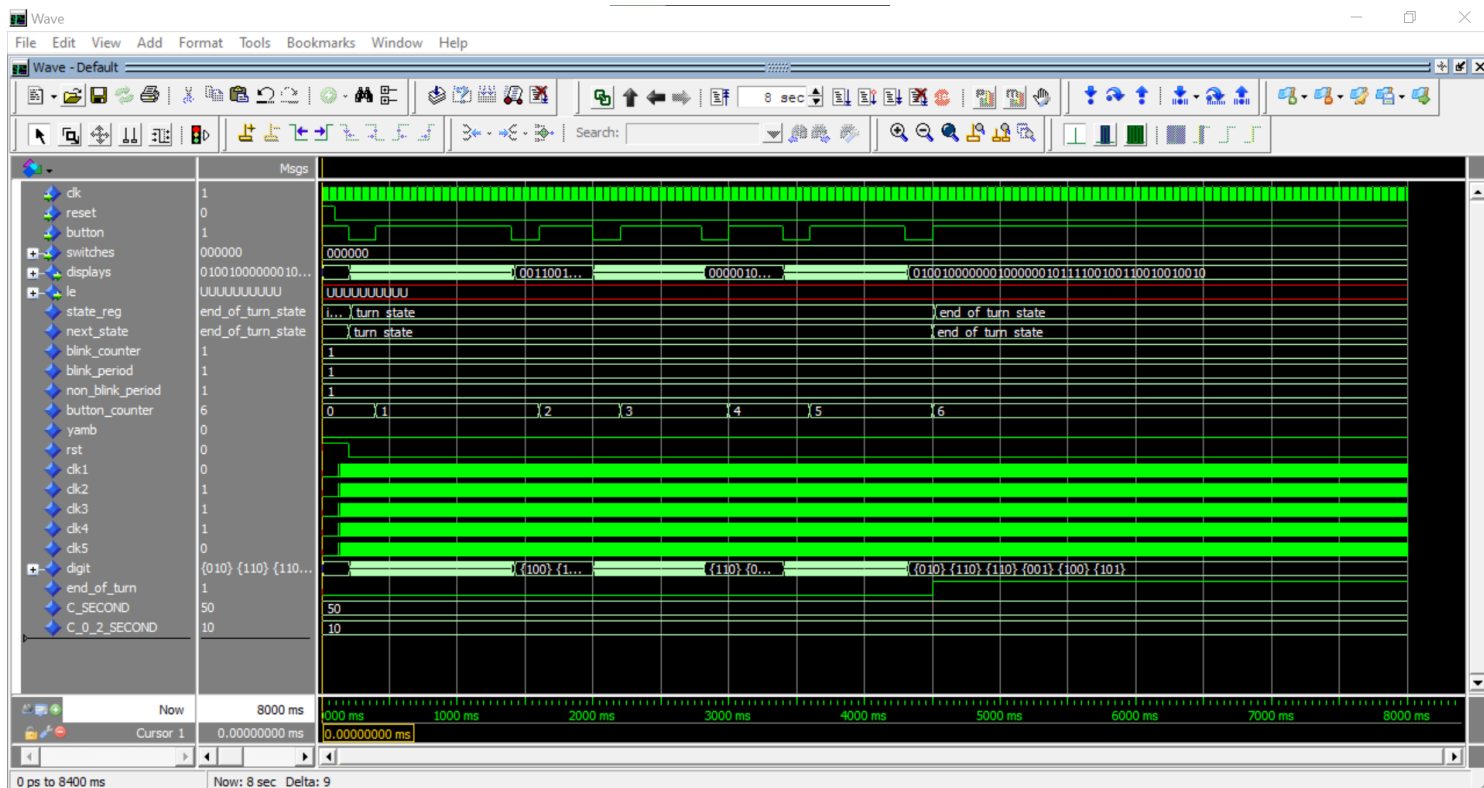
Slika 3: Prikaz prelaza za komponentu 'diff'.



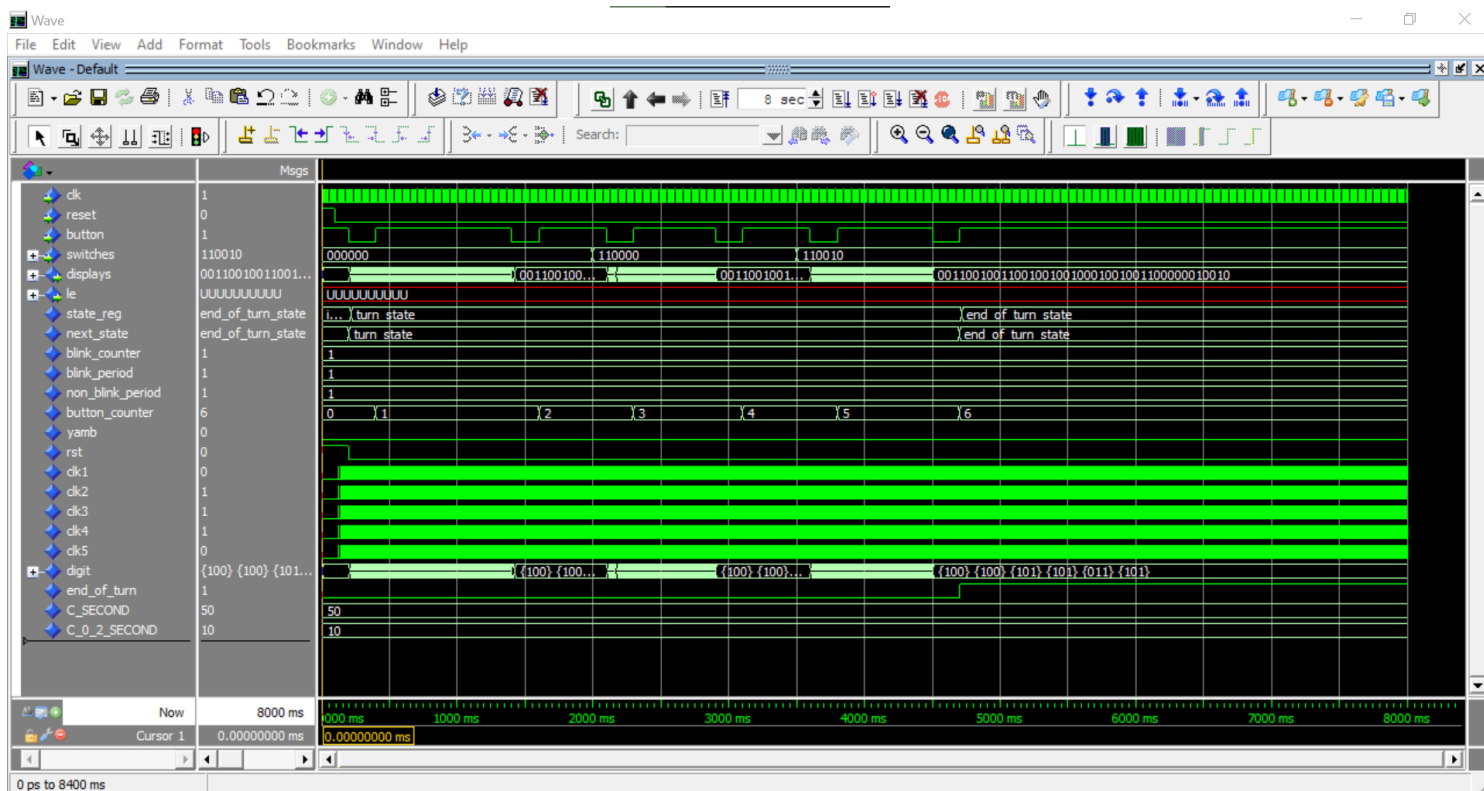
Slika 4: Prikaz prelaza za komponentu 'generator'.



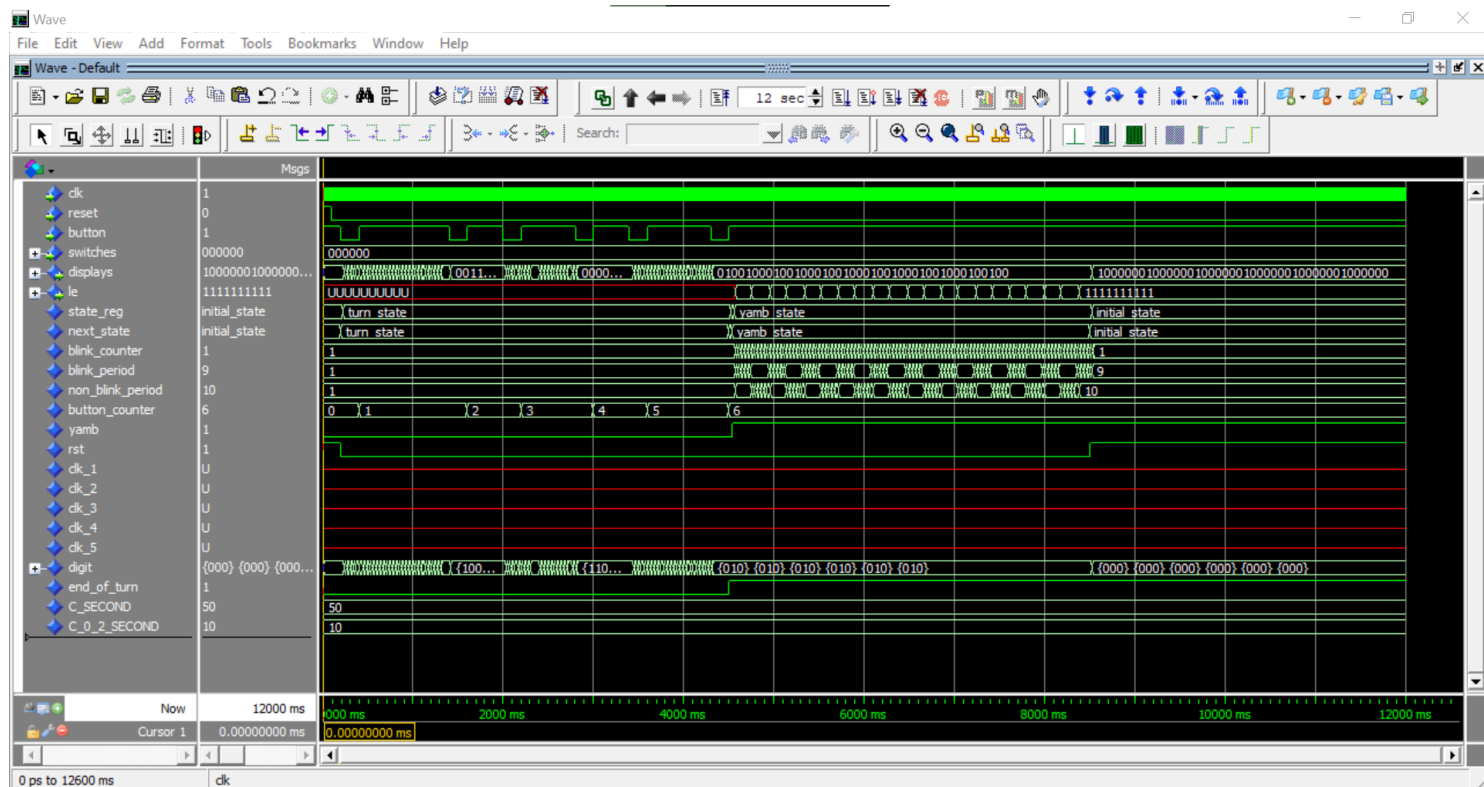
Slika 5: Prikaz prelaza za komponentu 'roll\_dice'.



Slika 6: Prikaz prelaza za ceo sistem.



Slika 7: Prikaz prelaza za ceo sistem.



Slika 8: Prikaz prelaza za ceo sistem