UNIVERSIDADE ESTADUAL DE FEIRA DE SANTANA



LOURIVAL OLIVEIRA DA SILVA

Projeto da Cálculadora Eletrônica

UNIVERSIDADE ESTADUAL DE FEIRA DE SANTANA

LOURIVAL OLIVEIRA DA SILVA

Projeto da Calculadora digital

Relatório do Problema da Calculadora Digital apresentado para avaliação da Disciplina de Arquitetura e Organização de Computadores do 2º. semestre, do Curso de Engenharia de Computação, da Universidade Estadual de Feira de Santana sob orientação do Prof. Márcio.

Sumário

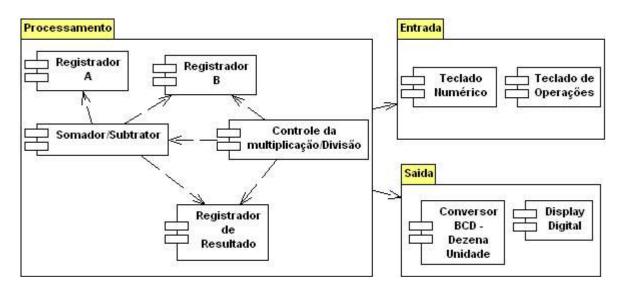
Introdução4
O Projeto5
Componentes Empregados6
Comparações Numéricas
Comparações entre dois números qualquer
Verificando se um número é zero6
Teclado
Display7
A Unidade Aritmética Lógica
Detecção de Overflow/Underflow
Soma e Subtração8
Multiplicação8
Divisão8
Conclusão9
Referências Bibliográficas
Anexo I11

Introdução

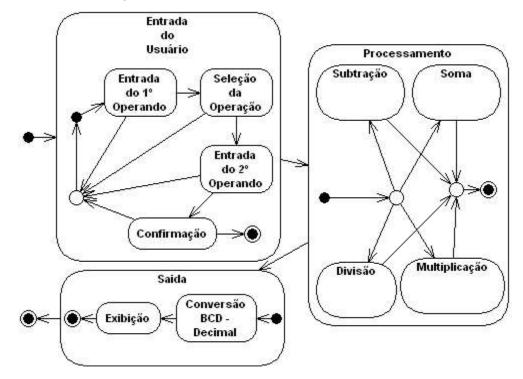
As calculadoras digitais são uma constante no cotidiano do homem moderno, porém mesmo se propondo a atingir objetivos tão modestos e triviais uma calculadora digital emprega uma complexa gama de dispositivos e conexões quando observada a nivél de projeto de circuito digital. O presente trabalho visa explanar sobre o projeto de desenvolvimento de um dispositivo capaz de realizar as quatro operações matemáticas básicas, a partir de componentes eletrônicos simples. Algumas simplificações foram feitas para tornar o projeto menos complexo, como o não tratamento de números negativos, e a manipulações de números inteiros somente. A primeira parte do projeto procura dar uma visão ampla do projeto, passando depois a explicar de forma mais detalhada os componentes de cada módulo da calculadora e as considerações que foram feitas para se implementar cada um destes módulos, e suas conexões.

O Projeto

Neste projeto de calculadora digital evidêncio-se três módulos principais, dois destes fazem a interface com o usuário, que são o teclado e o display digital, o terceiro e mais complexo é o responsavél pela execução das funções da calculadora. Como evidênciado no diagrama abaixo que destaca os principais módulos e seus subcomponentes.



O ciclo de operação da calculadora para este projeto foi definido como segue abaixo sem nenhuma variação:



Estas instruções são digitadas no teclado do equipamento que é composto por dez teclas que representam cada digito no sistema decimal, acrescido de mais quatro botões que acionam as operações básicas implementadas neste projeto (Soma, Subtração, Multiplicação e Divisão), e por fim um botão "Igual" que indica ao sistema que a entrada de dados foi finalizada, para que este execute a operação informada e que imprima o resultado no Display de dois digitos presente no aparelho.

Componentes Empregados

3-State – É um componente elétrônico assume o valor lógico da entrada quando a porta inferior está com sinal 1, caso contrário a sua saída não corresponde a nenhum estado lógico válido, ficando assim no "Terceiro estado"



XOR – É uma porta lógica que só assume o valor verdade quando um e somente uma das suas entradas é verdadeira, retornando falso em todas as outras possibilidades, ou seja quando os valores de suas entradas são iguais.



NOR – Este tipo de porta lógica faz uma negação a uma porta OR normal.

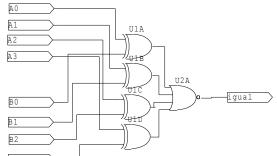


Registradores – Armazena os valores das entradas somente num transição de clock, mantendo este valor na saída até que outra transição de clock ocorra.

Comparações Numéricas

Para realizar certas operações fez-se nescessários em algumas operações a comparação entre dois números, para determinar se este é zero ou se tem os mesmos valores, os processos para realizar tais comparações são explicados abaixo:

Comparações entre dois números qualquer - As comparação entre dois números

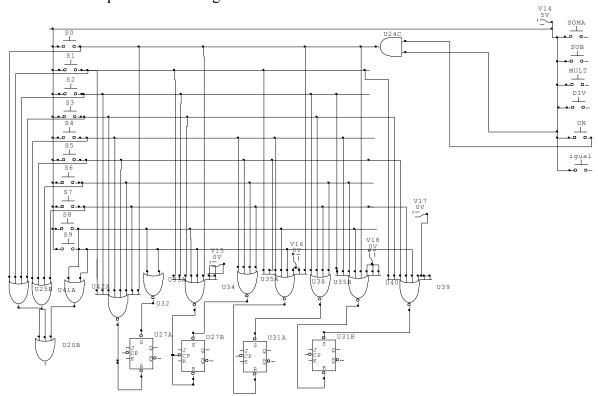


binários foram feitas se utilizando de 4 portas XOR de duas entradas e uma NOR de duas entradas, em cada porta XOR se introduzio os bits correspondentes em cada par de número a ser comparado e as saídas dessas XOR foram ligadas á entrada de uma NOR que indicava quando todos os valores se correspondiam, ou sejam quando o valor de todas as XOR davam Falso.

Verificando se um número é zero – Certificar-se de que um determinado valor binário é zero é uma operação simples, basta ligar todas os bits deste número às entradas de uma porta NOR, assim a saída indicará se todas as entradas estão em "zero".

Teclado

As entradas do usuários são feitas através de um teclado numérico de 0 a 9 que é implementado utillizando-se um conjunto de portas OR ligadas a uma matriz que determina os valores binários de cada número pressionado, este valor é então armazenado num conjunto de Flip-Flops antes de serem copiados para os Registradores A ou B de acordo com o número que está sendo digitado.

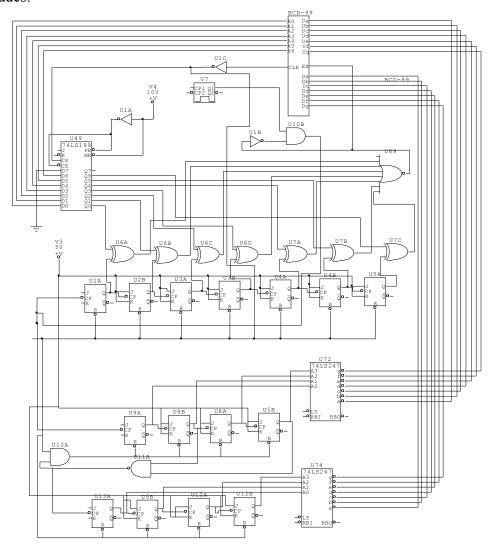


Display

O display da calculadora proposta configura certo grau de complexidade devido ao fato que este deve represntar valores inteiros no intervalo de 0 a 91 (inclusive), para simplificação do projeto valores negativos não foram considerados.

O valor a ser exibido no display da calculadora sempre corresponde ao valor do registrador de resuldo da calculadora, assim para se exibir os valores temporários das entradas A e B desativa-se a entrada B e soma o valor de A assim se obtém a na saida, repete-se a mesma operação com a entrada B, desativando a A. Quando o valor do registrador de resultado da calculadora e modificado então inicia-se uma contagem sequêncial em que a cada operação o valor do contador é comparado ao valor do registrador

de resultado, quando os valores se igualarem a contagem cessa, neste ponto dois outros contadores de década possui separados o valor das dezenas e o valor das unidades, esta separação se dá paralelamente à contagem do contador principal que a cada iteração aciona o contador de decadas que a cada dezena se reinicia acionando o contador de dezenas. Assim ao final do processo basta converter os valores do contador de decadas e do contador de unidades para um displays de 7-segmentos que representarão corretamente as dezenas e as unidades.



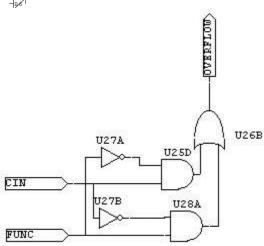
A Unidade Aritmética Lógica

A unidade aritmética Lógica (UAL) é o circuito responsavél por efetuar as operações matemáticas definidas para a calculadora, neste projeto as funções definidas foram a soma, subtração, multiplicação e divisão. As duas primeiras são mais fáceis de implementar, pois se utilizam de algoritimo relativamente fácil e direto, enquanto as duas últimas nescessitam de um algoritimo mais elaborado, e portanto de maior complexidade.



Todas as funções acima se baseiam na utilização de um conjunto se somadores completos, como demonstrador no Anexo I. Além do resultado da operação este Somador/Subtrator completo pode detectar a ocorrência do Overflow e Underflow, possuindo também circuitos lógicos para desabilitar cada porta individualmente, estas carácteristicas adicionais são utilizadas na implementação das operações de Multiplicação e da Divisão.

Detecção de Overflow/Underflow



Quando um número é tão grande que não pode ser representado no hardware envolvido diz-se que houve um Overflow, de forma análoga diz-se que houve um Underflow quando um número é tão pequeno que não pode ser representado no hadware envolvido. Neste problema somente o segundo evento é pertinente, pois ele ocorre quando subtraimos um número qualquer por outro maior que ele, assim utiliza-se este evento para determinar o fim das subtrações sucessivas que compoem a divisão. O hardware de detecção de overflow é exibido ao lado é adicionado ao Out do somador completo significativo, e o valor de sua saída indica a

presença de Overflow/Underflow na operaçõa corrente.

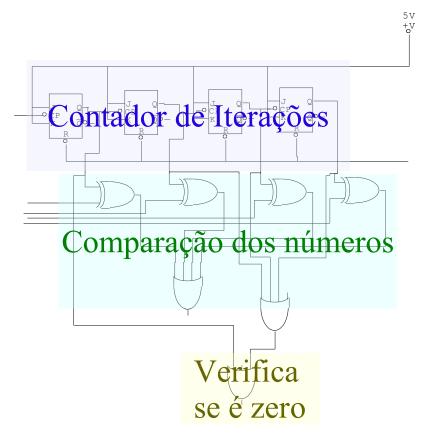
Soma e Subtração

As operações de adição e feita utilizando-se quantro somadores completos, que utilizam como entradas os valores dos registradores "A" e "B". As operações de subtração utilizam o mesmo circuito porém invertendo todas as entradas de "B" e acionando o Carrie-In do primeiro somador, para gerar o chamado complemento de dois do número "B", que é o valor do número negativo correspondente a "B", obténdo-se assim a função de subtração "A" e "B", substituindo esta operação pela soma de a por menos B, o que é matemáticamente equivalente. O modelo de implementação deste somador pode ser observado no Anexo I.

Multiplicação

A multiplicação é a soma sucessiva de um número, sendo assim projetou-se a calculadora para aproveitar o hardware utilizado para soma nesta operação também. Ela se utiliza do registrador A e anula o B fazendo a soma sucessiva de A pelo resultado da soma anterior, até que B se torne igual ao valor do contador de iterações, obtendo-se assim a multiplicação de A por B. Há duas operações que devem ser especialmente tratadas, a primeira é a multiplicação por zero, que deve sempre resultar em zero, como a condição de parada se satisfaz com a igualdade entre B e o valor do contador de passos, deve-se evitar a

ocorrência da soma pois, mesmo com os valores iguais haverá ainda uma operação, para tal há um conjunto de portas lógicas que desativam as entradas A e B do somador quando o valor do contador for zero, assim a multiplicação quando B for zero sempre resultará em zero. Isto apaga qualquer valor previamente contido no registrador de resultado.

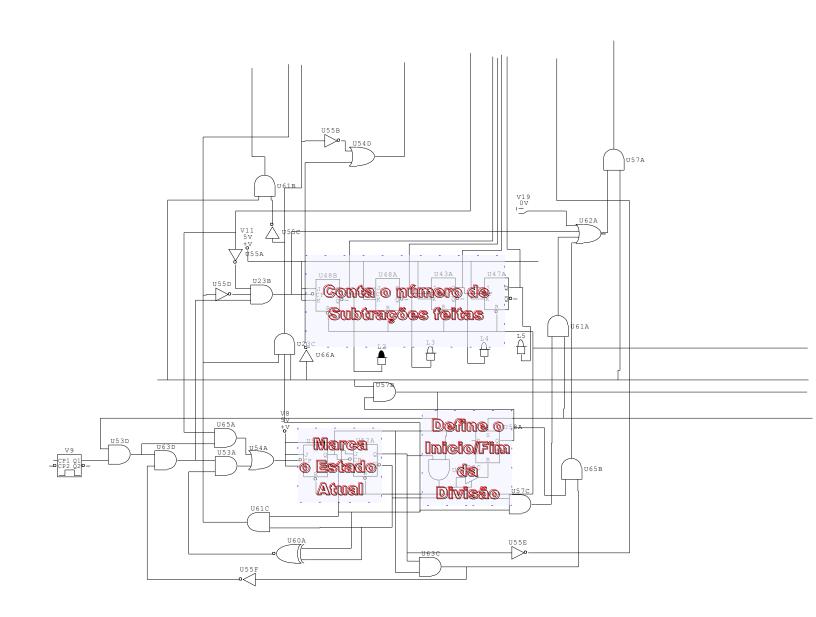


Divisão

A divisão é feita apartir de um contador de contador de 4 bits e um segundo contador de 2 bits que registra o estado da divisão. Esta operação é implementada a partir do seguinte algoritimo:

- 1. RESULTADO = A + ZERO;
- 2. C = ZERO;
- 3. ENQUANTO (RESULTADO A > ZERO) FAÇA: RESULTADO = RESULTADO – A; C = C + 1;
- 4. RESULTADO = C;
- 5. EXIBIR RESULTADO;

Estas operações são executadas no sistema através dos blocos de contadores logo abaixo do Somador e do Mux na saida do Somador utilizado para alternar entre o valor do Somador e o valor do contador da divisão.



Conclusão

Apesar deste projeto ser demasiadamento simplificado quando comparado ao de uma calculadora convencional, sua implementação se mostrou massante e penosa, especialmente no que diz respeito às implementação das operações de multiplicação e divisão, sua implementação também mostrou como os mais simples circuitos eletrônicos quando devidamente agrupados conseguem executar operações diversas.

Este projeto peca por ter poucas otimizações, muitas das lógicas combinacionais são redundantes ou poderiam ser efetuadas de forma mais concisa. Talvez se pudesse reduzir de forma significativa o número de componentes empregados.

Referências Bibliográficas

PATTERSON, David A. e HENNESSY, John L., *Organização e projeto de computadores* a interface hardware/software, Segunda edição. Rio de Janeiro, LTC, 2000.

GAJSKI, Daniel D., Principles Of Digital Design, Prentice-Hall Inc., 1997

IDOETA, Ivan V., CAPUANO, Francisco F., *Elementos de Eletrônica Digital*. 6ª Edição. São Paulo: Érica, 1984.

TOCCI, R. J. Sistemas Digitais: Princípios e Aplicações, LTC, 2000, 7º edição

Anexo I

Somador e Subtrator completo de 5 bits:

