数字电路 Digital Circuits and System

李文明 liwenming@ict.ac.cn





时序逻辑电路





时序逻辑电路知识点

- 同步时序电路, 异步时序电路
- 寄存器,移位寄存器
- 计数器



时序逻辑电路

- 时序逻辑电路概述
- 时序逻辑电路的分析方法
- 若干常用的时序逻辑电路
- 时序逻辑电路的设计方法
- 时序逻辑电路的竞争-冒险现象



时序逻辑电路

- 时序逻辑电路概述
- 时序逻辑电路的分析方法
- 若干常用的时序逻辑电路
- 时序逻辑电路的设计方法
- 时序逻辑电路的竞争-冒险现象

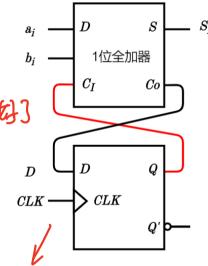


时序逻辑电路特点

- 时序电路功能特点
 - 与组合逻辑电路(只取决于当时的输入信号)不同
 - 输出不仅取决于输入信号,还与电路的原来状态相关
 - 串行加法器,可实现两个多位数从低位到高位逐位相加

同一时刻发有一个加强器在工作 的到70%—90%就很好了

- 时序电路结构特点
 - 通常包含组合电路和存储电路两个组成部分
 - 存储电路的输出状态必须反馈到组合电路的输入端, 与输入信号一起,共同决定组合逻辑电路的输出



节有面积、但牺牲了速度





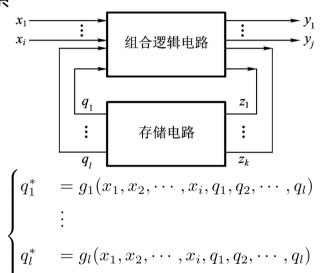
时序电路描述方法

• 可以用三个方程组来描述信号间的逻辑关系

输
量

$$\begin{cases} y_1 &= f_1(x_1, x_2, \cdots, x_i, q_1, q_2, \cdots, q_l) \\ &\vdots \\ y_j &= f_j(x_1, x_2, \cdots, x_i, q_1, q_2, \cdots, q_l) \\ Y &= F(X, Q) \end{cases}$$

驱
$$\left\{ egin{array}{ll} z_1 &= g_1(x_1,x_2,\cdots,x_i,q_1,q_2,\cdots,q_l) \\ & \vdots \\ z_k &= g_k(x_1,x_2,\cdots,x_i,q_1,q_2,\cdots,q_l) \\ Z &= G(X,Q) \end{array} \right.$$







状态方程



时序逻辑电路分类

按动作特点分类 > 占90%左右 同步时序电路,触发器在单一时钟源信号控制下,同时发生状态变化 没有统一的时钟信号,触发器状态的变化有先有后

一设计起来十分困难,也难以调试、电路较大时是产生蝴蝶迹

按輸出信号特点分类 但在防护方面收益较大(时种的形成功能) 型: Y F(X, Q), 存储电路的状态和输入变量共同决定输出

Mealy 会使快,而Moore/状态更多(浪费资;原)、分点是稳定(具有完整)。 如此是一个人,输出信号仅仅取决于存储电路的状态 静态的艳(漏电功起) 到新松 一个CPU罗多下模块间的交至

很多是不同主频的, 领面 三套门等进行缓冲。

时序逻辑电路

和特別的功耗

- 时序逻辑电路概述
- 时序逻辑电路的分析方法
- 若干常用的时序逻辑电路
- 时序逻辑电路的设计方法
- 时序逻辑电路的竞争-冒险现象



同步时序逻辑电路的分析方法

- 时序电路分析目标
 - 找出电路的逻辑功能
 - 即要求找出电路的状态和输出在输入变量和时钟 (CLK) 作用下的变化规律

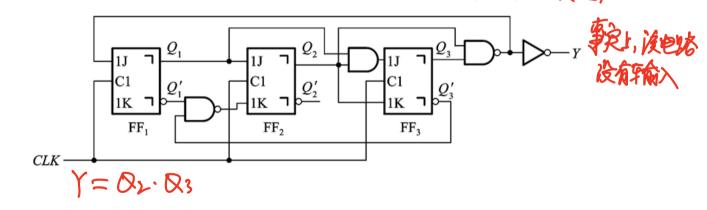
● 分析步骤

- 从给定逻辑图写出存储电路中每个触发器的驱动方程(输入的逻辑式),得到整个 电路的驱动方程
- 2. 将驱动方程代入触发器的特性方程,得到状态方程 → ♡ωμ ⊆ ƒ(♡ω) ...
- 3. 根据逻辑图写出电路的输出方程
- 4. 画出状态转换表、状态转换图或波形图
- 5. 根据输出和输入的关系确定电路的逻辑功能





同步时序逻辑电路分析举例(1)



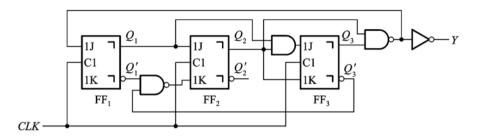




写出电路的3个方程组

● 触发器驱动方程

$$\begin{cases}
J_1 = (Q_2 Q_3)', & K_1 = 1 \\
J_2 = Q_1, & K_2 = (Q_2' Q_3')' \\
J_3 = Q_1 Q_2, & K_3 = Q_2
\end{cases}$$



輸出方程: Y = Q₂ · Q₃





分析时序逻辑电路的状态转换过程

- 状态转换表(也称状态转换真值表):将所有输入变量和电路初态的取值, 代入电路的状态方程和输出方程,得到电路次态(新态)的输出值,列成表
- 状态转换图 (状态机流程图): 状态转换表以图形的方式直观表示出来,即 为状态转换图

● 时序图





根据状态方程列出状态转换表(1)

- 此电路没有输入变量,属于穆尔型的时序逻辑电路,输出端的状态只决定于电路的初态
- CLK不是输入逻辑变量。它只是控制触发器 状态转换的操作信号

设电路的初始状态是 $Q_3Q_2Q_1=000$,代入状态方程,得:

$$\begin{cases} Y = Q_2 Q_3 \\ Q_1^* = (Q_2 Q_3)' \cdot Q_1' \\ Q_2^* = Q_1 Q_2' + Q_1' Q_2 Q_3' \\ Q_3^* = Q_1 Q_2 Q_3' + Q_2' Q_3 \end{cases} \begin{cases} Y = 0 \\ Q_1^* = 1 \\ Q_2^* = 0 \\ Q_3^* = 0 \end{cases} \begin{cases} Y = 0 \\ Q_1^* = 0, \dots, \begin{cases} Q_1^* = 0 \\ Q_2^* = 1 \\ Q_3^* = 0 \end{cases} \end{cases} \begin{cases} Y = 0 \\ Q_1^* = 0 \\ Q_2^* = 1 \\ Q_3^* = 0 \end{cases}$$





根据状态方程列出状态转换表(2)

- 根据上页的计算结果, 画出状态转换表
- 检查一下状态转换表是否包含了 电路所有可能出现的状态?
- 缺少的补充进去,得到完整的状态转换表
- 该电路是七进制加法计数器

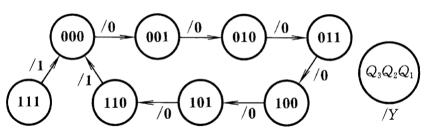
CLK	Q_3	Q_2	Q_1	Q_3^*	Q_2^*	Q_1^*	Y
0	0	0	0	0	0	1	0
1	0	0	1	0	1	0	0
2	0	1	0	0	1	1	0
3	0	1	1	1	0	0	0
4	1	0	0	1	0	1	0
5	1	0	1	1	1	0	0
6	1	1	0	0	0	0	1
7	1	1	1	0	0	0	1





时序逻辑电路的状态转换图

- 将状态转换表以图形的方式直观表示出来,即为状态转换图
 - 圆圈表示电路的各个状态
 - 箭头表示状态转换的方向
 - 箭头上标注输入/出变量
 - 将输入变量写在斜线以上,输出变量写在斜线以下



CLK	Q_3	Q_2	Q_1	Q_3^*	Q_2^*	Q_1^*	Y
0	0	0	0	0	0	1	0
1	0	0	1	0	1	0	0
2	0	1	0	0	1	1	0
3	0	1	1	1	0	0	0
4	1	0	0	1	0	1	0
5	1	0	1	1	1	0	0
6	1	1	0	0	0	0	1
7	1	1	1	0	0	0	1



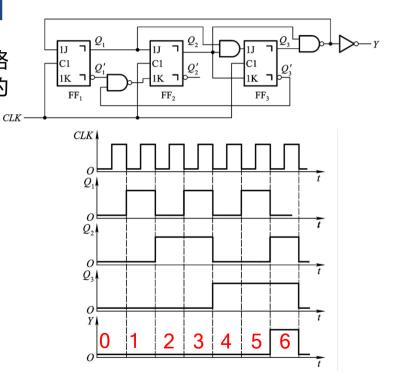




时序逻辑电路的时序图

● 在时钟脉冲序列的作用下,电路的状态、输出状态随时间变化的波形

CLK	Q_3	Q_2	$\overline{Q_1}$	Q_3^*	$oldsymbol{Q}_{2}^{*}$	Q_1^*	Y
0	0	0	0	0	0	1	0
1	0	0	1	0	1	0	0
2	0	1	0	0	1	1	0
3	0	1	1	1	0	0	0
4	1	0	0	1	0	1	0
5	1	0	1	1	1	0	0
6	1	1	0	0	0	0	1
7	1	1	1	0	0	0	1







同步时序逻辑电路分析举例(2)

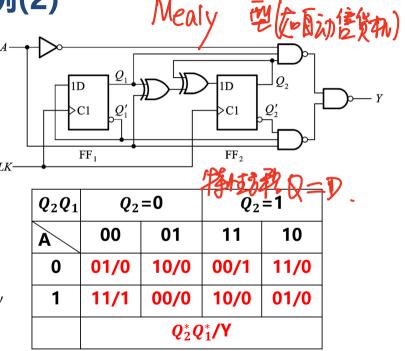
分析下图的时序逻辑电路的功能, 写出电路的驱动方程、状态方程和 输出方程,画出电路的状态转换图

1. 驱动方程:
$$\begin{cases} D_1 = Q_1' \\ D_2 = A \oplus Q_1 \oplus Q_2 \end{cases}$$

2. 状态方程:
$$\begin{cases} Q_1^* = D1 \\ Q_2^* = A \oplus Q_1 \oplus Q_2 \end{cases}$$

3. 输出方程:
$$Y = ((A'Q_1Q_2)' \cdot (AQ'_1Q'_2)')'$$

= $A'Q_1Q_2 + AQ'_1Q'_2$



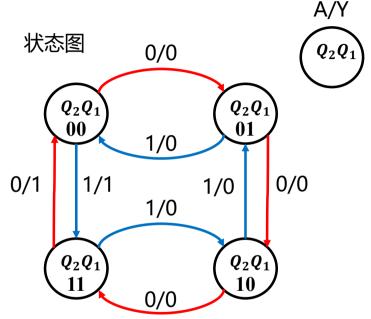




根据状态转换表画状态图

状态转换表的另一种形式

CLK	A	Q_2	Q_1	$oldsymbol{Q}_2^*$	Q_1^*	Y
0	0	0	0	0	1	0
1	0	0	1	1	0	0
2	0	1	0	1	1	0
3	0	1	1	0	0	1
4	1	0	0	1	1	1
5	1	0	1	0	0	0
6	1	1	0	0	1	0
7	1	1	1	1	0	0



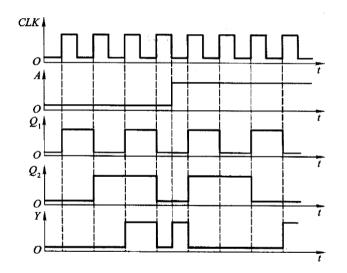
此电路是有输入控制的可逆计数器 A=0为加法计数器,A=1为减法计数器

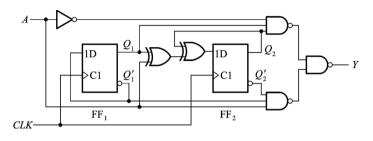




根据状态转换表画波形图

有输入控制的2位可逆计数器





Q_2Q_1	Q_2	=0	$Q_2 = 1$				
A	00	01	11	10			
0	01/0 10/0		00/1	11/0			
1	11/1	00/0	10/0 01/0				
	$Q_2^*Q_1^*/Y$						





异步时序电路的分析方法

- 与同步时序电路的结构区别
 - 电路中的触发器用不同的时钟信号驱动
 - 触发器不在同一时钟信号控制下同时翻转
- 与同步电路分析方法的差别
 - 除了写出驱动方程、状态方程和输出方程等外
 - 还需写出各个触发器的时钟信号驱动方程
 - 计算触发器次态时要考虑是否有时钟引起触发器翻转,如果没有,触发器状态不变

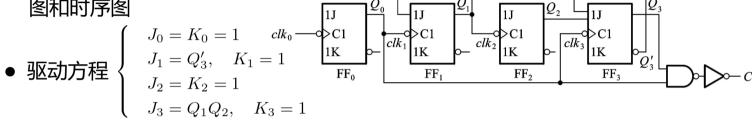




异步时序电路的分析举例

• 试分析逻辑功能, 画出状态转换

图和时序图



● 将驱动方程代入JK触发器特件方程: $Q^* = IQ' + K'Q$,得到状态方程, clk_i 表示时钟信号,不是一个逻辑变量

$$\begin{cases}
Q_0^* = Q_0' \cdot clk_0 \\
Q_1^* = Q_3'Q_1' \cdot clk_1 \\
Q_2^* = Q_2' \cdot clk_2 \\
Q_3^* = Q_1Q_2Q_3' \cdot clk_3
\end{cases}
\begin{cases}
clk_0 = clk \\
clk_1 = Q_0 \\
clk_2 = Q_1 \\
clk_3 = Q_0
\end{cases}$$

● 输出方程 $C = Q_0Q_3$



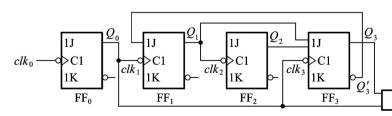


异步电路的状态转换表

 ● 设Q₃Q₂Q₁Q₀ = 0000为初态,依据 状态方程和时钟方程,推算电路 中触发器的次态,结果如右表

$$\begin{cases} Q_0^* = Q_0' \cdot clk_0 \\ Q_1^* = Q_3'Q_1' \cdot clk_1 \\ Q_2^* = Q_2' \cdot clk_2 \\ Q_3^* = Q_1Q_2Q_3' \cdot clk_3 \end{cases} \begin{cases} clk_0 = clk \\ clk_1 = Q_0 \\ clk_2 = Q_1 \\ clk_3 = Q_0 \end{cases}$$

• $Q_3^*Q_2^*Q_1^*Q_0^* = 0001, 0010,...,1001,0000$





					•	, ,	111	
		触发器	器状态		F	输出		
clk_0	Q_3	Q_2	Q_1	Q_0	clk_3	clk_2	clk_1	C
1	0	0	0	0	0	0	0	0
↓	0	0	0	(T)	1	0	1	0
↓	0	0	1	(0	0	1	0	0
↓	0	0	(1)	Ŏ	(1)		1	0
↓	0	1	0	0		0	0	0
↓	0	1	0	1	(1)	0	<u>(1)</u>	0
↓	0	1	1	(0)		1	Q	0
↓	0	1	$\sqrt{1}$		(1)	T	1	0
↓		0	0	0		6	0	0
↓ ↓	(1)	0	0	[1]	1	0	1	1
1	0	0	0	0	0	0	0	0

异步十进制加法计数器

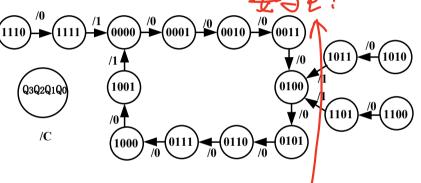






异步时序电路的状态图

● 状态转换图



● 10个状态0000~1001是在循环内

● 其它6个状态1010~1111在时钟作用下,都可以进入此内循环,具有这种特点的称为能**自启动**的时序逻辑电路

	f	触发語	器状态	\$	B	时钟信号		
clk_0	Q_3	Q_2	Q_1	Q_0	clk ₃	clk_2	clk_1	С
1	0	0	0	0	0	0	0	0
\downarrow	0	0	0	1	1	0	1	0
\downarrow	0	0	1	0	0	1	0	0
\downarrow	0	0	1	1	1	1	1	0
\downarrow	0	1	0	0	0	0	0	0
\downarrow	0	1	0	1	1	0	1	0
\downarrow	0	1	1	0	0	1	0	0
\downarrow	0	1	1	1	1	1	1	0
\downarrow	1	0	0	0	0	0	0	0
1	1	0	0	1	1	0	1	1
ı	_	Λ	Λ	Λ	_	Λ	Λ	Λ.

 clk_2

clk₃

FF₂

 clk_1

FF

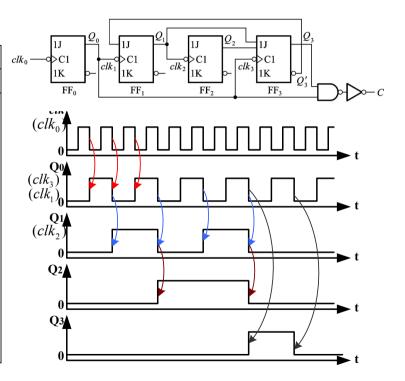
FF₀





异步时序电路波形图

	1	触发語	器状え	7.5	H	输出		
clk_0	Q_3	Q_2	Q_1	Q_0	clk_3	clk_2	clk_1	С
1	0	0	0	0	0	0	0	0
↓	0	0	0	1	1	0	1	0
↓	0	0	1	0	0	1	0	0
↓	0	0	1	1	1	1	1	0
↓	0	1	0	0	0	0	0	0
↓	0	1	0	1	1	0	1	0
↓	0	1	1	0	0	1	0	0
↓	0	1	1	1	1	1	1	0
↓	1	0	0	0	0	0	0	0
↓	1	0	0	1	1	0	1	1
↓	0	0	0	0	0	0	0	0







又般 6.3、6.5、6.8

问题和建议?



