

SmartSensTM

SC031GS设计应用指南

V1.1 2018.5.2



目录

表目	·····5	2
1.	芯片简述	4
1.1.	芯片概述	4
1.2.	芯片内部框架	4
1.3.	上电时序	4
	1.3.1. 睡眠模式	5
1.4.	配置接口	6
1.5.	数据接口	
	1.5.1 DVP	7
1.6.	锁相环	8
2.		9
2.1.		10
3.		13
4.	功能介绍	16
4.1.	• ()	16
4.2.		16
4.3.		
7.5.		咯
		_哈 ····································
4.4.	GROUP_HOLD	22
4.5.	黑电平控制(BLC)	23
4.6.	视频输出模式	23
	,	23
		24
4.7.	帧率计算	25



Company Confidential

设计应用指南

4.8.	测试模式	25
5	版本变更记录	27





1. 芯片简述

1.1. 芯片概述

SC031GS 是一款 Global shutter CMOS 图像传感器,最高支持 640H×480V @ 240fps 的传输速率。SC031GS 输出黑白图像,有效像素窗口为 640H×480V,支持复杂的片上操作——例如窗口化、水平或垂直镜像化等。

SC031GS 可以通过标准的 I2C 接口进行配置。 SC031GS 可以通过 TRIG 引脚实现外部控制曝光。

1.2. 芯片内部框架

图 1-1 展示了 SC031GS 图像传感器的功能模块。

SC031GS Block Diagram

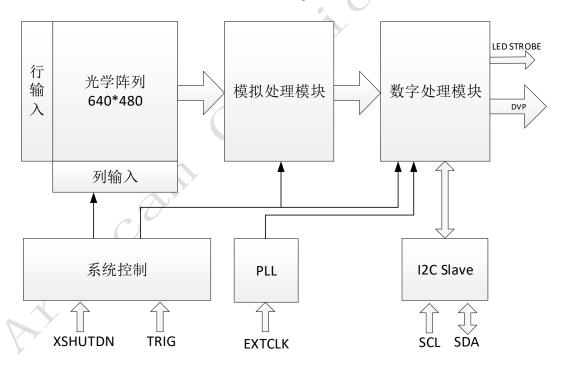


图 1-1 SC031GS 结构图

1.3.上电时序

DVDD 外部供电 1.5V, 上电时序要求如下:

SC031GS

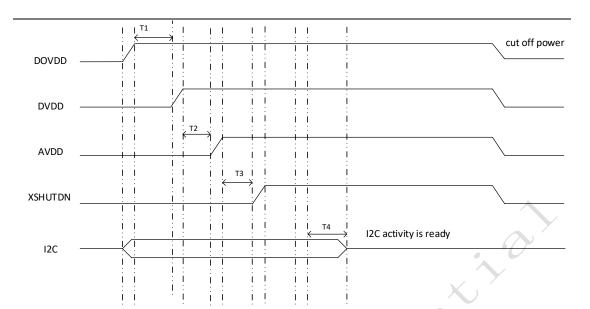


图 1-2 上电时序图

说明:

1).T1>0ms, T2>1ms, T3>2ms, T4>2ms;

1.3.1. 睡眠模式

在睡眠模式下,寄存器保持不变。SC031GS 提供两种方式进入睡眠模式:

- 1) 将 XSHUTDN 拉低,此时不能访问寄存器。
- 2) 将寄存器 16'h0100[0]写入 0, 此时仍然可以访问传感器的寄存器。

地址 寄存器名 默认值 读/写 描述

16'h0100 Manual sleep mode 'b0 R/W 0: sleep enable
1: sleep disable

表 1-1 睡眠模式控制寄存器

1.3.2. 复位模式

在复位模式下,SC031GS 所有寄存器都重置为默认值; 通过将 SC031GS 寄存器 16'h0103 的 Bit[0]设置为 1 进入复位模式。

表 1-2 软复位控制寄存器

设计应用指南

地址	寄存器名	默认值	读/写	描述
16'h0103	Rst_pon	'b0	W	Bit[0]: rst soft

1.4. 配置接口

SC031GS 提供标准的 I2C 总线配置接口对寄存器进行读写, I2C 设备地址由 PAD SID0, SID1 的电平值决定,如表格 1-3 所示。

表 1-3 I2C 设备地址控制

7Bit I2C 设备地址	SID0	SID1
7'h30	低电平	低电平
7'h31	高电平	低电平
7'h32	低电平	高电平
7'h33	高电平	高电平

消息类型: 16-bit 地址、8-bit 数据和 7-bit 设备地址

S	Slave Address	R/W	Α	Sub Address [15:8]	Α	Sub Address [7:0]	Α	data	A/Ã	Р					
I2C	Write					~ O									
S	Slave Address	0	Α	Sub Address [15:8]	Α	Sub Address [7:0]	А	data	A/Ã	Р					
I2C	Read														
S	Slave Address	0	A	Sub Address [15:8]	Α	Sub Address [7:0]	А	Sr		ave ress	1	Α	data	Ã	Р
	Slave to Master S: Start Condition A: Acknowledge Master to Slave P: Stop Condition A: No-Acknowledge														
	Direction	depe	nds c	on the opera	ation	Sr: Resta	rt Cc	nditio	n						

I2C 时序



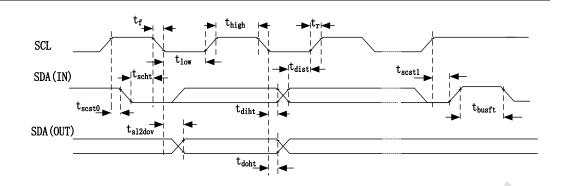


图 1-3 I²C 接口时序

注意:

- 1) 图 1-3 是在 400kHz 模式下的 I2C 时序。
- 2) 判断上升沿起始或下降沿终止的电平阈值为 10%; 判断上升沿终止或下降沿起始的阈值为 90%。

符号	参数	最小值	典型值	最大值	单位
fI2C	时钟频率	C-Y	_	400	kHz
tlow	时钟低电平时间	1.3	_	_	μs
thigh	时钟高电平时间	0.6	_	_	μs
tsl2dov	SCL 拉低至输出数据有效间时间间隔	0.1	_	0.9	μs
tbusft	下一个起始状态前总线空闲时间	1.3	_	_	μs
tscst0	起始条件保持时间	0.6	_	_	μs
tscst	起始条件建立时间	0.6	_	_	μs
tdiht	输入数据保持时间	0	_	_	μs
tdist	输入数据建立时间	0.1	_	_	μs
tscst1	终止条件建立时间	0.6	_	—	μs
tf/tr	下降上升时间比	_	_	0.3	μs
tdoht	输出数据保持时间	0.05	_	_	μs

表 1-4 I2C 接口时序详细参数

1.5. 数据接口

SC031GS 提供 DVP 数据接口。

1.5.1 DVP

SC031GS 支持并行视频端口(DVP),输出 12-bit 并行数据。FSYNC 脉冲信号表示新一帧数据的开始,LREF 表示数据行同步信号,PCLK 表示输出数据时钟。图 1-4 是 DVP 时序示意图。

SC031GS

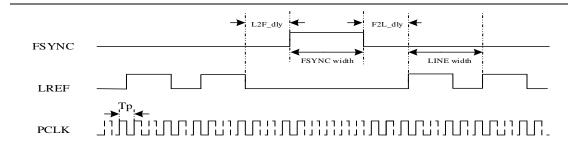


图 1-4 DVP 时序

备注:

- 1) Tp 表示 PCLK 的周期。
- 2) L2F_dly 表示最后的 LREF 下降沿至 FSYNC 上升沿间时延。
- 3) F2L_dly 表示 FSYNC 下降沿至第一条 LREF 上升沿间时延。
- 4) LINE width 表示一行宽度,由寄存器{0x320c,0x320d}控制。
- 5) FSYNC width 默认值为一行宽度,由寄存器 0x3d01调节。

地址	寄存器名	默认值	读/写	描述
16'h3d01	DVP_FSYNC_WIDTH	8'h01	RW	FSYNC length, line count
		~ O'		Bit[2]: LREF polarity
16'h3d08	DVP_POL_CTRL	8'h01	RW	Bit[1]: FSYNC polarity
				Bit[0]: PCLK polarity
16'h3641	PAD_DRIVER_CAP	8'h00	RW	Bit[2:0]:adjust PAD driver capability
16'h3640	PCLK DLY	8'h00	RW	Bit[1:0]: PCLK DLY 2ns/step

表 1-5 DVP 同步调整寄存器

1.6. 锁相环

SC031GS 的 PLL 模块允许的输入时钟频率范围为 6~27MHz,其中 VCO 输出频率 (F_{VCO}) 的范围为 100MHz-1200MHz。PLL 结构示意图在图 1-11 展示。

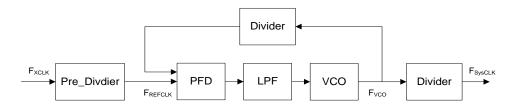


图 1-5 PLL 控制示意图



2. 芯片引脚信息

表 2-1 列出了 SC031GS 图像传感器的引脚描述。

表 2-1 SC031GS 引脚描述(DVP)

序号	编号	信号名	引脚类型	描述
1	A2	OTPPGM	输入	OTP 烧录电压控制管脚。使用
				4.7K 电阻下拉至 DGND。
2	A4	AVDD	电源	2.8V 模拟电源
3	A6	TRIG	输入	触发信号,外部曝光控制
4	A8	AGND	地线	模拟地
5	B1	LEDSTROBE	输出	LED STROBE 信号
6	В3	FSYNC	输入	DVP 帧同步
7	В5	AGND	地线	模拟地
8	В7	XSHUTDN	输入	XSHUTDN 信号输入(内置上拉
			2	电阻, 低电位有效)
9	C2	SDA	输入/输出	I2C 数据线(open drain)
10	C4	DVDD	电源	1.5V 数字电源
11	C6	DOGND	输入	IO地
12	C8	VERFGS	输出	内部参考电压(外接电容至
		()		AGND)
13	D1	EXTCLK	输入	时钟输入
14	D3	LREF	输入	DVP 行同步
15	D5	SCL	地线	I2C 时钟线
16	D7	AVDD	输出	2.8V 模拟电源
17	E2 (DOGND	地线	IO地
18	Ē4	PCLK	电源	DVP 时钟
19	E6	D7	电源	DVP 输出 bit[7]
20	E8	VREFN	输出	内部参考电压(外接电容至
				AGND)
21	F1	DVDD	电源	1.5V 数字电源
22	F3	D1	输出	DVP 输出 bit[1]
23	F5	D4	输出	DVP 输出 bit[4]
24	F7	DOVDD	输出	1.8V IO 电源
25	G2	D0	输出	DVP 输出 bit[0]
26	G4	D3	输出	DVP 输出 bit[3]
27	G6	D6	地线	DVP 输出 bit[6]
28	G8	VREFH	输出	内部参考电压(外接电容至
				AGND)

Company Confidential

设计应用指南

29	H1	DOVDD	电源	1.8V IO 电源
30	Н3	D2	输出	DVP 输出 bit[2]
31	Н5	D5	输出	DVP 输出 bit[5]
32	H7	AGND	输出	模拟地

2.1. 芯片脚位图

SC031GS

DVP

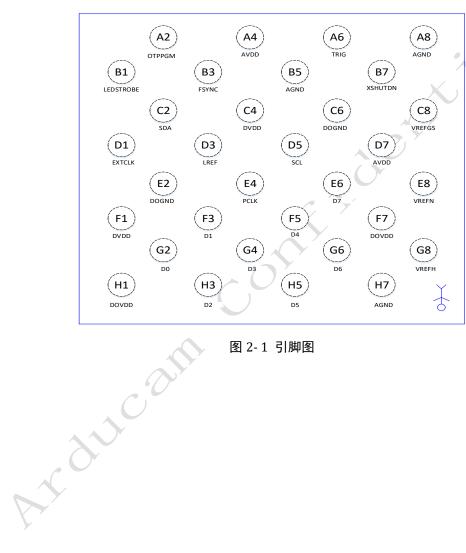


图 2-1 引脚图



2.2 封装尺寸图

图 2-2 为 SC031GS 的封装尺寸图.

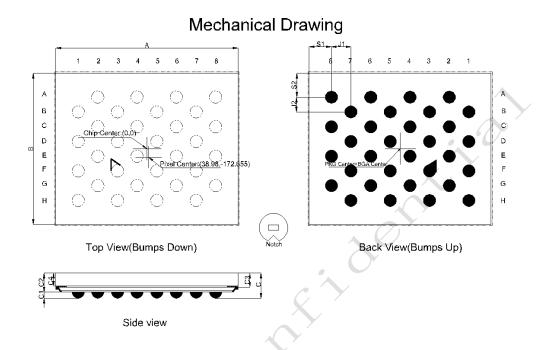


图 2-2 封装示意图

备注: SC031GS 的 BGA 中心与光学中心不重合, Pixel Center (38.98, -172.655)等于 Optical Center,单位为 um。

表 2-2 封装尺寸表

Parameter	Symbol	Nominal	Min	Max	Nominal	Min	Max
		М	illimeters			Inches	
Package Body Dimension X	A	3.7038	3.6788	3.7288	0.1458	0.1448	0.1468
Package Body Dimension Y	В	3.0720	3.0470	3.0970	0.1209	0.1200	0.1219
Package Height	С	0.7600	0.7000	0.8200	0.0299	0.0276	0.0323
Ball Height	C1	0.1300	0.1000	0.1600	0.0051	0.0040	0.0063
Package Body Thickness	C2	0.6300	0.5950	0.6650	0.0248	0.0234	0.0262
Thickness from top glass surface to wafer	СЗ	0.4450	0.4250	0.4650	0.0175	0.0167	0.0183
Glass Thickness	C4	0.4000	0.3900	0.4100	0.0157	0.0154	0.0161
Ball Diameter	D	0.2500	0.2200	0.2800	0.0098	0.0087	0.0110
Total Ball Count	N	32	_	_	_	_	—
Pins Pitch X axis	J1	0.4000	_	_	_	_	_
Pins Pitch Y axis	J2	0.3000	_	_	_	_	_



Company Confidential

设计应用指南

Parameter	Symbol	Nominal	Min	Max	Nominal	Min	Max
Edge to Pin Center Distance along X1	S1	0.4519	0.4219	0.4819	0.0178	0.0166	0.0190
Edge to Pin Center Distance along Y1	S2	0.4860	0.4560	0.5160	0.0191	0.0180	0.0203





3. 典型应用电路

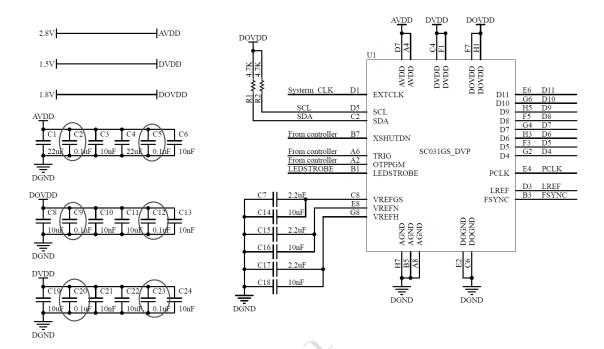


图 3-1 SC031GS DVP 接口典型应用电路

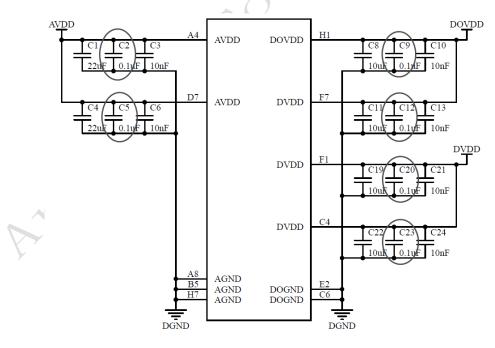


图 3-2 典型应用电路滤波电容连接方式



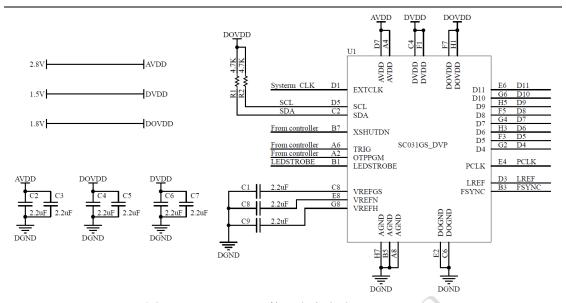


图 3-3 SC031GS DVP 接口参考电路(Cost down)

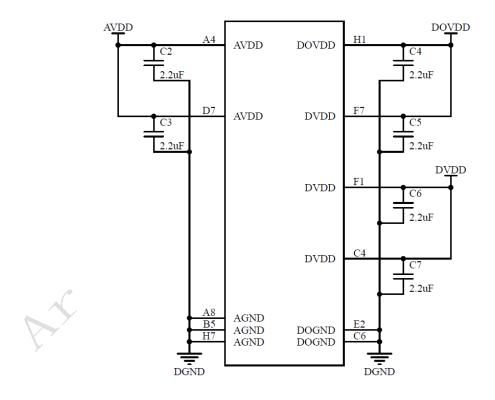


图 3-4 电路滤波电容连接方式(Cost down)



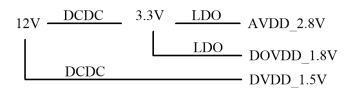


图 3-5 SC031GS 推荐 Power Tree

注意:

- 1) SC031GS 芯片分三路电源供电: DOVDD 外接 1.8V,AVDD 外接 2.8V, DVDD 外接 1.5V,
- a) 如果性能优先,可参考以下: AVDD 必须单独外接 2.8V 电源,在每路电源供给芯片靠近引脚处需要分别放三个电容(推荐电容组合 22uF+0.1uF+10nF),DOVDD 外接 1.8V 电源,在每路电源供给芯片靠近引脚处需要分别放三个电容(推荐电容组合 10uF+0.1uF+10nF),DVDD 外接 1.5V 电源,在每路电源供给芯片靠近引脚处需要分别放三个电容(推荐电容组合 10uF+0.1uF+10nF),分别滤除低频和高频的电源纹波。(为了更好的图像效果,我们推荐三个电容组合,电容大小可参考图 3-1 和图 3-2 提供的电容大小数据;
 - b) 如果成本优先(cost down),可参考以下: AVDD 必须单独外接 2.8V 电源,A4 和 D7 引脚分别放置一个 2.2uF 电容,电容需要靠近芯片引脚。DOVDD 外接 1.8V 电源,H1 和 F7 引脚分别放置一个 2.2uF 电容,电容需要靠近芯片引脚。DVDD 外接 1.5V,C4 和 F1 引脚分别放置一个 2.2uF 电容,电容需要靠近芯片引脚;电容大小可参考图 3-3 和图 3-4 提供的电容大小数据:
- 2) a) 如果性能优先,可参考以下: VREFGS、VREFN、VREFH 必须外接两个电容至地,分别滤除低频和高频的电源纹波,电容需要靠近芯片引脚,并且尽可能远离 I/O 翻转信号,如 EXTCLK、DATA、PCLK、FSYNC、LREF;
 - b) 如果成本优先(cost down),可参考以下: VREFGS、VREFN、VREFH 必须外接一个 2.2uF 电容至地,电容需要靠近芯片引脚,并且尽可能远离 I/O 翻转信号,如 EXTCLK、TRIG、MIPI 线对;
- 3) XSHUTDN 由主控芯片控制, 低电平有效;
- 4) System_CLK 可以采用有源晶振供给 EXTCLK 端,也可以由系统直接给 EXTCLK 端提供时 钟信号,信号频率范围 6-27MHz;
- 5) DVP 信号走线要求:
 - a) EXTCLK、PCLK、FSYNC、LREF的走线之间采用地线屏蔽或远离;
 - b) SCL、SDA的走线应该尽可能远离EXTCLK、PCLK或用地线屏蔽;
 - c) AVDD的走线尽可能远离EXTCLK、PCLK、DATA信号:



4. 功能介绍

4.1. LED STROBE

SC031GS 支持 LED STROBE 功能,当 SC031GS Pixel 处于曝光期间时,PAD LEDSTROBE 置于高电平,以驱动外部 LED。

功能	寄存器地址	说明
LED STROBE 使能	16'h3361[7:6]	LED STROBE 使能控制
		2'b11~LED STROBE 功能关闭
		2'b00~LED STROBE 功能打开

表 4-1 LED STROBE 控制寄存器

4.2.外触发全局曝光模式

外触发全局曝光模式是主控芯片通过 TRIG 信号触发曝光,以实现多个 sensor 同步曝光 及视频数据输出。当 TRIG 信号由低电平变为高电平时,SC031GS 开始曝光,曝光结束后输 出图像数据,帧率受外部控制。

当 SC031GS 工作在外触发全局曝光模式时,主控芯片通过 TRIG 引脚触发曝光开始。通过寄存器{16'h3e01,16'h3e02}控制曝光时间,具体时序如图 4-1。

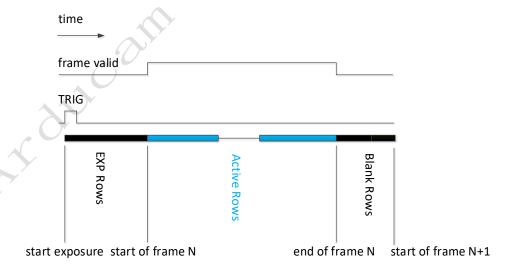


图 4-1 外部触发全局模式时序图

注释:

- 1) EXP Rows 以行为单位,EXP Rows = {16'h3e01,0x3e02[7:4]} + 16'h3226
- 2) 当 TRIG 上升沿发生后,经过寄存器 16'h3226 所配置的行数后,(不建议



调整,该段时间会进行多次 Pixel 复位操作,以获取更高的图像质量) SC031GS 开始曝光

- 3) Start of frame N 表示曝光结束及开始读取并传输图像数据
- 4) Active Rows 时读出芯片图像数据,由寄存器控制,以行为单位
- 5) Blank Rows 时读出芯片图像数据之后的消隐时间,由寄存器控制,以行为单位

表 4-2 外部触发全局曝光控制寄存器

功能	寄存器地址	说明
Trigger 模式使能	16'h3222[1]	Trigger 模式使能控制
		1~Trigger 模式打开
		0~Trigger 模式关闭
Active Rows	{16'h3202,16'h3203}	Active Rows = ({16'h 3206, 16'h 3207} -
	{16'h3206,16'h3207}	{16'h 3202, 16'h 3203} + 1 +
	16'h3248	16'h3249 – 16'h3248 + 1 +
	16'h3249	{16'h324c,16'h324d} —
	{16'h324a,16'h324b}	{16'h324a,16'h324b} + 1)
	{16'h324c,16'h324d}	, O ⁺
Blank Rows	{16'h3228,16'h3229}	Blank Rows = $\{0x3218,0x3219\}$

4.3. AEC/AGC

AEC/AGC 都是基于亮度进行调节的,AEC 调节曝光时间,AGC 调节增益值,最终使图像 亮度落在设定亮度阈值范围内。

4.3.1. AEC/AGC 的控制策略

SC031GS 本身没有 AEC 功能,需要通过后端平台实现 AEC/AGC。

在整个 AEC/AGC 过程中,不是独立的调整 sensor 的曝光时间或者增益,调整策略为:曝光时间优先,曝光时间已经最长无法继续调整时,调整增益。

以图像过暗的情况为例,调控的先后顺序为: ①不开启任何增益,直到曝光时间达到上限; ②曝光时间达到上限后,再开始调用自动增益控制。需要明确指出的是,增益开启,将直接导致平均噪声呈倍数放大; 而曝光时间加大,则有助于提升信噪比。

反之,当图像过亮时,则优先关闭增益,当所有增益关闭,图像仍旧过亮,才会降低曝 光时间。

曝光时间与增益是一个交互的调节体系,在调试的时候,应该综合考虑。

4.3.2. AEC/AGC 控制寄存器说明

AEC/AGC 的控制寄存器如表 4-3 所示。



表 4-3 增益/曝光的手动控制寄存器

功能	寄存器地址	说明
曝光时间	{16'h3e01,16'h3e02}	曝光时间,以 1/16 行为单位

AEC 控制说明如下:

- 1) AEC 的调节步长为一行曝光时间,一行行曝光时间等于行长乘以 TP(其中的 TP 为 Pixel clock 的一个周期),行长=寄存器{16'h320c,16'h320d}的值。
- 2) 曝光时间及增益都是在第一帧(第 N 帧)写入,第三帧(第 N+2 帧)生效。
- 3) 曝光时间上限不能超过当前帧长减去 6 行,帧长=寄存器{16'h320e, 16'h320f}的值,即在同一时刻,写入的{16'h3e01,16'h3e02[7:4]}值最大为{16'h320e,16'h320f}-6。如果曝光时间大于等于帧长,为了避免时序错误而闪烁,sensor 会自动加大真实帧长(此时真实帧长会在{16'h320e, 16'h320f}基础上按需加一个值,以避免闪烁,但同时也带来帧率的下降。

AGC 控制方法有两种,具体说明如下:

- 1) 16'h3e03 设置为 8'h03 时的 Gain mapping: gain 值 = {16'h3e08,16'h3e09}/8'h10。
- 2) 16'h3e03 设置为 8'h0b 时对应的模拟 gain 值如表 4-4 所示,数字 gain 值如表 4-5 所示。

SC031GS 具有 Digital Fine Gain, Digital Fine Gain 的精度为 1/128,以 1/16 的精度为例,列出 digital gain 的控制如下表 4-5 所示。

Coarse gain Fine gain (16' h3E09) Items (16' h3E08) bit[7:0] Total gain bit[4:2] 寄存器值 增益 增益控制 增益 X1 10 1 1 寄存器值: 11 1.0625 1.0625 12 1.125 1.125 13 1.1875 1.1875 14 1.25 1.25 15 1.3125 1.3125 1.375 1.375 16 17 1.4375 1.4375 1.5 1.5 18 19 1.5625 1.5625 1a 1.625 1.625 1b 1.6875 1.6875 1c 1.75 1.75 1d 1.8125 1.8125

表 4-4 模拟 gain 值控制寄存器

1.875

1.9375

1e

1f

1.875

1.9375



	Coarse gain	Fine gain	(16' h3E09)	
Items	(16' h3E08)			Total gain
	bit[4:2]	寄存器值	増益	
	增益 X2	10	1	2
	寄存器值:	11	1.0625	2.125
	1	12	1.125	2.25
		13	1.1875	2.375
		14	1.25	2.5
		15	1.3125	2.625
		16	1.375	2.75
		17	1.4375	2.875
		18	1.5	3
		19	1.5625	3.125
		1a	1.625	3.25
		1b	1.6875	3.375
		1c	1.75	3.5
		1d	1.8125	3.625
		1e	1.875	3.75
		1f	1.9375	3.875
	增益 X4	10	1	4
	寄存器值:	11	1.0625	4.25
	3	12	1.125	4.5
		13	1.1875	4.75
		14	1.25	5
		15	1.3125	5.25
		16	1.375	5.5
	6.0	17	1.4375	5.75
A		18	1.5	6
44	Y	19	1.5625	6.25
		1a	1.625	6.5
		1b	1.6875	6.75
Vi gi		1c	1.75	7
Υ, "		1d	1.8125	7.25
		1e	1.875	7.5
		1f	1.9375	7.75
	增益 X8	10	1	8
	寄存器值:	11	1.0625	8.5
	7	12	1.125	9
		13	1.1875	9.5
		14	1.25	10
		15	1.3125	10.5



Items	Coarse gain (16' h3E08)	Fine gain bit[7	(16' h3E09) :0]	Total gain
	bit[4:2]	寄存器值	增益	
		16	1.375	11
		17	1.4375	11.5
		18	1.5	12
		19	1.5625	12.5
		1a	1.625	13
		1b	1.6875	13.5
		1c	1.75	14
		1d	1.8125	14.5
		1e	1.875	15
		1f	1.9375	15.5

表 4-5 数字 gain 值控制寄存器

	Digital	Fin gain(16' h	3E07)	
Items	gain(16' h3E	bit[7:0]		Total gain
	06) bit[3:0]	寄存器值	增益	
增益控制	增益 X1	80	1	1
	寄存器值: 0	88	1.0625	1.0625
		90	1.125	1.125
		98	1.1875	1.1875
		a0	1.25	1.25
		a8	1.3125	1.3125
		b0	1.375	1.375
	6.0	b8	1.4375	1.4375
	, 0	c0	1.5	1.5
_	*	c8	1.5625	1.5625
	·	d0	1.625	1.625
		d8	1.6875	1.6875
		e0	1.75	1.75
<i>Y</i> ,		e8	1.8125	1.8125
		f0	1.875	1.875
		f8	1.9375	1.9375
	增益 X2	80	1	2
	寄存器值:1	88	1.0625	2.125
		90	1.125	2.25
		98	1.1875	2.375
		a0	1.25	2.5
		a8	1.3125	2.625



	Digital	Fin gain(16' h	3F07)	
Items	gain(16' h3E		IODOT/	Total gain
Tooms	06) bit[3:0]	寄存器值	· · · · · · · · · · · · · · · · · · ·	Total gain
	00, 510[0.0]	b0	1.375	2.75
		b8	1.4375	2.875
		c0	1.5	3
		c8	1.5625	3.125
		d0	1.625	3.25
		d8	1.6875	3.375
		e0	1.75	3.5
		e8	1.8125	3,625
		f0	1.875	3.75
		f8	1.9375	3.875
	增益 X4	80	1	4
	寄存器值: 3	88	1.0625	4.25
		90	1.125	4.5
		98	1.1875	4.75
		a0	1.25	5
		a8	1.3125	5.25
		b0	1.375	5.5
		b8	1.4375	5.75
		co	1.5	6
		c8	1.5625	6.25
		d0	1.625	6.5
		d8	1.6875	6.75
		e0	1.75	7
		e8	1.8125	7.25
	, 0	f0	1.875	7.5
	\	f8	1.9375	7.75
	增益 X8	80	1	8
	寄存器值:7	88	1.0625	8.5
N. Y		90	1.125	9
<i>Y</i> , '		98	1.1875	9.5
		a0	1.25	10
		a8	1.3125	10.5
		b0	1.375	11
		b8	1.4375	11.5
		c0	1.5	12
		c8	1.5625	12.5
		d0	1.625	13
		d8	1.6875	13.5



Items	Digital gain(16' h3E 06) bit[3:0]	Fin gain(16' h bit[7:0] 寄存器值	3E07) 增益	Total gain
		e0	1.75	14
		e8	1.8125	14.5
		f0	1.875	15
		f8	1.9375	15.5
	增益 X16	80	1	16
	寄存器值: F	88	1.0625	17
		90	1.125	18
		98	1.1875	19
		a0	1.25	20
		a8	1.3125	21
		b0	1.375	22
		ь8	1.4375	23
		c0	1.5	24
		c8	1.5625	25
		d0	1.625	26
		d8	1.6875	27
		e0	1.75	28
		e8	1.8125	29
		f0	1.875	30
		f8	1.9375	31

4.4. GROUP_HOLD

SC031GS 具有 Group hold 功能, Group hold 指的是把寄存器打包在一帧特定时刻生效的功能。

使用方法: 寄存器 16'h3812 写 8'h00,需要打包生效的寄存器写入对应值,寄存器 16'h3812 写 8'h30。备注: ①需要打包生效的寄存器最多支持 10 个 ②打包生效的时刻为 16'h3812 写 8'h30 之后第一个帧内生效时刻(帧延迟为 0 时),帧内生效时刻由寄存器{16'h3235,16'h3236} 控制,{16'h3235,16'h3236}==16'h0 时表示帧开始。

表 4-6 Group hold 控制寄存器

功能	寄存器名	描述
帧内生效时刻	{16'h3235,16'h3236}	帧内生效时刻,以行为单位, 当该值等于 0 时表示帧开始
帧延迟控制	16'h3802	Bit[7:0]:帧延迟控制,生效时间 帧延迟控制,写 0 表示不做 帧延迟,写 1 表示一帧延迟



4.5. 黑电平控制(BLC)

SC031GS 像素阵列包含 12 条黑行,这些黑行可以为补偿消除算法提供数据。数字图像处理首先要减去黑电平数据,BLC 算法可以从黑行数据中估算黑电平的补偿值,而彩色像素的值会减去各自色彩通道的黑电平补偿值。如果在一些特定的像素点,这样的减法得到了负值,那么将结果置 0。

默认情况下,改变增益值后会重新进行 BLC 操作。

黑电平有两种计算模式: 手动 BLC 和自动 BLC。在手动模式下,补偿值由寄存器指定; 在自动模式下,补偿值通过黑行计算得到。

功能	寄存器名	描述
BLC 使能	16'h3900	Bit[0]: blc_enable
		0~ bypass BLC
		1~ BLC enable
		Bit[6]: blc_auto_en
自动 BLC 使能	16'h3902	0~ manual mode
	P	1~ auto mode
	X	16'h3928[0]:
	\wedge	0~ use 8 channel offset mode
BLC 通道选择	{16'h3928[0],16'h3905[6]}	1~ use 4 channel offset mode
DLC 地坦地洋	{10 113928[0],10 113903[0]}	16'h3905[6]: one channel enable
		0~ use 8 or 4 channel offset
		1~ use one channel mode
BLC 目标值	{16'h3907[4:0],16'h3908}	BLC target

表 4-7 BLC 控制寄存器

4.6.视频输出模式

4.6.1. 读取顺序

图 4-2 提供了芯片工作的时候,第一个读取的 pixel 位置,以及整个 array 的结构示意图。此图是在 A2 脚置于上方的时候得到(top view)。

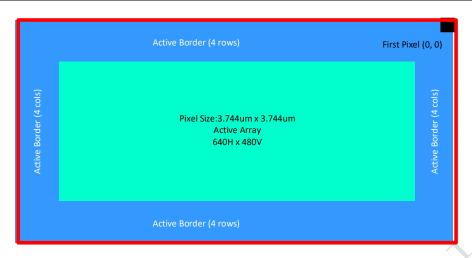


图 4-2 像素阵列图一

SC031GS 提供镜像模式和倒置模式。前者会水平颠倒传感器的数据读出顺序;而后者会垂直颠倒传感器的读出顺序。如图 2-7 所示。



原始图像

镜像图像

倒置图像

镜像及倒置图像

图 4-3 镜像和倒置实例

表 4-8 镜像和倒置模式控制寄存器

功能	寄存器地址	寄存器值	描述
镜像模式	16'h 3221[2:1]	2'h 3	Bit[2:1]: mirror ctrl
			2'b00~mirror off
			2'b11~mirror on
	\		Bit[6:5]: flip ctrl
倒置模式	16'h 3221[6:5]	2'h 3	2'b00~filp off
, 0			2'b11~flip on

4.6.2. 输出窗口

表 4-9 输出窗口寄存器

功能	寄存器名	描述
窗口宽度	{16'h3208, 16'h3209}	输出窗口宽度
窗口高度	{16'h320a, 16'h320b}	输出窗口高度
列起始	{16'h3210, 16'h3211}	输出窗口列起始位置
行起始	{16'h3212, 16'h3213}	输出窗口行起始位置



4.7. 帧率计算

图 4-4 为有效输出示意图,可以按照以下公式来计算图像帧率: 帧率 =F_{PCLK}/(行长*帧长)。其中 F_{PCLK}指的是 Pixel CLK 的时钟频率,行长包括图像水平方向上,有效区域宽度以及行消隐区宽度之和; 帧长包括图像竖直方向上,有效区域高度以及帧消隐区高度之和。

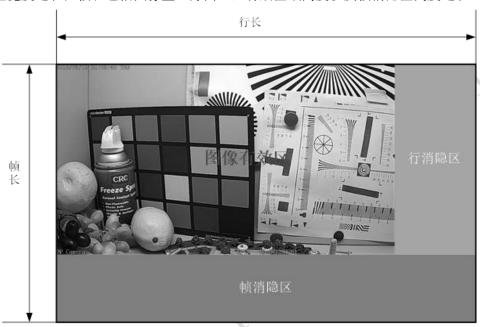


图 4-4 视频有效输出示意图

表 4-10 帧率相关寄存器

功能	寄存器名	描述
行长	{16'h320c,16'h320d}	一行数据的个数
帧长	{16'h320e,16'h320f}	一帧图像的行数

4.8. 测试模式

为方便测试, SC031GS 提供了灰度渐变测试模式, 如图 4-5 所示。





图 4-5 测试模式

表 4-11 测试模式控制寄存器

功能	寄存器地址	寄存器值	描述
灰度渐变模式	16'h4501[3]	1'b1	Bit[3]: incremental pattern enable 0~ normal image 1~ incremental pattern
	16'h3902[6]	1'b0	Bit[6]: blc auto enable 0~ manual BLC 1~aoto BLC



5. 版本变更记录

版本	修改内容以及说明	Owner and date
1.0	初始版本	Christina. Gao/2018.4.2
1.1	P13.新增 Cost down 版本典型应用电路, 图 3-3 和图 3-4.	Christina. Gao/2018.5.2
		2000
联系我们: ^{总部:}		

联系我们:

总部:

地址:上海市徐汇区创新大厦宜山路 1009 号 11 楼

电话: 021-64853570 传真: 021-64853572-8004 邮箱: sales@smartsenstech.com

美国分公司:

地址: 4340 Stevens Creek Blvd. Suite 280, San Jose, CA 95129

电话: +1 (408) 981-6626

深圳分公司:

地址:深圳市龙岗区坂田街道五和大道南星河 WORLD B 座 2908.

电话: 0755-23739713

思特威技术支持邮箱:

support@smartsenstech.com