

由 LXT971/972A 至 DP83848C/I/YB PHYTER® 系统的滚动支持文件

美国国家半导体公司
应用注释 1564
Suganya Sankaran
2006年12月



用途

将现有的使用英特尔公司以太网物理层(PHY)器件 LXT971 或者 LXT972A 的 10/100 Mb/s 以太网产品设计升级至基于美国国家半导体公司全新的 DP83848C/I/YB PHYTER™ 的产品, 本文详细提供了应该考虑的要点信息。

LXT971/972A 和 DP83848C/I/YB 特性如下:

- 支持 10/100 MII 接口
- 可在所有的商用温度范围内工作, 同时 DP83848I 支持工业应用, DP83848YB 支持扩展的温度范围。
- 符合 IEEE 802.3 标准

虽然这些产品具有很多相似性, DP83848C/I/YB 提供的几种特性简化了最终用户的设置, 从而确保更好的用户体验效果。该文件比较了 LXT971/972A 和 DP83848C/I/YB 之间的具体差别, 包括特性设置、引脚功能、封装、插脚引线, 可能还有寄存器操作。对设计的影响则依赖于如何利用和实现先前器件的具体特性。

1.0 需要的改变

这部分说明转换至 DP83848C/I/YB 所需要的硬件变化。为满足正常工作所做的改变包括封装、插脚引线、偏置以及终端连接。

1.1 封装

LXT971 可提供 64 引脚 LQFP 封装或者 64 引脚 PBGA 封装。LXT972A 仅提供 64 引脚的 PBGA 封装。DP83848C/I/YB 使用 48 引脚 LQFP 封装。DP83848C/I/YB 和 LXT971/972A 封装之间的区别如表 1 所示。关于 48 引脚 LQFP 封装更多的信息请访问:

<http://www.national.com/packaging/folders/vbh48a.html>

表1. 封装的差别

	DP83848C/I/YB	LXT971ALC/E, LXT972A	LXT971ABC/E
封装	48-LQFP	64-LQFP	60-PBGA
尺寸	7x7mm	10x10mm	7x7mm
封装形式	VBH48A		

1.2 插脚引线

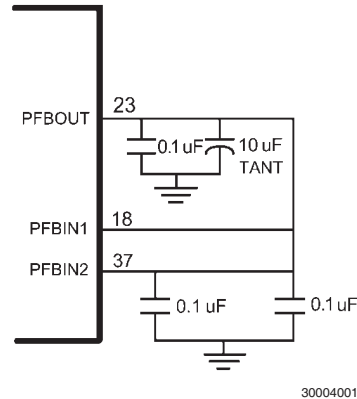
LXT971/972A 有 64 条引脚, 而 DP83848C/I/YB 仅有 48 条引脚。附录 A 提供的引脚列表中包括了在 DP83848C/I/YB 中未使用的引脚, 以及从 LXT971/972A 升级至 DP83848C/I/YB 的引脚映射图。

1.3 PCB 修改

该部分描述如果需要在类似设计中的 PCB 中使用 DP83848C/I/YB, 则需要对 LXT971/972A 电路设计做修改。

1.3.1 PFBOUT

并联电容 (10µF 钽电容和 0.1µF 电容) 在 DP83848C/I/YB 中应该靠近引脚 23 (稳压器输出端 PFBOUT) 放置。在 DP83848C/I/YB 中, 引脚 18 (PFBIN1) 和引脚 37 (PFBIN2) 应该外接到引脚 23, 如图 1 所示。一颗 0.1µF 电容应该贴近引脚 18 和 37 放置。LXT971/972A 不需要类似的连接。



30004001

图1. 在 DP83848C/I/YB 中的特殊连接

1.3.2 偏置电阻

这些器件内部电路偏置是以相同的方式完成。唯一不同的在于偏置电阻值和连接的引脚编号。

DP83848C/I/YB 在引脚 24 处使用 4.87k Ohm 电阻。

LXT971/972A 在引脚 17 或 1H 使用 22.1k Ohm 电阻。

表2. 偏置电阻值

	DP83848C/I/YB	LXT971/972A
偏置电阻值	4.87k Ohm	22.1k Ohm
偏置引脚	24	17 或者 1H

1.3.3 终接和 PMD 偏置

DP83848C/I/YB 需要一对 49.9 Ohm 电阻接到器件的 VDD 来偏置。终接电阻的匹配和 DP83848C/I/YB 接收器与发送器之间的共同偏置给器件添加了自动 MDIX 特性。LXT971/972A 内部有集成的 100 Ohm 终接电阻。因此, 接收对被接 VDD 来偏置, 且不需要外接电阻。LXT971/972A 不支持自动 MDIX。

表3. 终接和偏置的差别

	DP83848C/I/YB	LXT971/972A
发送终接	49.9 Ohms	50 Ohms
发送偏置	3.3V	交流对地
接收终接	49.9 Ohms	无
接收偏置	3.3V	3.3V

PHYTER® is a registered trademark of National Semiconductor.

请参考以下图2和图3以获得具体的图示解释。

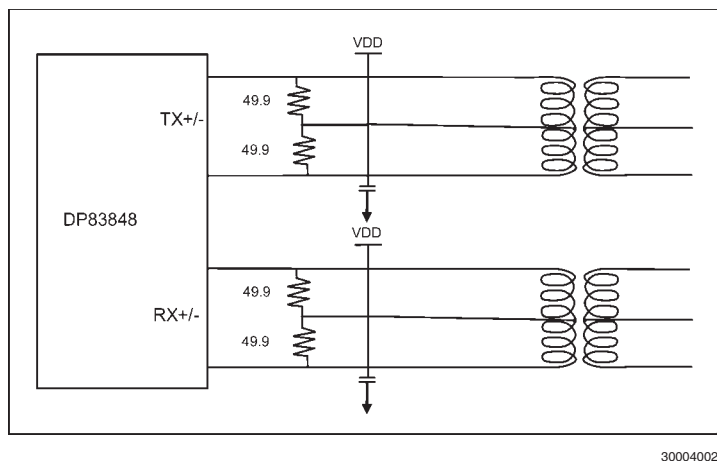


图2. DP83848C/I/YB 的PMD 连接(终接)

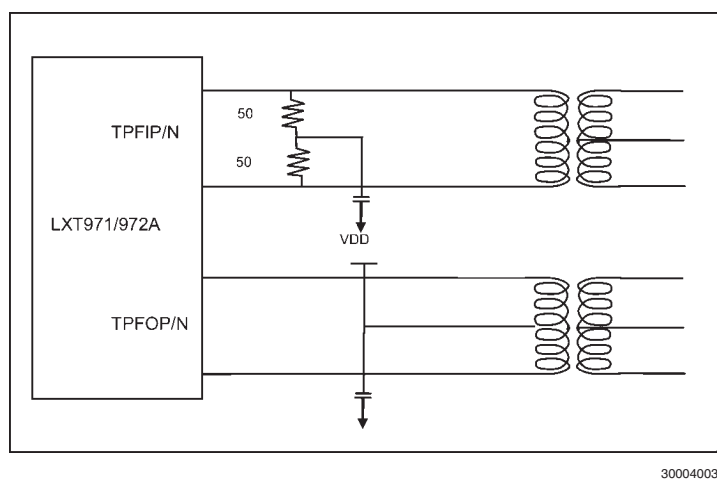


图3. LXT971/972A 的PMD 连接(终接)

2.0 潜在的改变

下一节描述在DP83848C/I/YB中根据实际应用所作的特定变化。

2.1 TX_ER

使用LXT971/972A的设计可以选用TX_ER引脚。在信号中插入坏符号码使得系统介质访问控制层(MAC)强制LXT971/972A故意破坏发送数据包。通过MAC给物理层发信号使之停止发送中间包也可以实现类似的功能。通过停止中间包发送，接收结点会将数据包看成含有坏的CRC码。上一层能决定接收或者拒绝有问题的数据包。既然用第二种，即中止传输包的方法更易于实现这个功能，在DP83848C/I/YB上就没有包含TX_ER引脚。

2.2 MII 接口

在10/100 Mbps系统中MII接口用于连接PHY层至MAC层。对于一个5V的MII应用，建议在MAC层和DP83848C/I/YB之间使用33 Ohm的串联电阻。MII接口是一个半字节宽接口，包含了发送数据、接收数据和控制信号。

发送接口由下列信号组成：

- 发送数据总线，TXD[0:3] (DP83848C/I/YB的引脚3, 4, 5和6)
- 发送赋能信号，TX_EN (DP83848C/I/YB的引脚2)
- 发送时钟，TX_CLK (DP83848C/I/YB的引脚1)在10 Mbps模式下运行速率为2.5MHz，在100 Mbps模式下运行速率为25MHz。

接收接口由下列信号组成：

- 接收数据总线，RXD[0:3] (DP83848C/I/YB的引脚43, 44, 45和46)
- 接收错误信号，RX_ER (DP83848C/I/YB的引脚41)

- 接收时钟有效，RX_DV (DP83848C/I/YB的引脚 39)
 - 接收时钟，RX_CLK (DP83848C/I/YB的引脚 38)
- 对于同步数据传输，在10 Mbps模式下运行速率为2.5MHz，在100 Mbps模式下运行速率为25MHz。

参考附录A可以获知从LXT971/972A至DP83848C/I/YB引脚的映射。

2.3 物理层地址

在给定的系统中，多个PHY可以通过一个单独的MII管理接口来控制。为了支持这个功能，每个PHY必须有唯一的地址。DP83848C/I/YB通过PHY地址带选项来实现地址分配。

在DP83848C/I/YB中，RXD0:3和COL也用于上电过程或者重置时间以设定PHY地址。在DP83848C/I/YB中，引脚COL有一个较弱的内部上拉设置，且RXD0:3有一个较弱的内部下拉设置。因而，在DP83848C/I/YB中默认设定的PHY地址是01h。添加外部2.2K Ohm的上拉电阻和下拉电阻至正确的引脚可以改变PHY的默认地址。LXT971使用分离ADDR[0:4]引脚，可以设定器件地址。然而，LXT972A仅使用ADDR[0]引脚来设定器件地址。因此，器件地址在LXT972A中被限定为00h或者01h。

2.4 物理层ID寄存器

物理层标识(PHYID)寄存器允许系统软件可根据供应商的产品型号来确定器件专用软件的适用性。供应商的产品型号是由PHYIDR2中第9位至4位来表示。在DP83848C/I/YB中供应商的产品型号是001001b。在LXT971/972A中，供应商的产品型号是001110b。

表4. 寄存器随供应商的产品型号的变化

寄存器地址	寄存器名称	寄存器说明	器件	
十六进制			DP83848C/I/YB	LXT971/972A
03h	PHYIDR2	PHY ID 2	5C90h	78EXh

2.5 自动协商和LED引脚

DP83848C/I/YB有三个多功能引脚来配置自动协商功能。在电源上电或者重置期间内，引脚选定在媒体模式，在正常工作期间，引脚提供状态LED显示。引脚26有LED复用功能，结合自动协商赋能可以显示活动和冲突状态。引脚28显示连接状态和控制DP83848C/I/YB的通告和强制模式(AN0)。引脚27显示速度状态和控制DP83848C/I/YB的通告和强制模式(AN1)。DP83848C/I/YB没有单独的引脚来显示发送和接收传输状态。

在LXT971/972A中，设定LED/CFG1引脚时赋能自动协商。AN1和AN0引脚的功能可以通过LED/CFG2和LED/CFG3引脚来执行。基于LEDCR(014h)寄存器中的可编程位4至位12，每个LED能够显示下列状态之一，即速度、发送、接收、冲突、连接、双工、连接接收状态组合、连接活动状态组合、双工和冲突状态组合。

表5. 显示自动协商和LED的DP83848C/I/YB引脚

DP83848C/I/YB引脚编号	自动协商功能	LED功能
26	自动协商赋能	传输和冲突状态
27	控制通告和强制模式(AN1)	速度状态
28	控制通告和强制模式(AN0)	连接状态

表6. DP83848C/I/YB的自动协商模式

AN_EN	AN0	AN1	强制模式
0	0	0	10 Base-T, 半双工
0	0	1	10 Base-T, 全双工
0	1	0	100 Base-TX, 半双工
0	1	1	100 Base-TX, 全双工
AN_EN	AN0	AN1	通告模式
1	0	0	10 Base-T, 半/全双工
1	0	1	100 Base-TX, 半/全双工
1	1	0	10 Base-T, 半双工
			100 Base-TX, 半双工
1	1	1	10 Base-T, 半/全双工
			100 Base-TX, 半/全双工

表7. LXT971/972A的自动协商模式

LED/CFG1	LED/CFG2	LED/CFG3	强制模式
0	0	0	10 Base-T, 半双工
0	0	1	10 Base-T, 全双工
0	1	0	100 Base-TX, 半双工
0	1	1	100 Base-TX, 全双工
LED/CFG1	LED/CFG2	LED/CFG3	通告模式
1	0	0	10 Base-T, 半双工
1	0	1	100 Base-TX, 全双工
1	1	0	10 Base-T, 半双工
			100 Base-TX, 半双工
1	1	1	10 Base-T, 半/全双工
			100 Base-TX, 半/全双工

2.6 光纤支持

LXT971提供光纤接口支持。LXT972A和DP83848C//YB不提供光纤支持。请参考美国国家半导体公司提供光纤

支持的PHYTER产品系列<http://www.national.com/appinfo/networks/>. DP83849就是这样的一款器件。

3.0 信息的变化

该部分描述了在DP83848C/I/YB中提供的新特性和实现它们所需的改变。LXT971/972A器件则可能不会提供这些特性。

表8. DP83848C/I/YB的新特性

	DP83848C/I/YB	LXT971/972A
系统_接口		
RMII	是	否
SNI	是	否
JTAG	DP83848I和DP83848YB适用	是
自动MDIX	是	否
能量检测	是	否
LED输出	3	3
CLK至MAC输出	是	否
电源关闭/中断	是	是
温度范围		
0 至 70°C	是	LXT971ALC/ABC,LXT972ALC适用
-40 至 85°C	DP83848I适用	LXT971ALE/ABE适用
-40 至 125°C	DP83848YB适用	否
电源消耗		
工作功耗(典型值)	264mW	300mW

3.1 RMII接口

可用降低了引脚数目的RMII接口在10/100 Mbps系统中连接MAC层至PHY层。利用该特性，可以显著地节省系统的PCB空间，特别是对于带有大量物理层器件的系统。

DP83848C/I/YB使用一个外部的50 MHz时钟(X1)在RMII模式下作为发送和接收的基准。50 MHz时钟由一个外部的振荡器提供。RX_DV端应使用一个2.2k Ohm上拉电阻以赋能RMII模式。

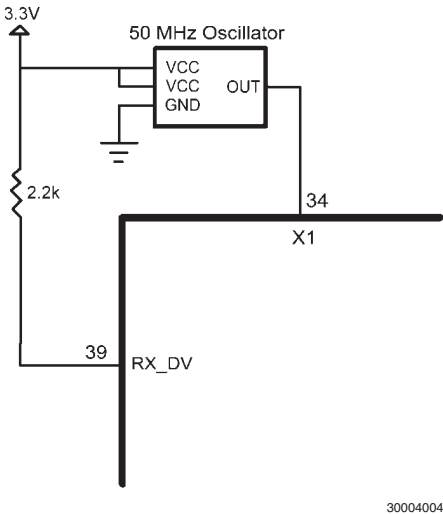


图4. DP83848C/I/YB的RMII选择

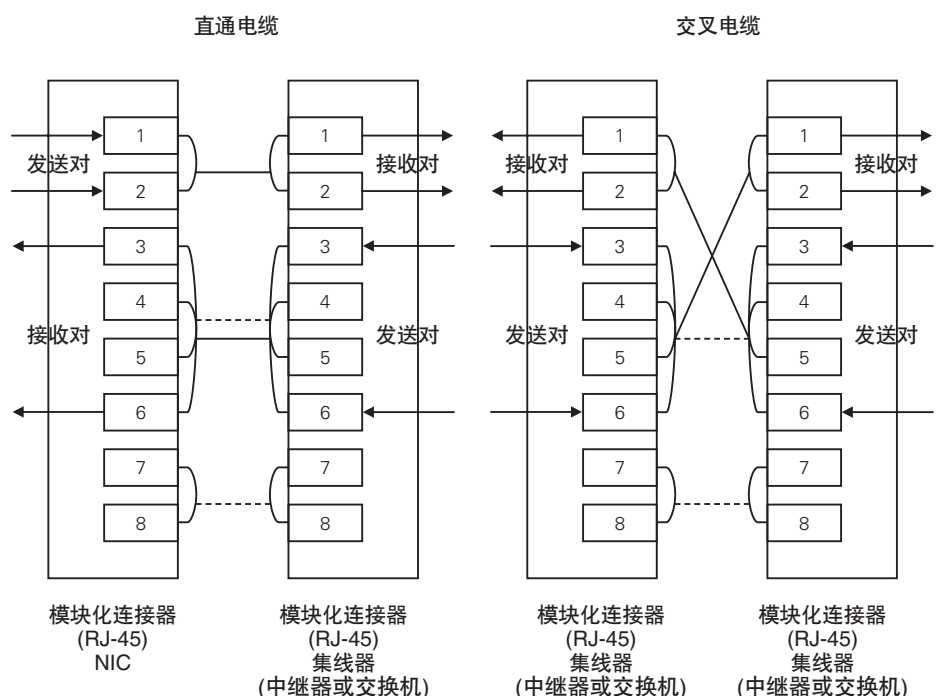
3.2 SNI模式

DP83848C/I/YB带有一个10 Mb串行网络接口(SNI)从而为只有10 Mb/s带宽的系统提供了一个简单的数据接口。由于该接口没有一个限定标准，它是基于早期的美国国家半导体公司的10 Mb/s物理层器件。下列引脚在SNI模式下使用：

- TX_CLK
- TX_EN
- TXD_0
- RX_CLK
- RXD_0
- CRS
- COL

3.3 自动MDIX设定

自动MDIX允许使用直通或者交叉电缆而无需改变系统的结构，从而消除了电缆的复杂性，并简化了终端用户的应用。在DP83848C/I/YB中默认自动MDIX处于赋能状态。引脚41(RX_ER)通过一个2.2k Ohm的电阻下拉到接地端可以禁止自动MDIX。一旦赋能之后，该功能利用自动协商机制来为数据的发送和接收确定正确的结构，随后为MDI/MDIX运行选择合适的MDI对。



30004005

图5. 自动MDIX运行

3.4 能量检测

基于对电缆上信号的检测，能量检测有助于灵活和自动的电源管理。使得应用系统在一定时间内只需使用绝对小量的功率。能量检测的功能是通过能量检测控制寄存器(EDCR)来控制的，地址为1Dh。当能量检测模式被赋能以及电缆上没有传输活动时，DP83848C/I/YB将在监测传输线的接收对的同时继续保持在低功率模式。传输线上传输活动将会导致DP83848C/I/YB返回到正常的电源模式。

3.5 CLK_至_MAC 输出

DP83848C/I/YB提供的时钟输出能够被直接送到MAC层并作为MAC的参考时钟，这样可以节省添加额外MAC时钟源的需求，因此能节约空间和成本。在MII模式下，时钟输出为25 MHz，而在RMII模式下，时钟输出则为50 MHz。

3.6 电源关闭/中断

DP83848C/I/YB提供一个单独的多功能引脚，允许系统关闭器件，或者显示中断信号。在电源关闭模式下，设定PWR_DOWN/INT引脚(引脚7)低电平可以将器件置于电源关闭状态。在中断模式下，该引脚是一个漏极开路输出，当发生中断情况时该引脚被断言为低电平。建议使用一个外部的上拉电阻来正确地执行该功能。LXT971/972A仅具有PWRDWN引脚(在LQFP封装中为引脚39，而在PBGA封装中为引脚8E)，当设置为高电平时可以将器件置于电源关闭模式。

附录A

表9. DP83848C/I/YB 和 LXT971/972A的引脚图

DP83848C/I/YB 信号名称	DP83848C/I/YB 引脚编号	LXT971ALC/E, 972A 引脚编号	LXT971ABC/E 引脚编号	说明
MII接口引脚				
MDC	31	43	7E	MGMT 数据时钟
MDIO	30	42	8D	MGMT 数据 I/O
MDDIS	无	3	3D	MGMT 数据禁止
MDINT	无	64	1A	MGMT 数据中断
RXD0:3/PHYAD1:4	43,44,45,46	45,46,47,48	6D,8C,8B,8A	MII 接收端数据
RX_CLK	38	52	6B	MII 接收端时钟
RX_ER/MDIX_EN	41	53	5A	MII 接收端错误
RX_DV/MII_MODE	39	49	7A	MII 接收端数据有效
TXD0:3	3,4,5,6	57,58,59,60	4A,4C,3B,3A	MII 发送端数据
TX_CLK	1	55	5C	MII 发送端时钟
TX_EN	2	56	4B	MII 发送端赋能
TX_ER	无	54	5B	MII 发送端错误
COL/PHYAD0	42	62	2B	MII 冲突检测
CRS/LED_CFG	40	63	2A	MII 载波感测
PMD 接口引脚				
RD-/+	13,14	19,20	2H,3H	接收端数据
TD-/+	16,17	23,24	4H,5H	发送端数据
时钟接口引脚				
X1	34	1	1B	XTAL/OSC输入
X2	33	2	1C	XTAL输出
LED 接口引脚				
LED_ACT/COL/AN_EN	26	36,37,38	6E,7F,8F	冲突检测状态LED
LED_ACT/COL/AN_EN	26	36,37,38	6E,7F,8F	双工状态LED
LED_LINK/AN_0	28	36,37,38	6E,7F,8F	连接状态LED
LED_SPEED/AN_1	27	36,37,38	6E,7F,8F	速度状态LED
LED_ACT/COL/AN_EN	26	36,37,38	6E,7F,8F	活动状态LED
LED_RX/PHYAD4	无	36,37,38	6E,7F,8F	接收活动LED
LED_TX/PHYAD3	无	36,37,38	6E,7F,8F	发送活动LED
JTAG接口引脚				
TCK(注释1)	8	30	6G	测试时钟
TDO(注释1)	9	28	5G	测试数据输出
TMS(注释1)	10	29	6F	测试模式选择
TRST(注释1)	11	31	6H	测试重置
TDI(注释1)	12	27	5F	测试数据输入
重置功能引脚				
RESET-N	29	4	2C	重置
多功能引脚 (Strap Pins)				
PHYAD0:4	42,43,44,45,46	12,13,14,15,16	1E,2E,2F,1F,1G	物理层地址
MDIX_EN/RX_ER	41	无	无	自动 MDIX 赋能
MII_MODE/RX_DV	39	无	无	MII 模式选择
SNI_MODE/TXD3	6	无	无	MII 模式选择
LED_CFG/CRS	40	36,37,38	6E,7F,8F	LED配置

DP83848C/I/YB 信号名称	DP83848C/I/YB 引脚编号	LXT971ALC/E, 972A 引脚编号	LXT971ABC/E 引脚 编号	说明
PAUSE_EN/RX_ER	无	33	8H	暂停赋能
基本功能引脚				
RBIAS	24	17	1H	偏置 RES 连接
测试模式引脚				
AN_0/LED_LINK	28	37,38	7F,8F	测试模式选择
AN_1/LED_SPEED	27	37,38	7F,8F	测试模式选择
AN_EN/LED_ACT/COL	26	36	6E	测试模式选择
特殊功能引脚				
25MHz_OUT	25	无	无	25 MHz 时钟输出
PWR_DOWN/INT	7	39	8E	电源关闭 / 初始化
PFBIN1:2	18,37	无	无	电源反馈输入
PFBOUT	23	无	无	电源反馈输出
电源引脚				
VDD	22,32,48	8,21,22,40,51	6A,5D,5E,3G,4G	3.3V
GND	15,19,35,36,47	7,11,18,25,34,35,41,50,61	3C,6C,4D,3E,4E,3F, 4F,7G,8G	接地端
保留引脚				
RESERVED	8,9,10,11,12,20	9,10,44	7B,7C,7D	保留
其他引脚				
TXSLEW0:1	无	5,6	1D,2D	接收端输出压摆率控制
SD/TP	无	26	2G	信号检测

注释1：对于DP83848C则为无。

附录B

该部分涵盖了将DP83848C/I/YB和LXT971中的寄存器用于软件配置的具体差别。

寄存器的差别

美国国家半导体公司物理层器件的所有IEEE专用寄存器都遵循相应的IEEE标准。供应商的特定寄存器所具有的功能因器件而异。如果供应商的特定寄存器没有经过修改，对于系统应用而言器件具有相似的操作。在设计读取或调整其中任何可选寄存器时，系统通过使用 PHY_ID寄存器偏移03h，来检测正在使用的是哪一个器件并对器件寄存器的设定作出合适的变化。在其他寄存器中也可以应用供应商定义的寄存器的特定功能，或者应用相同寄存器位置中的不同的位。

表10. 寄存器的位定义

寄存器地址	寄存器名称	寄存器说明	器件	
			DP83848C/I/YB	LXT971/972A
Hex				
00h	BMCR	基本模式控制	Bit 6 Res	Bit 6 速度选择
01h	BMSR	基本模式状态	Bit 10:8 Res	Bit 10 100Base-T2 全双工 Bit 9 100Base-T2 半双工 Bit 8 扩展状态
02h	PHYIDR1	物理层标识 1	2000h	0013h
03h	PHYIDR2	物理层标识 2	5C90h	78EXh
05h	ANLPAR	自动协商连接能力	Bit 13 讯息页 Bit 12 认可 Bit 11 触发 Bit 10 : 0 NP 发送码	Bit 13 RF Bit 12 保留 Bit 11 不对称暂停 Bit 10 暂停 Bit 9 100Base-T4 Bit 8 100Base-TX 全双工 Bit 7 100Base-TX Bit 6 10Base-T 全双工 Bit 5 10Base-T Bit 4:0 选择器区域
06h	ANER	自动协商扩展	Bit 5 Res	Bit 5 基页
08h	ANLPAR	自动协商连接方下页接收	Res	参见 LXT971/972A 数据表
10h :1D		功能差别	(参见数据表)	(参见数据表)

关于这些器件的更多信息，请参考应用数据手册。

DP83848C 数据手册 –

<http://www.national.com/pf/DP/DP83848C.html>

DP83848I 数据手册 –

<http://www.national.com/pf/DP/DP83848I.html>

DP83848YB 数据手册 –

<http://www.national.com/pf/DP/DP83848YBhtml>

LXT971 数据手册 –

<http://www.intel.com/design/network/products/LAN/datashts/24941402.pdf>

LXT972A 数据手册 –

<http://download.intel.com/design/network/products/lan/datashts/24918603.pdf>

注释

对于上述任何电路的使用，美国国家半导体公司不承担任何责任且不默示任何电路专利许可。美国国家半导体公司保留随时更改上述电路和规格的权利，恕不另行通知。
想了解最新的产品信息，请访问我们的网址：www.national.com。

生命支持策略

未经美国国家半导体公司的总裁和首席律师的明确书面审批，不得将美国国家半导体公司的产品作为生命支持设备或系统中的关键部件使用。特此说明：

1. 生命支持设备/系统指：（a）打算通过外科手术移植到体内的生命支持设备或系统；（b）支持或维持生命，依照使用说明书正确使用时，有理由认为其失效会造成用户严重伤害。
2. 关键部件是在生命支持设备或系统中，有理由认为其失效会造成生命支持设备/系统失效，或影响生命支持设备/系统的安全性或效力的任何部件。

禁用物质合规

美国国家半导体公司制造的产品和使用的包装材料符合《消费产品管理规范（CSP-9-111C2）》以及《相关禁用物质和材料规范（CSP-9-111S2）》的条款，不包含CSP-9-111S2限定的任何“禁用物质”。
无铅产品符合RoHS指令。



National Semiconductor
Americas Customer
Support Center
Email: new.feedback@nsc.com
Tel: 1-800-272-9959

National Semiconductor
Europe Customer Support Center
Fax: +49 (0) 180-530 85 86
Email: europa.support@nsc.com
Deutsch Tel: +49 (0) 69 9508 6208
English Tel: +44 (0) 870 24 0 2171
Français Tel: +33 (0) 1 41 91 8790

National Semiconductor
Asia Pacific Customer
Support Center
Email: ap.support@nsc.com

National Semiconductor
Japan Customer Support Center
Fax: 81-3-5639-7507
Email: jpn.feedback@nsc.com
Tel: 81-3-5639-7560