# 第3章　存储系统实验

## 3.1　RAM组件实验

### 3.1.1　实验目的

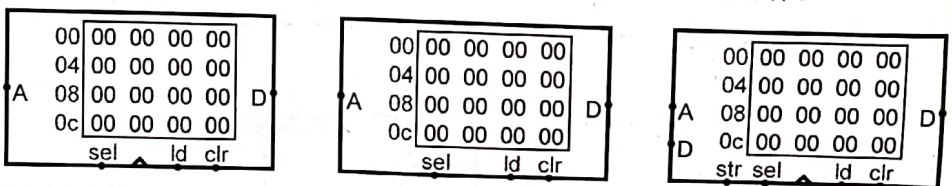
掌握Logisim平台中RAM组件的基本使用方法，进一步熟悉流水传输控制机制。

### 3.1.2　背景知识

RAM组件是Logisim内建库中最复杂的一个组件，它最多能存储$2^{24}$个存储单元(地址线宽度最大24位)，每个存储单元位宽最大32位。电路可以在RAM中加载和存储值。

RAM组件会用黑底白字显示当前存储单元的值，显示区域左侧是地址列表(灰色显示)，所有数据均采用十六进制显示。用戳工具单击RAM组件上的地址或存储内容后，可以直接利用键盘修改显示区域地址和对应的存储内容，也可以通过菜单工具弹出十六进制编辑器直接编辑修改RAM存储内容。

RAM组件支持3种不同的接口模式，如图3.1所示，具体可以设置属性中的数据接口项，详细使用方式请参考第9章Logisim库参考手册中9.5.6节的内容。




(a) 双向输入输出引脚同步模式　(b) 双向输入输出异步模式　(c) 输入输出分离同步模式

图3.1　RAM组件3种不同接口

### 3.1.3　实验内容

在数据表示实验的工程文件data.circ中新增子电路，复制流水传输测试电路，改造该电路中编码流水传输第五阶段——显示阶段的功能，使得该阶段能将发送方发送过来的数据按照原始地址顺序存放在一个RAM存储器中，RAM组件地址线、数据线位宽与发送端ROM组件一致。为保证数据存储顺序，需要尝试改造各段流水接口部件，在传输汉字编码的同时增加传输汉字编码地址的逻辑。另外需要考虑RAM部件何时写入数据，写入控制信号如何控制，时序信号如何连接，等等问题。请尝试利用3种不同的RAM接口形式实现上述任务。

### 3.1.4　实验思考

RAM组件是否可以采用与流水接口相反的时钟触发？从同步时序的角度上思考这样做会带来什么问题？

## 3.2　存储器扩展实验

### 3.2.1　实验目的

理解存储系统进行位扩展、字扩展的基本原理，能利用相关原理解决实验中汉字字库的存储扩展问题，并且能够使用正确的字库数据填充。

### 3.2.2　背景知识

由于存储芯片的容量及字长与目标存储器的容量及字长之间可能存在差异，应用存储芯片组织一定容量与字长的存储器时，一般可采用位扩展、字扩展、字位同时扩展等方法进行存储组织。

**1. 位扩展（数据总线扩展、字长扩展）**

当存储芯片的数据位小于 CPU 对数据位的要求时，可采用位扩展方式解决此类问题。此时，将所有存储芯片的地址线、读写控制线并联后与 CPU 的地址线和读写控制线连接，各存储芯片的数据总线汇聚成更高位宽的数据总线与 CPU 的数据总线相连，所有存储芯片的片选信号并联后与 CPU 连接。在图 3.2 中，4 片 2KB×2 位的存储体按位扩展方式构成 2KB×8 位存储系统，当 CPU 给出一个地址访问存储系统时，该地址送入所有存储芯片，所有芯片并发工作为最终存储字提供各自的 2 位信息。假设一个存储系统容量为 $N$ 位，若使用 $K$ 位的芯片，且 $K<N$，则共需要 $(N\div K)$ 个芯片实现存储扩展。

**2. 字扩展（地址总线扩展、字数扩展）**

字扩展也称容量扩展。当存储芯片的存储容量不能满足 CPU 对存储容量的要求时，可采用字扩展方式来扩展存储器。字扩展时，将所有存储芯片的数据总线、读写控制线各自并联后与 CPU 数据总线、读写控制线相连，各存储芯片的片选信号由 CPU 高位多余的地址线译码产生。在图 3.3 中，4 个 8KB 存储芯片构成 32KB 的存储体，CPU 给出一个地址时，只有一个存储芯片工作，具体哪一个芯片工作由存储系统地址高 2 位译码决定。假设一个存储系统容量为 $M$，若使用容量为 $l$ 位的芯片，且 $l<M$，则共需要 $(M\div l)$ 个芯片。

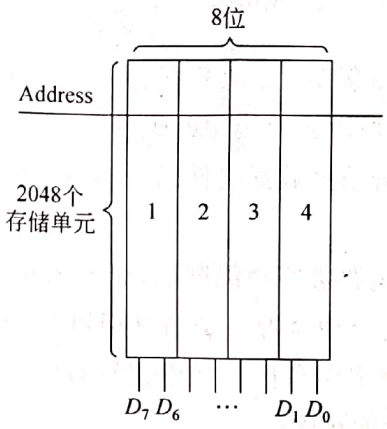



图 3.2　位扩展逻辑

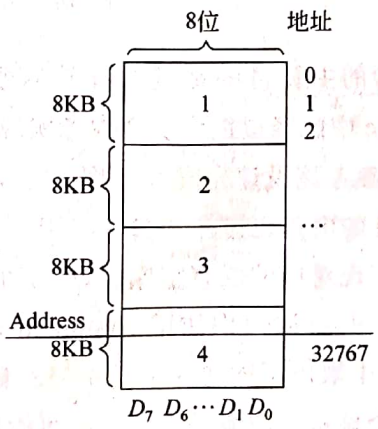



图 3.3　字扩展逻辑

**3. 字位同时扩展(综合扩展)**

当存储芯片的数据位和存储容量均不能满足存储器的数据位和存储总容量要求时,采用字位同时扩展的方式来组织存储器。其中,通过位扩展满足数据位的要求,通过字扩展满足存储总容量的要求。假设一个存储系统容量为 $M\times N$ 位,若使用 $l\times K$ 位的芯片,且 $l<M$,$K<N$,则共需要 $(M/l)\times(N/K)$ 个芯片。

### 3.2.3 实验内容

在第 1 章汉字编码实验中实现了汉字字符的 32×32 点阵显示,一个汉字编码的显示需要 32×32=1024 位的点阵信息。为了实现汉字字型码在组合逻辑电路中的直接显示,本实验在 Logisim 平台中利用 32 个 32 位 ROM 组件按位扩展的方式,构造了位宽为 1024 的存储系统,用于存储汉字字库,将所有汉字字形码存储在该存储系统中,并且利用汉字区位码进行索引,给出一个区位码,可一次性地取出 1024 位字型码进行显示。

现有如下 ROM 组件,4 片 4KB×32 位 ROM,7 片 16KB×32 位 ROM,请在 Logisim 平台中构建 GB2312 汉字编码的 16×16 位点阵汉字字库,电路输入为汉字区号和位号,电路输出为 8×32 位(16×16=256 位点阵信息),待完成的字库电路输入输出引脚图如图 3.4 所示,具体参见工程文件中的 storage.circ 文件,图中左侧是输入引脚,分别对应汉字区位码的区号和位号,中间区域为 8 个 32 位的输出引脚,可一次性提供一个汉字的 256 位点阵显示信息,右侧是实际显示区域,用于观测汉字显示是否正常。待完成的字库子电路封装已经完成,请勿修改以免影响后续自动测试功能。

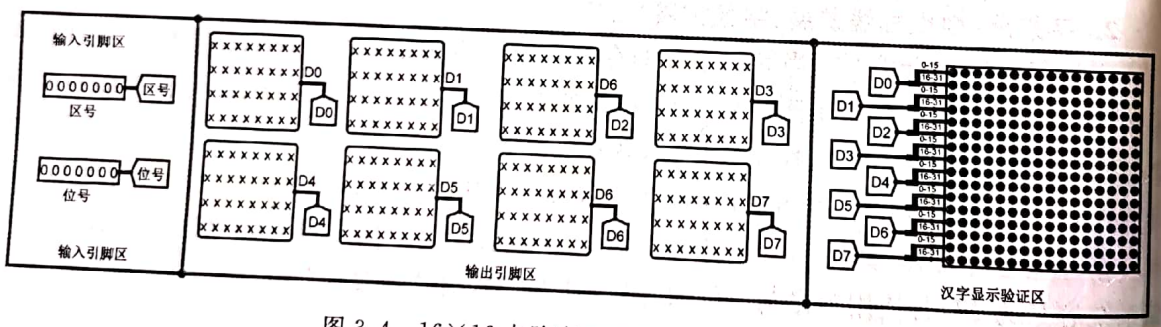



图 3.4 16×16 点阵字库电路输入输出引脚

本实验的主要目的是进行存储器字扩展(容量扩展、地址总线扩展),实验工程文件 storage.circ 中已经提供了一个参考实现,如图 3.5 所示。但使用的组件和本实验的要求略有不同,请参考该设计完成本实验。实验所需的点阵信息数据文件已经提供,另外区位码转存储器地址的电路也可一并参考使用。

设计实现对应的汉字字库后,可以在字库测试电路进行功能测试,如图 3.6 所示。测试时按下 Ctrl+T(Mac 中使用 command+T)组合键启动时钟自动仿真即可,该电路自动从 ROM 电路中取出不同的汉字 GB2312 编码,送待测字库和标准字库进行对比显示,通过对比上下两个显示区内容是否一致即可验证字库功能的正确性。

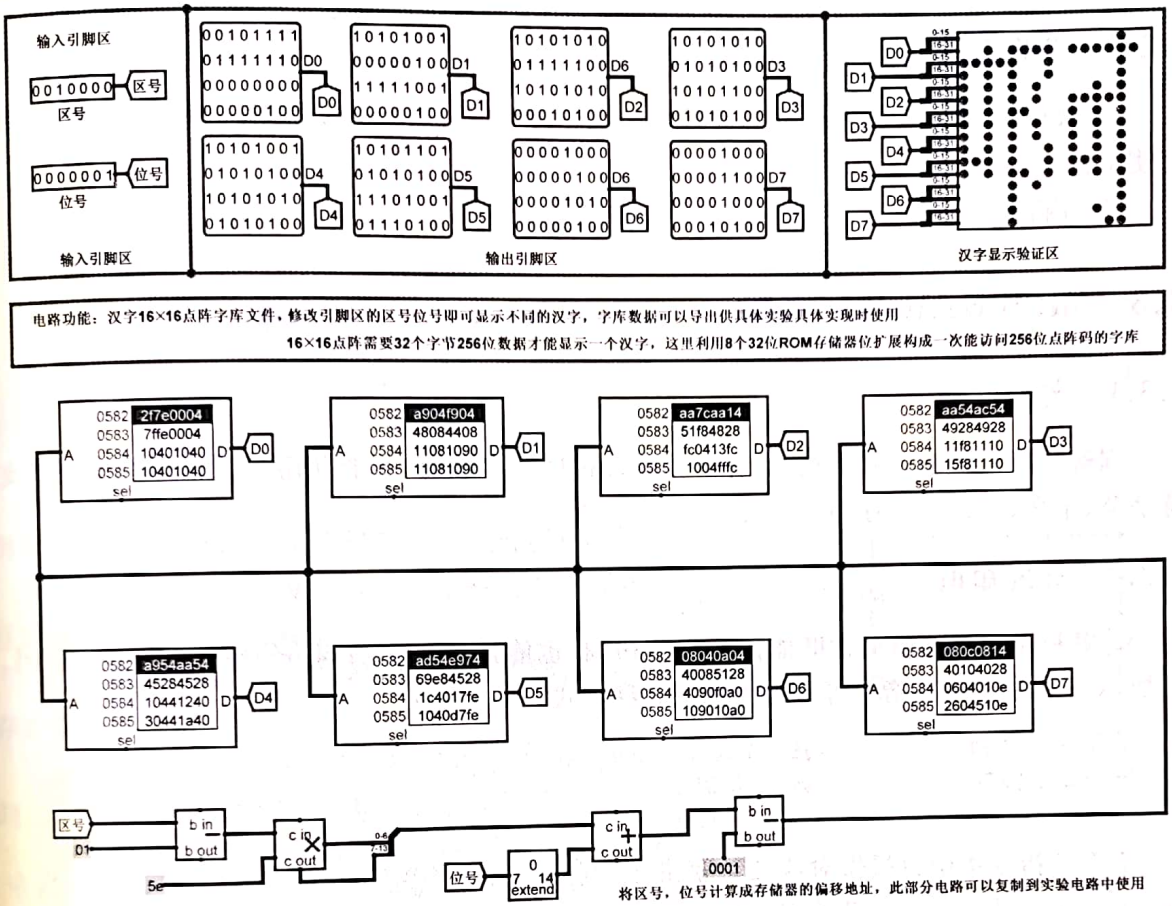



图 3.5　16×16 点阵汉字字库参考实现

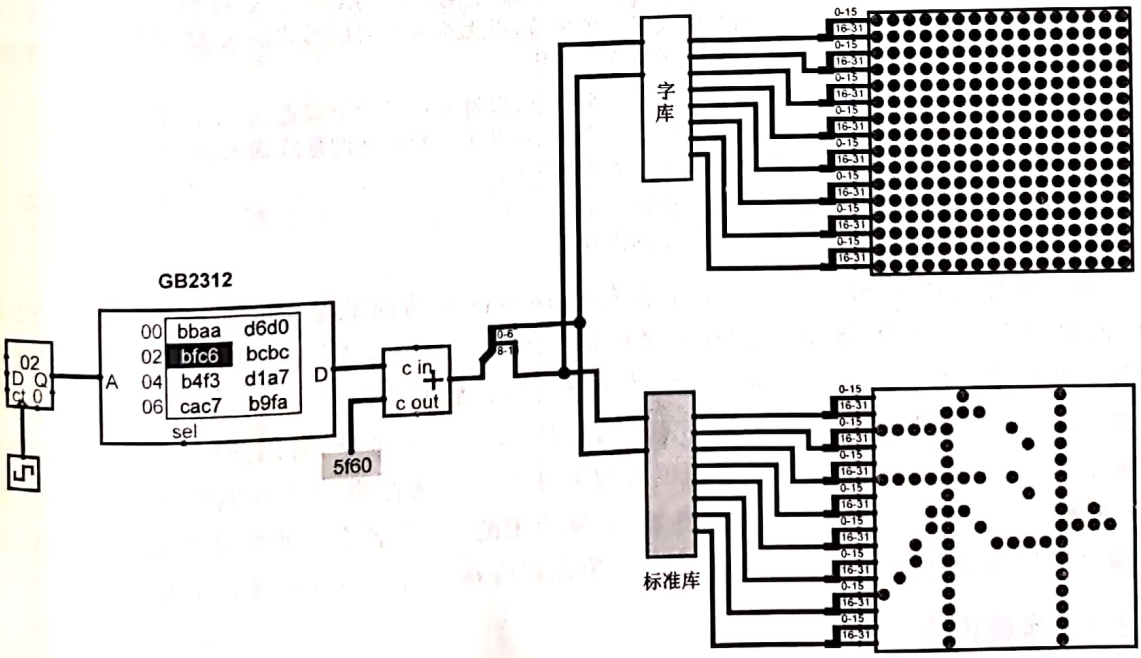



图 3.6　16×16 点阵字库功能测试电路

### 3.2.4 实验思考

(1) 如果存储芯片的存储容量或数据位宽超过 CPU，是否可以使用？如果可以使用，如何使用？

(2) 内存芯片、固态盘上的闪存芯片是如何进行存储扩展的？

## 3.3 MIPS RAM 设计实验

### 3.3.1 实验目的

理解主存储器地址基本概念，理解存储位扩展基本思想，并能利用相关原理构建同时支持字节、半字、字访问的存储子系统。

### 3.3.2 背景知识

计算机中主存储器通常既能按照字节访问，也能按照半字访问，还能按照字进行访问。例如，x86 中的 MOV 指令可以提供如下 3 种形式：

```
mov ah, [200]          #按字节访存
mov ax, [200]          #按 16 位访存
mov eax,[200]          #按 32 位访存
```

MIPS 指令集中也提供对应的访存指令，例如 lb/sb 指令(load/store byte)、lh/sh 指令(load/store half)，lw/sw 指令(load/store word)，具体访问形式如下：

```
lb $s0, 200($s1)       #从内存中读取一个字节，以符号扩展的形式送入 32 位寄存器
lbu $s0, 200($s1)      #从内存中读取一个字节，以无符号扩展的形式送入 32 位寄存器
sb $s0, 200($s1)       #写入一个字节到内存中

lh $s0, 200($s1)       #从内存中读取一个半字，以符号扩展的形式送入 32 位寄存器
lhu $s0, 200($s1)      #从内存中读取一个半字，以无符号扩展的形式送入 32 位寄存器
sh $s0, 200($s1)       #写入一个半字到内存中

lw $s0, 200($s1)       #从内存中读取一个字
sw $s0, 200($s1)       #写入一个字到内存中
```

值得注意的是，通常在计算机主存系统中，所有内存访问地址都是字节地址。以 32 位 PC 机中 4GB 内存条为例，4GB 内存实际是 4G 个字节，也就是 $2^{32}$ 个字节存储单元，是 32 位地址总线能访问的最大存储空间。如果按半字访问，则 4GB 内存可以提供 $2^{31}$ 个半字单元，需要 31 位半字地址，但是实际指令中使用的还是 32 位字节地址，所以此时地址必须按照半字对齐，地址最低位应为零，如要访问相邻的半字单元应该在原有字节地址基础上加 2。同理，如果按字访问，则需要 30 位的字地址，实际使用的 32 位字节地址则必须按照字对齐，地址最低两位为零，如需要访问相邻的字存储单元则应在原有字节地址基础上加 4。

### 3.3.3 实验内容

Logisim 中 RAM 组件只能提供固定的地址位宽，数据输出也只能提供固定的数据位宽，访问时无法同时支持字节、半字、字 3 种访问模式，实验要求利用 4 个 4KB×8 位的