

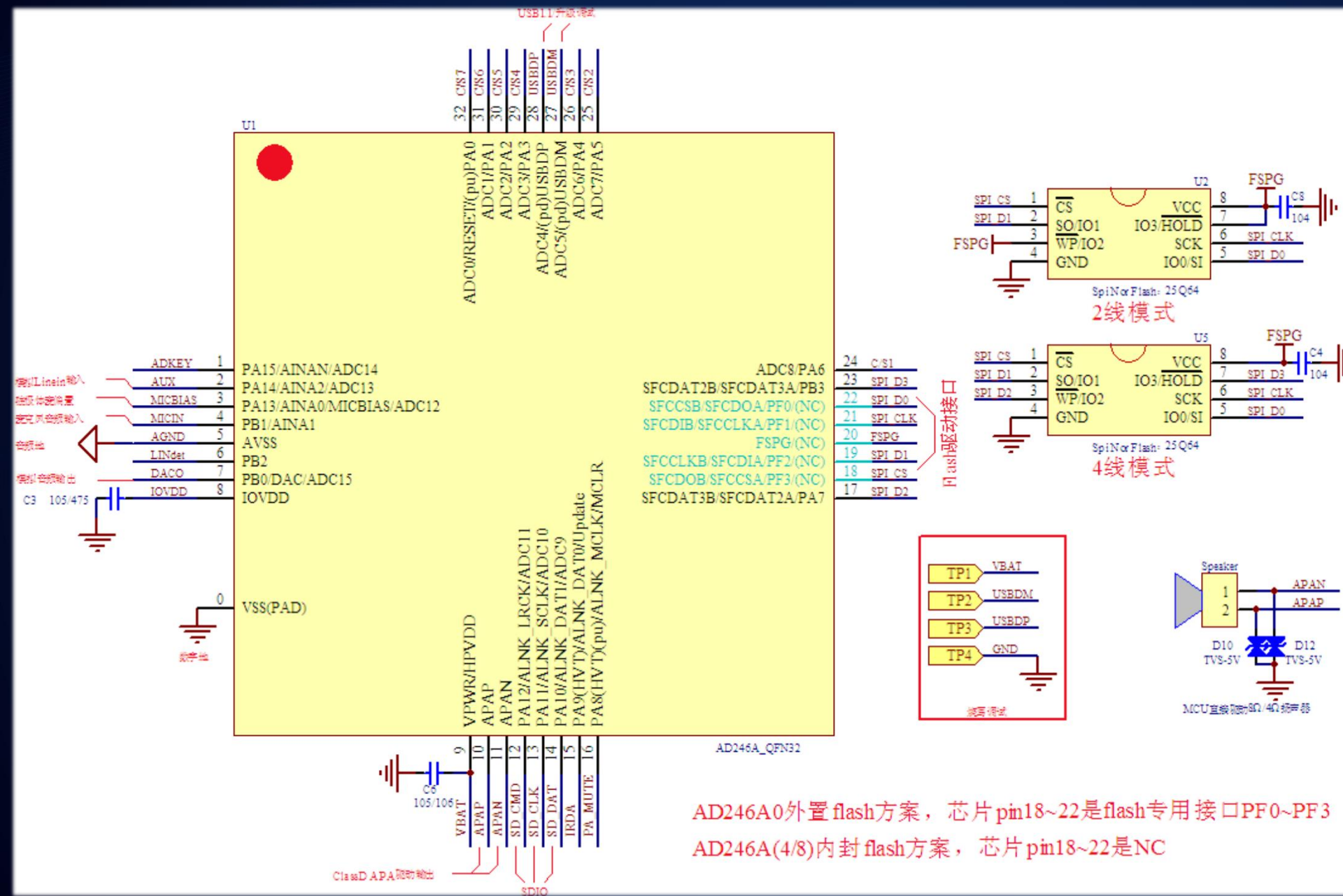
AD24N音频MCU 芯片介绍

杰理科技硬件部

1. 硬件资源
2. 最小系统
3. 电源结构
4. I/O特性
5. 音频输出
6. 驻极体麦克风输入
7. Flash代码存储器
8. Flash驱动电路
9. 芯片选型
10. 开发注意事项
11. 量产烧写注意事项
12. AD24N开发板

硬件资源





VPWR: 供电输入

IOVDD: 逻辑电压输出 (内部LDO)

HPVDD: 内置ClassD功放电源

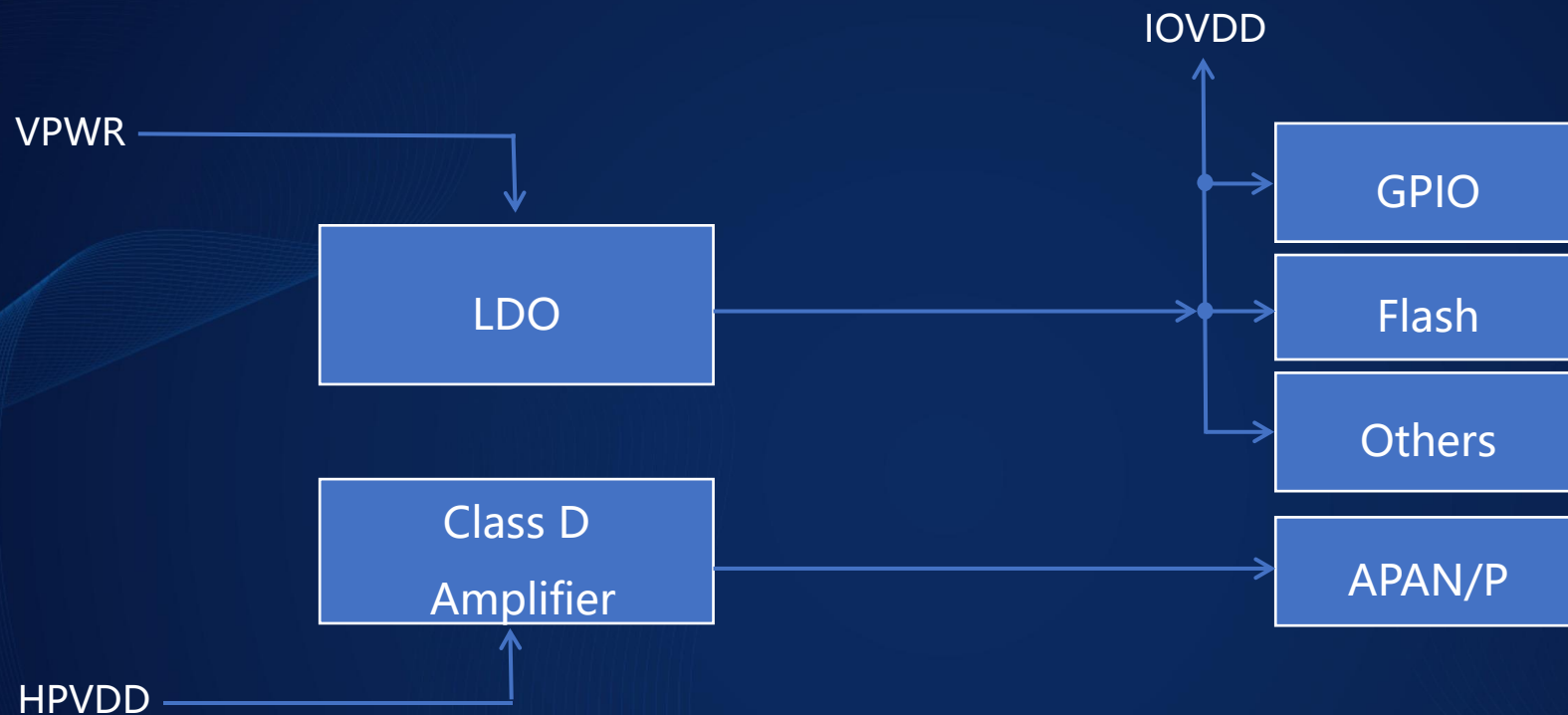
MICBIAS: 麦克风专用供电

FSPG: Flash专用供电

VSS: 数字地, 主系统地

AVSS: 音频模拟地

电源结构



IOVDD Range: 2.1~3.6V, Step100mV;
VPWR to IOVDD: IOVDD3.0V/120mA@ $V_{\text{drop}} \leq 300\text{mV}$;

I/O电流档位以及输入特性：注意：设计时I/O的电流输出保留至少1/3余量

芯片型号	IO类型	GPIO	HVTIO PA8, PA9	DM	DP
AD14N	驱动电流 (mA)	2/8/26/64	8	10	10
AD24N		3/9/15/28	8	8	8
AD14N	上拉电阻 (Ω)	10K	10K	180K	1.5K
AD24N		10k/100k/1M	10k/100k/1M	180K	1.5K
AD14N	下拉电阻 (Ω)	60K	60K	15K	15K
AD24N		10k/100k/1M	10k/100k/1M	15K	15K
AD14N AD24N	VIH (V)	1.7	1.7	1.7	1.7
AD14N AD24N	VIL (V)	1.3	1.3	1.3	1.3
AD24N	数字I/O功能 重映射	UART0/1, I2C, SPI1/2, SDIO, MCPWM可映射到任意IO			
*AD14N不支持数字I/O功能重映射					

音频输出

直驱功率:

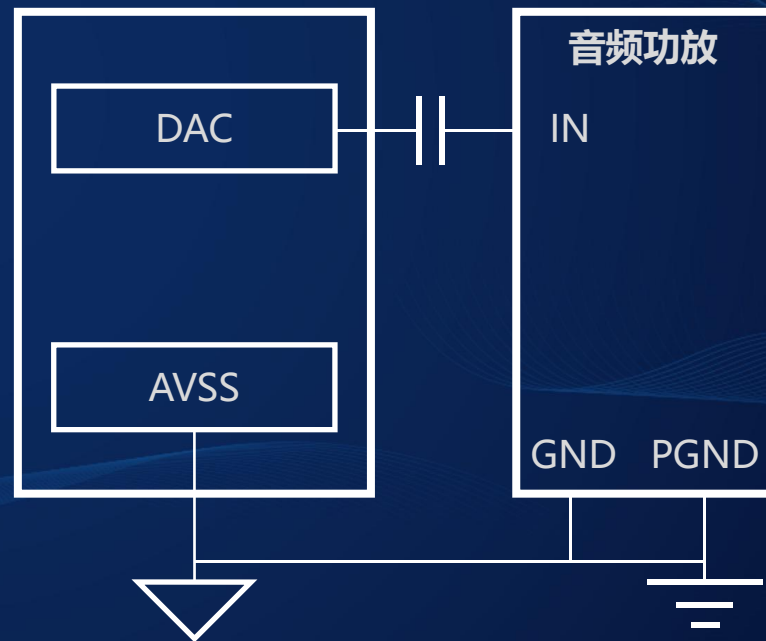
- 350mW/8 Ω , 500mW/4 Ω , @3.7V
- SNR~93dB

当GPIO使用:

- APAP/APAN IO电源域VPWR
- 高阻态和输出, RDS(on) \approx 1 Ω /MAX200mA
- 不支持输入检测, 不支持上下拉。
- 休眠模式不支持输出

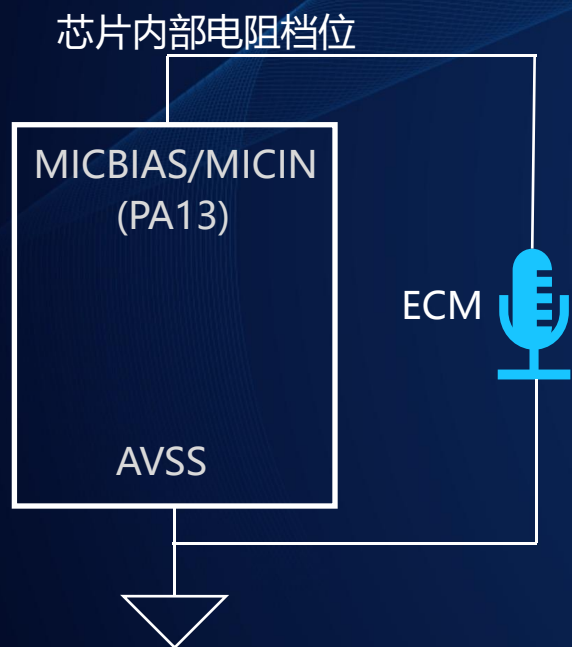
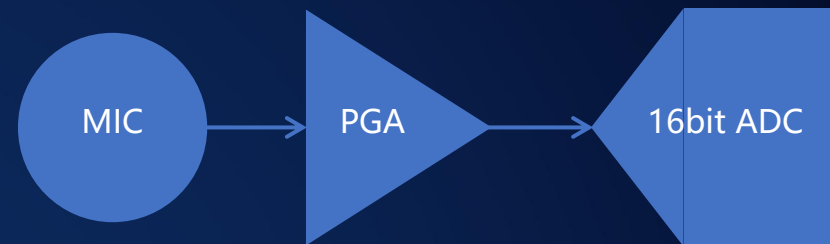


single-ended (DAC to AVSS) : RMS \leq 500mVrms
SNR=95dB(A-wt)
AD24N DAC输出阻抗5K, AD14N DAC输出阻抗8K

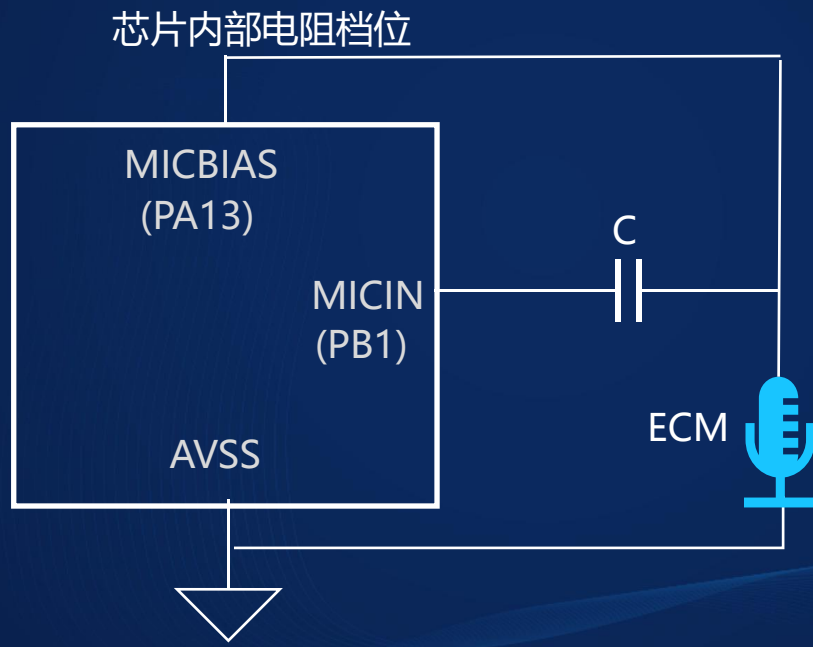


驻极体麦克风输入

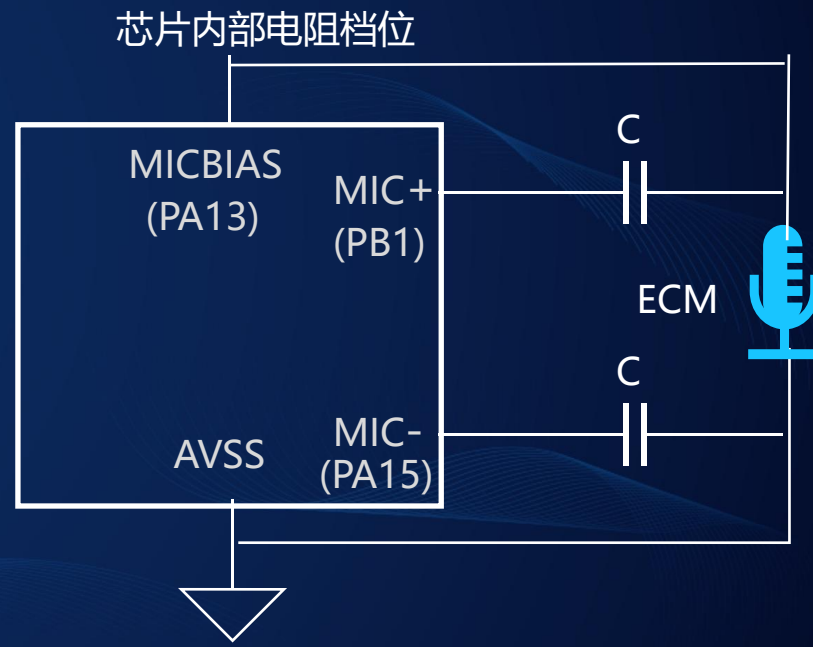
偏置电源输出：MICLDO 可通过软件配置电压档位；
输入接口：MICIN 内置前置放大器，模拟增益可调；
参考地：AVSS



省电容模式



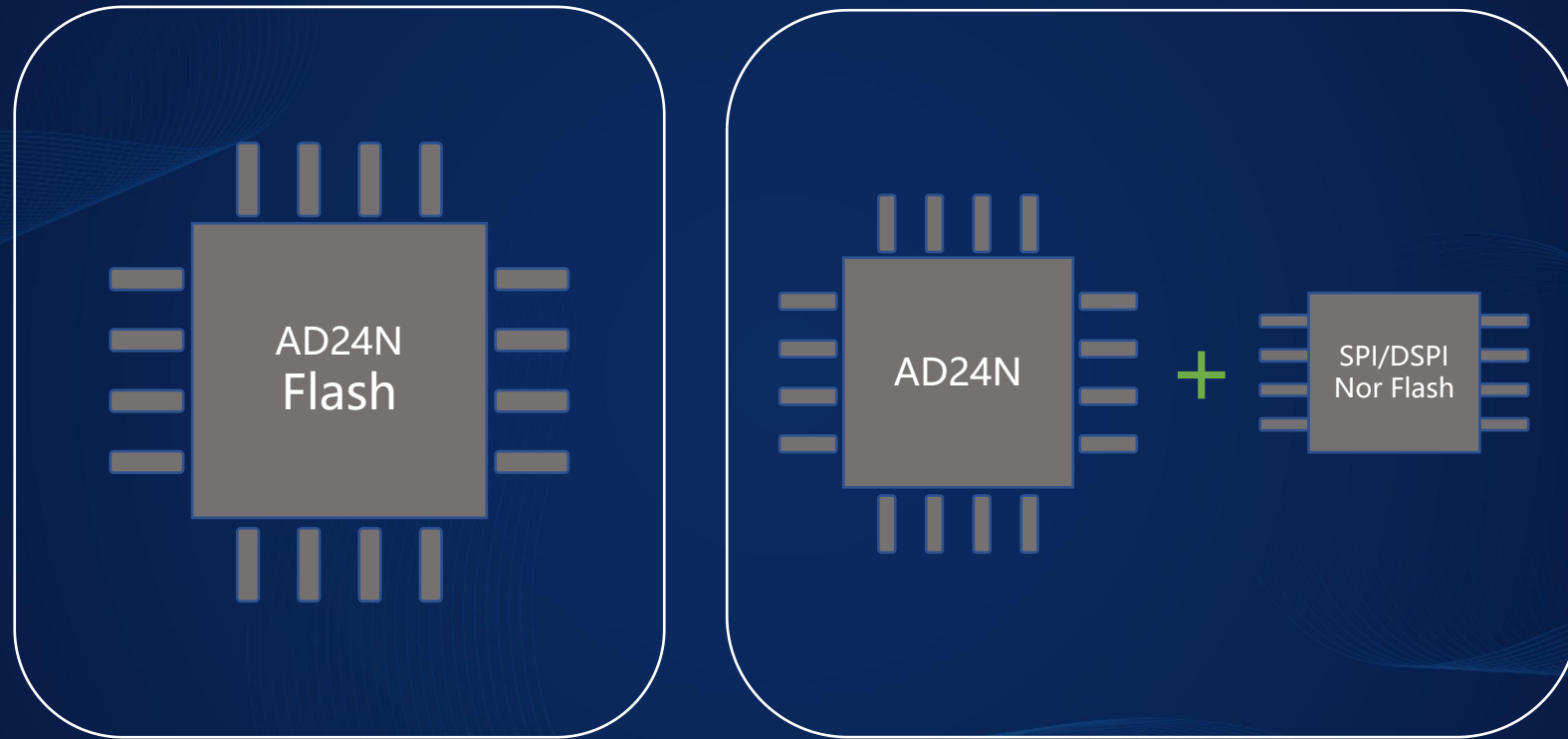
单端隔直模式



差分模式

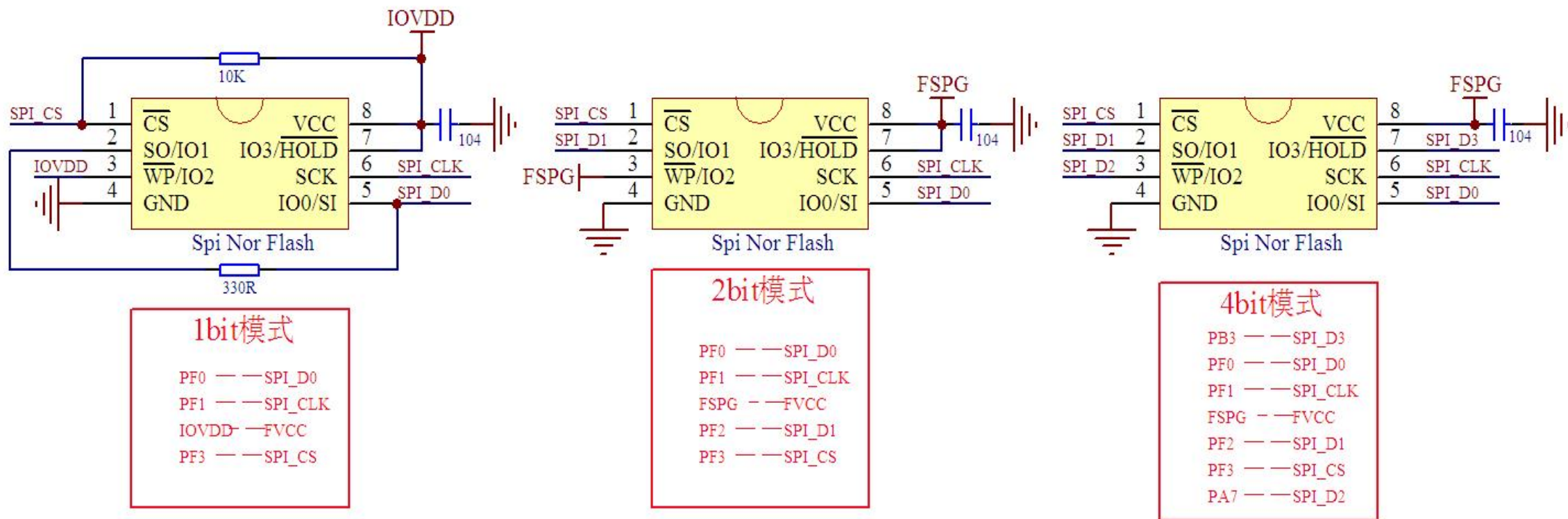
*AD14N只支持单端隔直模式，AD24N支持这3种模式。

Flash代码存储



Flash驱动电路

AD24N外置Flash方案，支持最大512Mbit SPI NOR Flash，驱动接口为PF0~PF3，PB3，PA7，FSPG。



外置 SPI NOR Flash参考电路。

*AD14N支持最大256Mbit SPI NOR Flash，只有1bit，2bit模式，不支持4bit模式

芯片选型

AD24Nx x

↓
型号

↓
内置Flash容量

0: NO
2: 2Mbit
4: 4Mbit
8: 8Mbit
6: 16Mbit
3: 32Mbit

型号与性能 model&Performance					IO与接口 Interfaces										功能 Feature		功耗 Power Consumption	
型号	封装	CPU	RAM	内置Flash	IO	DAC	MIC	Class-D	AUX	SDIO	IIS	SPI	PWM	USB	串口升级	解码格式	工作功耗	关机功耗
AD242A	SOP16	240MHz 32bit	32KB	0/2/4Mbit	8	1	√	√	√	√	×	√	√	Full Speed	√	1.flac,flb,flc; 2.a,b,e; 3.midi; 4.ump3 5.mp3 6.wav	< 6mA	< 3uA
AD245A	QSOP24	240MHz MHz	32KB	0/2/4Mbit	16	1	√	√	√	√	√	√	√	Full Speed	√		< 6mA	< 3uA
AD246A	QFN32 4x4x0.75	240MHz 32bit	32KB	0/2/4Mbit	20	1	√	√	√	√	√	√	√	Full Speed	√		< 6mA	< 3uA
AD248A	SOP8	240MHz 32bit	32KB	2/4Mbit	4	1	√	√	√	√	×	√	√	Full Speed	√		< 6mA	< 3uA
AD248B	SOP8	240MHz 32bit	32KB	2/4Mbit	5	1	√	×	√	√	×	√	√	Full Speed	√		< 6mA	< 3uA

*AD242A, AD245A和AD142A, AD145A是PIN对PIN, 可以直接贴到AD142A, AD145A的板上使用。

开发注意事项

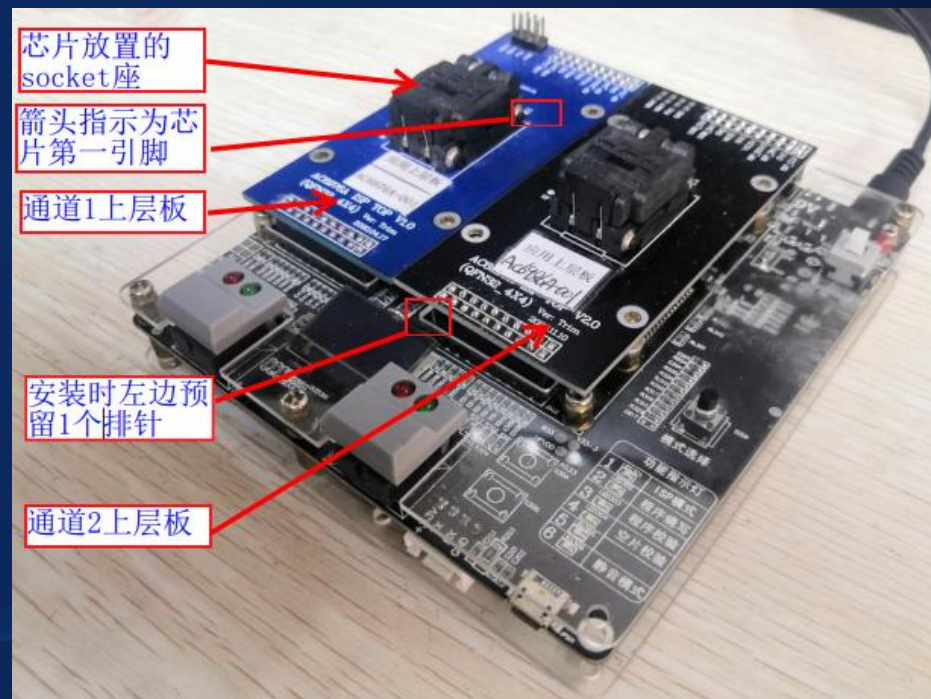
AD24N 系列芯片贴片前建议使用 1T2 工具烧写，支持强制升级工具升级。

供电：VPWR，VSS

信号：USBDM，USBDP

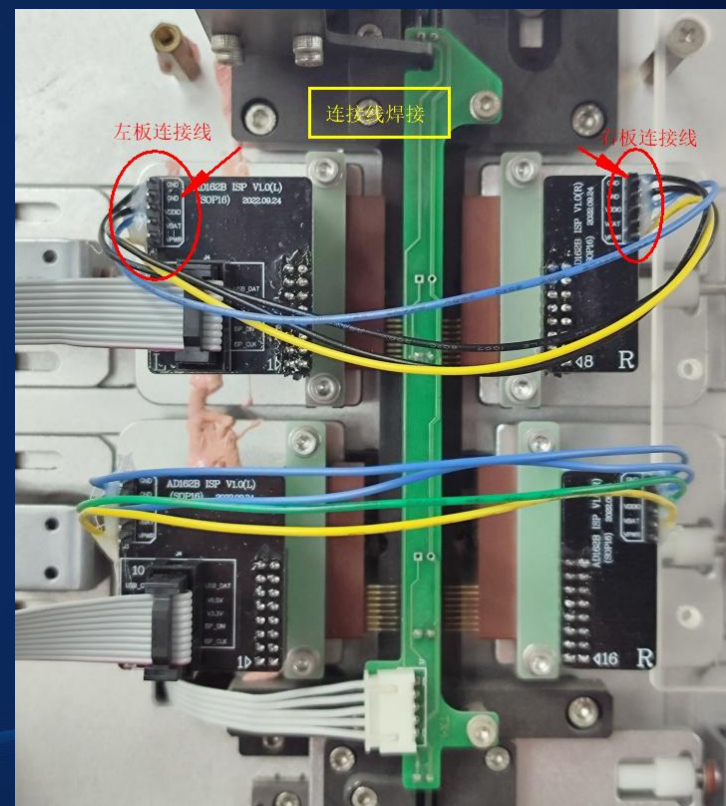


USB强制升级工具



1托2烧写器 (芯片烧写)

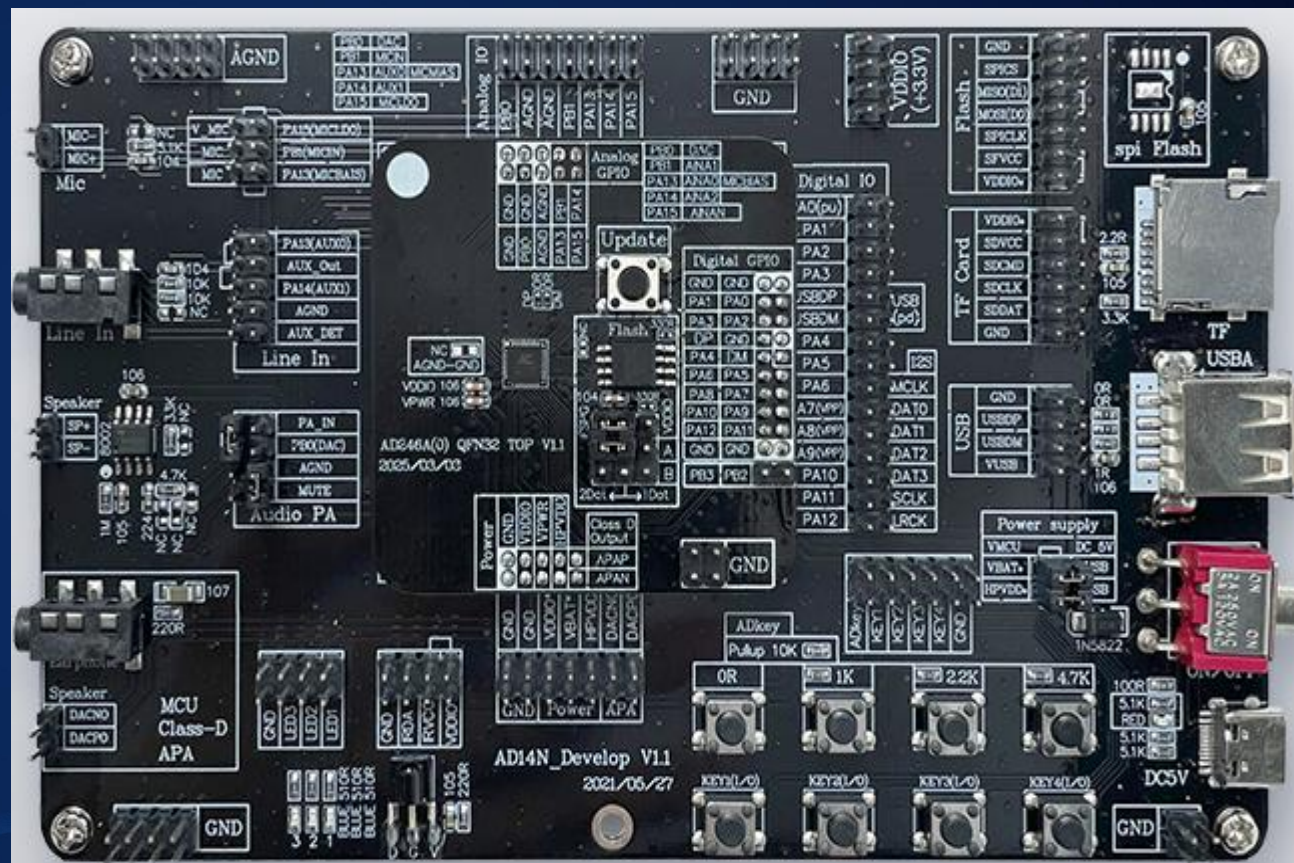
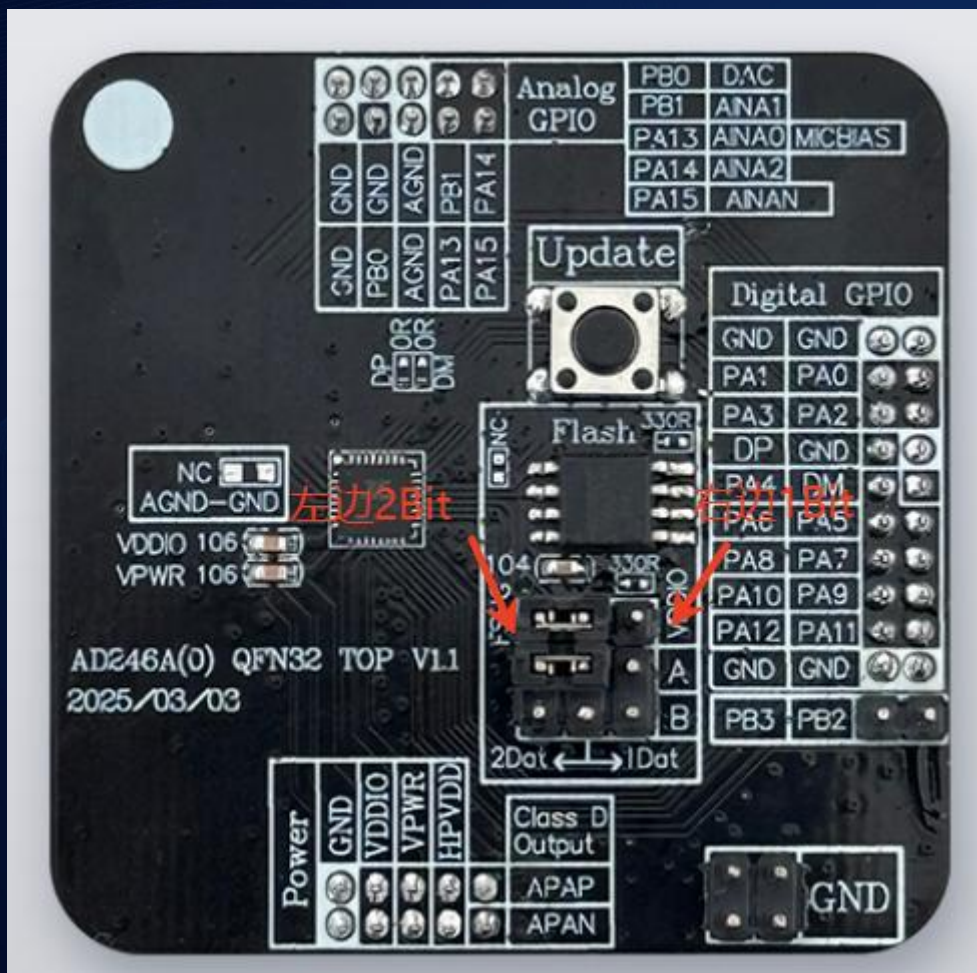
量产使用 1T2 烧写器烧写 SOP 和 QSOP 封装片，需要使用转接小板。如图所示，左板与右板的连接线最好使用焊接方式连接，连接线使用粗线并焊接至少 2 根地线，建议打胶固定，避免因机台动作导致接触不良。



- 机台小板烧写SOP和QSOP封装，REF TRIM勾选取消，批量烧写QFN或LQFP封装REF TRIM需要勾选；
- 使用1T2顶板座子烧写任何封装，REF TRIM都需要勾选；
- LVD电压应高于Flash的最低工作电压（通常大于2.4V）；
- *AD242A和AD245A芯片可以直接使用AD142A和AD145A烧写环境烧写芯片，芯片是PIN对PIN的。

AD24N开发板

AD24N开发板是顶板使用AD246A0的芯片，底板使用AD14N的底板



*顶板是支持1Bit和2Bit模式，跳左边是2Bit模式，跳右边是1Bit模式，默认是接2Bit模式

*A和B是指Flash的A组接口和B组接口，默认接A组接口，B组接口的Flash在背面是NC的

谢谢