版本更新说明		
版本号	更新日期	更新说明
V1.0	2024.08.15	初始版本

杰瑞方案咨询(QQ号:1418295957，邮箱:fae@zh-jieli.com)

产品安全规范

1、电源处理
a、注意供电场景，严格控制输入电压范围。
供电至VPWR，不和IOVDD短接（≤5.5V，如3.7V锂电池/5V适配器应用）。
或供电至VPWR，和IOVDD短接（≤3.4V，如3.0V纽扣电池/2节干电池应用）。
b、注意供电保护，防过压/过流/反接/浪涌等（如纽扣电池应用，必须考虑防反接电路保护）。
2、电导处理
a、注意导能耦电压并高阻下降，请确保工作电压下的导能（优选400Ω或更大尺寸的封装）。
b、请使用原始电容（非料托，无原电容），以保证导能和品质。
c、主控VPWR超耦电压耐压值要求≥16V，主控其他电源端压值≥3V。
其它外设电导能耦其工作要求选择（防止漏流、过冲点等）。
3、静电处理
a、导机静电标准必须≥（接触±4KV，空气±8KV）。
b、天线输入端必须是ESD管，请使用推荐型号。
4、高频处理
a、抗高频能一般要求≥±40W（根据实际应用场景调整）。建议留有余量设计。
b、VPWR输入端必须加TVS管，请使用推荐型号。

设计注意事项

1、电源。
b 内置电源输入单元，支持供电至VPWR（不和IOVDD短接，输入≤5.5V，和IOVDD短接，输入≤3.4V）。
2) IOVDD为3.1V电源域输出，不可关断，电压稳定可靠，2.1V≤IOVDD≤3.4V，Imax=0.12mA(包含主控IO的耗)。连接外设时，应避免过载输出。
3) HPVDD/APA公用端电源输入端，和VPWR短接（或合并），其电压大小决定APA模块输出功率。
2、音频。
b 内置音频16位Audio DAC，支持3路单端输出（固定出口PA5，必须外扩PA）。
2) 内置音频16位Audio ADC，支持AIN_a正输入（4代表a通道），可选MIC或AUX输入，支持单端或差分，支持输入≤1.5Vpp(单端（或2.8Vpp(差分）。
单端时，输入可选AIN_AP+，差分时，AIN_AP+为正端，AIN_AN为负端，a代表0/1/2/3a通道。
注1：MIC供电导单端输入，推荐接PA7（和MIC_BIAS合用，可省外接上拉偏置电阻）。
注2：AIN_AP4（固定出口PA7）；和MIC_BIAS合用，一般用于MIC供电，可选内置上拉0.5K~10KΩ驱动。
注3：AIN_AP1（固定出口PA6）；和AIN_AN合用，一般用于差分负端输入。
3) 内置APA模拟BD类功放单元，支持桥式方法（和TL）输出模式，支持单端推直或差分直推4ohm、8ohm喇叭，不支持立体声。
注：APAP/APAN，若无音频应用，可用作IO输出，一般仅用于PWM和UART_TX外设，“APA输出电压”必须固定在“外设的电源域”。
3、IO
b 除固定IO，其他IO根据需求，按固定方案图/IO说明进行灵活分配。
2) 作为GPIO应用(配置寄存器)：(注意配置)，防止误触发，和其他应用冲突。
b PA2支持长按低电平复位，支持软件配置长按复位时间或软件关断复位功能。
4) PA0是唯一口驱写功能时，需控制PA0对地电容尽量小（比如控制在1uF以内）。
5) PA0/USBDM/USBDP上电默认下拉，PA2/PB0上电默认上拉。
6) USBDM不配上拉100KΩ，下拉1KΩ，USBDP可配上拉1 5KΩ，下拉1 5KΩ，其他IO可配内部上下拉10KΩ/100KΩ/1MΩ。
7) PB5/PB6/PA0为高压IO，耐压≤（5.5V或2倍IOVDD中最小值）。只能驱动（8mA）。
USBDM/DP只能作通讯（驱动电流8mA），并且和驱动电流可选8/20/40~8mA四挡。
注：若无USB功能应用，USBDM/DP一般应用下拉驱动减噪/大抗耦合噪等。
8) BP、SFC、SPW、RTC，内置模拟，ADC功能，音频AUDIO等外设，均为固定IO，严禁随意分配。
9) IRC、ALINK（出）、SPI口、UART、SD、TIMER/PWM/CPW/MCCAPC/CLKO工作外设，支持crossbar映射，可灵活分配IO，支持映射到除PB端外的IO。如PA10、PB0等。
10) RF、蓝牙、模拟AUDIO等信号相关IO，严禁分配其他应用，应应做好隔离，避免干扰。

IO名词解析

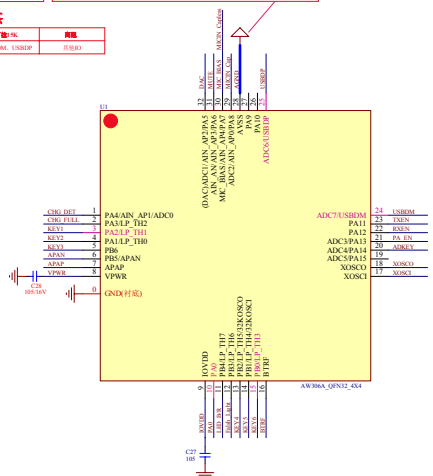
VPWR：芯片供电输入端。
APA：音频处理器（D类功放）。
AIN_x：模拟音频输入（x为通道）。
ADCx：ADC采样输入检测（x为通道）。
LP_THx：内置触摸（x为通道）。

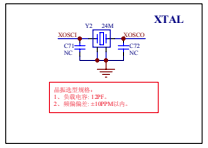
AGND走线要求

AGND走线要求：
1、PCB Layout要分地（区分AGND/DGND）。
2、AGND走线顺序：音频设备AGND->主控AGND管脚->功放Bypass电容地
或总电源供电入口GND短接。
即MIC/AUX/PA等音频模拟地，单独大面积走线至主控AGND管脚，再从
主控AGND管脚，单独走线到功放bypass电容或电源供电入口GND短短接
注，若板空间受限，可尝试AGND在主控对应地处短接（注意验证音频设备是否有噪声）。

上电开机IO初始状态

上拉10k	下拉10K	下拉5K	悬空
PA2，PB0	PA0	USBDM、USBDP	其他IO

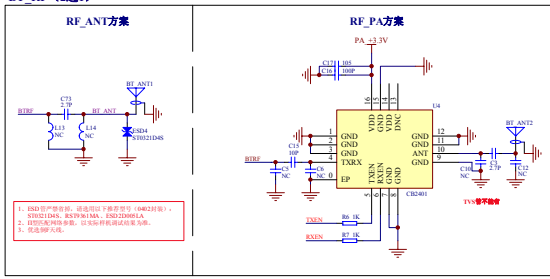




MCU

BT_RF（2选1）

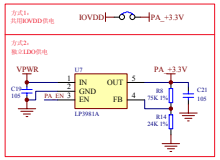
RF_ANT方案



1、ESD管严禁省略，请选用以下推荐型号（0402封装）。
1、ST0321D4S，RST0611M4A，ESD2D0401A。
2、ESD匹配网络参数，以实际样机调试结果为准。
3、优选倒F天线。

RF_PA方案

根据实际需求，合理选择供电方式：

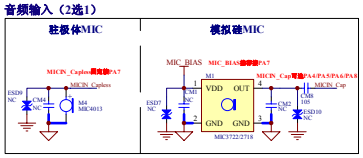


RF_PA方案设计说明：
1、对应高发时性要求高的，要选择RF_PA方案。
2、根据RF_PA芯片最大输出电流/工作电压，选择合适的LDO。
3、优选3.3V LDO，以适配主控3.3V电源域
4、优选带使能的LDO，以减低无线功耗。
5、LDO供电需尽量靠近RF_PA芯片，电源电容可根据实际测试调整。

RF

音频输入（2选1）

驻极体MIC



模拟硅MIC

MIC输入设计：
1、MIC 偏置电压为模拟地，走线时必须单独连接到主控 IC 模拟地
AGND，以保证地回路干净。
2、MIC 电路必须远离于电源，如 RF 天线，数字信号等。
3、MIC 信号侧耳机电线路尽量用地线包围屏蔽，减少其他干扰源的影响。
4、MIC 信号管脚除要对地电容外外，以减低高频干扰信号。

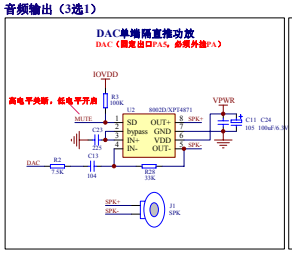
ESD防护设计：
MIC 器件信号输入端防近，预留静电管，可提高抗静电能力。
选型要求：单向型/高耐压：3.3V ≤ Vrwm ≤ 5V，Cj ≤ 1 0pF，3.3V ≤ Vbr ≤ 5V
推荐型号：ST0371S9/ST0561D4

MIC

音频输出（3选1）

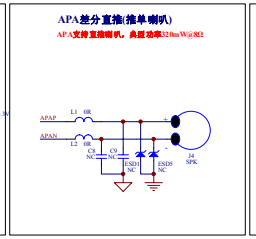
DAC单端隔直推功放

DAC（固定出口PA5，必须外扩PA）



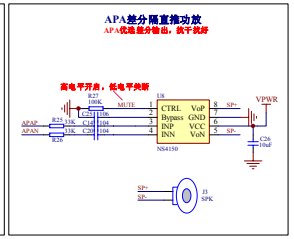
APA差分直推(推单喇叭)

APA支持直推喇叭，典型功率320mW@8Ω



APA差分隔直推功放

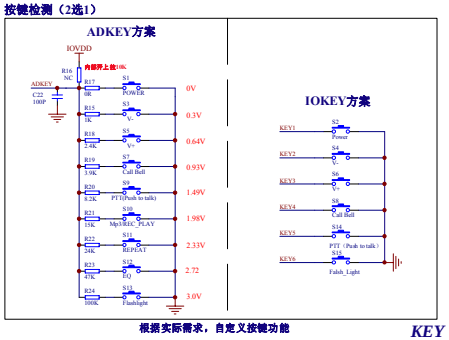
APA优选差分输出，低干扰好



SPK

按键检测（2选1）

ADKEY方案

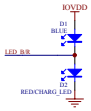


IOKEY方案

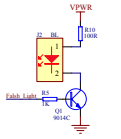
根据实际需求，自定义按键功能

KEY

状态指示灯



手电筒



LED

预留测试点

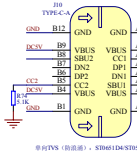
烧写、升级说明

烧写/升级场景	测试点
USB烧写/升级	VPWR、USBDM、USBDP、GND
串口烧写/升级	VPWR、PA0、GND

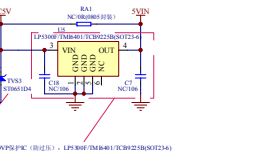
烧写/升级说明：
1、注意供电场景，严格控制烧录/升级输入电压。
供电至VPWR：不和IOVDD短接，VPWR=<5.5V
供电至VPWR：和IOVDD短接，VPWR=<3.4V
2、PA0做串口烧写功能时，需控制PA0对地电容尽量小（比如控制在1uF以内）

TEST POINT

充电输入



充电保护



单向TVS（防浪涌），ST0651D4/ST0571D4/RSD8576AF　OVP保护IC（防过压），LP3980F/TMB401/TCB9225B(SOT23-6)

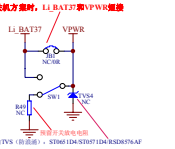
选型要求：抗浪涌能力≥40V（根据用易条例设）

选型说明：充电保护优选TVS+OVP方案（根据用易条例设）

5V充电输入设计：
1、充电输入端（非 DC5V 适配器/USB5V 接口等），必须加浪涌保护电路。
2、浪涌保护电路有，OVP 保护 IC，单向 TVS 管，OVP+TVS，根据需求选择，一般 OVP 优于单向 TVS。
3、TVS管选择应结合应用管型，根据产品需求调整。
4、注意VPWR/电路对地电容控制在1uF以内，支持单口烧写。

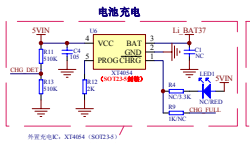
电源开关电路

软开关机方案时，Li_BAT737和VPWR短接

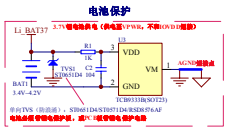


根据实际需求，合理选择电源开关方案

电池充电



电池保护



锂电池入设计：
1、电池必须要有电池保护板，或PCB板要电池保护电路。
2、电池保护IC，根据产品需求调整（关注电流/功耗/封装大小，留有余量设计）。
3、电池输入端，预留防浪涌TVS管，选择由与浪涌管型，根据产品需求调整。
4、主控AGND管脚，单独走线到总电源供电入口GND短短接。
注，若电路板空间有限，可尝试AGND在主控对应GND短短接（需验证是否有噪声）

Charge & POWER