

版本号	更新日期	更新说明
V1.0	2024.04.18	初始版本

杰理方案咨询(QQ号:1418295957, 邮箱:fae@zh-jieli.com)

## 产品安全规范

1. 电源选择  
① 注意电源电压, 严格按照应用指南。  
② 供电电压, 必须使用VPM9000支持的, 且VDD和VDDIO供电电压。  
③ 供电 $\geq 3.3V$ 时, 使用VDDIO和VDDIO2供电, 可大幅度功耗。  
④ 供电电压的保持, 经过过压/欠压检测/复位/关机电路后, 必须考虑反压电路的保持。  
⑤ 供电的方案请务必参阅相关电路(图)中应用指南说明。
2. 电路设计  
① 注意电源电压下的启动, 必须通过VDDIO和VDDIO2的保持(在VDDIO2启动之前VDDIO保持)。  
② 使用外部电阻器(非集成, 变容电路), 以保持电源的保持。  
③ 在VPM9000数据手册和内部寄存器中, 主电源VDDIO和VDDIO2在 $1.8V \sim 3.3V$ 范围内, 保持电压必须保持电压的保持(防止启动, 过冲/过流)。
3. 静电保护  
① 静电保护电路必须 $\geq 1k\Omega$  (能 $\geq 10kV$ , 空气 $\geq 1kV$ )。  
② 大电流电路必须加ESD, 使用防静电器件。
4. 温度选择  
① 温度范围一般要求 $\geq 40^{\circ}C$  (根据应用指南应用管理)。  
② DC/DC转换器使用ESD器件, VPM9000内部集成TVS, 使用防静电器件。

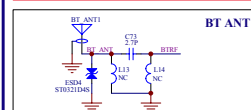
### 设计注意事项

- [illegible]

## IO名词解析

VPWR: 芯片供电输入端 (供电 $\geq 3.6\text{V}$ 时, 只能使用VPWR独立供电);  
IOVDD: LDO稳压输出, 或芯片供电输入端 (供电 $< 3.6\text{V}$ 时, 使用IOVDD独立供电, 可支持超低功耗);  
ADC<sub>x</sub>: ADC采样输入检测 ( $x$ 为通道);  
Update: 串口更新程序;  
VSS: 数字块或主系统使能;

注意：VPWR耐压 $\leq 5.5V$ ，IOVDD耐压 $\leq 3.6V$



BT ANT

- 1、天线ESD管严禁省掉，II型ESD网络根据产品调整。  
2、天线ESD管选型  
双向管， $2V \leq V_{wrm} \leq 3.3V$ ， $C_j \leq 0.6pF$ ， $2V \leq V_{ds}/V_{ds} \leq 5V$   
推荐型号：ST032 ID4S RST936 IMA/ESD2 D005 LA (0402封装)  
3、优选供应商：ST

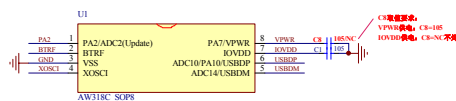
XTAL



- 晶振选型规格：  
1、负载电容： $\leq 10\text{pF}$ （3225封装）， $\leq 8\text{pF}$ （2016封装）。  
典型推荐：9pF（Typ）。  
2、频率偏差： $\pm 1\text{PPM}$ 以内。

### 最小系统参考

(IO外设, 根据需求拓展)

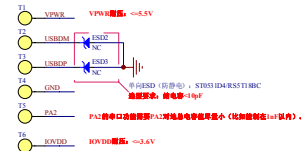


CS取值要求：  
VFWR供电，CS=105  
IOVDD供电，CS=NC 不接

### 烧写场景说明

编写说明	预置读写测试点
USB更新程序	(VPWR、USBDM、USBDP、GND) 或 (IOVDD、USBDM、USBDP、GND)
串口更新程序	(VPWR、PA2、GND) 或 (IOVDD、PA2、GND)

预留测试点，方便烧写、升级、测试

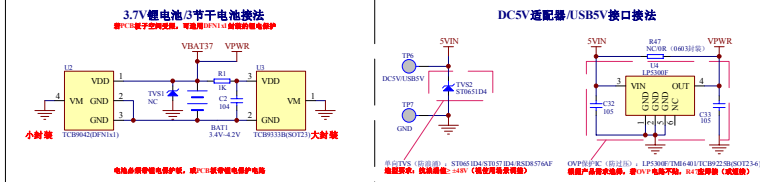


### 供电场景说明

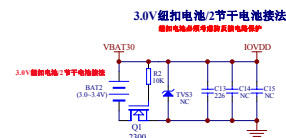
供电电压	供电说明	供电接法	通用场景
≥ 3.6V		供电至VPWR (IOWD接漏电流容)	如3.7V锂电池3节干电池、DC5V适配器/USB5V接口
<3.6V		供电至IOWD (VREF悬空)	如3.0V锂电池2节干电池应用

注：电源输入需做好保护，防过压/过流/反接/浪涌/静电等，连接外设时，应避免过载输出。

**方案1: 供电 $\geq 3.6V$ , 只能使用VPWR独立供电, 且IOVDD接退耦电容**



方案2: 供电<3.6V, 使用IOVDD独立供电 (VPWR悬空), 可支持最低功耗



以上方案二选一

**TEST POINT**

*MCU*

**POWER**