

版本更新说明		
版本号	更新日期	更新说明
V1.0	2024.04.18	初始版本
V1.1	2024.07.05	AW313A封装更新（PIN1脚NC）、新增AW313A QFN20L封装说明（区别以往QFN20封装）

杰理方案咨询(QQ号:1418295957, 邮箱:fae@zh-jieli.com)

## 产品安全规范

- 电源选型
  - 注意供电电压，严格控制应用场。
  - 供电 $\geq 3.6V$ 时，只能使用VPWR独立供电，且IOVDD接退耦电容。
  - 供电 $< 3.6V$ 时，使用IOVDD独立供电（VPWR悬空），可支持最低功耗。
  - 注意供电保护，防过压/过流/反接/浪涌等（如锂电池应用，必须考虑防反接电路保护）。
- 电容选型
  - 在电源切换电压升高而下降，请确保工作电压下的容值（优选0402或更大尺寸的封装）。
  - 请使用原装电容（非拆机、劣质电容），以保证容值和品质。
  - 主控VPWR退耦电容耐压要求 $\geq 16V$ ，主控其他电容耐压值 $\geq 6.3V$ ；其它外置电容耐压工作电压选择（防止短路、过冲击穿）。
- 静电选型
  - 整机静电标准必须 $\geq$ （接触 $\geq 8kV$ ，空气 $\geq 8kV$ ）。
  - 天线输入端必须加ESD管，请使用推荐型号。
- 浪涌选型
  - 浪涌测试一般要求 $\geq 100V$ （根据实际应用场景调整），建议留有冗余设计。
  - DCSV适配器或USBV供电，VPWR输入端必须加TVS管，请使用推荐型号。

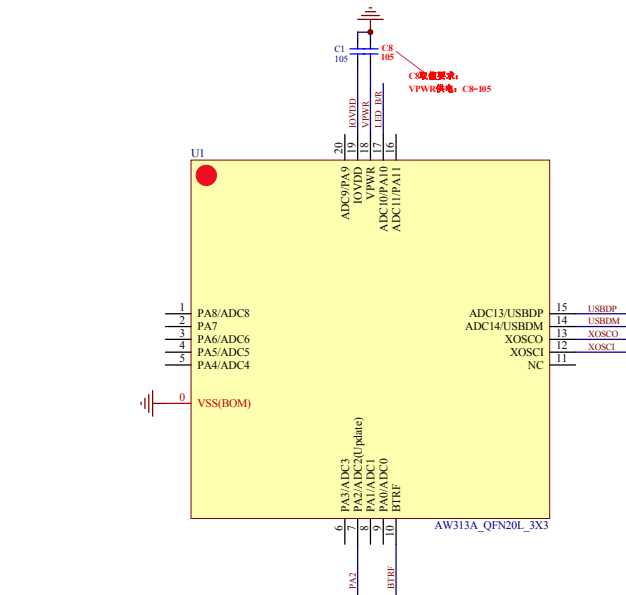
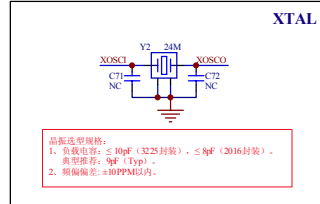
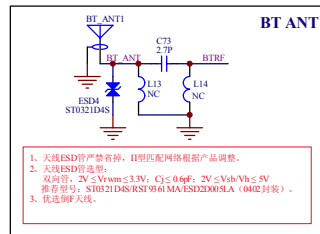
## 设计注意事项

- 设计注意事项：
- 电源：
    - 内置电源输入管理单元，支持VPWR单独供电（2.7~5.5V），或IOVDD单独供电（1.8~3.6V）。
    - 供电 $\geq 3.6V$ 时，只能使用VPWR独立供电，且IOVDD接退耦电容；供电 $< 3.6V$ 时，使用IOVDD独立供电（VPWR悬空），可支持最低功耗。
    - 注：VPWR不支持普通IO使用，且禁止~VPWR和IOVDD“短接”。
  - IOVDD支持LDO电压输出功能，典型输出3.0V（档位可调；1.8~3.6V）， $I_{max}=60mA$ （包含主控IO消耗），在VPWR不掉电情况下，IOVDD为常带电源，无法关闭（软件方案注意避免漏电）。
  - IO：
    - 除固定IO，其他IO根据需求，依据芯片规格书IO及SDK配置灵活分配。
    - 所有GPIO均可配置施密特口（边沿触发），软关机期间时，IO状态可保持。
    - PA1支持外部驱动电路和电平触发驱动，支持其映射，可软件配置与屏蔽。
    - PA2支持串口更新程序功能，要求PA2总线对地电容值尽量小（比如控制在1nF以内）。
    - USBDM、USBDP上电默认上拉，PA4、PA11上电默认上拉。
    - USBDM可配上拉180K $\Omega$ ，下拉15K $\Omega$ ，USBDP可配上拉1.5K $\Omega$ ，其余IO可配内部上下拉10K $\Omega$ /100K $\Omega$ /M $\Omega$ 。
    - PA7为高阻IO，耐压 $\leq 5.5V$ 或2倍IOVDD（最小值）；驱动电流为8mA。
    - USBDM可配普通IO（驱动电流8mA），其余IO驱动电流可达30/21/54mA。
    - SIC、SP0、ISP、SARADC检测、USB外设等，均为固定IO，严禁随意分配。
    - SPI、IIC、UART、TIMER/PWM/CAP/NC/PWM、LED、QDEC等外设，支持crossbar映射，可灵活分配IO，支持映射到除PA外的IO，如PA0、USBDM、USBDP。
    - 注：不推荐crossbar映射IO至USBDM/DP，因为USBDM/DP常用于USB使用，或做普通IO时，也用于IO驱动检测等。
    - IO RF、晶振等信号相关IO，严禁分配高速差分信号，且应做好隔离，避免干扰。

## IO名词解析

VPWR：芯片供电输入端（供电 $\geq 3.6V$ 时，只能使用VPWR独立供电）；  
IOVDD：LDO稳压输出，或芯片供电输入端（供电 $< 3.6V$ 时，使用IOVDD独立供电，可支持最低功耗）；  
ADCx：ADC采样输入检测（x为通道）；  
Update：串口更新程序；  
VSS：数字地或主系统地；

注意：VPWR耐压 $\leq 5.5V$ ，IOVDD耐压 $\leq 3.6V$



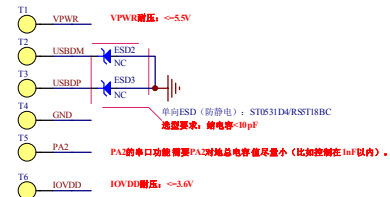
注意：AW313A为QFN20L封装，芯片衬底地比以往QFN20封装大，设计注意规避（详见芯片规格书）

MCU

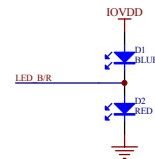
## 烧写场景说明

烧写场景	烧写说明	VPWR供电	IOVDD供电
USB更新程序		VPWR、USBDM、USBDP、GND	IOVDD、USBDM、USBDP、GND
串口更新程序		VPWR、PA2、GND	IOVDD、PA2、GND

预留测试点，方便烧写、升级、测试



Test Point

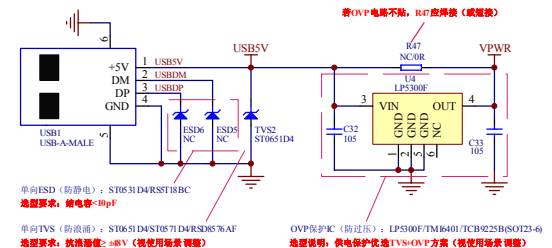


LED

## 供电场景说明

供电电压	供电说明	供电接法	适用场景
$\geq 3.6V$		供电至VPWR (IOVDD接退耦电容)	如USB5V接口供电等

注：电源输入需做好保护，防过压/过流/反接/浪涌/静电等。连接外设时，应避免过载输出。



POWER