版本更新说明 版本号 更新日期 更新说明 V1.1 2024 07 05 AW313A封装更新(PIN11脚NC)、新增AW313A QFN20L封装说明(区别以往QFN20封装) V1.2 2025.08.21 删除纽扣电池应用描述 (不支持)

杰理方案咨询(QQ号:1418295957,邮箱:fae@zh-jieli.com)

源库空 注意供电电压,严格控制应用场景。 电≥3.6V时,只能使用VPWR独立供电,且IOVDD核退耦电容。 电<3.6V时,使用IOVDD独立供电(VPWR悬空),可支持最低功耗。

注意供电保护,防过压/过流/反接/浪涌等。

p电选型 整机静电标准必须≥(接触±4KV,空气±8KV)。 天线输入端必须加ESD管,请使用推荐型号。 {涌选型

報用這些 a. 抗浪涌值一般要求≥±48V(根据实际应用场景调整),建议留有余量设计。 b. DCSV适配器或USB5V供电,VPWR输入端必须加TVS管,请使用推荐型号。

设计注意事项

、10.162。
11. 内壳性原物。含理单元、支持VPWR单数供电(2.7-5.5V),或DVDD单数供电(1.8-3.6V)。 中处3.6V时,只能使用VPWR单次使电,且DVDD接进模电符,供也3.6V时,使用DVDD独立供电(VPWR基空),可支持最低功耗。 注、VPWR表类特别的原用,且使一VPWR部DVD可能。 2)IOVDD支持LDO指压能由功能,真型输出3.6V(特色可调,1.8-3.6V),Imax-60mA(包含主控D消耗)。在VPWR不停电情况下,DVVDD为常带电电源,无法关闭使开机力索注意避免漏电)。

IO名词解析

VPWR: 芯片供电输入端(供电>3.6V时,只能使用VPWR独立供电):

IOVDD: LDO稳压输出,或芯片供电输入端(供电<3.6V时,使用IOVDDD独立供电,可支持最低功耗)

ADCx: ADC采样输入检测(x为通道):

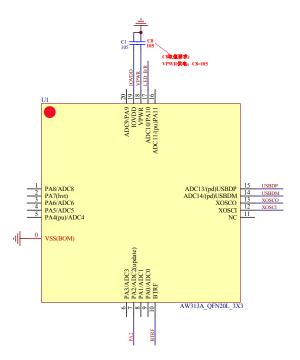
hvt: 高压IO, 耐压≤(5.5V或2倍IOVDD中最小值); Update: 串口更新程序:

ри: 上电开机初始状态为上拉;

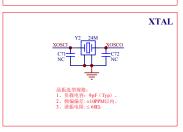
nd· 上电开机初始状态为下拉。

VSS: 数字地或主系统地:

注意: VPWR耐压<=5.5V, IOVDD耐压<=3.6V



BT ANT 天线ESD管严禁省掉,IT型匹配网络根据产品调整。 、 入文ESD号近望: 双向管,2V ≤ Vrwm ≤ 3.3V; Cj ≤ 0.6pF; 2V ≤ Vsb/Vh ≤ 5V 推荐型号; ST032 ID4S/RST936 IMA/ESD2D005LA(0402封装)

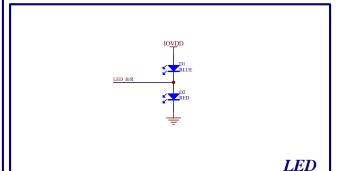


烧写场景说明

烧写场景	VPWR供电	IOVDD供电
USB更新程序	VPWR、USBDM、USBDP、GND	IOVDD, USBDM, USBDP, GND
串口更新程序	VPWR、PA2、GND	IOVDD、PA2、GND

预留测试点,方便烧写、升级、测试

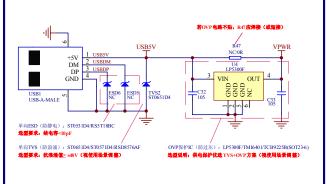




供电场景说明

供电电压	供电接法	适用场景
≥3.6V	供电至VPWR (IOVDD接退耦电容)	如USB5V接口供电等

注: 电源输入需做好保护, 防过压/过流/反接/浪涌/静电等。连接外设时, 应避免过载输出。



POWER

MCU