

AW31N 硬件设计指南 V1.0

特别注意事项：

- 1、供电 $\geq 3.6V$ 时，只能使用 VPWR 独立供电，且 IOVDD 接退耦电容
- 2、供电 $< 3.6V$ 时，使用 IOVDD 独立供电（VPWR 悬空），可支持最低功耗
- 3、VPWR 不支持普通 IO 应用，且禁止“VPWR 和 IOVDD”短接
- 4、主控电源电容选型（注意容值随电压升高而下降，优选 0402 或更大尺寸封装电容）
- 5、产品必须满足静电标准：接触放电大于 $\pm 4KV$ ，空气放电大于 $\pm 8KV$ ，设计留有余量
- 6、产品必须满足抗浪涌：一般大于 $\pm 48V$ （标准必须根据产品应用场景调整），设计留有余量
- 7、产品必须做好电源保护，如防过压/防过流/防反接等（如纽扣电池必须考虑防反接保护）
- 8、产品必须支持长时间运输（如船运模式），出厂时特殊配置进入极限最低功耗
- 9、产品必须预留烧写 IO 测试点（如 VPWR、IOVDD、USBDM、USBDP、PA2、GND）

<备注：方案区分 VPWR 和 IOVDD 供电，开发应用时，务必留意供电电压范围>

版本信息

日期	版本号	描述
2024/04/28	V1.0	原始版本

目录

第 1 章. 硬件设计注意事项	3
1.1. 产品结构、板层设计	3
1.2. 天线设计	3
1.3. 地场设计（关键项）	4
1.4. 晶振设计	5
1.5. 电源设计	5
1.6. USB 设计	6
1.7. 红外发射/接收设计	7
1.8. QDEC 旋转编码器设计	7
1.9. PWM_LED 设计	8
1.10. 防静电设计	8
1.11. 防浪涌设计	9
1.12. EMC/EMI 防护设计	9
第 2 章. 开发、生产、量产注意事项	10
2.1. 烧写、升级、测试说明	10
2.2. 产品装配说明	10

第 1 章. 硬件设计注意事项

以蓝牙 BLE 产品为例，优先以下流程设计：

产品结构、板层设计->天线->地场->晶振->电源->敏感信号设计等

1. 1. 产品结构、板层设计

1) 产品结构要求

项目立项前期必须重点评估产品结构，以最大化发挥无线射频性能。

重点留意“天线”结构位置，要求“天线”有足够的辐射空间，以向客户提供优越性能的产品。

2) PCB 板层设计要求

PCB 板优选多层板，以提供完整的地平面和信号线布局空间。单面板或双面板设计，则严格要求电源信号完整性，要求“地回路阻抗小”。

好的产品结构和板层，可以高效、快速的推进项目实现和落地，以最低的时间成本获取收益。

1. 2. 天线设计

天线必须有足够的立体空间。

天线效率理论上“单极>双极>Loop”，但是单极天线容易受周围材料影响，从而改变天线特性。

因此，天线选型，需结合产品的外观、尺寸、结构、使用场景决定：

1) 小尺寸的产品，优选顺序为：“FPC->陶瓷->板载”（原理上：单极->双极->Loop）。

2) 大尺寸的产品（长边 $\geq 4\text{CM}$ ），直接设计板载天线（原理上：单极->双极），板载天线类型有“倒 F、蛇形、I 型等”，考虑稳定性，首选倒 F 型。

特别地，PCB 设计，请遵循以下流程设计：

天线布局->匹配网络、传输线 50 欧姆设计

1) 天线布局

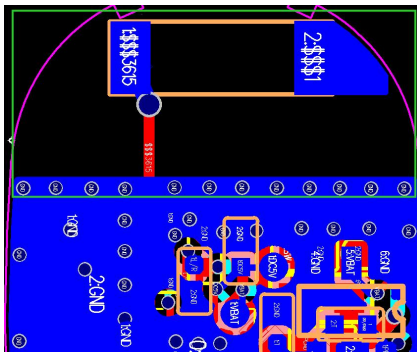


图 1-2-1 天线镂空（绿色框内）

- 1) 根据空间结构，必需合理选择**天线类型和布局位置**，**远离电池、金属、人体等**。
- 2) **“天线”和“地”需要统一设计**，要求地平面完整，空间足够。
- 3) 天线必需靠近板边放置，净空区尽可能大，至少 $\geq 3\text{mm}$ 。
- 4) 天线背面**禁止任何走线、及敷铜**，必需镂空。
- 5) 天线必需远离“高频数字电路、翻转 IO”等，减少对 RF 的干扰。

2) 匹配网络、传输线 50 欧姆设计

蓝牙天线匹配网络有：T 型、 Π 型、L 型；

前期设计上，小尺寸天线选 T 型，大尺寸天线选 Π 型；最后实际使用一般是 L 型；**任何一款“天线”或“样机”必须做阻抗匹配**，匹配参数以实际调试为准。

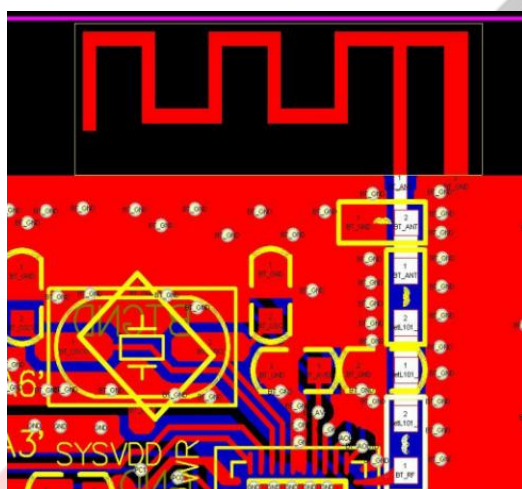


图 1-2-2 天线匹配网络及传输线（白色线）

- 1) 天线匹配网络及传输线，要控制好 **50 欧阻抗设计**。可要求板厂设计实现，也可使用阻抗计算工具（如 SI9000），根据“板厚、板层、板材、铜厚”合理设计 RF 传输线的“线宽、线距”。
- 2) 匹配物料要求紧凑摆放，周边地场干净完整。布局上需**避开晶振时钟等敏感信号，以及高速数字翻转信号**。
- 3) 传输线，**走线尽量短**，禁止有分支。
- 4) 传输线，走线尽量直线引出，避免 90 度拐角走线。
- 5) 传输线，两侧的地打过孔墙，一般按 1-2mm 的间距打过孔墙。

1.3. 地场设计（**关键项**）

优秀的地场设计，可以有效降低各类噪声，提升 RF 性能和抗静电能力，请**重点关注**；

对于大多数芯片型号而言，地管脚通过内部绑定或外部短接。因此,可**统一归类为数字地 GND（VSS）**

- 1) GND 到电池负端**阻抗尽可能最小**，即走线、铺地尽可能宽，4 层 PCB 必须设计一层完整的铺地地层。地回路路径（包括电池负端到锂保 IC）不能出现窄带、细线、破碎的地面。

2) 主控和其各电源退耦电容必须共地良好, 严禁破碎。

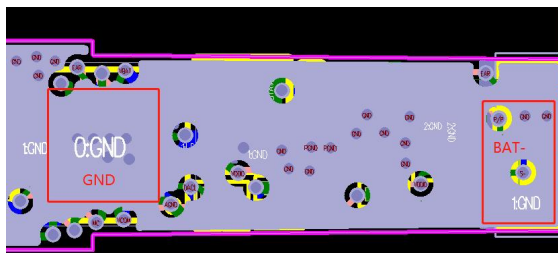


图 1-3 完整的中间地层

1. 4. 晶振设计

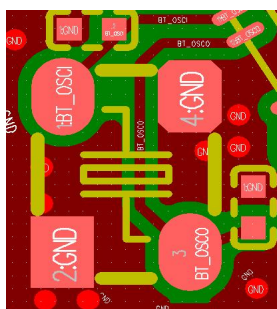


图 1-4-1 双脚起振电路

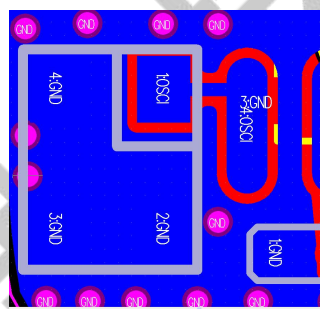


图 1-4-2 单脚起振电路

- 1) 必须选择**精度高、稳定性好、可靠性强**的晶振, 这将直接决定产品的射频性能。
- 2) 晶振尽量**靠近主控引脚**, 严格避开高频数字信号、敏感模拟信号。
- 3) 晶振布线不宜过粗、过长, 以减少寄生电感、电容。
- 4) 晶振下方必须**完整铺地**, **禁止走线** (如电源/敏感信号等)。

备注: 产品出厂前, 必须用“蓝牙测试盒”等工具, 测试频偏 ($\pm 10\text{KHz}$ 以内), 如偏差过大, 可以测试盒校准, 或修改负载电容。

1. 5. 电源设计

AW31N 内置电源输入管理单元, 支持 **VPWR** 单独供电 ($2.7\sim 5.5\text{V}$), 或 **IOVDD** 单独供电 ($1.8\sim 3.6\text{V}$)。设计时, 需留意供电场景及电压范围。

Table 1-5 供电场景

供电电压	供电接法	适用场景
$\geq 3.6\text{V}$	单独供电至 VPWR (IOVDD 接退耦电容)	如 3.7V 锂电池/3 节干电池应用
$< 3.6\text{V}$	单独供电至 IOVDD (VPWR 悬空)	如 3.0V 纽扣电池/2 节干电池应用

注 1: 供电 $\geq 3.6V$ 时, 只能使用 VPWR 独立供电, 且 IOVDD 接退耦电容;

注 2: 供电 $< 3.6V$ 时, 使用 IOVDD 独立供电 (VPWR 悬空), 可支持最低功耗。

注 3: VPWR 不支持普通 IO 应用, 且禁止“VPWR 和 IOVDD”短接。

设计注意事项:

- 1) 严格参考标准原理图, 选型设计。
- 2) 各电源退耦电容靠近主控 IC 放置, 且电容和主控必须共地一致, 严格控制“地回路阻抗”。
- 3) 各电源 (大电流通路) 布线线宽建议 $\geq 0.5mm$, 留有余量设计 (一般经验 $50mA/0.1mm$)。
- 4) 电源走线优先路径最短化, 尽量远离板边走线, 以免引入干扰。走线时, 要求电源 (退耦电容大容值处) 星形走线给各分支模块供电, 先经退耦电容, 再供电给各分支模块电源管脚。

1.6. USB 设计

AW31N 支持 Full Speed USB (USB1.1), 支持 Host/Slave 模式, 可用于 PC 模式 (如 PC 烧写升级、PC 通信等), 使用时根据应用场景选择。

注: 若无 USB 功能应用, USBDM/DP 可做普通 IO, 一般仅用于 IO 按键或输入检测功能等。

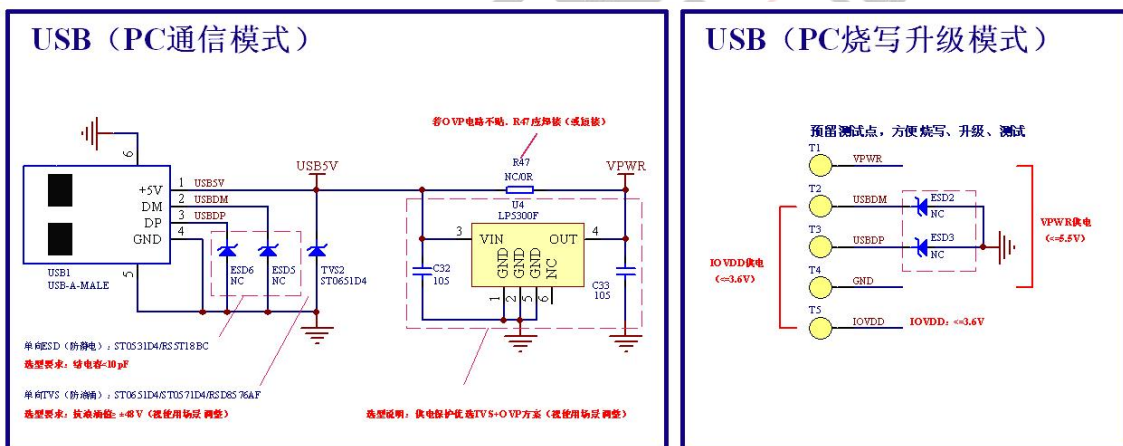


图 1-6 USB 电路设计

设计注意事项:

- 1) USB 电路必须远离敏感信号, 如 RF 天线、时钟信号等。
- 2) DM、DP 是差分信号, 尽可能做 90Ω 差分阻抗设计。
- 3) DM、DP 尽量“差分、等长”走线, 尽可能少“过孔”, 不“分叉”。
- 4) 等长尽可能在“长度失配端”进行长度匹配。
- 5) 走线尽可能短, 尽可能减小 DP、DM 间距, 且“等距、对称、 $\angle 135^\circ$ 弯曲”走线。
- 6) USB 线两侧地, 尽可能打过孔保持连通性。
- 7) 务必考虑电源完整性设计。USB 电源 (大电流通路) 布线线宽建议 $\geq 0.5mm$, 留有余量设计 (一般经验 $50mA/0.1mm$), 电源电容地要求共地良好, 严格要求“地回路阻抗小”设计。

1.7. 红外发射/接收设计

一、原理图设计注意事项

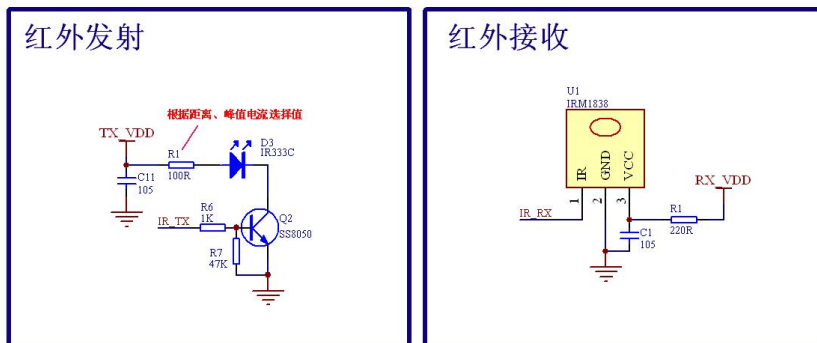


图 1-7 红外发射/接收电路

- 1) IR_TX、IR_RX，可任意映射到 PA 口，但需避免使用上电默认上拉 IO。
- 2) TX_VDD 供电，可选 VPWR 或 IOVDD 供电。
- 3) RX_VDD 供电，则需根据 IR_RX 的 IO 电源域状态选择。
如使用 3.3V 电源域 IO（普通 IO）时，RX_VDD 必须使用 IOVDD 或者 3.3V 电源域供电。
如使用 HVT 耐高压 IO（如 PA7）时，RX_VDD 可选 VPWR 或 IOVDD 供电。

二、PCB 设计注意事项

- 1) 红外电路必须远离敏感信号，如 RF 天线、时钟信号等。
- 2) 红外信号物料及布线路径尽量用地线包裹屏蔽，减少其他干扰源的影响。
- 3) 务必考虑电源完整性设计。红外电源（大电流通路）布线线宽建议 $\geq 0.5\text{mm}$ ，留有余量设计（一般经验 $50\text{mA}/0.1\text{mm}$ ），电源电容地要求共地良好，严格要求“地回路阻抗小”设计。

1.8. QDEC 旋转编码器设计

QDEC 是正交编码器检测模块，支持 2 线输入检测，可任意映射到 PA 口。

鼠标滑轮常用的旋转编码器为 2 线输入模式，设计要求如下：

一、原理图设计注意事项

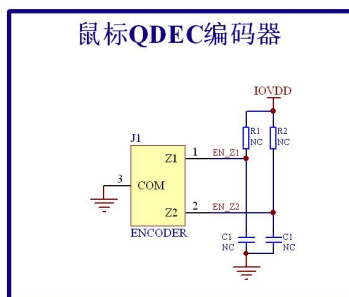


图 1-8 鼠标滑轮（QDEC 编码器）

- 1) EN_Z1、EN_Z 检测信号接上拉电阻（或使用 GPIO 内部上拉），可任意映射到 PA 口。
- 2) EN_Z1、EN_Z 一般为 3.3V 电源域 IO，因此编码器外部上拉使用 IOVDD 或 3.3V 电源。
- 3) EN_Z1、EN_Z 预留对地电容滤波，可消除抖动误码（也可软件方法消抖代替）。

二、PCB 设计注意事项

- 1) QDEC 编码电路必须**远离敏感信号**，如 RF 天线、时钟信号等。
- 2) QDEC 信号物料及布线路径尽量用地线包裹屏蔽，减少其他干扰源的影响。

1.9. PWM_LED 设计

AW31N 支持普通 IO（高电平/低电平）推灯、PWM_LED 推灯，根据使用场景灵活选择。

其中，PWM_LED，是通过脉冲宽度调节控制 LED 的亮度与亮灭的一个模块，只有 1 个模块，只能产生一个激励，支持单 IO 推单灯，或单 IO 推双灯，可任意映射到 PA 口。

注 1: PWM_LED 可任意映射到 PA 口，软开关机方案时需**避免使用上电默认上拉 IO**。

注 2: LED 电路及走线，需**远离敏感信号**，如 RF 天线、时钟信号等。

1.10. 防静电设计

电子设备**必须做防静电设计**，因为在**干燥低温**的生产环境下容易产生静电，容易造成电子器件的损坏。

注：静电设计标准（**接触放电 $\geq \pm 4KV$ ；空气放电 $\geq \pm 8KV$** ），设计需留有余量。

一、设计阶段防静电设计

- 1) 产品结构，务必考虑静电防护。如增加模具厚度，加大 PCBA 与壳体间距，做好壳体密封等。
- 2) PCB 地场设计必须完整，要求面积大，不存在破碎，细回路，板边连续。
- 3) **敏感信号线严禁靠近板边走线**（如晶振时钟等）。
- 4) BT 天线必须远离静电入口，且天线入口处，**必须加双向 TVS 管**。
- 5) 供电入口（如 DC5V 适配器或 USB5V 接口等供电），必须加**单向 TVS 管（有防浪涌除外）**。
- 6) “缝隙、接口处电路”必须预留 ESD 管，如按键、USB 等。
- 7) 单向信号使用单向 ESD 管。
- 8) ESD 管靠近静电入口处放置。

BT 天线 TVS 管选型列表

表 1-10 优选的双向 ESD 管列表

型号/名称	供应商/品牌	联系人	联系方式/电话
ESD2D005LA	ASIM（阿赛姆）	舒工	18813929032
ST0321D4S	盛邦尔	罗总	13923806122

备注：其它标准的 TVS 管可咨询上述供应商。

二、生产阶段防静电要求

请严格做好生产周期内所有阶段的静电防护。

- 1) 所有生产、测试设备、工作环境，必须做防静电处理。
- 2) SMT 贴片、建议最后贴 IC 芯片。
- 3) 生产、测试人员必须佩戴防静电手环、手套，穿防静电服、鞋子。
- 4) 使用防静电材料包装、运输。

1. 11. 防浪涌设计

电子设备**必须做防浪涌设计**，因为电网、充电器的感性特性，会在供电瞬间产生浪涌电压，造成电子器件的损坏。

注：浪涌设计标准（一般抗浪涌电压 $\geq \pm 48V$ ），标准必须根据产品的应用场景调整，如一些电源适配器，浪涌峰值 100V，则抗浪涌电压必须大于 110V。设计需留有余量。

设计注意事项：

- 1) 供电输入端（如 DC5V 适配器/USB5V 接口等），必须加浪涌保护电路。
- 2) 浪涌保护电路有：OVP 保护 IC、单向 TVS 管、OVP+TVS，根据需求选择，一般 OVP 优于单向 TVS。

单向浪涌 TVS 管选型列表

表 1-10 48V 标准优选的单向 TVS 管列表

型号/名称	供应商/品牌	联系人	联系方式/电话
ST0651D4/ ST0571D4	盛邦尔	罗总	13923806122
MDFN2A051SM	Me	秦总	13902974144

备注：其它标准的 TVS 管可咨询上述供应商。

1. 12. EMC/EMI 防护设计

需要过电磁兼容性标准、或需要进行电磁兼容性设计的方案，从以下方面优化电磁辐射和电磁干扰：

- 1) 增加 PCB 屏蔽罩。
- 2) 高速信号线加磁珠、LC、RC 滤波电路，如 USB 等信号。
- 3) 多层板，信号线和电源线走中间层。
- 4) 合理布局，使“带辐射的走线”尽可能短。
- 5) PCB 板边连续地，且有完整的地平面。
- 6) 易受干扰的信号注意保护，如走内层、地隔离、地包裹等。

第 2 章. 开发、生产、量产注意事项

2.1. 烧写、升级、测试说明

AW31N 支持 USB 更新程序或串口更新程序，使用时，请留意烧写升级场景及烧写电压。

烧写场景	烧写说明	VPWR供电	IOVDD供电
USB更新程序		VPWR、USBDM、USBDP、GND	IOVDD、USBDM、USBDP、GND
串口更新程序		VPWR、PA2、GND	IOVDD、PA2、GND

预留测试点，方便烧写、升级、测试

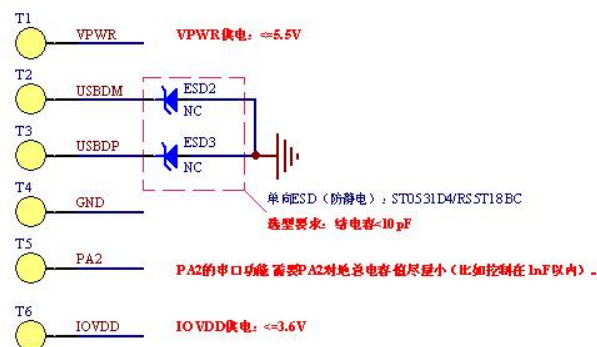


图 2-1 烧写、升级、测试说明

注意:

- 1) 必须预留烧写 IO 测试点 (如 VPWR、IOVDD、USBDM、USBDP、PA2、GND)。
- 2) 串口烧写, PA2 线路对地电容值需尽量小 (比如控制在 1nF 以内)。
- 3) 1t8 烧写器, 目前只支持 USB 方式烧写, 暂未支持串口方式烧写。
- 4) USB 强制升级工具, 目前只支持 USB 方式烧写, 暂未支持串口方式烧写。

2.2. 产品装配说明

由于整机环境直接影响产品的性能, 因此必须重视整机的装配, 注意装机的一致性。

装配注意事项:

- 1) 电池需要固定安装, 远离天线主体, 避免耦合干扰。

如靠近天线方案, 则建议贴海绵胶垫高处理, 且尽可能拉大与天线的距离, 保证装配一致性。

- 2) 电池、电池线, 禁止压到天线。