研究紹介+研究室の一年間

加藤 勇哉 田浦研究室 B4

2019.11.27

研究内容

デジタルアニーラを用いて充足可能性問題(SAT)のソルバーの 高速化を目指す研究をしています





研究の背景

- デジタルアニーラって何??
 - 「量子アニーリングマシン」のデジタル実装
 - 組合せ最適化問題を解くことに特化したマシン

- 量子コンピューター
 - 量子ゲート方式
 - 量子アニーリング方式
 - ゲート方式と比べて用途は限定的だが、安定しやすい
 - すでにハードウェアが実用化・商用化

- なぜ、デジタルアニーラ??
 - CPUのコアあたりの性能は頭打ちに →
 - 多数のコアを用いた並列処理
 - 特定のタスクに特化したハードウェア

何が課題になっているか

- 「通常のコンピュータと比べてxxx倍早い」は本当か?
 - 性能アピールのために「作られた」問題?
 - もっと実用的な問題にも応用できると嬉しい (実用的な応用先を探すことが重要!)

- 今は技術的に作れるハードウェアのビット数が小さい
 - ハードウェアのビット数よりも大きい問題を扱えるようにしたい
 - 問題を分割→処理といったことを勝手にやってくれるソフトウェアがほしい

年間スケジュール

テーマ決め

研究

4月 5月 6月 7月 8月 9月 10月 11月 12月 1月

2月

勉強会 行列積コンテスト

BBQ 院試 中間発表

卒論発表

テーマぎめまで

勉強会

● 各々が興味があるテーマに関する本(英語)を選び発表

行列積コンテスト

- C=A×Bの計算を高速にできるかを競う
- 並列計算のいろは(ボトルネック, 高速化の方法等)を知る

ご清聴ありがとうございました