



波形分析：

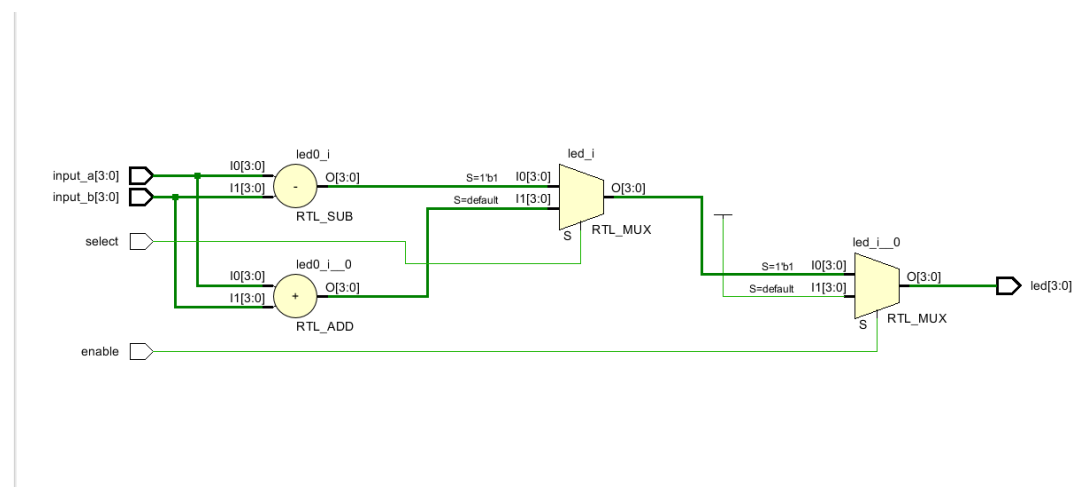
multiplexer 模块完成的多路复用器的功能，输入有使能 enable、数据 select、input_a、input_b，输出为 led。

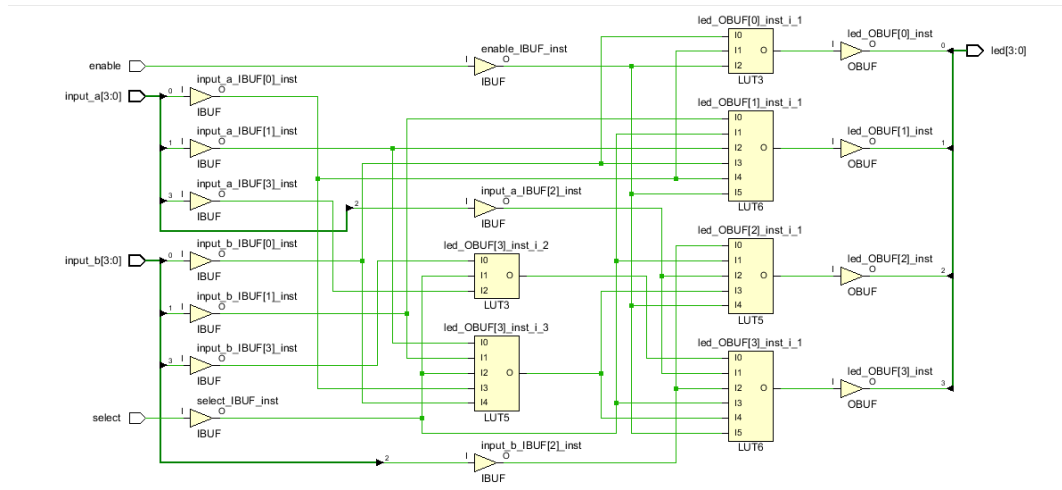
从上述波形可以看出：

- (1) 初始态 enable 为 0，输入 select 为 1，输入 input_a、input_b 无论为何值，输出 led 为 f，符合预期；
- (2) 5ns 时，enable 不变，输入 select 为 0，输入 input_a、input_b 无论为何值，输出 led 仍然为 f，符合预期；
- (3) 10ns 时，enable 为 1，使能有效，输入 select 为 0，执行加法器功能，输入 input_a、为 1, 1, 8, 4, input_b 为 0, 1, 4, 1, 输出 led 为 1, 2, c, 5，符合预期；
- (4) 30ns 时，enable 为 1，使能有效，输入 select 变为 1，执行减法器功能，输入 input_a、为 1, 1, 8, 4, input_b 为 0, 1, 4, 1, 输出 led 为 1, 0, 4, 3，符合预期。

故根据上述分析，multiplexer 模块实现了多路复用器的功能。

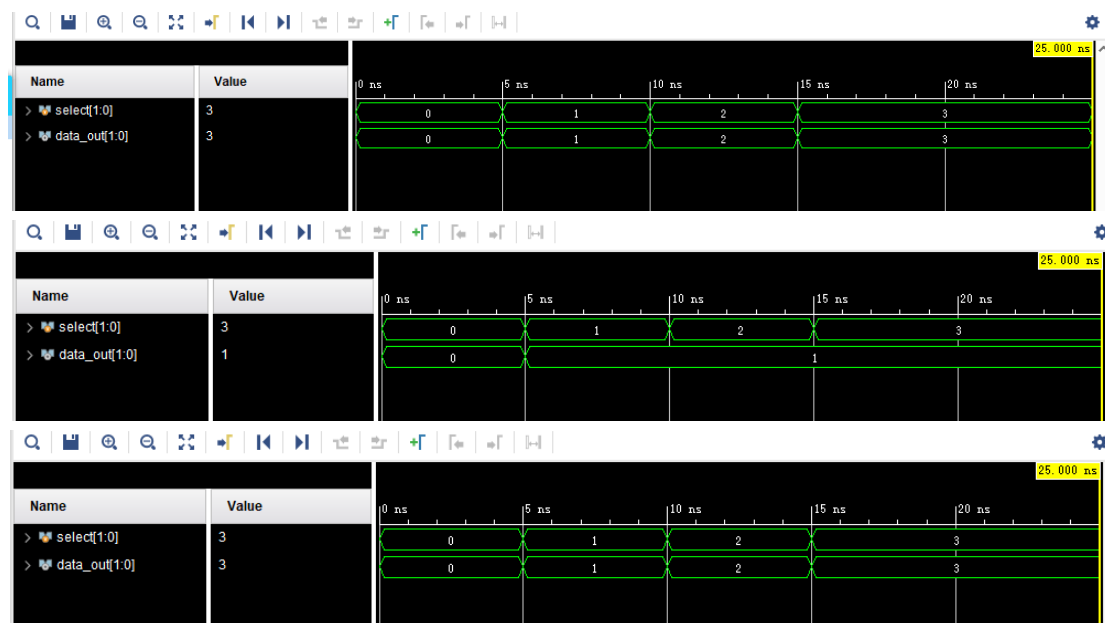
下面分别为多路复用器的 RTL Analysis schematic 和 Synthesis schematic：





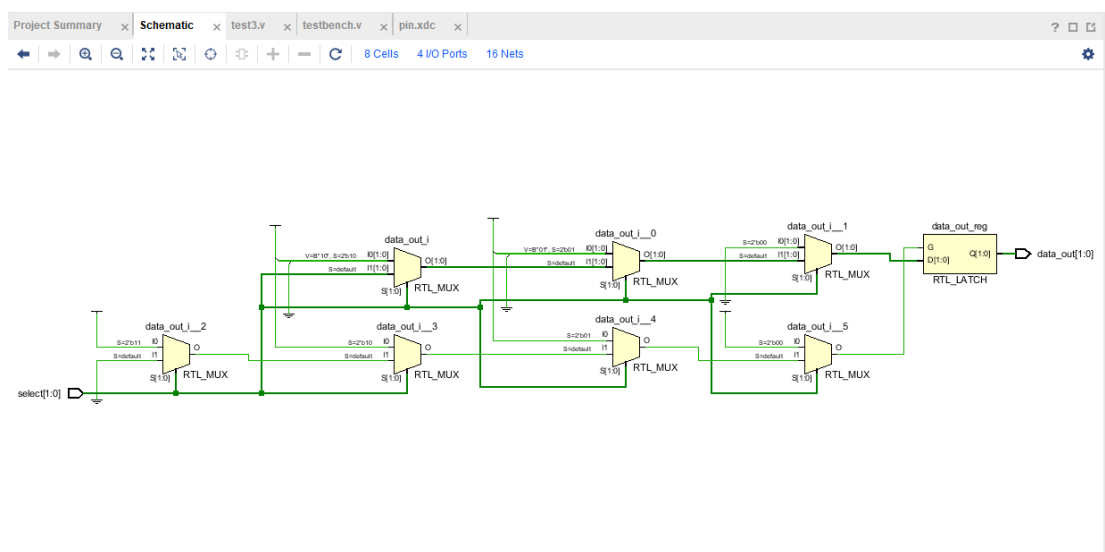
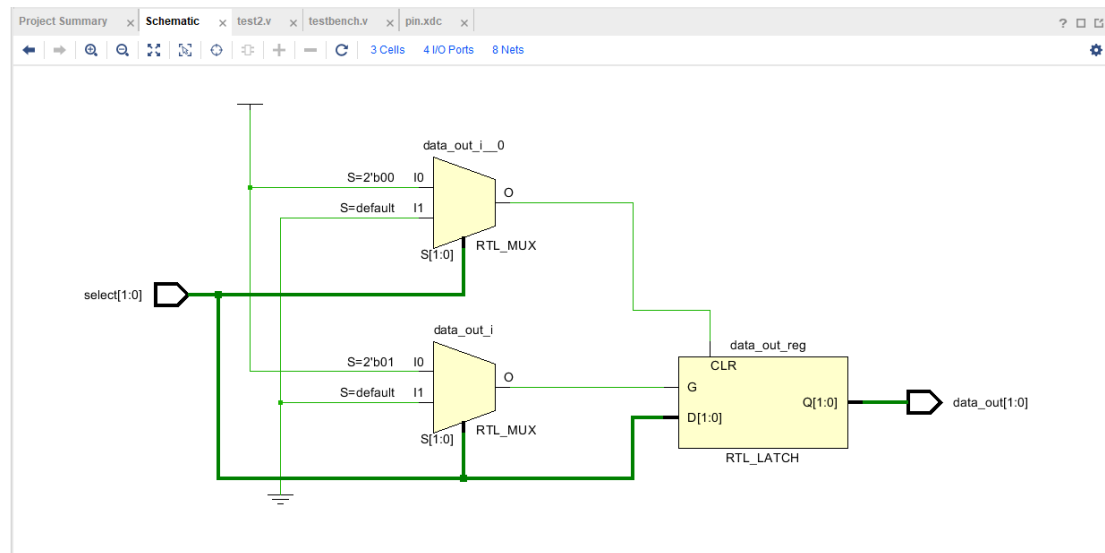
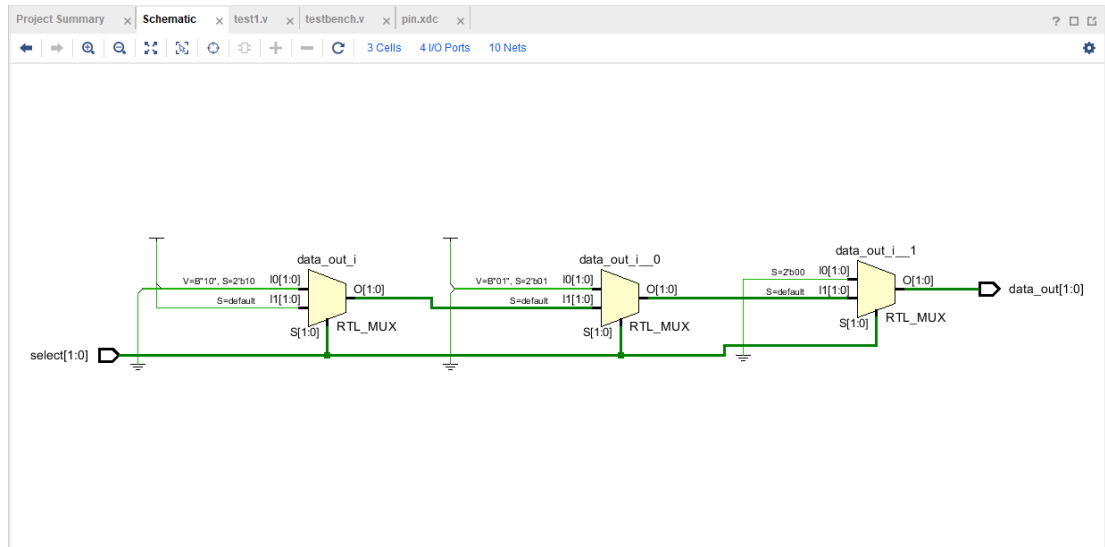
课后作业:

下面分别为 test1, test2, test3 的波形图:



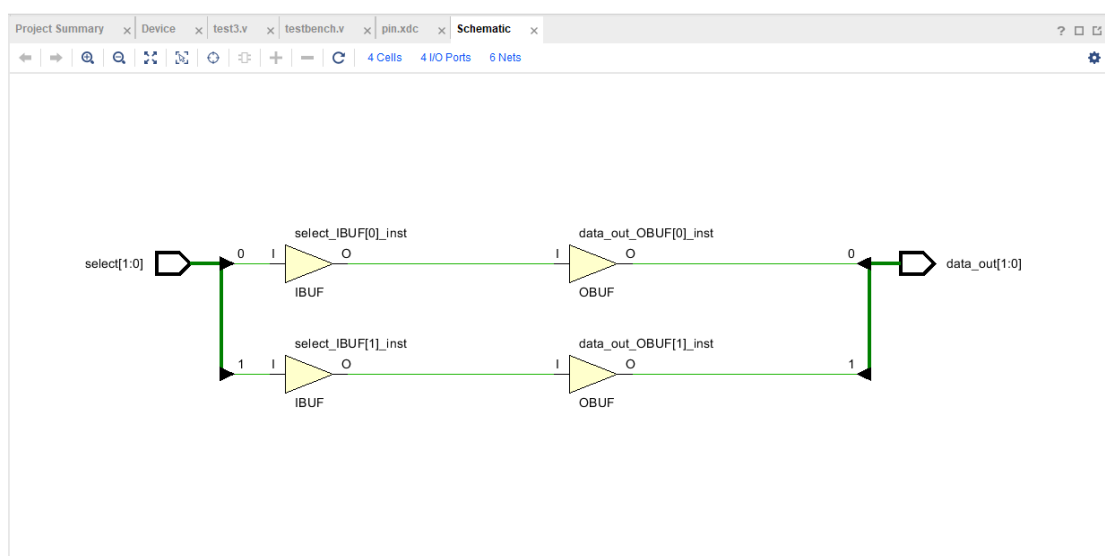
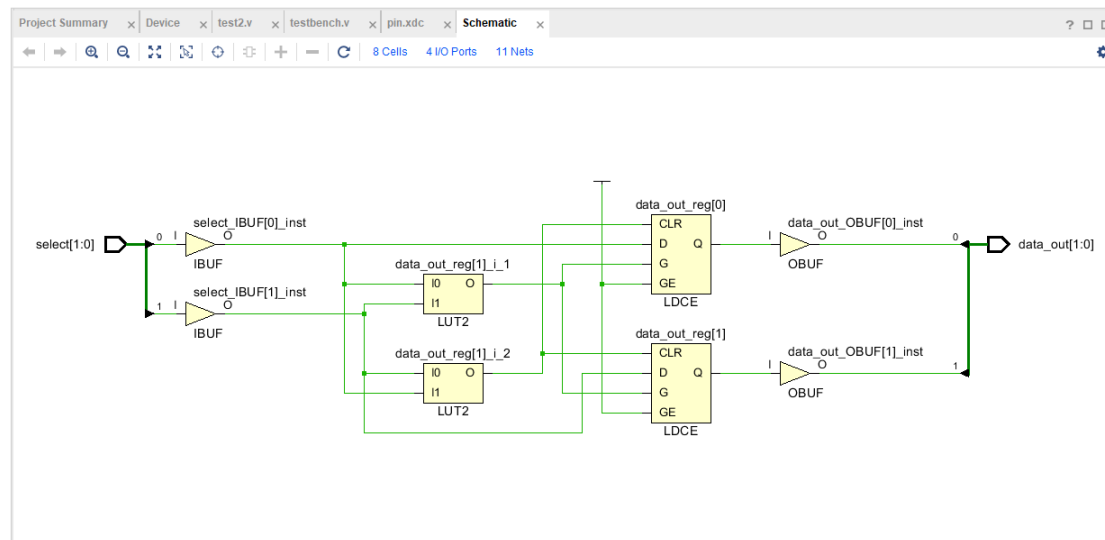
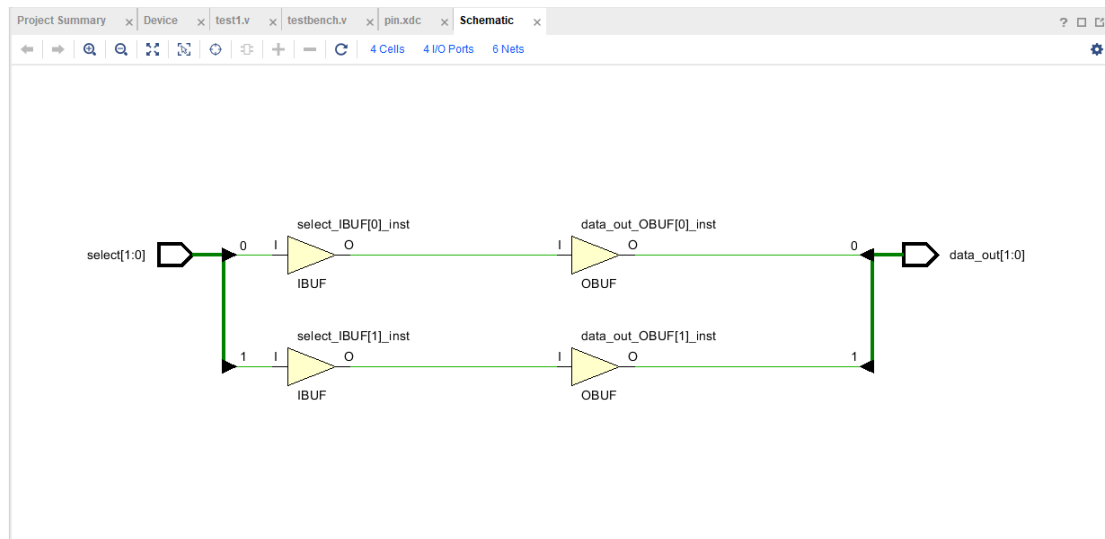
其中 test1 和 test3 的波形图相同, 在 select 为 0, 1, 2, 3 时输出分别为 0, 1, 2, 3, test2 在 select 非 0 状态下始终为 1。

下面分别为 test1, test2, test3 的 RTL Analysis schematic:



其中 test2 功能相对简单，其 RTL Analysis schematic 相对简洁，test1 和 test3 波形相同，但由于 test3 未使用 else 导致其 RTL Analysis schematic 相对复杂。

下面分别为 test1, test2, test3 的 Synthesis schematic:



其中 test1 和 test2 的 Synthesis schematic 基本相同，而仅使用 if-else 结构的 test2 相对复杂不少。