

# BearPi\_HM Nano 主控芯片手册

Version 1.0  
2020 年 12 月 9 日

# Hi3861V100

## 通用参数

- 2.4GHz 频段 (ch1~ch14)
- PHY 支持 IEEE 802.11b/g/n  
MAC 支持 IEEE802.11 d/e/h/i/k/v/w
- 内置 PA 和 LNA, 集成 TX / RX Switch、 Balun 等
- 支持 STA 和 AP 形态, 作为 AP 时最大支持 6 个 STA 接入
- 支持 WFA WPA / WPA2 personal、 WPS2.0
- 支持与 BT / BLE 芯片共存的 2/3/4 线 PTA 方案
- 电源电压输入范围: 2.3 V~3.6 V  
IO 电源电压支持 1.8 V 和 3.3 V
- 支持 RF 自校准方案
- 低功耗: Ultra Deep Sleep 模式: 5μA@3.3V  
DTIM1: 1.5mA@3.3V  
DTIM3: 0.8mA@3.3V

## PHY 特性

- 支持 IEEE802.11b/g/n 单天线所有的数据速率
- 支持最大速率: 72.2Mbps@HT20 MCS7
- 支持标准 20MHz 带宽和 5M / 10M 窄带宽
- 支持 STBC
- 支持 Short-GI

## MAC 特性

- 支持 A-MPDU, A-MSDU
- 支持 Blk-ACK
- 支持 QoS, 满足不同业务服务质量需求

## CPU 子系统

- 高性能 32bit 微处理器, 最大工作频率 160MHz
- 内嵌 SRAM 352KB、 ROM 288KB
- 内嵌 2MB Flash

## 外围接口

- 1 × SDIO (Secure Digital Input and Output)
- 2 × SPI (Synchronous Peripheral Interface)
- 2 × I2C (The Inter Integrated Circuit)
- 3 × UART (Universal Asynchronous Receiver & Transmitter)
- 15 × GPIO (General Purpose Input/Output)
- 7 × ADC (Analog to Digital Converter)
- 6 × PWM (Digital to Analog Converter)
- 1 × I2S (Inter-IC Sound)
- 外部主晶体频率 40M 或 24M

## 其他

- 封装: QFN-32 5mm × 5mm
- 工作温度: -40℃ ~ +85℃

## 1. 概述

高集成度 Hi3861V100 2.4GHz Wi-Fi SoC 芯片,集成 IEEE 802.11b/g/n 基带和 RF 电路，RF 电路包括功率放大器 PA、低噪声放大器 LNA、RF Balun、天线开关以及电源管理等模块； 支持 20MHz 标准带宽和 5MHz / 10MHz 窄带宽， 提供最大 72.2Mbit/s 物理层速率

Hi3861V100 WiFi 基带支持正交频分复用 (OFDM) 技术, 并向下兼容直接序列扩频 (DSSS) 和补码键控 (CCK) 技术， 支持 IEEE 802.11 b/g/n 协议的各种数据速率

Hi3861V100 芯片集成高性能 32bit 微处理器、硬件安全引擎以及丰富的外设接口， 外设接口包括 SPI、 UART、 I2C、 PWM、 GPIO 和 多路 ADC， 同时支持高速 SDIO2.0 Slave 接口， 最高时钟可达 50MHz； 芯片内置 SRAM 和 Flash， 可独立运行， 并支持在 Flash 上运行程序

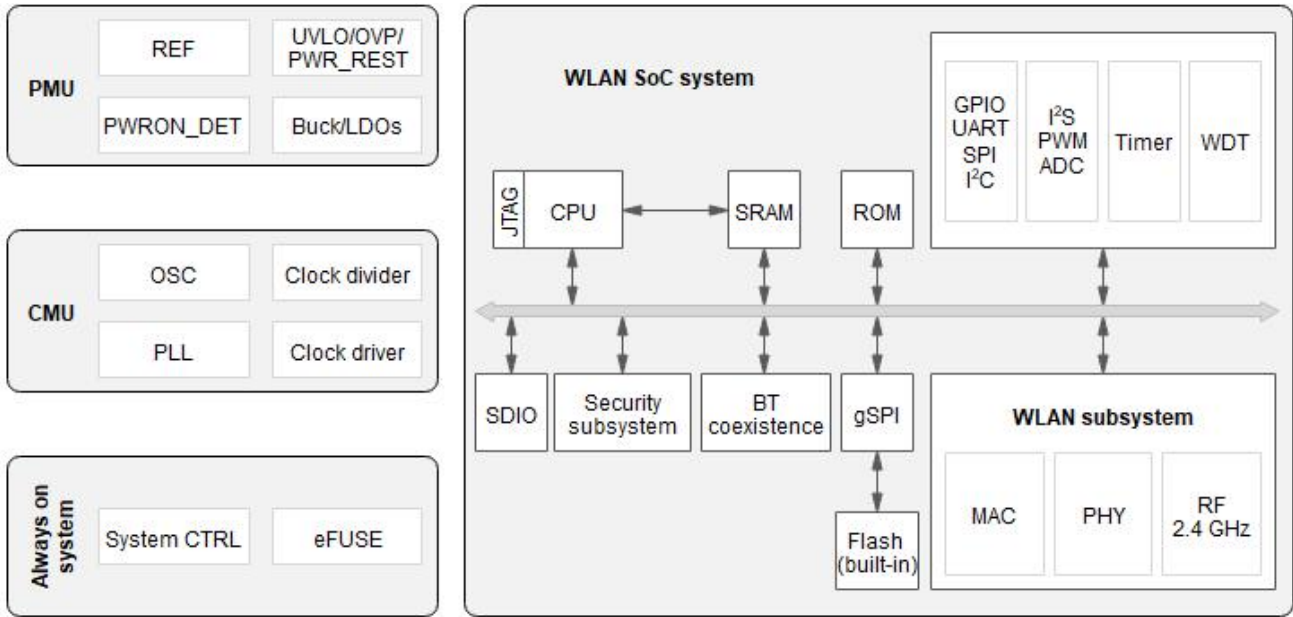


图 3 Hi3861RNIV100 功能框图

## 2. 功能概述

### 稳定、可靠的通信能力

- 支持复杂环境下 TPC、自动速率、弱干扰免疫等可靠性通信算法

### 灵活的组网能力

- 支持 256 节点 Mesh 组网
- 支持标准 20M 带宽组网和 5M/10M 窄带组网

### 完善的网络支持

- 支持 IPv4/IPv6 网络功能
- 支持 DHCPv4 / DHCPv6 Client / Server

- 支持 DNS Client 功能
- 支持 mDNS 功能
- 支持 CoAP/MQTT/HTTP/JSON 基础组件

### 强大的安全引擎

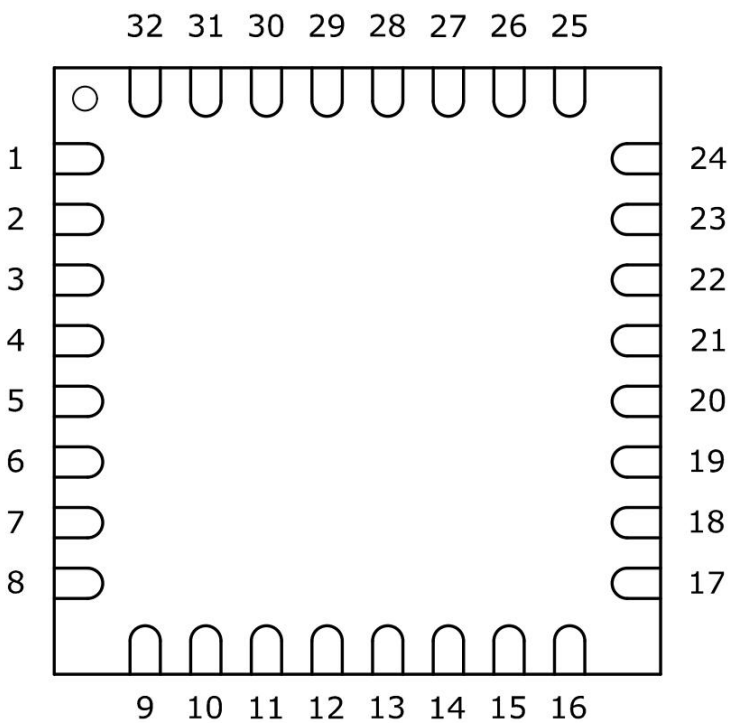
- 硬件实现 AES128 / 256 加解密算法
- 硬件实现 HASH-SHA256、HMAC\_SHA256 算法
- 硬件实现 RSA、ECC 签名校验算法
- 硬件实现真随机数生成，满足 FIPS140-2 随机测试标准
- 硬件支持 TLS / DTLS 加速
- 内部集成 EFUSE，支持安全存储、安全启动、硬件 ID
- 内部集成 MPU 特性，支持内存隔离特性

### 3. 引脚说明

#### 3.1. 引脚类型说明

I/O	说明
I	输入信号
IPD	输入信号，内部下拉
IPU	输入信号，内部上拉
IS	输入信号，带施密特触发器
ISPD	输入信号，带施密特触发器，内部下拉
ISPU	输入信号，带施密特触发器，内部上拉
O	输出信号
OOD	输出，漏极开路
I/O	双向输入/输出信号
IPD/O	双向，输入下拉
IPU/O	双向，输入上拉
ISPD/O	双向，输入下拉，带施密特触发器
ISPU/O	双向，输入上拉，带施密特触发器
IPD/OOD	双向，输入下拉，输出漏极开路
IPU/OOD	双向，输入上拉，输出漏极开路
IS/O	双向，输入带施密特触发器
IS/OOD	双向，输入带施密特触发器，输出漏极开路
CIN	Crystal Oscillator：晶振输入
COUT	Crystal Oscillator：晶振输出
P	电源
G	地

#### 3.2. 引脚分布



Top View

位置	管脚名称	位置	管脚名称
1	VDDIO1	18	GPIO_06
2	GPIO_00	19	GPIO_07
3	GPIO_01	20	GPIO_08
4	GPIO_02	21	VDDIO2
5	GPIO_03	22	PMU_PWRON
6	GPIO_04	23	VDD_PMU_CLDO
7	VDD_WL_RF_LNA_1P2	24	VDD_BUCK_1P3
8	WL_RF_RFIO_2G	25	VDD_BUCK_LX
9	VDD_WL_RF_PA2G_3P3	26	VDD_PMU_VBAT1
10	VDD_WL_RF_TRX_1P2	27	GPIO_09
11	VDD_WL_RF_VCO_1P2	28	GPIO_10
12	VDD_PMU_RFLDO1	29	GPIO_11
13	VDD_PMU_1P3	30	GPIO_12
14	VDD_PMU_VBAT2	31	GPIO_13
15	XOUT	32	GPIO_14
16	XIN	33	EPAD
17	GPIO_05	-	-

3.3. 引脚复用说明

Pin	管脚名称	类型	驱动(mA)	电压(V)	描述
2	GPIO_00	ISPU/O	1	3.3/1.8	<ul style="list-style-type: none"><li>• 复用信号 0: GPIO_00</li><li>• 复用信号 1: UART1_TXD</li><li>• 复用信号 2: SPI1_CLK</li><li>• 复用信号 3: PWM3_OUT</li><li>• 复用信号 4: I2C1_SDA</li><li>• 复用信号 5: RTC_OSC_32K</li><li>• 复用信号 6: RTC32K_XOUT</li><li>• 复用信号 7: 保留</li></ul>
3	GPIO_01	ISPU/O	1	3.3/1.8	<ul style="list-style-type: none"><li>• 复用信号 0: GPIO_01</li><li>• 复用信号 1: UART1_RXD</li><li>• 复用信号 2: SPI1_RXD</li><li>• 复用信号 3: PWM4_OUT</li><li>• 复用信号 4: I2C1_SCL</li><li>• 复用信号 5: 保留</li><li>• 复用信号 6: RTC32K_XIN</li><li>• 复用信号 7: 保留</li></ul>

Pin	管脚名称	类型	驱动(mA)	电压(V)	描述
4	GPIO_02	ISPU/O	1	3.3/1.8	<ul style="list-style-type: none"><li>• 复用信号 0: GPIO_02</li><li>• 复用信号 1: UART1_RTS, UART1 的流控管脚, 发送请求信号, 输出</li><li>• 复用信号 2: SPI1_TXD</li><li>• 复用信号 3: PWM2_OUT</li><li>• 复用信号 4: 保留</li><li>• 复用信号 5: SSI_CLK, 内部 RF 调试接口</li><li>• 复用信号 6: 保留</li><li>• 复用信号 7: 保留</li></ul>
5	GPIO_03	ISPU/O	1	3.3/1.8	<ul style="list-style-type: none"><li>• 复用信号 0: UART0_LOG_TXD, 数据发送, Debug 和下载 串口接口</li><li>• 复用信号 1: UART1_CTS, UART1 的流控管脚, 清除发送信号, 输入</li><li>• 复用信号 2: SPI1_CS1</li><li>• 复用信号 3: PWM5_OUT</li><li>• 复用信号 4: I2C1_SDA</li><li>• 复用信号 5: SSI_DATA, 内部 RF 调试口</li><li>• 复用信号 6: GPIO_03</li><li>• 复用信号 7: 保留</li></ul>
6	GPIO_04	ISPU/O	1	3.3/1.8	<ul style="list-style-type: none"><li>• 复用信号 0: UART0_LOG_RXD 数据接收, Debug 和下载串口接口</li><li>• 复用信号 1: 保留</li><li>• 复用信号 2: 保留</li><li>• 复用信号 3: PWM1_OUT</li><li>• 复用信号 4: I2C1_SCL</li><li>• 复用信号 5: 保留</li><li>• 复用信号 6: GPIO_04</li><li>• 复用信号 7: ADC1</li></ul>
17	GPIO_05	ISPU/O	1	3.3/1.8	<ul style="list-style-type: none"><li>• 复用信号 0: UART1_RXD, 数据接收口</li><li>• 复用信号 1: GPIO_05</li><li>• 复用信号 2: I2S0_MCK</li><li>• 复用信号 3: PWM2_OUT</li><li>• 复用信号 4: 保留</li><li>• 复用信号 5: BT_STATUS, 与 BT 共存 PTA 接口</li><li>• 复用信号 6: SPI0_CS1</li><li>• 复用信号 7: ADC2</li></ul>

Pin	管脚名称	类型	驱动(mA)	电压(V)	描述
18	GPIO_06	ISPU/O	1	3.3/1.8	<ul style="list-style-type: none"><li>• 复用信号 0: UART1_TXD, 数据发送口</li><li>• 复用信号 1: GPIO_06</li><li>• 复用信号 2: I2S0_TX</li><li>• 复用信号 3: PWM3_OUT</li><li>• 复用信号 4: 保留.</li><li>• 复用信号 5: COEX_SWITCH, 与 BT 共存 PTA 接口</li><li>• 复用信号 6: SPI0_CLK</li><li>• 复用信号 7: 保留</li></ul>
19	GPIO_07	ISPU/O	1	3.3/1.8	<ul style="list-style-type: none"><li>• 复用信号 0: UART1_CTS, 清除发送信号, 通信串口</li><li>• 复用信号 1: GPIO_07</li><li>• 复用信号 2: I2S0_CLK</li><li>• 复用信号 3: PWM0_OUT</li><li>• 复用信号 4: 保留</li><li>• 复用信号 5: BT_ACTIVE, 与 BT 共存 PTA 接口</li><li>• 复用信号 6: SPI0_RXD</li><li>• 复用信号 7: ADC3</li></ul>
20	GPIO_08	ISPU/O	1	3.3/1.8	<ul style="list-style-type: none"><li>• 复用信号 0: UART1_RTS, 发送请求信号, 通信串口</li><li>• 复用信号 1: GPIO_08</li><li>• 复用信号 2: I2S0_WS</li><li>• 复用信号 3: PWM1_OUT</li><li>• 复用信号 4: 保留</li><li>• 复用信号 5: WLAN_ACTIVE, 与 BT 共存 PTA 接口</li><li>• 复用信号 6: SPI0_TXD</li><li>• 复用信号 7: 保留</li></ul>



Pin	管脚名称	类型	驱动(mA)	电压(V)	描述
27	GPIO_09	ISPU/O	1	3.3/1.8	<div><div><div>• 复用信号 0: GPIO_09</div><div>• 复用信号 1: UART2_RTS, 发送请求信号, 通信串口, 输出信号</div><div>• 复用信号 2: SPI0_TXD</div><div>• 复用信号 3: PWM0_OUT</div><div>• 复用信号 4: I2C0_SCL</div><div>• 复用信号 5: I2S0_MCK</div><div>• 复用信号 6: SDIO_D2</div><div>• 复用信号 7: ADC4</div></div><div>注: 单封版本 IO 默认复用为 SFC 接口, 详细请参见 “ 5.7 SFC 管脚”</div></div>
28	GPIO_10	ISPU/O	1	3.3/1.8	<div><div><div>• 复用信号 0: GPIO_10</div><div>• 复用信号 1: UART2_CTS, 发送清除信号, 通信串口, 输入信号</div><div>• 复用信号 2: SPI0_CLK</div><div>• 复用信号 3: PWM1_OUT</div><div>• 复用信号 4: I2C0_SDA</div><div>• 复用信号 5: I2S0_TX</div><div>• 复用信号 6: SDIO_D3</div><div>• 复用信号 7: 保留</div></div><div>注: 单封版本 IO 默认复用为 SFC 接口, 详细请参见 “ 5.7 SFC 管脚”</div></div>
29	GPIO_11	ISPU/O	1	3.3/1.8	<div><div><div>• 复用信号 0: GPIO_11</div><div>• 复用信号 1: UART2_TXD</div><div>• 复用信号 2: SPI0_RXD</div><div>• 复用信号 3: PWM2_OUT</div><div>• 复用信号 4: 保留</div><div>• 复用信号 5: I2S0_RX</div><div>• 复用信号 6: SDIO_CMD</div><div>• 复用信号 7: ADC5</div></div><div>注: 单封版本 IO 默认复用为 SFC 接口, 详细请参见 “ 5.7 SFC 管脚”</div></div>

Pin	管脚名称	类型	驱动(mA)	电压(V)	描述
30	GPIO_12	ISPU/O	1	3.3/1.8	<div><div><div>• 复用信号 0: GPIO_12</div><div>• 复用信号 1: UART2_RXD</div><div>• 复用信号 2: SPI0_CS1</div><div>• 复用信号 3: PWM3_OUT</div><div>• 复用信号 4: 保留</div><div>• 复用信号 5: I2S0_CLK</div><div>• 复用信号 6: SDIO_CLK</div><div>• 复用信号 7: ADC0</div></div><div>注：单封版本 IO 默认复用为 SFC 接口，详细 请参见 “ <a href="#">5.7 SFC 管脚</a>”</div></div>
31	GPIO_13	ISPU/O	1	3.3/1.8	<div><div><div>• 复用信号 0: GPIO_13</div><div>• 复用信号 1: UART2_RTS</div><div>• 复用信号 2: UART0_LOG_TXD</div><div>• 复用信号 3: PWM4_OUT</div><div>• 复用信号 4: I2C0_SDA</div><div>• 复用信号 5: I2S0_WS</div><div>• 复用信号 6: SDIO_D0</div><div>• 复用信号 7: ADC6</div><div>• 复用信号 8: SSI_DATA</div></div><div>注：单封版本 IO 默认复用为 SFC 接口，详细 请参见 “ <a href="#">5.7 SFC 管脚</a>”</div></div>
32	GPIO_14	ISPU/O	1	3.3/1.8	<div><div><div>• 复用信号 0: GPIO_14</div><div>• 复用信号 1: UART2_CTS</div><div>• 复用信号 2: UART0_LOG_RXD</div><div>• 复用信号 3: PWM5_OUT</div><div>• 复用信号 4: I2C0_SCL</div><div>• 复用信号 5: 保留</div><div>• 复用信号 6: SDIO_D1</div><div>• 复用信号 7: 保留</div><div>• 复用信号 8: SSI_CLK</div></div><div>注：单封版本 IO 默认复用为 SFC 接口，详细 请参见 “ <a href="#">5.7 SFC 管脚</a>”</div></div>

4. 电气参数

4.1. 电流分布

引脚	描述	最小值	典型值	最大值	单位
VDD_PMU_VBAT1 VDD_PMU_VBAT2	接口电源 BUCK 和 PA 输入电源	-	400	TBD	mA
VDDIO	IO 输入电源	TBD	130	TBD	mA
PMU_1P3	CLDO、 RFLDO1/2/3/4 输入电源	-	100	-	mA

4.2. 极限工作电压

符号	参数	最小值	最大值	单位
VDD_PMU_VBAT	电池电源	2.3	3.6	V
VDDIO	IO 输入电源	1.71	3.6	V

4.3. 推荐工作条件

符号	描述	最小值	典型值	最大值	单位
VDD_PMU_VBAT1 VDD_PMU_VBAT2	电池电源	2.3	3.3	3.6	V
VDDIO1、 VDDIO2	IO 输入电源	1.71	1.8/3.3	3.6	V
PMU_1P3 BUCK_1P3	CLDO、 RFLDO1/2/3/4 输入电源	1.25	1.3	1.5	V

4.4. DC/AC 电气参数

DC 电气参数表 （ VDDIO1/VDDIO2=1.8V GPIO 功能)

符号	参数	最小值	典型值	最大值	单位	说明
VDDIO1/ VDDIO2	接口电压	1.71	1.8	1.89	V	-
VIH	高电平输入电压	1.2	-	3.63	V	不兼容 5V 输入
VIL	低电平输入电压	-0.3	-	0.6	V	-
IL	输入漏电流	-	-	±10	μA	-
IOZ	三态输出漏电流	-	-	±10	μA	-
VOH	高电平输出电压	VDDIO 1/2-0.45	-	-	V	-

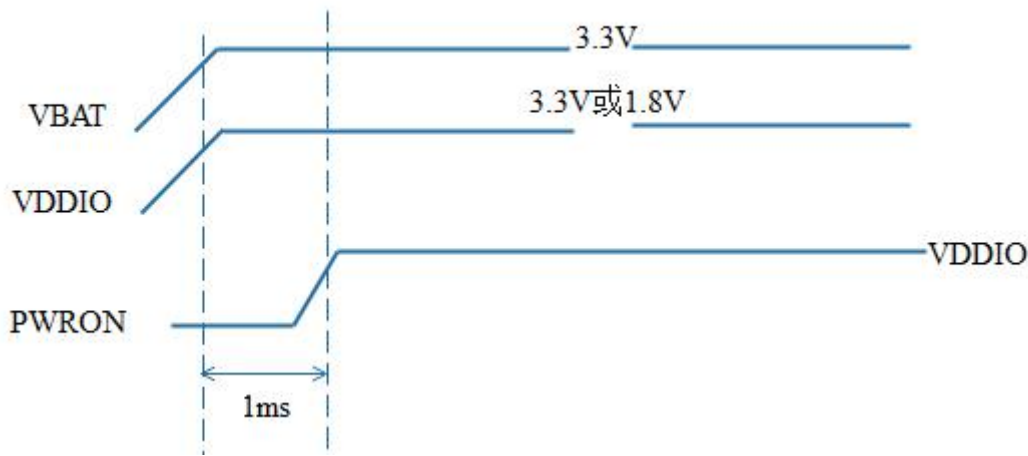
符号	参数	最小值	典型值	最大值	单位	说明
VOL	低电平输出电压	-	-	0.45	V	-
RPU	内部上拉电阻	19	25	31	kΩ	-
RPD	内部下拉电阻	19	25	31	kΩ	-
IOH	高电平输出电流	2.04	-	-	mA	4 驱 IO 档位 1
		4.08	-	-	mA	4 驱 IO 档位 2
		6.13	-	-	mA	4 驱 IO 档位 3
		8.16	-	-	mA	4 驱 IO 档位 4
IOL	低电平输出电流	1.9	-	-	mA	4 驱 IO 档位 1
		3.79	-	-	mA	4 驱 IO 档位 2
		5.64	-	-	mA	4 驱 IO 档位 3
		7.54	-	-	mA	4 驱 IO 档位 4
IOH	高电平输出电流	1.94	-	-	mA	8 驱 IO 档位 1
		3.89	-	-	mA	8 驱 IO 档位 2
		5.84	-	-	mA	8 驱 IO 档位 3
		7.79	-	-	mA	8 驱 IO 档位 4
		9.73	-	-	mA	8 驱 IO 档位 5
		11.67	-	-	mA	8 驱 IO 档位 6
		13.62	-	-	mA	8 驱 IO 档位 7
		15.57	-	-	mA	8 驱 IO 档位 8
IOL	低电平输出电流	2.01	-	-	mA	8 驱 IO 档位 1
		4.02	-	-	mA	8 驱 IO 档位 2
		6.02	-	-	mA	8 驱 IO 档位 3
		8.03	-	-	mA	8 驱 IO 档位 4
		10.04	-	-	mA	8 驱 IO 档位 5
		12.04	-	-	mA	8 驱 IO 档位 6
		14.05	-	-	mA	8 驱 IO 档位 7
		16.06	-	-	mA	8 驱 IO 档位 8

DC 电气参数表 （ VDDIO1/VDDIO2=3.3V GPIO 功能)

符号	参数	最小值	典型值	最大值	单位	说明
VDDIO1/ VDDIO2	接口电压	3.125	3.3	3.6	V	-
VIH	高电平输入电压	2.4	-	3.63	V	不兼容 5V 输入
VIL	低电平输入电压	-0.3	-	0.8	V	-
IL	输入漏电流	-	-	±10	μA	-
IOZ	三态输出漏电流	-	-	±10	μA	-

符号	参数	最小值	典型值	最大值	单位	说明
VOH	高电平输出电压	2.4	-	-	V	-
VOL	低电平输出电压	-	-	0.4	V	-
RPU	内部上拉电阻	19	25	31	kΩ	-
RPD	内部下拉电阻	19	25	31	kΩ	-
IOH	高电平输出电流	5.61	-	-	mA	4 驱 IO 档位 1
		11.21	-	-	mA	4 驱 IO 档位 2
		16.83	-	-	mA	4 驱 IO 档位 3
		22.43	-	-	mA	4 驱 IO 档位 4
IOL	低电平输出电 流	3.58	-	-	mA	4 驱 IO 档位 1
		7.16	-	-	mA	4 驱 IO 档位 2
		10.7	-	-	mA	4 驱 IO 档位 3
		14.29	-	-	mA	4 驱 IO 档位 4
IOH	高电平输出电流	5.27	-	-	mA	8 驱 IO 档位 1
		10.55	-	-	mA	8 驱 IO 档位 2
		15.83	-	-	mA	8 驱 IO 档位 3
		21.1	-	-	mA	8 驱 IO 档位 4
		26.37	-	-	mA	8 驱 IO 档位 5
		31.64	-	-	mA	8 驱 IO 档位 6
		36.92	-	-	mA	8 驱 IO 档位 7
		42.2	-	-	mA	8 驱 IO 档位 8
IOL	低电平输出电流	3.76	-	-	mA	8 驱 IO 档位 1
		7.51	-	-	mA	8 驱 IO 档位 2
		11.27	-	-	mA	8 驱 IO 档位 3
		15.03	-	-	mA	8 驱 IO 档位 4
		18.79	-	-	mA	8 驱 IO 档位 5
		22.54	-	-	mA	8 驱 IO 档位 6
		26.3	-	-	mA	8 驱 IO 档位 7
		30.06	-	-	mA	8 驱 IO 档位 8

4.5. 上电时序



上电时序图

- 步骤 1 外部电池电源 VBAT 【 1】、 IO 电源 VDDIO 【 2】处于下电状态， PWRON 无效， 芯片处于下电状态。
- 步骤 2 外部电源 VBAT、 VDDIO 上电（对上电顺序无要求）， 此时外部控制 PMU\_PWRON 为低电平。
- 步骤 3 外部控制 PMU\_PWRON 信号为高电平， PWRON 需要在 VBAT 和 VDDIO 上电完成后 1ms 内上拉至高电平（ VDDIO）
- 步骤 4 Hi3861 内部 PMU 检测到 PMU\_PWRON 信号为高电平 1ms 后， 芯片内部开始解复位流程， 有序地开启各电源， 解复位时间为 1.1ms， 其中硬件配置字在解复位之后 100us 内锁存， 然后芯片正常工作

注： VBAT 对应管脚:VDD\_PMU\_VBAT1、 VDD\_PMU\_VBAT2

VDDIO 对应管脚: VDDIO、 VDDIO1

本芯片对于下电顺序没有要求

## 5. 芯片功能说明

### 5.1. 关键特性

芯片	支持低功耗	是否支持 FLASH
Hi3861V100	不支持	内置 2MB FLASH
Hi3861LV100	支持	内置 2MB FLASH
Hi3881V100	不支持	不支持内置 FLASH

### 5.2. RTC 时钟引脚

Hi3861LV100 支持 2 种 RTC 时钟输入方案

- 晶振单端输入：与 GPIO\_00 复用
- 32.768kHz 晶体输入： XIN\_OUT 与 GPIO\_00 复用， XIN\_IN 与 GPIO\_01 复用

Pin	名称	类型	频率 (MHz)	电平 (V)	描述
2	GPIO_00	I/O	<10	1.8	晶振单端方式：输入 晶体方式：输出
3	GPIO_01	I/O	<10	1.8	晶体方式：输入

### 5.3. PMU 控制引脚

Pin	名称	类型	频率 (MHz)	电平 (V)	描述
22	PMU_PWRON	I	<1	3.3/1.8	PMU 上电使能管脚  0：下电 1：上电

### 5.4. GPIO 引脚

Pin	名称	类型	电平(V)	描述
2	GPIO_00	I/O	3.3/1.8	普通 GPIO
3	GPIO_01	I/O	3.3/1.8	普通 GPIO
4	GPIO_02	I/O	3.3/1.8	普通 GPIO
5	GPIO_03	I/O	3.3/1.8	普通 GPIO，在 Udsleep 模式下，此 IO 上升沿可触发唤醒
6	GPIO_04	I/O	3.3/1.8	普通 GPIO
17	GPIO_05	I/O	3.3/1.8	普通 GPIO，在 Udsleep 模式下，此 IO 上升沿可触发唤醒
18	GPIO_06	I/O	3.3/1.8	普通 GPIO

Pin	名称	类型	电平(V)	描述
19	GPIO_07	I/O	3.3/1.8	普通 GPIO，在 Udsleep 模式下，此 IO 上升沿可触发唤醒
20	GPIO_08	I/O	3.3/1.8	普通 GPIO
27	GPIO_09	I/O	3.3/1.8	普通 GPIO
28	GPIO_10	I/O	3.3/1.8	普通 GPIO
29	GPIO_11	I/O	3.3/1.8	普通 GPIO
30	GPIO_12	I/O	3.3/1.8	普通 GPIO
31	GPIO_13	I/O	3.3/1.8	普通 GPIO
32	GPIO_14	I/O	3.3/1.8	普通 GPIO，在 Udsleep 模式下，此 IO 上升沿可触发唤醒

5.5. 电源引脚

Pin	名称	类型	电压(V)	描述
26	VDD_PMU_VBAT1	P	2.3-3.6	内部 BUCK 电源输入
25	VDD_BUCK_LX	P	占空比输出	BUCK 功率管输出，输出电感 2.2μH，接板级电容 4.7μF 滤波
24	PMU_BUCK_1P3	P	1.3	BUCK 电源输出，给 RFLDO1/2/3/4/5 等供电
13	VDD_PMU_1P3	P	1.3	1.3V 电压输入，给 CLDO 等供电
23	VDD_PMU_CLDO	P	1.1	CLDO 输出，外接滤波电容 1μF
1	VDDIO1	P	3.3/1.8	IO 电源输入
21	VDDIO2	P	3.3/1.8	IO 电源输入
7	VDD_WL_RF_LNA_1P2	P	1.15	RF LNA 供电输入
10	VDD_WL_RF_TRX_1P2	P	1.15	RF TRX 供电输入
12	VDD_PMU_RFLDO1	P	1.15	RF LDO1 电源输出，外接 1μF
11	VDD_WL_RF_VCO_1P2	P	1.15	RF VCO PLL 供电输入，外接 1μF
14	VDD_PMU_VBAT2	P	2.3-3.6	VABT 电源输入
9	VDD_WL_RF_PA2G_3P3	P	2.3-3.6	VABT 电源输入

5.6. RF 引脚

Pin	名称	类型	电平(V)	描述
8	RF_WL_RFO_2G	ANA	-	WLAN 2.4G RF 输入/输出



5.7. GND 引脚

Pin	名称	类型	电平(V)	描述
Epad	GND	-	-	芯片唯一的 GND 引脚

5.8. SFC（Serial peripheral interface FLASH Controller）引脚

Pin	管脚名称	类型	驱动(mA)	电压(V)	描述
27	SFC_CSN	ISPU/O	1	3.3/1.8	HOST 的片选信号，低电平有效
28	SFC_DI	ISPU	1	3.3/1.8	HOST 的串行数据输入
29	SFC_WPN	ISPU/O	1	3.3/1.8	HOST 写保护，低电平有效
30	SFC_DO	O	1	3.3/1.8	HOST 的串行数据输出
31	SFC_CLK	ISPD/O	1	3.3/1.8	HOST 的时钟信号,默认 96MHz
32	SFC_HOLDN	ISPU/O	1	3.3/1.8	HOST 保持，低电平有效

5.9. 硬件复用信号

Pin	Pad 信号	复用信号 1	复用信号 2
2	GPIO_00	JTAG_TDO： JTAG 数据输出 上电或复位时将 GPIO_08 上拉	HW_ID0：硬件版本号 上电或复位时自动锁定，预留用 户自定义硬件版本
3	GPIO_01	JTAG_TCK： JTAG 时钟 上电或复位时将 GPIO_08 上拉	HW_ID1：硬件版本号 上电或复位时自动锁定，预留用 户自定义硬件版本
4	GPIO_02	JTAG_TRSTN： JTAG 复位管脚 上电或复位时将 GPIO_08 上拉	REFCLK_FREQ_STATUS:晶体时 钟频率状态选择 <ul style="list-style-type: none"><li>● 低电平（默认）： 40MHz</li><li>● 高电平： 24MHz</li></ul> 上电或复位时自动锁定。
5	GPIO_03	JTAG_TDI： JTAG 输入信号 上电或复位时将 GPIO_08 上拉	-
6	GPIO_04	JTAG_TMS： JTAG TMS 信号 上电或复位时将 GPIO_08 上拉	HW_ID3：硬件版本号 上电或复位时自动锁定，预留用 户自定义硬件版本
17	GPIO_05	HW_ID4：硬件版本号 4 上电或复位时自动锁定	HW_ID4：硬件版本号 上电或复位时自动锁定，预留用 户自定义硬件版本

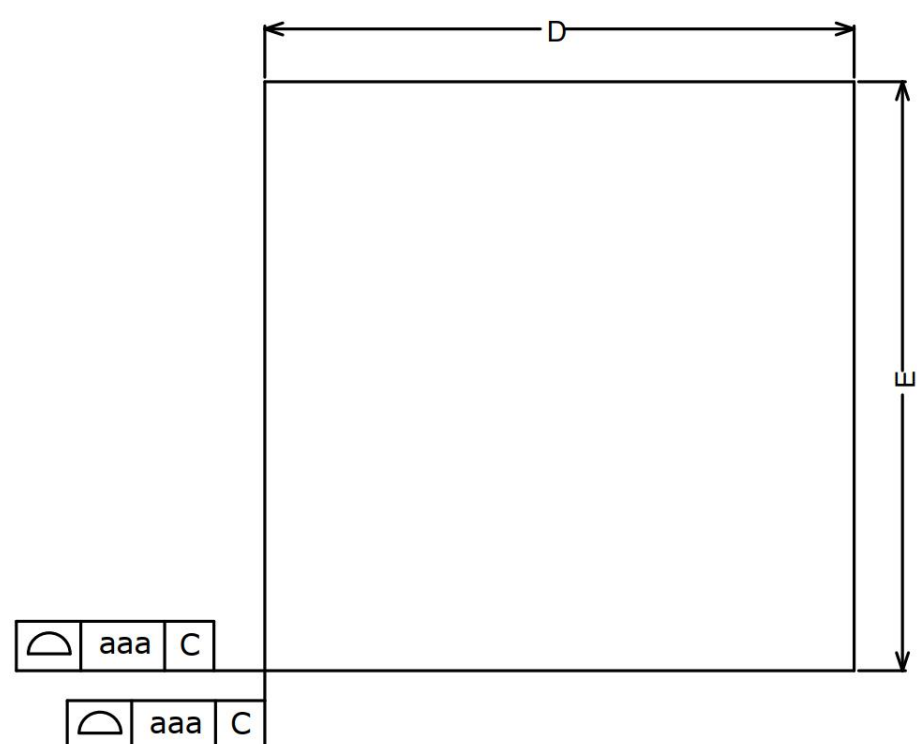
Pin	Pad 信号	复用信号 1	复用信号 2
18	GPIO_06	JTAG_MODE: 硬件 JTAG 模式选择 <ul style="list-style-type: none"><li>下拉: 正常功能模式(默认);</li><li>上拉</li></ul>	-
19	GPIO_07	HW_ID5: 硬件版本号 5 上电或复位时自动锁定	HW_ID5: 硬件版本号 上电或复位时自动锁定, 预留用 户自定义硬件版本
20	GPIO_08	JTAG_ENABLE: JTAG 使能输入 下拉: JTAG 管脚功能根据 IO 复用 寄存器配置决定 上拉: JTAG 管脚功能为 JTAG 上电或复位时自动锁定	-
29	GPIO_11	HW_ID6: 硬件版本号 6 上电或复位时自动锁定	HW_ID6: 硬件版本号 上电或复位时自动锁定, 预留用 户自定义硬件版本
30	GPIO_12	HW_ID7: 硬件版本号 7 上电或复位时自动锁定	-HW_ID7: 硬件版本号 上电或复位时自动锁定, 预留客 户自定义硬件版本
32	GPIO_14	HW_ID2: 硬件版本号 2 上电或复位时自动锁定	HW_ID2: 硬件版本号 上电或复位时自动锁定, 预留用 户自定义硬件版本

5.10. 上电关键硬件字

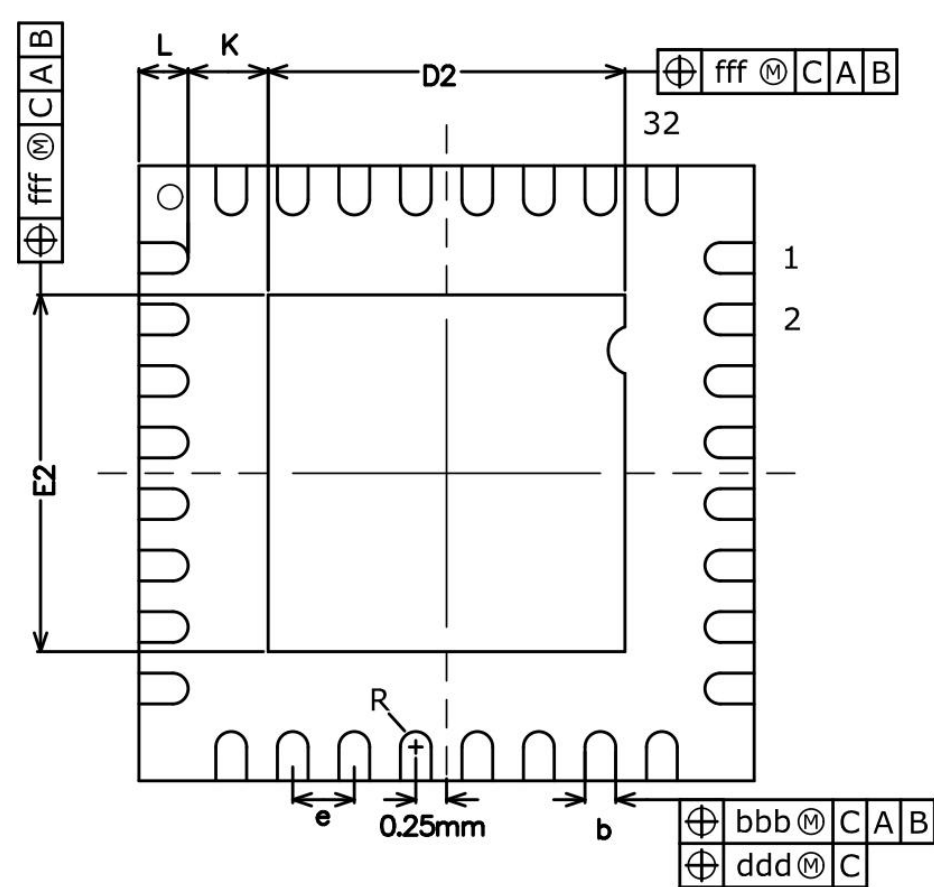
芯片系统正常启动后必须有正确的硬件配置字，硬件配置字有两类：

- 与芯片硬件启动强相关（REFCLK\_FREQ\_STATUS/ JTAG\_MODE/JTAG\_ENABLE）
- 与解决方案硬件预留配置字（HW\_ID）、产品解决方案强相关。上电或复位时锁定

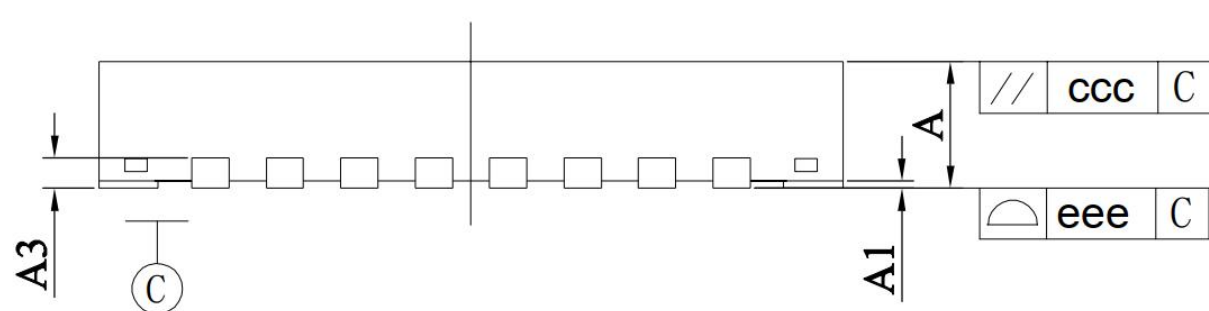
信号名	低电平	高电平
REFCLK_FREQ_STATUS（默认下拉,如果外部上拉，电平是 VDDIO）	40MHz（默认）	24MHz
JTAG_ENABLE（默认下拉，如果外部上拉，电平是 VDDIO）	普通 IO（默认）	JTAG 使能
JTAG_MODE（默认下拉，如果外部上拉，电平是 VDDIO）	正常功能模式（默认）	DFT 测试模式
VDD_PMU_LX（默认下拉，如果外部上拉，电平是 VBAT）	buck（默认）	LDO



Top View



### Bottom View



Side View

参数	尺寸 ( mm )			尺寸 ( inch )		
	最小值	典型值	最大值	最小值	典型值	最大值
A	0.80	0.85	0.90	0.031	0.033	0.035
A1	0.00	0.02	0.05	0.000	0.001	0.002
A3	0.20 REF			0.008 REF		
b	0.18	0.25	0.30	0.007	0.010	0.012
D	4.93	5.00	5.07	0.194	0.197	0.200
E	4.93	5.00	5.07	0.194	0.197	0.200
D2	2.80	2.90	3.00	0.110	0.114	0.118
E2	2.80	2.90	3.00	0.110	0.114	0.118
e	0.50 BSC			0.020 BSC		
L	0.30	0.40	0.50	0.012	0.016	0.020
K	0.65REF			0.026REF		
R	0.075	0.125	0.175	0.003	0.005	0.007
aaa	0.15			0.006		
bbb	0.10			0.004		
ccc	0.10			0.004		
ddd	0.05			0.002		
eee	0.08			0.003		
fff	0.10			0.004		

## 修订历史

修订时间	修订内容	版本	修订人	备注
2020.12.9	主控芯片手册	V1.0	朱	