

CENTRO TECNOLÓGICO
DEPARTAMENTO DE INFORMÁTICA

Arquitetura de Computadores I – Turmas 4 e 5 (EARTE) – 2020/2

Prof. Rodolfo da Silva Villaça – rodolfo.villaca@ufes.br

Terceira Prova – 12 de maio de 2021

NOME:	
MATRÍCULA:	

Importante:

- 1) Para esta prova considere que o seu número de matrícula na UFES pode ser representado pelo formato 20*****XY, sendo X e Y inteiros decimais no intervalo [0..9];
- 2) Você pode usar quaisquer ferramentas computacionais para ajudá-lo a solucionar as questões de prova. Entretanto, os eventuais *bugs* e problemas de uso indevido destas ferramentas são de sua total responsabilidade.

1ª Questão – Considere o programa *prova3.asm* em linguagem de montagem MIPS em 32 bits, cujos segmentos de código (*.text*) e de dados (*.data*) da memória do computador MARS são mostrados a seguir. Considere também que o programa dado será inicialmente executado numa CPU MIPS similar àquela projetada durante o curso, mas considerando que as memórias de instruções e de dados são, de fato, duas *caches*. Considere ainda que a CPU só acessa estas *caches* e que estas últimas acessam a memória principal.

```
# prova3.asm

.data
count: .word XY #Alterar para XY da matrícula
res: 0
numbers: .word 1, 3, 5, 7, 9, 11, 13, 15, 17, 19, 21, 23, 25, 27, 29,
31, 33, 35, 37, 39, 41, 43, 45, 47, 49, 51, 53, 55, 57, 59, 61, 63,
65, 67, 69, 71, 73, 75, 77, 79, 81, 83, 85, 87, 89, 91, 93, 95, 97,
99, 101, 103, 105, 107, 109, 111, 113, 115, 117, 119, 121, 123, 125,
127, 129, 131, 133, 135, 137, 139, 141, 143, 145, 147, 149, 151, 153,
155, 157, 159, 161, 163, 165, 167, 169, 171, 173, 175, 177, 179, 181,
183, 185, 187, 189, 191, 193, 195, 197, 199, 201, 203, 205, 207, 209,
211, 213, 215

.text
    la $s0, numbers
    lw $s1, count
    addi $s1, $s1, 1
    add $t2, $0, $0
sum:
    bge $t2, $s1, end
    addi $t2, $t2, 1
    lw $t0, 0($s0)
    add $t1, $t1, $t0
    addi $s0, $s0, 4
    beq $zero, $zero, sum
end:
    sw $t1, res
    li $v0, 10
    syscall
```

CENTRO TECNOLÓGICO
DEPARTAMENTO DE INFORMÁTICA

- a) (5.5) Considere que as memórias de dados e de instruções do diagrama da CPU MIPS são, de fato, duas *caches* (instrução e dados separadamente) de **64 linhas/blocos e 2 palavras/bloco**, com **mapeamento direto** e **política LRU** de substituição de blocos. Mostre o **esquema de implementação** (indicando bits de índice/linhas, *tags*/rótulos, dados, etc.) **das caches de instrução e dados** e o **estado da ambas as caches** (o que está armazenado em cada posição das *caches*) quando a última instrução do programa *prova3.asm* estiver sendo executada para sua entrada de dados XY.
- b) (3.0) Calcule a taxa média de falhas da *cache* de instruções e de dados para a execução do programa *prova3.asm* considerando a sua entrada de dados XY. **Indique os cálculos feitos para chegar à sua resposta.**
- c) Considere que o programa *prova3.asm* vai ser executado num computador (da década de 80) com um HD de somente 1 GB e memória principal de 16 MB, *cache* com **64 linhas/ blocos e 2 palavras/bloco**. Suponha que o HD e a memória principal são divididas em páginas e **suponha que cada página tem o tamanho de 2 KB**. Responda:
- i) (0,5) Quantas páginas podem ser mapeadas no HD?
 - ii) (0,5) Quantas páginas podem ser mapeadas na memória principal?
 - iii) (0,5) Quantos bits são armazenados em cada entrada da cache?