

# Desenvolvimento de um método e sistema para compilação e simulação de redes de petri para utilização em controladores lógicos industriais

João Peterson Scheffer

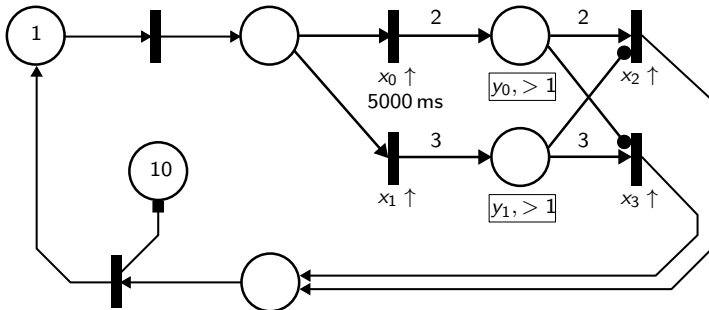
5 de julho de 2023

# Introdução

- Automação industrial
- PLC's
  - *Ladder*
  - Lista de instrução
  - SCL
  - Grafcet
- Redes de Petri

# Redes de Petri

Figura: Exemplo de rede de petri



Fonte: Do autor.

# Justificativa

- Ferramentas
  - Edição
  - Simulação / Execução
  - Compiladores

# Objetivos

- Desenvolvimento de uma biblioteca implementada em linguagem C que deve implementar os seguintes pontos:
  - Estrutura de dados.
  - Serialização de dados para armazenamento.
  - Capacidade de checagem e validação.
  - Capacidade de execução normal e temporizada de forma assíncrona.
- Desenvolvimento de algoritmos de compilação de redes de petri para os seguintes alvos:
  - Lista de instrução, em formato de texto para a referência PLC WEG TPW04.

# Delimitação da rede

## Tipos:

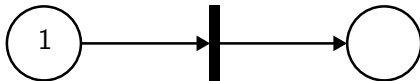
- Redes de petri coloridas
- Redes de petri temporizadas
- Redes de petri estocásticas
- Redes de petri priorizadas
- Redes de petri de alto nível

## Funcionalidade:

- Entradas
- Saídas
- Arcos de peso
- Arcos negados / de inibição
- Arcos de reset
- Transições temporizadas

# Arcos de peso

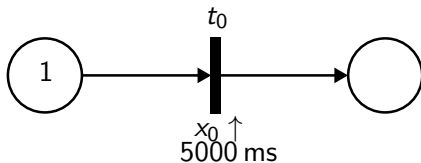
Figura: Exemplo de arco de peso



Fonte: Do autor.

# Transições temporizadas

Figura: Exemplo de transição temporizada

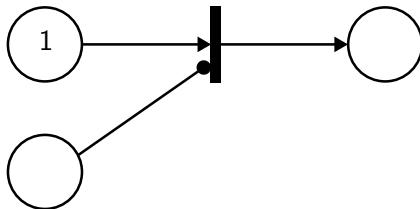


Fonte: Do autor.



## Arcos negados / de inibição

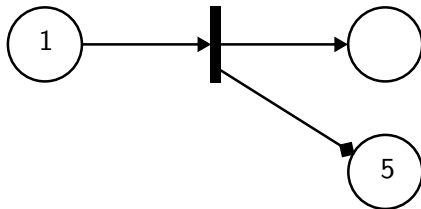
Figura: Exemplo de arco negado



Fonte: Do autor.

# Arcos de reset

Figura: Exemplo de arco de reset



Fonte: Do autor.

# Implementação

Formas:

- Forma relacional
- Forma matricial

Matrizes:

- Arcos de peso
- Arcos negados e reset
- Temporização das transições
- Marcação inicial
- Eventos de entrada
- Condições de saída

# Matrizes

Rede de petri de 2 transições por 3 lugares:

$$A_p = \begin{bmatrix} -1 & 0 \\ 0 & -1 \\ 0 & 0 \end{bmatrix}$$

$$A_n = \begin{bmatrix} 0 & 0 \\ 1 & 0 \\ 0 & 2 \end{bmatrix}$$

$$P_i = [1 \quad 0 \quad 0]$$

# Limitações e comportamento

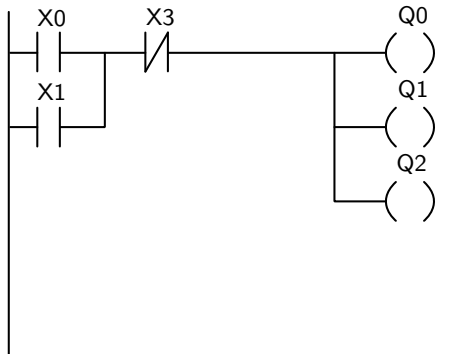
- Entrada
- Disparos simultâneos
- Temporização

# Lista de instrução

Figura: Equivalência entre LI e *Ladder*

Lista de instrução

```
LD X0  
OR X1  
ANDI X3  
MPS  
OUT Q0  
MRD  
OUT Q1  
MPP  
OUT Q2
```



Fonte: Do autor.

# Metodologia

- Desenvolvimento da biblioteca C “pnet”
- Desenvolvimento do compilador para IL

# Sensibilização

Condições:

- Evento de entrada
- Arcos de peso negativo
- Arcos negados

Ação:

- Sensibilização única
- Fila de temporização



# Disparo

- Disparo único
- Arcos de peso negativo
- Arcos de peso positivo
- Arcos de reset

# Arquivo “.pnet”

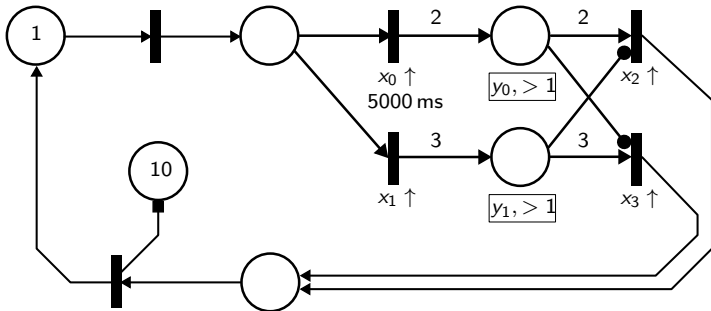
Figura: Visão do arquivo pnet em um analisador hexadecimal

Address	00	01	02	03	04	05	06	07	08	09	0A	0B	0C	0D	0E	0F	
00000000:	50	4E	45	54	01	00	01	20	FC	00	00	00	86	1F	E5	8C	PNET
00000010:	04	00	00	00	03	00	00	00	00	00	00	00	00	00	00	00	
00000020:	2C	00	00	00	03	00	00	00	04	00	00	00	00	00	00	80	
00000030:	00	00	00	00	FF	FF	FF	FF	01	00	00	80	01	00	00	00	
00000040:	FF	FF	FF	FF	02	00	00	80	02	00	00	00	FF	FF	FF	FF	
00000050:	2C	00	00	00	03	00	00	00	04	00	00	00	00	00	00	80	
00000060:	02	00	00	00	01	00	00	00	01	00	00	80	00	00	00	00	
00000070:	01	00	00	00	02	00	00	80	01	00	00	00	01	00	00	00	
00000080:	14	00	00	00	03	00	00	00	04	00	00	00	00	00	00	80	
00000090:	01	00	00	00	01	00	00	00	14	00	00	00	03	00	00	00	
000000A0:	04	00	00	00	03	00	00	80	01	00	00	00	01	00	00	00	
000000B0:	1C	00	00	00	04	00	00	00	01	00	00	00	01	00	00	80	
000000C0:	00	00	00	00	01	00	00	00	03	00	00	00	01	00	00	00	
000000D0:	00	00	00	00	00	00	00	00	00	00	00	00	1C	00	00	00	
000000E0:	04	00	00	00	01	00	00	00	00	00	00	80	01	00	00	00	
000000F0:	01	00	00	00	03	00	00	00	01	00	00	00	14	00	00	00	
00000100:	03	00	00	00	01	00	00	00	00	00	00	80	00	00	00	00	
00000110:	01	00	00	00	00	00	00	00	00	00	00	00					

Fonte: Do autor.

# Compilação para LI

Figura: Rede de petri exemplo para compilação



Fonte: Do autor.

# Memórias

- Transições  $\rightarrow M$
- Lugares  $\rightarrow D$
- Entradas  $\rightarrow X$
- Saídas  $\rightarrow Y$

# Marcação inicial

## Código 1: Exemplo de lista de instrução - Marcação inicial

```
1 LD M8002  
2 MOV K1 D200
```

Fonte: Do autor.

# Sensibilização

## Código 2: Exemplo de lista de instrução - Sensibilização

```
1 LDP X1  
2 AND >= D201 K1  
3 OUT M32
```

Fonte: Do autor.

## Sensibilização com temporizador

Código 3: Exemplo de lista de instrução - Sensibilização com temporizador

```
1 LDP X0
2 OR M37
3 ANI T1
4 AND>= D201 K1
5 MPS
6 OUT T1 K50
7 MPP
8 OUT M37
```

Fonte: Do autor.

# Disparo das transições

## Código 4: Exemplo de lista de instrução - Disparo das transições

```
1 LD M35
2 MPS
3 ADD D200 K1 D200
4 MRD
5 SUB D204 K1 D204
6 MRD
7 MOV K0 D205
8 MPP
9 CJ P0
```

Fonte: Do autor.



# Saídas

## Código 5: Exemplo de lista de instrução - Saídas

```
1 P0  
2 LD>= D202 K1  
3 OUT Y0
```

Fonte: Do autor.

# Conclusão

- Commits realizados: 42
- Arquivos: 21
- Linhas comentadas de código: 947
- Linhas de código escrito: 3368
- Período de trabalho: Maio 2022 - Junho 2023

# Trabalhos futuros

- Editor gráfico