

Curso de Graduação em Engenharia Eletrônica - Faculdade Gama - Universidade de Brasília

Prática de Eletrônica Digital 1. Código: FGA007.

Professor: Henrique Marra Taira Menegaz

e-mail: henriquemenegaz@unb.br

EXPERIMENTO DE VHDL 2

1 REGRAS DE APRESENTAÇÃO

Os grupos deverão apresentar o experimento de forma presencial, **na sala de aula, durante o horário de aula, até a aula seguinte** à designada a este experimento. A apresentação consiste em mostrar ao professor **o projeto implementado na Basys 3 e explicar os códigos** escritos.

2 NOTA

O experimento receberá nota entre 0 e 10 pontos.

3 PROJETO

Implemente na Basys 3, por meio da linguagem VHDL e simule com um arquivo de *testbench* codificador de prioridade com quatro entradas de acordo com a tabela-verdade e o esquema da Figura 1 (**note que “x0”, “x1” e “int” são saídas**). A entrada de prioridade máxima é “p0”, e a entrada de prioridade mínima é “p3”. O detector deve prever a possibilidade de as entradas solicitarem uma interrupção; em outras palavras, a variável de saída “int” deve ser ativada quando algumas das entradas estiverem em nível alto, caso contrário deve permanecer desativada.

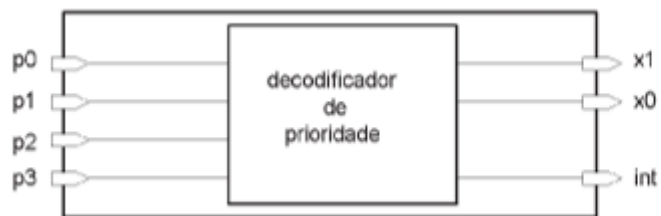
Utilize o seguinte:

- como entradas (p0, p1, p2 e p3), as chaves (*switches*);
- como saídas (x0, x1, int), LEDs.

Para o *testbench*, simule todas as possíveis 16 variações das entradas (p0, p1, p2 e p3).

Critérios de pontuação. Este projeto será pontuado de acordo com os seguintes critérios:

- Código do arquivo de descrição de circuito (VHDL): 3 pontos.
- Código do arquivo de restrição (.xdc): 1 ponto.
- Simulação com arquivo de *testbench*: 2 pontos.
- Funcionamento na Basys 3: 4 pontos.



| p0 | p1 | p2 | p3 | x1 | x0 | int |
|----|----|----|----|----|----|-----|
| 1 | X | X | X | 0 | 0 | 1 |
| 0 | 1 | X | X | 0 | 1 | 1 |
| 0 | 0 | 1 | X | 1 | 0 | 1 |
| 0 | 0 | 0 | 1 | 1 | 1 | 1 |
| 0 | 0 | 0 | 0 | 1 | 1 | 0 |

Figura 1. Circuito esquemático e tabela-verdade do codificador de prioridade do projeto.
