

Arquitetura de Computadores I

Apresentação da Unidade Curricular (41948)

Esta introdução não invalida a obrigatoriedade da leitura do Dossiê Pedagógico da unidade curricular, disponível no moodle

José Luís Azevedo, Bernardo Cunha, José Alberto Fonseca, Paulo Bartolomeu

Equipa Docente de AC1

Bernardo Cunha	mbc at det ua pt	TP2, P1, P11, P13, P15, coordenação da UC
José Luís Azevedo	jla at ua pt	TP1, P4, P6, P14, P16
José Alberto Fonseca	jaf at ua pt	P2, P3, P5, P7, P10, P12
Paulo Bartolomeu	bartolomeu at ua pt	P8, P9

- **NOTA:** Apenas será dada resposta a e-mails dos alunos que, no corpo da mensagem, indiquem explicitamente o nome e o número mecanográfico do remetente, bem como a UC a que a mensagem diz respeito.



Dossiê Pedagógico

- Dossiê pedagógico disponível no site da UC no moodle:
 - Enquadramento da UC
 - Objetivos
 - Bibliografia básica
 - Programa
 - Regras de avaliação
 - Calendário previsto das aulas TP e P
 - Regras gerais de funcionamento da UC
 - Funcionamento das aulas práticas, regime de faltas, esclarecimento de dúvidas, trabalho fora das aulas, ...



Enquadramento

- Área científica:
 - Arquitetura dos Sistemas Computacionais (ASC)
- UCs obrigatórias de ASC:
 - Introdução aos Sistemas Digitais
 - Laboratório de Sistemas Digitais
 - **Arquitetura de Computadores I**
 - Arquitetura de Computadores II



Enquadramento

- **"Sistemas Digitais" e "Laboratórios de Sistemas Digitais"**
 - Blocos funcionais básicos constituintes dos sistemas digitais combinatórios e sequenciais
 - Linguagem de descrição de hardware – VHDL
- **"Arquitectura de Computadores I" (1.5TP + 2P, 6 ECTS)**
 - Organização dos computadores digitais numa perspetiva funcional, através da descrição do repertório de instruções e da programação em *assembly*
 - Estrutura interna básica dos processadores
- **"Arquitectura de Computadores II"**
 - organização da interface do processador com as unidades periféricas que estabelecem as ligações com o exterior
- **Unidades Curriculares de introdução à Programação**
 - desenvolvimento de programas de pequena e média complexidade usando linguagens de alto nível



Objetivos da UC

- Compreender a organização dos computadores digitais
- Adquirir conhecimentos e familiarizar-se com a arquitectura de microprocessadores através da programação em *assembly*
- Compreender a estrutura interna dos microprocessadores
- Conhecer as formas de representação e tratamento da informação nos computadores digitais, com relevo para a representação da informação numérica (inteiros e vírgula flutuante) e para as operações aritméticas básicas



Programa da UC

- Introdução
- A arquitetura MIPS
- O Assembler e o processo de assemblagem
- Aritmética computacional (inteiros e vírgula flutuante)
- Organização interna do processador: unidades operativas e unidade de controle (*datapath*). Versões *single-cycle* e *multi-cycle* de um *datapath* para a arquitetura MIPS
- *Pipelining*. Versão *pipelined* de um *datapath* para a arquitetura MIPS

Componente prática

- Primeira parte (até aula 6)
 - Introdução à programação em *Assembly* do MIPS
 - Exercícios de tradução de programas escritos em linguagem C para *assembly* do MIPS
 - Manipulação de arrays com índices e ponteiros
- Segunda parte (até aula 12)
 - Codificação de sub-rotinas
 - Aritmética em vírgula flutuante (IEEE 754)
 - Codificação de estruturas

Componente prática (notas sobre o funcionamento)

- Os alunos são encorajados a possuir um caderno de registo (*log book*) das atividades da componente prática.
- Todas as atividades desenvolvidas pelo aluno no âmbito das aulas práticas devem ficar registadas neste caderno.
- Na UC de Arquitetura de Computadores I não será permitida a utilização de *smartphones* durante as aulas práticas, pelo que esses dispositivos deverão estar guardados e com o som desligado.

Regime de faltas

- Aulas Teórico-Práticas:
 - Não serão marcadas faltas nas aulas TP de AC1.
 - **Recomenda-se contudo, vivamente, a frequência das aulas desta componente.**
- Aulas Práticas:
 - Não é permitido faltar, injustificadamente, a mais do que 20% das aulas práticas:
 - **Máximo de 2 faltas não justificadas**
 - **Mais de 2 faltas => RPF**



Regime de faltas

- Justificação de faltas:
 - O documento de justificação (legalmente emitido) deverá ser entregue, **apenas**, na secretaria do DETI, que remeterá cópia para o regente coordenador
 - A entrega da justificação deve ser feita no prazo máximo de **até 10 dias seguidos contados a partir do primeiro dia de falta, ou 5 dias úteis após o fim do período que, justificadamente, deu origem à falta** (a última das duas)
 - Consideram-se faltas justificadas as motivadas por:
 - doença ou internamento
 - falecimento de cônjuge, parentes ou afins
 - cumprimento de obrigações legais
 - outras que o regente coordenador valide como aceitáveis



Avaliação

- Componente teórica: avaliação periódica na forma de prova escrita [60%]
- De acordo com o artigo 30.º do Regulamento de Estudos da Universidade de Aveiro, o estudante pode optar pela realização de exame final.
- Nesse caso, o estudante terá de escolher essa opção, através do PACO, até ao dia [22 de setembro](#), comunicando simultaneamente esta sua decisão (por e-mail) ao responsável da Unidade Curricular.
- A data limite para efeitos do nº 4 do referido artigo 30º do Regulamento de Estudos da Universidade de Aveiro será o dia [29 de setembro](#).



Avaliação

- Componente prática: avaliação periódica [40%]
- Nota mínima em qualquer das componentes para efeitos de aprovação à disciplina: **7,5 valores** (nota obtida por arredondamento com 1 casa decimal)
- Nos exames de AC1 (T e P) não é permitido o uso de calculadoras nem autorizada a presença, na sala, de telemóveis ou outros dispositivos eletrónicos pessoais de qualquer espécie, com exceção dos claramente indicados para efeitos da realização da prova
- Os materiais de consulta (quando houver) serão sempre disponibilizados em conjunto com os testes



Avaliação

- Componente teórica: avaliação discreta
 - **TT1** (45%) 28/out/2023 (a confirmar)
 - **TT2** (55%) em data a fixar pelos serviços centrais
 - Nota teórica = $(0,45 * TT1 + 0,55 * TT2)$
- Componente prática: avaliação discreta
 - **TP1** (40%): 28/out/2023 (a confirmar)
 - **TP2** (60%): 16/dez/2023 (a confirmar)
 - Nota prática = $(0,40 * TP1 + 0,60 * TP2)$
 - **Nota final** = $(0,40 * \text{Nota prática} + 0,60 * \text{Nota teórica})$



Esclarecimento de dúvidas

- Marcação direta, via email, com o docente da respectiva turma TP / P
- O dia imediatamente anterior aos momentos de avaliação não poderá ser usado para esclarecimento de dúvidas.



Bibliografia

- J. Hennessy, D. A. Patterson, Computer Organization and Design – the hardware/software interface, Elsevier
 - existem, na biblioteca, exemplares deste livro
- D.M. Harris, S.L. Harris, Digital Design and Computer Architecture, Morgan Kaufmann.
- Textos complementares fornecidos no site da UC



Arquitetura de Computadores I

BOM TRABALHO!

