

# PCS3225 - Sistemas Digitais II

## Atividade Formativa 4 - Contador de 1

Edson Midorikawa

Data: 18/09/2024

O objetivo deste trabalho é implementar o projeto do circuito do *Contador de 1* descrito em sala de aula. O algoritmo selecionado é apresentado no material de aula. A metodologia de projeto de circuitos digitais síncronos deve ser seguida com o detalhamento do funcionamento do algoritmo, identificação dos elementos do fluxo de dados, elaboração do diagrama ASM da Unidade de Controle, desenvolvimento do Fluxo de Dados e criação dos casos de teste para a verificação funcional do circuito. A implementação em VHDL deve incluir a codificação de todos os componentes, do módulo do fluxo de dados, do módulo da unidade de controle e do sistema digital. A verificação funcional de funcionamento deve ser realizada com a implementação dos casos de teste, a criação do *testbench* e a simulação com o GHDL/GTKWave ou EDA Playground.

Esta Atividade Formativa visa praticar o projeto completo de um circuito digital desde sua concepção, projeto, codificação em VHDL até a verificação funcional.

### Introdução

A síntese de hardware visa desenvolver um sistema digital a partir de sua especificação. O circuito do *Contador de 1* a ser desenvolvido nesta atividade deverá ser usado para praticar os conceitos estudados nesta semana. Também deverão ser aplicados conceitos já estudados nas semanas anteriores como as etapas de projeto de um circuito sequencial síncrono e as técnicas de verificação funcional através de simulação.

### Enunciado

Nesta atividade, cada grupo deverá estudar desenvolver o circuito do *Contador de 1*, codificar o projeto em VHDL e verificar seu funcionamento através da realização de simulações.

O circuito deve verificar a quantidade de *bits* 1 presentes na entrada *inport* de 15 *bits* e apresentar a contagem na saída *outport* de 4 *bits*. A contagem deve ter início quando a entrada *start* for acionada. A saída pronta deve ser acionada por 1 pulso com 1 período de *clock* de duração quando a contagem for concluída.

Adotar a seguinte definição da **entidade principal** do circuito:

Use exatamente esta definição.

```
entity onescounter is
  port (
    clock    : in  bit;
    reset    : in  bit;
    start    : in  bit;
    inport   : in  bit_vector(14 downto 0);
    outport  : out bit_vector(3  downto 0);
    done     : out bit
  );
end entity;
```

### *Etapas de Projeto*

A implementação do projeto do *Contador de 1* pode seguir as seguintes etapas:

- |   |   |
|---|---|
| 1. <b>Projeto Lógico</b> do circuito do <i>Contador de 1</i> : estudar projeto apresentado no material de aula (Aula 9) e detalhar aspectos de implementação;                 | Verifiquem se há algum detalhe ou dúvida do projeto que deve ser discutido.   |
| 2. <b>Definição dos casos de teste</b> para verificação de funcionamento do circuito: definir a estratégia de verificação (subconjunto de casos de teste ou teste exaustivo); | Esta definição é importante e define o estilo do <i>testbench</i> .   |
| 3. <b>Codificação do circuito em VHDL</b> (componentes, fluxo de dados, unidade de controle, sistema digital): codificação de todos os elementos do circuito;                 | Este item é o mais trabalhoso.  |
| 4. <b>Codificação do <i>testbench</i></b> em VHDL: codificação da estratégia de verificação definida no item 2;   | Se houver dúvidas, enviem mensagem ao Fórum da disciplina.  |
| 5. <b>Simulação</b> dos casos de teste definidos: realização das simulações do circuito;  | Os resultados podem vir das formas de onda geradas ou pelas mensagens via comandos de <i>assert</i> e <i>report</i> . |
| 6. <b>Análise da verificação funcional</b> através de simulação: análise das saídas das simulações e conclusão sobre a verificação de funcionalidade do projeto.              | Importante etapa onde o grupo deve analisar criteriosamente se o projeto atende a especificação.                      |

Ao final, o grupo deve elaborar um breve relato do projeto do circuito, incluindo figuras das simulações e submeter o arquivo PDF do relato e um arquivo ZIP com os fontes VHDL na tarefa da atividade no e-Disciplinas.

### *Instruções para os Grupos*

As atividades formativas devem ser realizadas em **grupos de até 5 alunos**. Recomenda-se que sejam desenvolvidas no horário da aula, com auxílio do professor.

Material sobre o projeto do *Contador de 1* está disponível nos *slides* da **Aula 8** no *site* do e-Disciplinas.