# PCS3335 - Laboratório Digital A - Experiência 3 por Bruno de Carvalho Albertini 06/03/2025

Na experiência 3 vamos faremos uma pausa na implementação dos blocos que serão usados no semestre para entender a implementação de máquinas de estado finitas.

## Experiência

Leia este arquivo completamente antes de começar.

Na experiência 1 você se familiarizou com circuitos combinatórios e com a placa de prototipação. Na experiência 2 você construiu dois blocos básicos sequenciais, o contador e o registrador, que serão usados durante as próximas aulas. Nesta experiência, vamos construir um circuito sequencial genérico: uma máquina de estados finita. Se você se lembra do conceito de máquinas de estado, deve lemrbra que qualquer circuito digital síncrono pode ser descrito como uma máquina de estados. É muito difícil descrever alguns blocos básicos (e.g. registrador) como máquinas de estado, então só usamos este tipo de descrição quando precisamos de uma máquina personalizada.

Esta experiência não tem relação com o que vamos construir durante o semestre, porém você fará uso extensivo de máquinas de estado finitas, portanto tenha certeza que dedicou tempo suficiente para entender como são implementadas e qual o circuito gerado. Caso não se lembre do assunto, a bibliografia recomendada tem um capítulo inteiro dedicado ao tema.

Você deve projetar uma máquina de estados simples que representa um semáforo. O semáforo alterna entre verde (5s), amarelo (2s) e vermelho (5s). Depois do vermelho, o semáforo vai para o verde e repete o ciclo indefinidamente. Você obrigatoriamente deve implementar usando uma máquina de estados finita e deve usar o contador da experiência 2 como um módulo para contar o tempo. O semáforo deve *resetar* no vermelho.

Para mostrar o semáforo, use um *display* 7-segmentos para mostrar o verde no segmento a, o amarelo no g e o verde no d. Para melhorar a visualização, você também deve mostrar nos LEDs da placa o seu semáforo. O *clock* deve ser determinado por você, porém nesta experiência não é permitido usar a Analog Discovery como geradora de *clock*.

Na EXPo2 também se familiarizou com a Analog Discovery.

Incluindo contadores e registradores.

Se quiser um pouco mais de dificuldade, use somente um contador, caso contrário use três, um para cada cor.

Você pode alterar o contador se julgar necessário, porém deve utilizar como módulo.

Note que o FPGA é alimentado por um *clock* padrão de 50MHz.

## Semáforo

A entidade para o semáforo é simples e pode ser vista na listagem abaixo. O reset é assíncrono alto e todas as saídas são síncronas ativas altas. Devido a natureza do semáforo, não é esperado que duas saídas estejam ativas ao mesmo tempo, sendo esta característica considerada um erro fatal.

```
entity semaforo is
  port ( clk, rst : in std_logic; -- reset assincrono alto
         vermelho, amarelo, verde : out std_logic
       );
end semaforo:
```

## Orientações para a Montagem

Usar os displays conforme descrição é um requisito fraco para melhorar a visualização, mas mostrar nos LEDs é um requisito forte que deve ser cumprido. A escolha do *clock* faz parte da solução e você deve estar preparado para mudar o *clock* se necessário.

Sugerimos fortemente que utilize um IP (Intellectual Property) do tipo PLL (Phase Locked Loop). Para usar este componente, com o projeto do Quartus aberto, localize a paleta chamada "IP Catalog", escolha "Libray -> Clocks; PLLs and Resets -> PLL -> PLL Intel FPGA" e clique duas vezes. Selecione a linguagem de geração (VHDL) e escolha um nome (e.g. ip\_pll). Nas configurações, escolha o *clock* base (Reference Clock Frequency) como 50MHz e a saída (Desired Frequency) como 1.8432MHz. Em experiências subsequentes, a escolha deste valor específico de clock deve ser esclarecido. Utilize esse clock para a sua máquina de estados e utilize uma instância do seu contador da experiência 2 para derivar os demais clocks.

Esta paleta normalmente está a direita.

#### Planejamento

Você deve apresentar o seu módulo semáforo para o juiz eletrônico. A submissão para o juiz vale 1 ponto e a correção do seu planejamento pelo professor vale 3 pontos. Para esta experiência, o juiz aceita qualquer estrutura de VHDL e não tem limite de submissões. Lembre que ambos da dupla precisam enviar o arquivo. A entidade dos módulos deve ser exatamente o que consta neste enunciado ou o juiz não conseguirá instanciar o seu módulo. Para o juiz, você deve apresentar somente o arquivo VHDL contendo a entidade do módulo. O clock do juiz é de 1Hz, portanto sua máquina de estados deve estar preparada para isso. O juiz também não tem nenhum módulo, incluindo o contador, então inclua qualquer módulo que usar no seu arquivo VHDL.

[4 pontos]

O link para o juiz está no e-Disciplinas.

O limite são 99 submissões.

Note que, na montagem para a execução, você deve alimentar a máquina de estados com o clock de 1.8432MHz. O contador divisor de clock deve gerar o clock de 1Hz necessário para os contadores internos do seu semáforo. Preste atenção neste requisito pois um dos objetivos desta experiência é lidar com domínios de *clocks* diferentes. Na prática, sua máquina de estados ficará em um determinado estado por muito mais ciclos que um determinado contador interno, pois este último é alimentado com um *clock* menor. Você pode usar a Analog Discovery, mas **não** como geradora de *clock*.

No documento do seu planejamento, apresente **no mínimo** um RTL do circuito no Quartus, um diagrama de transição de estados da sua máquina, a ligação da GPIO com a Analog Discovery (se houver) e a tabela de testes. Não esqueça de enviar o arquivo .QAR do seu projeto no Quartus junto com o planejamento.

## Execução

Quando chegar no laboratório, veja se há observações no planejamento. Caso não tenha nenhuma, apresente-se ao professor antes de começar a montagem. Note que é esperado que a execução desta experiência tome no máximo 20min, então traga seu projeto já com pinagem no Quartus para execução. Mostre para o seu professor assim que possível.

#### Desafio

O desafio desta experiência será divulgado na hora pelo professor e varia de acordo com a turma.

#### Relatório

Suba no e-Disciplinas um relatório contendo o resultado dos seus testes.

[2 pontos]

[3 pontos]

[1 ponto]