

PCS3335 - Laboratório Digital A - Experiência 1

por Bruno de Carvalho Albertini

28/02/2025

A experiência 1 é uma experiência de ambientação. Leia todo o texto com cuidado e pesquise tudo o que não souber.

Experiência 1

Leia este arquivo completamente antes de começar.

Onboarding

Veja no e-Disciplinas o material sobre a pinagem da placa, compilação e configuração da placa. Identifique a placa FPGA na sua bancada, abra o software Quartus e monte um novo projeto com o módulo fornecido `hex2seg.vhd` instanciado, ligado em um dos *displays* de sete segmentos e em quatro chaves da placa (*switch*). Tire todas suas dúvidas com o seu professor antes de configurar a placa.

A compilação é uma síntese para o dispositivo de prototipação.

Planejamento

Esta experiência não tem planejamento. Excepcionalmente para a primeira experiência, explique sua estratégia para o professor antes de começar a execução.

[1 pontos]

Antes de começar, entre no e-Disciplinas, escolha o seu grupo (deve ser a bancada que está sentado) e marque sua presença.

Execução

Sua placa tem 10 chaves, portanto podemos expressar até 3 números em hexadecimal, um deles limitado a `0b00nn` onde `nn` são dois bits de duas chaves, e os outros dois completos, ou seja, `0bnnnn`. Use isto como entrada para três números hexadecimais. A placa também tem 6 *displays* de 7-segmentos, capazes de mostrar um número hexadecimal cada, usando o módulo que experimentou no *onboarding*.

[5 pontos]

Projete um dispositivo digital **combinatório**, usando o módulo que foi fornecido, que mostre os números hexadecimais escolhidos nas chaves nos *displays* de forma palíndroma. Desenhe seu projeto no papel (ou digitalmente), e faça uma tabela de testes contendo as entradas que pretende inserir e a saída esperada para cada uma. Quando terminar, mostre para o professor (verbalmente) sua estratégia para resolver

É importante explicar a estratégia pois vale como planejamento.

o problema e os testes.

Implemente o seu projeto, sintetize, configure a placa e teste. Tome nota dos testes que realizou pois você usará no relatório. Chame seu professor para avaliá-lo.

Relatório

[2 pontos]

Suba no e-Disciplinas um relatório contendo o resultado dos seus testes. Como este é o primeiro relatório, espera-se que contenha ao menos uma imagem do seu circuito em RTL e a tabela de testes preenchida. O relatório deve ser entregue durante a aula, no entanto combine com o professor uma extensão caso seja necessário.

Após a síntese no Quartus, Tools -> Netlist Viewers -> RTL Viewer.

Desafio

[2 pontos]

Ao realizar este desafio, você estará adiantando um módulo necessário para experiências futuras. O módulo a ser desenvolvido tem a seguinte assinatura:

```
entity ascii2seg is
port (  off : in  bit; -- Se verdadeiro, apagado independente da entrada
        asc : in  bit_vector(6 downto 0); -- Entrada binaria ASCII
        seg : out bit_vector(6 downto 0); -- Saida 7-segmentos
        -- A saida corresponde aos segmentos gfedcba, nesta ordem
        dot : out bit -- Saida para o ponto decimal, nao usado nesta placa
    );
end ascii2seg;
```

O módulo é parecido com o conversor hexadecimal para 7-segmentos, mas recebe uma entrada ASCII e não hexadecimal. A saída para o *display* mostrará o caractere ASCII correspondente à entrada. Uma boa fonte de inspiração está no GIT [dmadison/LED-Segment-ASCII](#), uma biblioteca para isso. Será que você consegue adaptar o módulo do *onboarding* para tal?