

PCS3335 - Laboratório Digital A - Experiência 5

por Bruno de Carvalho Albertini

28/03/2025

A experiência 5 é uma continuação da experiência 4. Leia este arquivo completamente antes de começar.

Experiência

Lendo o PDF do *datasheet* da UART 16550, você deve ter percebido que o transmissor tem alguns controles e não só transmite o mesmo caractere indefinidamente. Nesta experiência, faremos com que a transmissão que fez na experiência 4 se pareça mais com uma transmissão serial.

Observe atentamente o diagrama de blocos da figura na seção 8.2 do *datasheet*. Note que o TCC (*Transmitter Timing & Control*) está conectado em dois registradores, o *Line Control Register* (LCR) e o *Line Status Register* (LSR). Além disso, o TSR (*Transmitter Shift Register*) está conectado na FIFO e no *Transmitter Holding Register* (THR).

Não usaremos a FIFO.

O funcionamento da serial é mais ou menos o seguinte: a máquina de estados do TCC (experiência 4) começa uma transmissão copiando o caractere que estiver no THR para o TSR, depois começa uma transmissão serial com as características que estão no LCR. Ao terminar, avisa que terminou através do LSR. Cada bit dos registradores de estado (LSR) e controle (LCR) possui um significado. Um sumário dos significados dos bits de cada registrador presente na serial pode ser visto na Tabela 1 do *datasheet*.

A velocidade da transmissão é dada pelo divisor do BRG, que está nos registradores *Divisor Latch*. Você deve expor estes dois registradores no seu projeto, e a entrada para eles no *toplevel* pode ser qualquer número da Tabela 4 do *datasheet*, considerando o *clock* de 1.8432Mhz.

Se não fez o BRG na experiência 4, faça agora.

Uma descrição detalhada do LCR pode ser encontrada na seção 8.6.2 do *datasheet*. Você deve implementar entradas para o seu módulo serial que correspondam aos bits 0, 1, 2, 3, 4, 5 e 6. Os bits 0 e 1 definem o tamanho da transmissão, que pode ser de 5 a 8 bits. O bit 2 define a quantidade de *stop* bits a serem transmitidos. Note que a quantidade depende do valor deste bit e do tamanho da transmissão. Os bits de 3 a 5 definem se a paridade será transmitida e se será um valor fixo ou uma paridade par ou ímpar. Por último, o bit 6, quando alto, força a saída serial para o *spacing*, que será o **nível lógico baixo**. Preste atenção nisso pois estamos usando lógica binária, portanto a

linha em repouso do tipo *break* é em zero e não em um.

O LSR está descrito na seção 8.6.3 do *datasheet*. Os bits relevantes para esta experiência são o 5 e 6 somente. O bit 5 indica que a serial está pronta para receber e transmitir um novo caractere. Ele fica em alto até que escrevemos algo no THR. Quando a serial copia o caractere a ser transmitido do THR para o TSR, este bit vai para zero, indicando que podemos escrever um novo caractere no THR. O bit 6 é um bit que indica que não há transmissão a ser feita, ou seja, se estiver em 1 significa que não tem nada no TSR (o caractere já foi transmitido) e nada no THR (o último caractere escrito neste registrador já foi para o TSR e foi transmitido).

Orientações para a Montagem

Você deve montar um módulo de transmissão serial que exponha para o *toplevel* no mínimo:

- Uma entrada de *clock* que será ligada na saída do BRG.
- Uma entrada de *reset* global ativo alto.
- Os bits relevantes dos registradores LCR e LSR.
- A saída serial.

O seu *toplevel* deve instanciar o BRG e o seu módulo serial somente, além do IP-PLL. O BRG deve ser alimentado pelo *clock* de 1.8432Mhz que sai do IP-PLL e os dois registradores *Divisor Latch* devem ser configuráveis no *toplevel* (e.g. usando constantes). Os registradores LCR e LSR podem estar no *toplevel*, porém os bits relevantes devem ser ligados no módulo de transmissão e serem expostos nas chaves ou GPIO. A saída serial deve obrigatoriamente estar mapeada para a GPIO.

Você deve expor o THR para o mundo externo, ou seja, você deve ser capaz de escrever neste registrador, colocando o valor nas chaves e indicando uma carga paralela através de um sinal de um bit. **Não use os botões da placa, use a a Analog Discovery.** Você também deve indicar o fim da transmissão, através dos LEDs da placa ou de um LED virtual da Analog Discovery.

É opcional expor os bit do LCR, porém você pode ser solicitado a expor alguns pelo professor. Uma sugestão de montagem é usar as 8 primeiras chaves para o valor e usar as restantes para controlar um multiplexador que escolhe qual registrador será escrito (LCR ou THR), assim quando fizer a carga paralela através da Analog Discovery, você estará escrevendo o valor das chaves em um dos dois registradores, determinado pela chaves restantes.

O comportamento esperado da serial é nenhum quando ligada pela primeira vez ou após o *reset* (saída serial em repouso em nível 1). Ao

A GPIO será ligada na Analog Discovery

A carga paralela equivale ao *load*.

fazer uma carga paralela no THR, a serial deve copiá-lo para o TSR, transmiti-lo e repetir o processo, até que não haja mais caracteres no THR, quando a saída volta para o repouso. As características da transmissão devem honrar o que estiver no LCR no início da transmissão.

Planejamento

[3 pontos]

Não há submissão para o juiz nesta experiência. No documento do seu planejamento, apresente **no mínimo** um RTL do circuito no Quartus, um diagrama de transição de estados da sua máquina, a ligação da GPIO com a Analog Discovery (se houver) e a tabela de testes. Caso gere o RTL pelo Quartus, coloque uma versão com o toplevel e uma somente com o módulo serial expandido. Não esqueça de enviar o arquivo .QAR do seu projeto no Quartus junto com o planejamento.

Não é necessário expandir o BRG.

Execução

[5 pontos]

Quando chegar no laboratório, veja se há observações no planejamento. Caso não tenha nenhuma, apresente-se ao professor antes de começar a montagem. Traga seu projeto já com pinagem no Quartus para execução. Mostre para o seu professor assim que possível.

Desafio

Não há desafio padrão para esta experiência. Caso o professor proponha algum desafio, a nota (até o limite de 3 pontos) será incorporada à execução.

Relatório

[2 pontos]

Suba no e-Disciplinas um relatório contendo o resultado dos seus testes.