

## LABORATÓRIO DE LÓGICA DIGITAL

Prof. Fredy Valente

### EXPERIMENTO 5

#### OBJETIVOS

Implementação de um circuito sequencial utilizando uma linguagem de descrição de hardware (Verilog). O circuito a ser implementado é uma simulação de um controle para um portão de garagem. O experimento também prevê o estudo e a apresentação de um outro circuito sequencial a ser escolhido pelo grupo.

#### DESCRIÇÃO DO EXPERIMENTO

Considere o cenário de um controle para um portão de garagem. Em um estado inicial, o portão está fechado. Caso um acionador externo seja selecionado, o portão abre. Caso o portão esteja aberto e o acionador externo seja selecionado, o portão fecha. O portão nunca abre e fecha ao mesmo tempo. O trilho no qual o portão se desloca é equipado com dois sensores que indicam quando o portão está completamente aberto e quando está completamente fechado. O motor não deve tentar abrir o portão quando esse estiver aberto e nem deve fechá-lo quando este já estiver fechado.

Para maior segurança dos usuários, o motor está equipado com um aviso luminoso que deve ser acesso quando o portão se desloca.

Deve-se assumir que não é possível parar o portão enquanto ele estiver abrindo ou fechando, mas é possível que o usuário aperte o acionador externo enquanto o portão estiver se deslocando. Nesse caso, se o portão estiver abrindo, ele deve passar a fechar e vice-versa.

Passo 1. Desenhe uma máquina de estados para o cenário do controle do portão de garagem.

Passo 2. Escreva um código Verilog para a máquina de estados apresentada. Mostre o resultado da compilação.

Passo 3. Faça a simulação em software para todos os estados previstos na máquina de estados apresentada. No relatório, apresentar a simulação para todos os estados.

Passo 4. Faça modificações no código para usar a placa do Kit DE1 para simular o acionador externo, o comportamento do portão e o aviso luminoso. Sinalizar no display a letra A enquanto o portão estiver abrindo e a letra F enquanto o portão estiver fechando. No relatório, apresentar o código, o resultado da compilação e fotos que ilustrem o uso do hardware. O grupo pode escolher quais elementos da placa deseja utilizar como entradas e saída.

Passo 5. Edite relatório conforme instruções no Moodle. Na seção de “Informações adicionais” apresente uma máquina de estados para um outro circuito sequencial, a ser escolhido pelo grupo, e o código Verilog que implementa esse outro circuito. Faça a simulação em software para todos os estados previstos na máquina de estados apresentada.

Descrição do cenário adaptado de António J. Esteves. Universidade do Minho.