

Aula 18 - Máquinas de Estados II

Prof. Dr. Emerson C. Pedrino
DC/UFSCar
emerson@dc.ufscar.br

Síntese de Circuitos Sequenciais

Exemplo de Projeto:

- Contador binário síncrono Up / Down
- Módulo 4;
- Entradas = 1 (0 = UP e 1 = DOWN)
- Saídas = 2
- Sequência Up: (00 – 01 – 10 – 11 – 00 – 01 ...)
- Sequência Down: (00 – 11 – 10 – 01 – 00 – 11..)

Número de Estados?

4

Modelo?

Moore

Síntese de Circuitos Sequenciais - Exemplo: Contador *Up-Down*

Tabela de Transição de Estados

Entrada x_0	Estado Atual $Q_1 Q_0$	Próximo Estado $Y_1 Y_0$
0	A	B
0	B	C
0	C	D
0	D	A
1	A	D
1	B	A
1	C	B
1	D	C

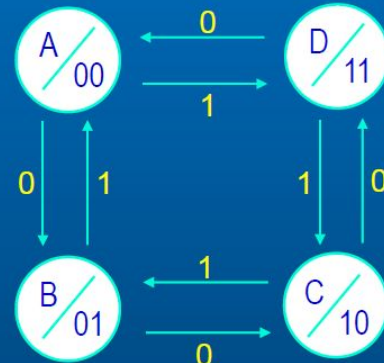
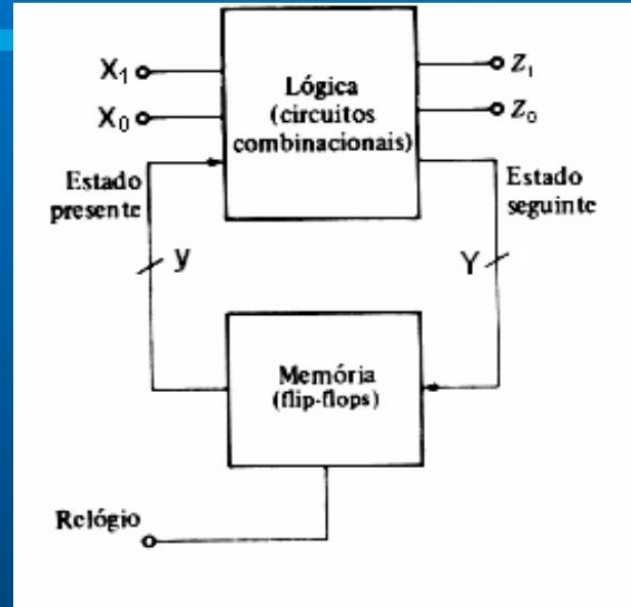


Diagrama de Estados

Síntese de Circuitos Sequenciais - Exemplo: Contador *Up-Down*

Tabela de Atribuição de Estados

Estado	Flip-Flop Q_1Q_0
A	0 0
B	0 1
C	1 0
D	1 1



Síntese de Circuitos Sequenciais - Exemplo: Contador *Up-Down*

Tabela de Transição de Estados

Entrada X_0	Estado Presente Q_1Q_0	Próximo Estado Y_1Y_0
0	0 0	0 1
0	0 1	1 0
0	1 0	1 1
0	1 1	0 0
1	0 0	1 1
1	0 1	0 0
1	1 0	0 1
1	1 1	1 0

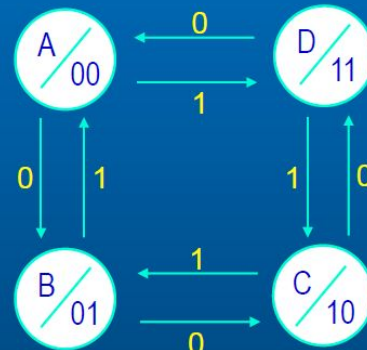
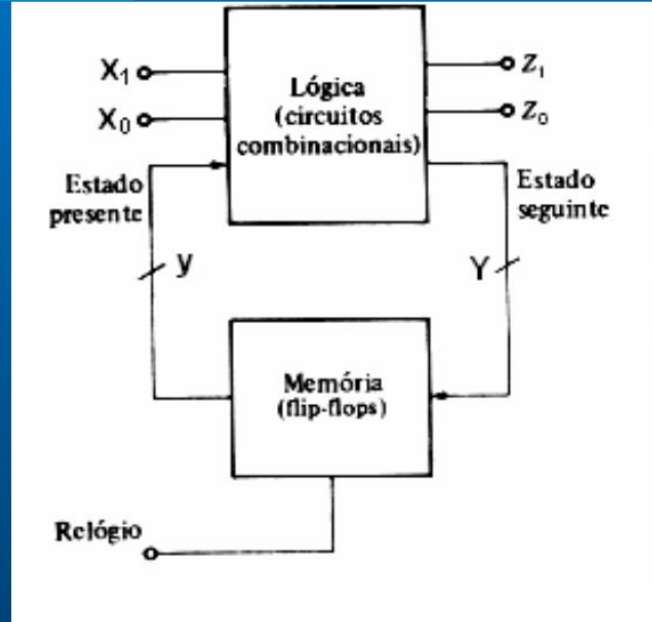


Diagrama de Estados

Síntese de Circuitos Sequenciais - Exemplo: Contador *Up-Down*

Tabela de Saída

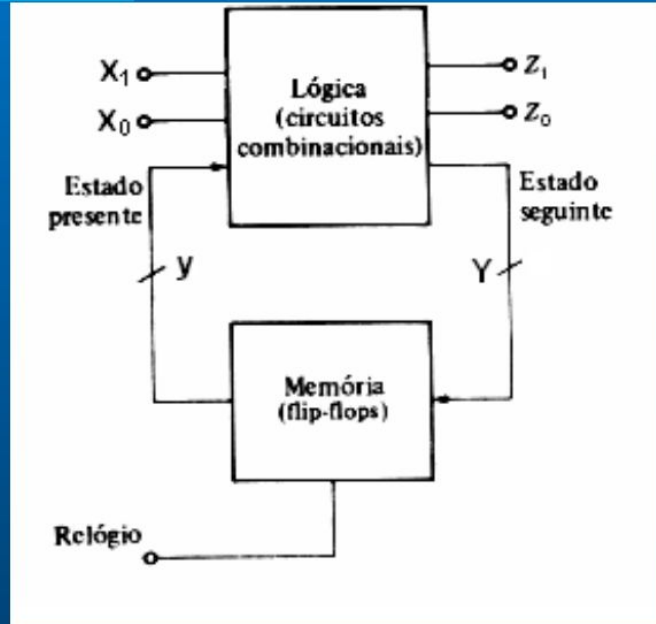
Estado Presente	Saída $Z_1 Z_0$
A	0 0
B	0 1
C	1 0
D	1 1



Síntese de Circuitos Sequenciais - Exemplo: Contador *Up-Down*

Tabela de Saída

Estado Presente	Saída $Z_1 Z_0$
0 0	0 0
0 1	0 1
1 0	1 0
1 1	1 1



Síntese de Circuitos Sequenciais - Exemplo: Contador *Up-Down*

Tabela de Transição de Estados

Entrada X_0	Estado Presente $Q_1 Q_0$	Próximo Estado $Y_1 Y_0$	Memória (Entrada dos Flip-Flops) $D_1 D_0$
0	0 0	0 1	0 1
0	0 1	1 0	1 0
0	1 0	1 1	1 1
0	1 1	0 0	0 0
1	0 0	1 1	1 1
1	0 1	0 0	0 0
1	1 0	0 1	0 1
1	1 1	1 0	1 0

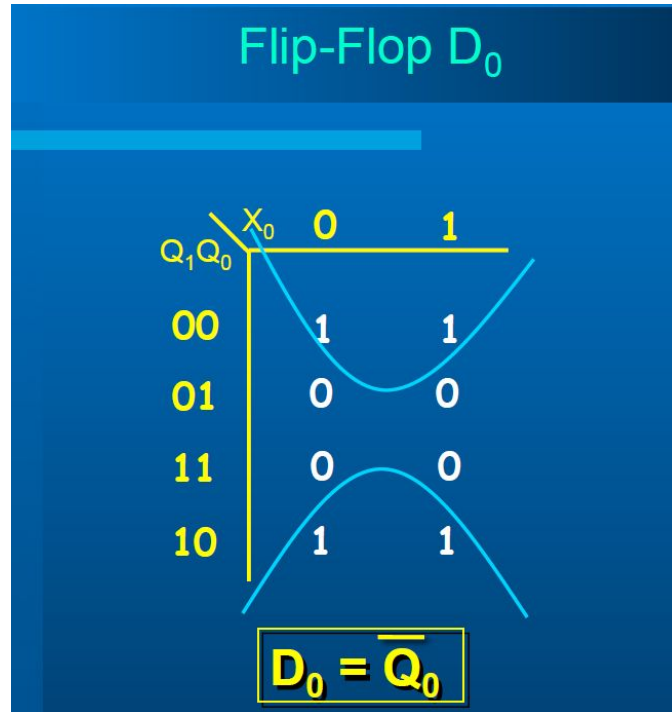
Síntese de Circuitos Sequenciais - Exemplo: Contador *Up-Down*

Flip-Flop D_1

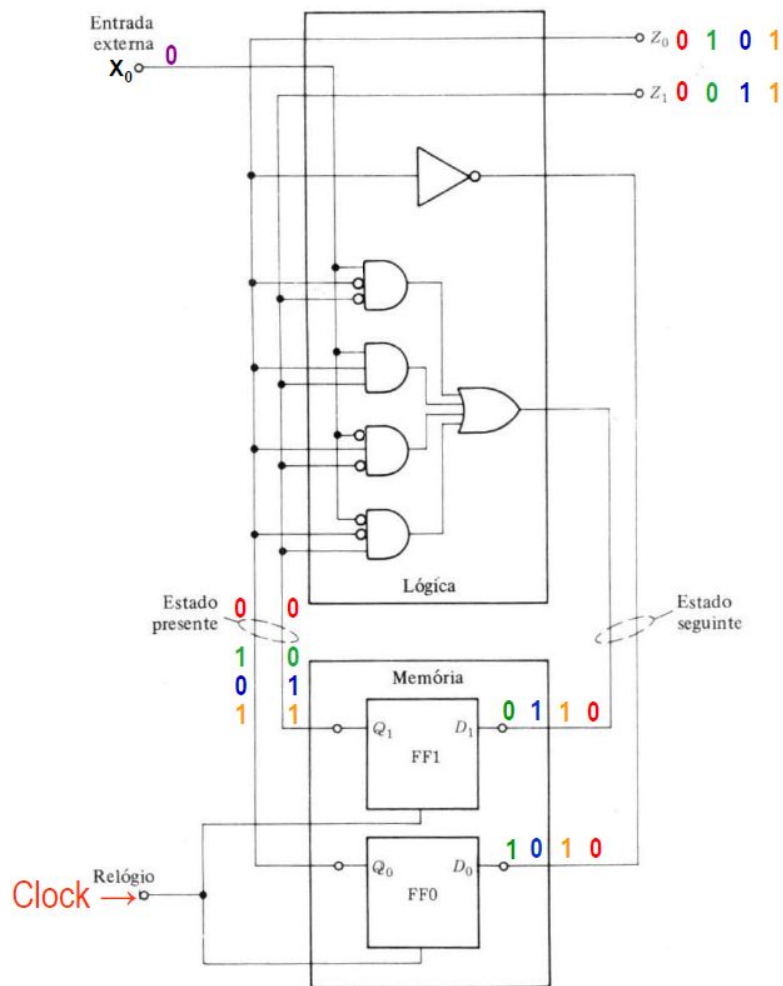
$Q_1Q_0 \backslash X_0$	0	1
00	0	1
01	1	0
11	0	1
10	1	0

$$D_1 = X_0 \overline{Q_1} \overline{Q_0} + \overline{X_0} \overline{Q_1} Q_0 + X_0 Q_1 Q_0 + \overline{X_0} Q_1 \overline{Q_0}$$

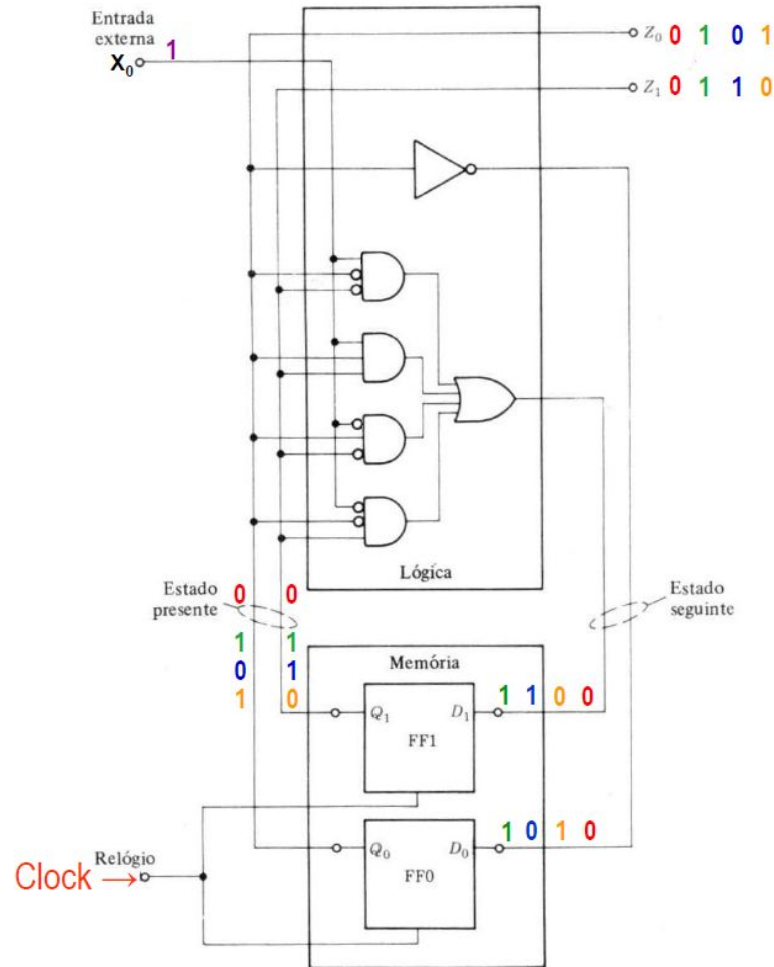
Síntese de Circuitos Sequenciais - Exemplo: Contador *Up-Down*



Circuito Final - Contador *Up-Down*



Circuito Final - Contador *Up-Down*



Síntese de Circuitos Sequenciais - Projeto - Detector de Sequências - *:) (Provinha)

- Um alarme soa quando houver 3 ou mais peças consecutivas na esteira;
- A esteira não é desligada;
- 1 Entrada (X) (X = 0 – não há peça)
(X = 1 – há peça)
- 1 Saída (Z) (Z = 0 – não soa alarme)
(Z = 1 – soa alarme)

Síntese de Circuitos Sequenciais - Projeto - Detector de Sequências

- Um alarme soa quando houver a sequência 111;

Entrada →	X	0	1	1	0	1	0	1	1	1	0	1	0	1	1	1	1	1	0	1
Saída →	Z																			

Síntese de Circuitos Sequenciais - Projeto - Detector de Sequências

- Um alarme soa quando houver a sequência 111;

Entrada →	X	0	1	1	0	1	0	1	1	1	0	1	0	1	1	1	1	0	0	1
Saída →	Z								1						1	1	1			

Síntese de Circuitos Sequenciais - Projeto - Detector de Sequências

- Um alarme soa quando houver a sequência 111;

Entrada →	X	0	1	1	0	1	0	1	1	1	0	1	0	1	1	1	1	0	0	1
Saída →	Z	0	0	0	0	0	0	0	0	1	0	0	0	0	0	1	1	1	0	0

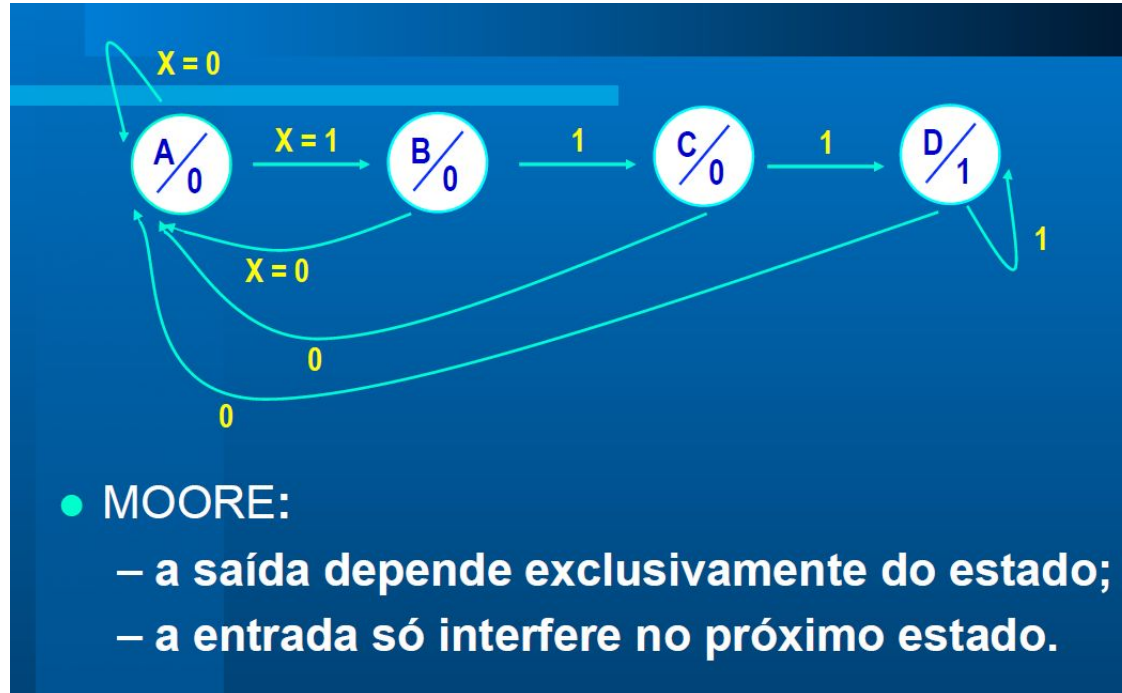
Síntese de Circuitos Sequenciais - Projeto - Detector de Sequências

- Máquina de Moore
- Detector da Sequência: 111;
- Síncrono: os FFs são ligados no mesmo “clock”;
- A entrada X não é ligada na saída Z .

Síntese de Circuitos Sequenciais - Projeto - Detector de Sequências

- A saída Z depende apenas do estado presente;
- A entrada X está conectada apenas às entradas dos Flip-Flops;
- Não há ligação direta entre X e Z ;
- Durante o ciclo de “clock”, as variações em X não afetarão diretamente a saída do sistema;
- Mas podem afetar os estados futuros.

Síntese de Circuitos Sequenciais - Projeto - Detector de Sequências - Diagrama de Estados



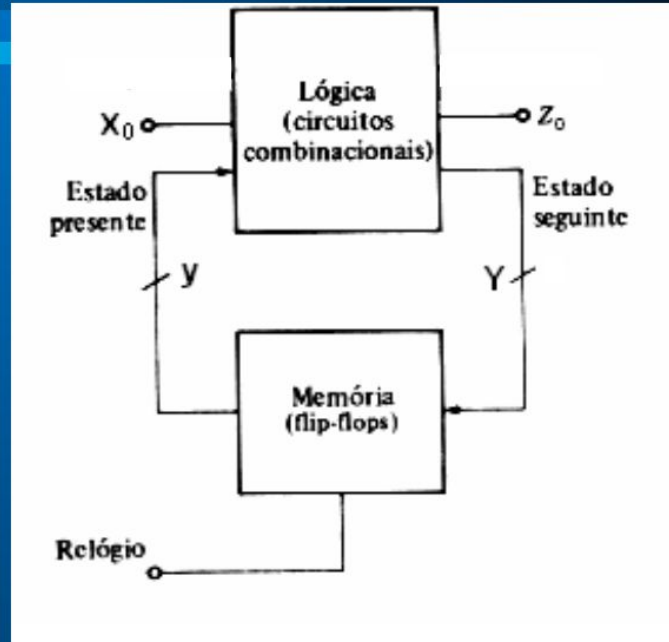
Síntese de Circuitos Sequenciais - Projeto - Detector de Sequências

- Quantos estados? 4
- A – nenhuma peça
 - B – uma peça
 - C – duas peças
 - D – três peças (tocar o alarme!)

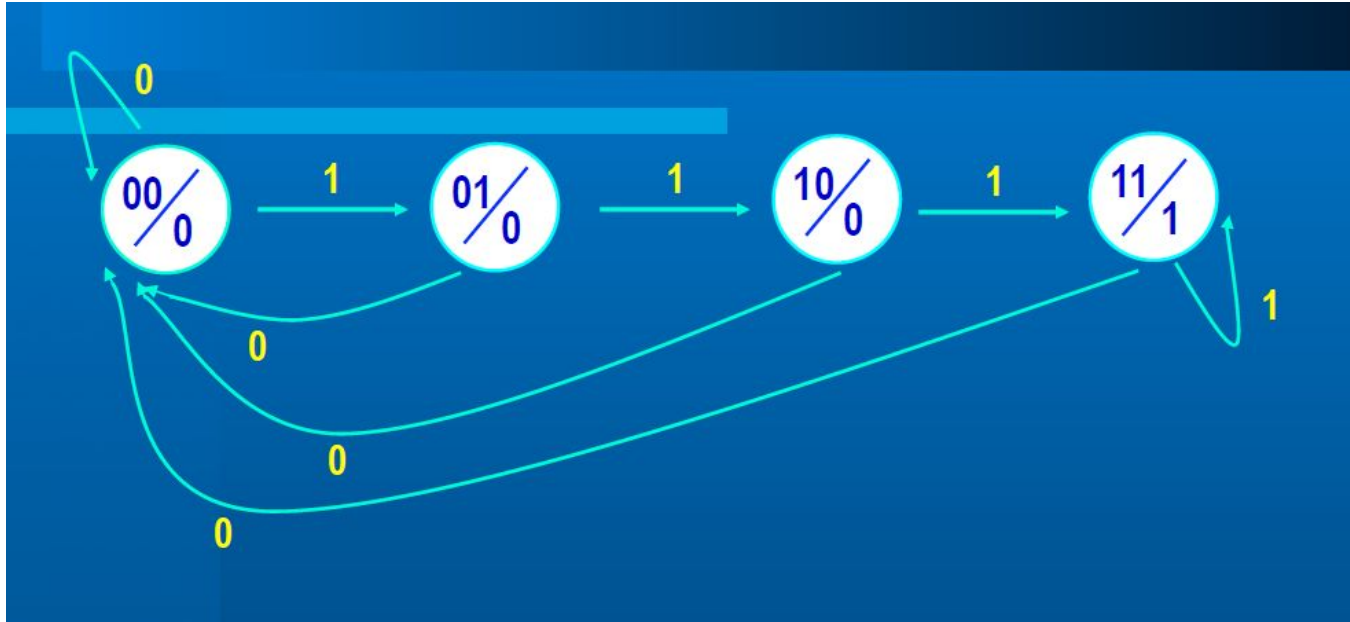
Síntese de Circuitos Sequenciais - Projeto - Detector de Sequências

Tabela de Atribuição de Estados

Estado	Flip-Flop $Q_1 Q_0$
A	0 0
B	0 1
C	1 0
D	1 1



Síntese de Circuitos Sequenciais - Projeto - Detector de Sequências - Atribuição dos Estados



Síntese de Circuitos Sequenciais - Projeto - Detector de Sequências - Tabela de Transição dos Estados

Entrada X_0	Estado Atual $Q_1 Q_0$	Próximo Estado $Y_1 Y_0$
0	A	A
0	B	A
0	C	A
0	D	A
1	A	B
1	B	C
1	C	D
1	D	D

Síntese de Circuitos Sequenciais - Projeto - Detector de Sequências - Tabela de Transição dos Estados

Entrada X_0	Estado Atual Q_1Q_0	Próximo Estado Y_1Y_0
0	0 0	0 0
0	0 1	0 0
0	1 0	0 0
0	1 1	0 0
1	0 0	0 1
1	0 1	1 0
1	1 0	1 1
1	1 1	1 1

Síntese de Circuitos Sequenciais - Projeto - Detector de Sequências - Transição de Estados - FFs

Transição $Q_n \rightarrow Q_{n+1}$	J	K
0 \rightarrow 0	0	X
0 \rightarrow 1	1	X
1 \rightarrow 0	X	1
1 \rightarrow 1	X	0

Transição $Q_n \rightarrow Q_{n+1}$	D
0 \rightarrow 0	0
0 \rightarrow 1	1
1 \rightarrow 0	0
1 \rightarrow 1	1

Transição $Q_n \rightarrow Q_{n+1}$	T
0 \rightarrow 0	0
0 \rightarrow 1	1
1 \rightarrow 0	1
1 \rightarrow 1	0

Síntese de Circuitos Sequenciais - Projeto - Detector de Sequências - Transição de Estados - FFs

Entrada X_0	Estado Atual $Q_1 Q_0$	Próximo Estado $Y_1 Y_0$	Flip-Flop 1 $J_1 K_1$	Flip-Flop 0 $J_0 K_0$
0	0 0	0 0	0 X	0 X
0	0 1	0 0	0 X	X 1
0	1 0	0 0	X 1	0 X
0	1 1	0 0	X 1	X 1
1	0 0	0 1	0 X	1 X
1	0 1	1 0	1 X	X 1
1	1 0	1 1	X 0	1 X
1	1 1	1 1	X 0	X 0

Síntese de Circuitos Sequenciais - Projeto - Detector de Sequências - FF1

		J_1	
		X_0	
Q_1Q_0		0	1
00		0	0
01		0	1
11		x	x
10		x	x

$J_1 = X_0 Q_0$

		K_1	
		X_0	
Q_1Q_0		0	1
00		x	x
01		x	x
11		1	0
10		1	0

$K_1 = \overline{X_0}$

Síntese de Circuitos Sequenciais - Projeto - Detector de Sequências - FF0

		J_0	
		X_0	
Q_1Q_0		0	1
00		0	1
01		x	x
11		x	x
10		0	1

$J_0 = X_0$

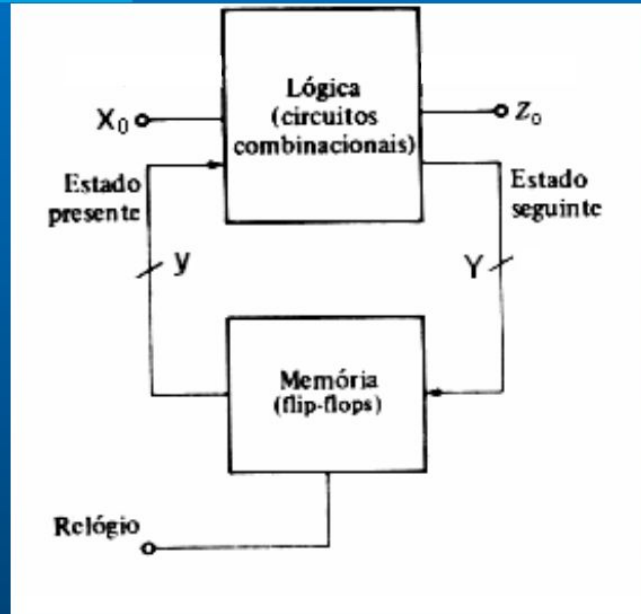
		K_0	
		X_0	
Q_1Q_0		0	1
00		x	x
01		1	1
11		1	0
10		x	x

$K_0 = \overline{X_0} + \overline{Q_1}$

Síntese de Circuitos Sequenciais - Projeto - Detector de Sequências - Tabela de Saída

Tabela de Saída

Estado Presente	Saída Z_0
A	0
B	0
C	0
D	1



Síntese de Circuitos Sequenciais - Projeto - Detector de Sequências - Saída

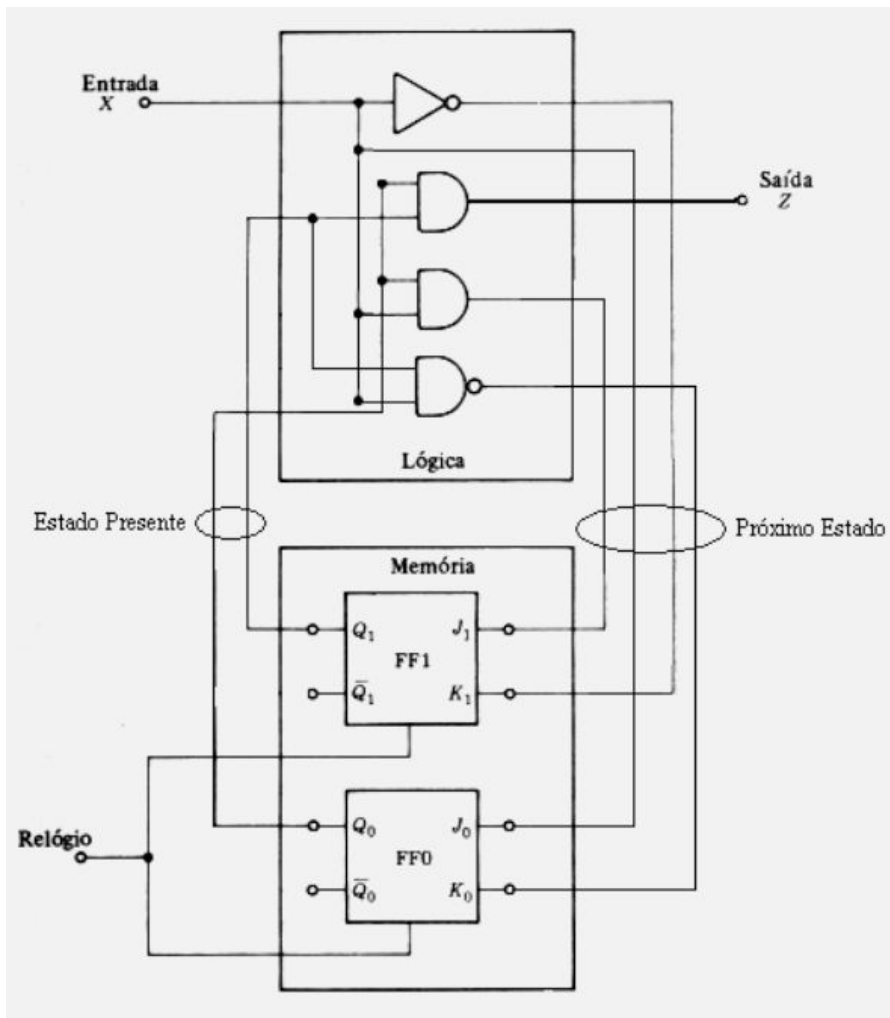
		Z_0	
		Q_0	
Q_1	0	0	1
	1	0	1

$$Z_0 = Q_0 Q_1$$

- Máquina de MOORE:

- a saída depende exclusivamente do estado presente;
- a entrada não interfere na saída;

Circuito Final - Detector de Sequências



Referências

- Taub, H. Circuitos Digitais e Microprocessadores, McGraw Hill, 1982.
- Nelson, V. P. et al. Digital Logic Circuit Analysis & Design, Prentice Hall, 1995.
- Vieira, M. A. C. Sel 0414 - Sistemas Digitais, EESC-USP.