

Microcontroladores

Interrupções Externas





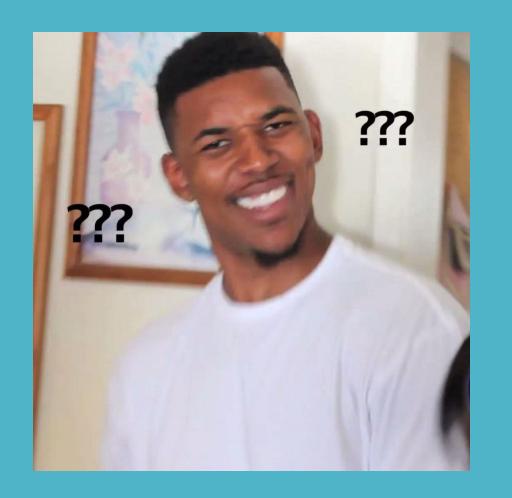
Interrupções

Alta Prioridade (INTX)





Para que servem as Interrupções?







Para que servem as Interrupções?

- Permite ao microcontrolador interromper a execução do programa principal para atender alguma solicitação (externa ou interna);
- Neste caso, o processador suspende o programa em execução e desvia para a ROTINA DE SERVIÇO DE INTERRUPÇÃO (Interrupt Service Routine, ISR).







Interrupções Externas de Alta Prioridade

INTO e INT1



E209 – Sistemas Microcontrolados e Microprocessados



Ordem de Prioridade

Vector No	Program Address ⁽²⁾	Source	Interrupts definition
1	0x0000(1)	RESET	External Pin, Power-on Reset, Brown-out Reset and Watchdog System Reset
2	0x0002	INT0	External Interrupt Request 0
3	0x0004	INT1	External Interrupt Request 0
4	0x0006	PCINT0	Pin Change Interrupt Request 0
5	0x0008	PCINT1	Pin Change Interrupt Request 1
6	0x000A	PCINT2	Pin Change Interrupt Request 2





Registradores





External Interrupt Mask Register (EIMSK)

• Habilita ou desabilita a interrupção no pino.

EIMSK – External Interrupt Mask Register									
Bit	7	6	5	4	3	2	1	0	
0x1D (0x3D)	-	-	-	-	-	-	INT1	INT0	EIMSK
Read/Write	R	R	R	R	R	R	R/W	R/W	
Initial Value	0	0	0	0	0	0	0	0	

OBS.: TAMBÉM É NECESSÁRIO ATIVAR A INTERRUPÇÃO GLOBAL;
PARA ISSO BASTA ADICIONAR A SEGUINTE LINHA DE CÓDIGO DURANTE A INICIALIZAÇÃO:
 sei();





External Interrupt Control Register A (EICRA)

• Determina como será disparada a interrupção no pino: por borda ou por nível.

Bit	7	6	5	4	3	2	1	0	
(0x69)	-	100	-	-	ISC11	ISC10	ISC01	ISC00	EICRA
Read/Write	R	R	R	R	R/W	R/W	R/W	R/W	
Initial Value	0	0	0	0	0	0	0	0	

ISCx1	ISCx0	Descrição				
0	0	Presença de nível lógico baixo em INTx gera interrupção.				
0	1	Transições de subida e descida do nível lógico presente em INTx geram interrupção.				
1	0	Transição de descida do nível lógico presente em INTx gera interrupção.				
1	1	Transição de subida do nível lógico presente em INTx gera interrupção.				
	Tabela 1 – Configuração do registro EICRA					





External Interrupt Flag Register (EIFR)

• Sinaliza quando INTO e INT1 foram disparadas.

Bit	7	6	5	4	3	2	1	0	
0x1C (0x3C)	-	-	-	-	-	-	INTF1	INTF0	EIFR
Read/Write	R	R	R	R	R	R	R/W	R/W	
Initial Value	0	0	0	0	0	0	0	0	
						'			

• OBS.: A sinalização de que a rotina de interrupção foi finalizada é feita pela escrita de '1' na respectiva posição em EIFR;

Inatel



Obrigado!

