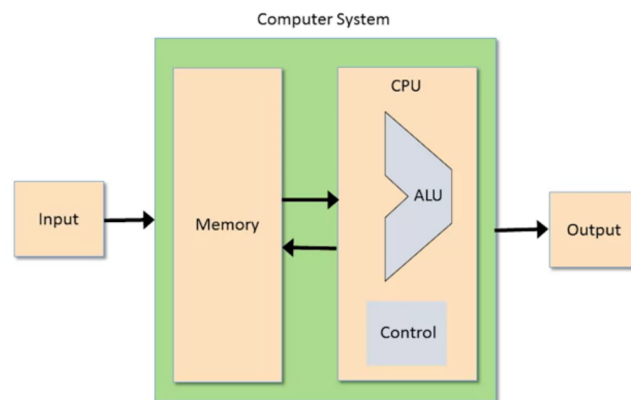


Objetivos:

Implementar uma Unidade Lógica Aritmética.

A unidade aritmética e lógica, correntemente referida por ALU, é um dos blocos principais de qualquer CPU. De facto, este é o bloco responsável por executar todas as operações com dados como adição, subtração, funções lógicas e outras. Tem geralmente duas entradas de dados e uma saída de dados do tamanho do barramento de dados, e entradas e saída de controlo de flag's.

Para esta implementação devemos considerar uma estrutura que se pretende expansível a alterações de instruções (inclusão, remoção). Para criar tal estrutura, e para manter a capacidade de rápida alteração pretende-se que a arquitectura da ALU terá de ter uma forma modular, que será descrita posteriormente.



Conjunto de instruções

Como já foi previamente referido, um dos objetivos principais deste trabalho é de manter a expansão da ALU. Seguindo este princípio, para este projecto, e após analisar o conjunto de instruções, foi definido um conjunto de operações, com as quais todas as outras são realizáveis. O Conjunto de operações é apresentado e descrito na tabela 1 de acordo com a figura 1.

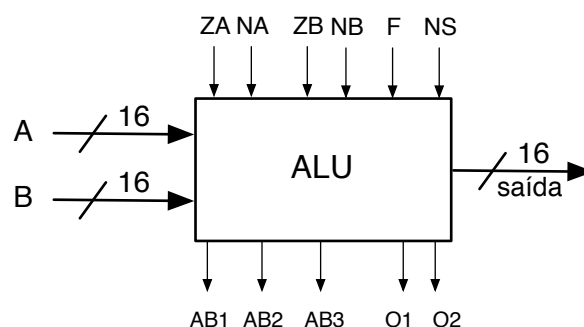


Figura 1. Interface da ALU.

Tabela 1. Descrição das operações definidas.

Instrução	Operação	Descrição
ZA	A.NOT(A)	Zero A
NA	NOT(A)	Negação A
ZB	B.NOT(B)	Zero B
NB	NOT(B)	Negação B
F	Se F == True então saida = A OR B Senao saida = A AND B	Realiza uma das operações: AND ou OR
NS	Se NS == True B então saida = NOT(saida)	nega a saída
AB1	Se A > B então AB1 = 1 Senao AB1 = 0	Verifica se A é maior que B
AB2	Se B > A então AB2 = 1 Senao AB12 = 0	Verifica se B é maior que A
AB3	Se A == B então AB3 = 1 Senao AB3 = 0	Verifica se A é igual a B
O1	Se SAIDA < 0 então O1 = 1 Senao O1 = 0	Verifica se a saída é um numero negativo
O2	Se SAIDA >= 0 então O2 = 1 Senao O12 = 0	Verifica se a saída é um numero positivo

Diagrama de Estados

De acordo com uma combinação de sequências de execução de instruções apresentada na figura 1 é possível obter o seguinte conjunto de funções com as entradas A e B apresentadas na tabela 2.

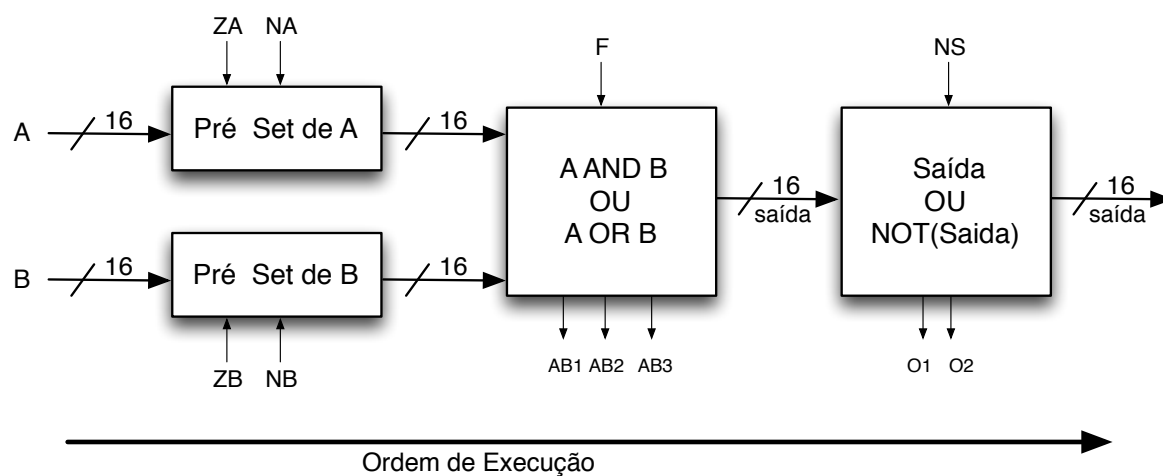


Figura 2. Ordem de execução.

Tabela 2. Conjunto de instruções suportadas pela ALU.

Pré SET A		Pré SET B		Função F	NOT (Saída)	Saída
ZA	NA	ZB	NB	F	NS	SAIDA
1	0	1	0	1	0	0
1	1	1	1	1	1	1
1	1	1	0	1	0	-1
0	0	1	1	0	0	A
1	1	0	0	0	0	B
0	0	1	1	0	1	NOT(A)
1	1	0	0	0	1	NOT(B)
0	0	1	1	1	1	-A
1	1	0	0	1	1	-B
0	1	1	1	1	1	A+1
1	1	0	1	1	1	B+1
0	0	1	1	1	0	A-1
1	1	0	0	1	0	B-1
0	0	0	0	1	0	A+B
0	0	0	1	1	1	B-A
0	0	0	0	0	0	A AND B
0	1	0	1	0	1	A OR B

	ab1	ab2	Ab3
Se A > B	1	0	0
Se B > A	0	1	0
Se B == A	0	0	1

	o1	o2
Se saída < 0	1	0
Se saída >= 0	0	1

Entrega do projecto

Deve entregar um ficheiro comprimido com o CHIP ALU implementado, assim como todos os chips de suporte a ALU e um relatório com os detalhes da implementação e as decisões tomadas.

Deve ser incluído um ficheiro de testes que faça a verificação do correto funcionamento da ALU.

A submissão deve ser feita via Moodle até ao final do dia 11 de dezembro às 23h50m.