

# DAC for HiFi audio applications

Digital til analog omformer for hifi lyd-applikasjoner:  
Design, implementering, og sammenlikning av single bit  
versus multibit arkitektur.

JOAR ANDREAS GJERSUND

RABER HARIRI

TERJE LØVDAL

## VEILEDER

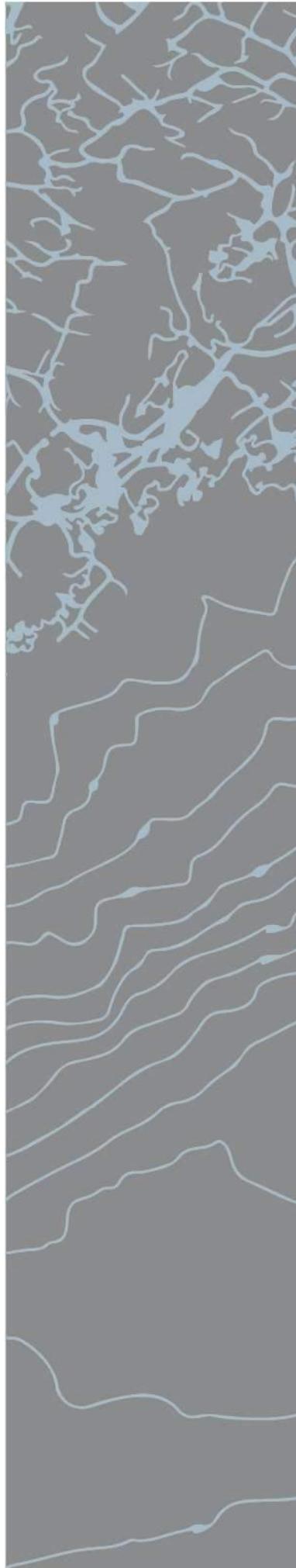
Lei Jiao

Trond-Ivar Lynghaug

**Universitetet i Agder, 2017**

Fakultet for teknologi og realfag

Institutt for informasjons- og kommunikasjonsteknologi





# Digital til analog omformer for hifi lydapplikasjoner: Design, implementering, og sammenlikning av single bit versus multibit arkitektur

av

*Terje Løvdal, Raber Hariri, Joar Andreas Gjersund*

Bachelorrapport for ELE301 våren 2017

Veiledere: Trond-Ivar Lynghaug  
Lei Jiao

Fakultet for teknologi og realfag  
Universitetet i Agder

Grimstad, mai 2017

Status: Endelig

**Nøkkelord:** DAC, R-2R, Delta-Sigma, bit-dybde, samplingsfrekvens

## Sammendrag

Delta-Sigma og R-2R er betegnelsene på to ulike teknikker for digital-til-analog konvertering som blant annet benyttes i underholdningselektronikk for avspilling av digitalt lagrede lydopptak. De har vidt forskjellig struktur og virkemåte og begge har sine styrker og svakheter. Oppgaven har gått ut på å forøke å avdekke om det finnes noen hørbare forskjeller ved bruk av den ene eller andre typen konverter.

For å kunne gjøre en kvalifisert sammenlikning har det blitt designet og implementert én DAC (Digital to Analog Converter) basert på Delta-Sigma, og én annen DAC basert på R2R. Grensesnittene på inn- og utganger er de samme for begge DAC-ene, og de er blitt testet og vurdert under samme forhold og betingelser. De er blitt sammenliknet opp mot hverandre ved å studere tekniske spesifikasjoner og måleresultater, samt ved å utføre praktiske lyttetester.

Basert på de observasjonene som ble gjort ved målinger kan det konkluderes med at de to DAC typene hver for seg har sine styrker og svakheter. Delta-Sigma DAC-en har bedre støyegenskaper og kanalseparasjon mens R-2R har lavere harmonisk forvrengning i det hørbare spekteret. Lyttetesten derimot ga ingen svar på om forskjellene er hørbare siden de to DAC-ene kom veldig likt ut i besvarelsene. Videre ble det konkludert med at resultatet fra lytte-testen var upålidelig grunnet forsøkspersonenes manglende trening i å vurdere lydegenskaper.

## Abstract

Delta-sigma and R-2R are two distinctive digital-to-analog conversion techniques used in entertainment electronics for playback of digitally stored sound recordings. The two techniques are widely different both in terms of structure and operation, and they both have their strengths and weaknesses. This thesis has aimed to uncover if there are any audible differences between the two converters by implementing one fully functional DAC of each type connected to the same digital and analog interface. The two converters have been compared by analysing technical specifications and measurements and by performing a practical listening test.

Based on the observations made through the listening test and the technical measurements it can be concluded that the two implemented DACs both have their strengths and weaknesses. The delta-sigma DAC was measured to have better noise characteristics and channel-separation, while the R-2R DAC was measured to have a lower degree of harmonic distortions in the audible frequency spectre. The listening test did however not unveil any significant differences as the two converters were practically indistinguishable by the average test participant. The result from the listening test were concluded to be unreliable as the as the test participants did not have any former training in assessing sound characteristics.

## Forord

Prosjektets tittel er "Digital til analog omformer for hifi lyd applikasjoner: Design, implementering og vurdering av singelbit versus multibit arkitektur", og er blitt gjennomført som en bacheloroppgave i faget ELE301, elektronikk for 3. års studenter ved Universitetet i Agder (UiA). Initiativtaker til oppgaven er Dr. Lei Jiao etter et ønske om å gjøre en systematisk sammenlikning av to ulike topologier som er tilgjengelige i markedet.

Prosjektet gruppen har bestått av 3 studenter; Terje Løvdal, Raber Hariri og Joar Andreas Gjersund med Trond-Ivar Lynghaug og Dr. Lei Jiao som veiledere. Praktisk gjennomføringen av oppgaven har vært utført med hovedbase i universitetets fasiliteter i Grimstad. Store deler av teknologi studie er gjennomført som selvstudium hvor forskjellige emner er blitt fordelt mellom studentene.

Takk til oppdragsgiver Dr. Lei Jiao som formulerte oppgavens problemstilling og konstruktiv veiledning underveis, takk til Trond-Ivar Lynghaug for fremragende veiledning og for å ha delt av sin brede faglige kompetanse. Takk også til Universitetet i Agder som har finansiert innkjøp av relativt kostbare komponenter og stilt nødvendig utstyr til disposisjon.

Grimstad

15. mai 2017

Terje Løvdal, Raber Hariri, og Joar Andreas Gjersund

## Innhold

1	Innledning .....	7
1.1	Bakgrunn .....	7
1.2	Problemdefinisjon .....	7
1.3	Forutsetninger og begrensninger .....	7
1.4	Litteraturstudie .....	8
1.5	Problemløsning .....	8
1.6	Prosjektgjennomføring og plan .....	9
1.7	Rapportstrukturen .....	10
2	Teoretisk bakgrunn og verktøy .....	13
2.1	Sigma-Delta .....	13
2.2	R-2R .....	16
2.3	Analogt lavpass filter .....	18
2.4	Strømforsyning .....	18
2.5	Ytelsesmåling .....	18
2.5.1	Dynamikkområde (DNR/DR/DYR) .....	18
2.5.2	Signal-støy forhold (SNR) .....	19
2.5.3	Total harmonisk forvrenging (THD) .....	19
2.5.4	Maks hastighet .....	19
2.5.5	Oversampling .....	20
2.6	Menneskers sanseevner .....	20
2.6.1	Dynamikkområde .....	20
2.6.2	Frekvensrespons .....	20
2.6.3	Harmoniske forvrenginger .....	21
2.6.4	Fase-forsinkelse .....	21
2.7	Programvare og verktøy .....	21
2.7.1	LTSpice .....	21
2.7.2	Altium Designer .....	21
2.7.3	Standford Research Systems SR1 + Audio analyzer .....	22
2.7.4	Oscilloskop .....	22
2.7.5	Laboratorie-strømforsyning .....	22
3	Designspesifikasjon og teknisk løsning .....	24
3.1	Krav .....	24
3.2	Designspesifikasjoner .....	26
3.3	Komponentkvalifisering .....	26
3.3.1	Valg av R-2R konverter .....	27
3.3.2	Valg av Sigma-Delta konverter .....	27

3.3.3	Aktive komponenter.....	27
3.3.4	Passive komponenter .....	27
3.3.5	Spenningsregulering (strømforsyning) .....	27
3.4	Implementering .....	31
3.4.1	Sigma-Delta Konverter .....	32
3.4.1.1	Pinnekonfigurering .....	32
3.4.1.2	Avkoblingskondensatorer .....	33
3.4.1.3	I/V delmodul.....	34
3.4.1.4	LP delmodul.....	34
3.4.1.5	Teori og simulering.....	35
3.4.1.6	Kretskortdesign.....	40
3.4.1.7	Lodding av komponenter.....	41
3.4.2	R-2R Konverter.....	43
3.4.2.1	Simuleringer .....	44
3.4.2.2	Hovedkort .....	47
3.4.2.3	DAC modul.....	50
3.4.2.4	I/V konverter (transresistans forsterker).....	52
3.4.2.5	Analogt lavpassfilter.....	53
3.4.2.6	VDC distribusjon.....	55
3.4.2.7	Komponentvalg .....	55
3.4.2.8	Byggekvalitet.....	56
3.4.3	Strømforsyning .....	57
3.4.3.1	AC/DC modul.....	57
3.4.3.2	DC/DC modul.....	58
3.4.3.3	Krets design .....	60
3.4.4	Hovedkort .....	64
3.4.4.1	Distribuering av digitale signaler .....	64
3.4.4.2	Galvanisk isolator .....	65
3.4.4.3	Veksling og muting .....	66
3.4.4.4	Ruting av differensielle signaler.....	66
3.4.4.5	Balanserte og ubalanserte utganger .....	66
4	Testing.....	68
4.1	Rasjonell sammenlikning av D/A konvertere.....	68
4.1.1	Signalstyrke.....	69
4.1.2	Signal-støy forhold.....	70
4.1.3	THD+N .....	71
4.1.4	Kanal-seperasjon (cross-talk).....	71

4.2	Subjektiv sammenlikning av D/A konvertere .....	72
4.2.1	Oppsett .....	73
4.2.2	Gjennomføring .....	73
4.2.3	Resultat .....	73
4.3	Test av strømforsyning .....	75
5	Diskusjon .....	76
6	Konklusjon .....	78
7	Referanser .....	79
8	Lister .....	81
8.1	Figurer .....	81
8.2	Tabeller .....	82
8.3	Formler .....	82
8.4	Vedlegg .....	83

# 1 Innledning

Med utbredelsen av internett og fremvekst av nye digitale lydformater har musikkmarkedet vært gjennom en rivende utvikling de siste par tiårene. Nesten all lyd som konsumeres innen underholdningsbransjen, være seg musikk eller film, er lagret som digitale lydfiler. Fordi menneskers sanseapparat ikke kan tolke og forstå digitale informasjon på samme måte som en datamaskin kreves det en modul som konverterer de digitale signalene til analoge signaler før de sendes ut som lydbølger fra en høyttaler. Til dette benyttes det en D/A (Digital/Analog) konvertert. En slik omformer finnes innebygd i alle digitale enheter som reproduuserer lyd og som har en analog lydutgang. Etterhvert som lagringskapasiteten og internethastigheten har økt, har også opplosningen på de digitale opptakene blitt bedre. For å få utbytte av dette kreves det en svært nøyaktig DAC. Disse er gjerne dyre å produsere og blir derfor ofte nedprioriterte i forbrukerelektronikk på bekostning av redusert lydkvalitet. Til gjengjeld er det ofte lagt til rette for å koble til en eksterne DAC, ofte via USB, Coax, eller Toslink. Som følger av dette har det at det åpnet seg et stort marked for eksterne DAC-er.

## 1.1 Bakgrunn

I dag finnes det to DAC-teknologier som dominerer markedet; R-2R og sigma-delta. R-2R baserte DAC-er benytter en rekke presise og ofte laser-trimmede motstander for å oppnå nøyaktig den spenningen som det binære signalet til enhver tid representerer. Dette gjør at denne typen DAC-er ofte er kostbare å produsere. Et rimeligere alternativ er en DAC-type som er basert på sigma-delta modulasjon. Denne typen kompenserer for unøyaktige komponenter ved å benytte oversampling og støy-forming og er på den måten i stand til å oppnå et bedre dynamikkområde og har bedre støyegenskaper sammenliknet med R-2R til en langt lavere kostnad. [1] Likevel er det ifølge oppgavegiver flere Hi-Fi entusiaster som foretrekker DAC-er basert på R-2R-arkitektur på grunn av dens lydkarakteristikk [2].

## 1.2 Problemdefinisjon

Vår oppdragsgiver, Dr. Lei Jiao, ønsker å gjøre en sammenlikning mellom de to DAC teknologiene R-2R og sigma-delta, og med det forsøke å finne ut om det er mulig å dokumentere om den ene topologien er bedre enn den andre sett fra et lytterspespektiv.

Oppgaven som er lagt frem av oppdragsgiver er at det skal implementeres to DAC-er basert på henholdsvis R2R (kapittel 2.2) og Sigma-Delta (kapittel 2.1) konverteringsteknikk. DAC-ene skal ha påfølgende rekonstruksjonsfilter og forsterk-krets for konvertering til balanserte og ubalanserte analoge utgangssignaler, samt en spenningsregulatorkrets som er i stand til å levere stabil strøm til de aktive komponentene i kretsen.

## 1.3 Forutsetninger og begrensninger

For å i størst mulig grad kunne isolere støyen som introduseres i DAC-ene er det viktig at andre eksterne faktorer påvirker signalet så lite som mulig. For å få til dette trenger nøyaktigheten til både strømforsyning og klokke tilfredsstiller kravene som er fastsatt i databladet til de respektive DAC-ene, samt at de komponentene som benyttes oppfører seg så ideelt som mulig innenfor den temperaturen, spenningen, og det frekvensområdet det analoge signalet befinner seg.

Prosjektet begrenser seg til undersøkelse av kjerneteknologiene bak selve konverteringen. Det skal benyttes ferdige integrerte kretser som tar seg av selve konverteringen, men disse må implementeres i den komplette kretsen på en sånn måte at utvendig støy minimeres. Dette innebærer full kontroll på de ikke-ideelle karakteristikkene til komponentene som brukes, samt at den fysiske plasseringen til de ulike komponentene er nøyde gjennomtenkt. Siden design av PCB utlegg og loddning av komponenter er en svært tidkrevende prosess vil også dette være tillagt en svært stor del av oppgaven.

Det digitale signalet som skal konverteres skal benytte en Inter IC Sound (I<sup>2</sup>S) protokoll [3], som vil være det samme på inngangen til både sigma-delta (kapittel 2.1) og R2R (kapittel 2.2) konverterne [4] [5]. En forstudie av denne protokollen kan sees i vedlegg «I». Det vil bli benyttet en egen ekstern modul (digitalt grensesnitt) som konverterer de digitale signalene til I<sup>2</sup>S-format (se blokkskjema avsnitt 4.2). Hvilket format inngangssignalet til denne modulen har er av mindre betydning så lenge det støtter høyoppløst digital lyd (vedlegg J). Det analoge signalet på utgangene må tilpasses til normalt linjenivå slik at man kan koble til en ekstern forsterker/integritt forsterker direkte uten videre tilpasninger. Teknisk spesifikasjoner av linjenivå finner man i kapittel 3.2 Designspesifikasjoner.

Som energitilførsel det benyttes en egnet ekstern +24Vdc forsyning som veileder stiller til disposisjon. Kvaliteten på denne vil således ikke være en del av våre undersøkelser, men det må lages en intern krets for DC/DC konvertering som forsyner de ulike modulene med respektive spenningsnivåer. Denne delen av spenningsforsyningen blir da en del av oppgaven.

På grunn av begrenset tid til gjennomføring benyttes den interne klokken fra det digitale grensesnittet som master system klokke [3]. De andre digitale modulene i systemet vil da være slaver og synkroniseres i forhold til denne. Det skal legges til rette for å kunne koplet til en ekstern klokkegenerator med høy nøyaktighet. Dersom det blir tid til det skal det videre utvikles en modul som tar seg av synkronisering av den eksterne klokka opp mot det digitale lyd signalet.

Som vi kommer tilbake til senere (kapittel 1.5 Problemløsning) skal det i løpet av prosjektet gjennomføres en lytte-test. En av forutsetningene for å oppnå et pålitelig resultat av en slik test er at det øvrige utstyret som benyttes sammen med DAC-en holder høy Hi-Fi kvalitet. For å være sikre på at utstyret er av tilfredsstillende kvalitet bør frekvensresponsen til både høyttaler og forsterker være kjent. Videre er det viktig å begrense akustisk støy i så stor grad som mulig, ideelt sett bør dermed testen gjennomføres i et godt dempet rom fritt for stående bølger.

## 1.4 Litteraturstudie

Litteratur som er benyttet som teoretisk bakgrunn omfatter artikler som er funnet på internett, datablad fra komponent- og utstyr produsenter, diskusjonsforum, lærebøker og andre tekniske bøker som omhandler emner som er relevante for oppgaven. Andre viktige informasjonskilder har vært den kunnskapen våre veiledere har gitt oss gjennom veiledningsmøter og fortløpende veiledning etter hvert som prosjektet har gått fremover. Det har vært høyt fokus på å ha et kritisk forhold til hva slags kilder som er benyttet. Som et eksempel har vi i størst mulig utstrekning forsøkt å ikke bruke stoff direkte fra Wikipedia men i stedet gått til kildematerialet som er oppgitt som referanse til aktuelle saker. Videre har vi unngått å bruke informasjon fra hobbyprosjekter med mindre denne informasjonen har hatt sin opprinnelse fra pålitelige kilder.

## 1.5 Problemløsning

En alternativ måte å løse oppgaven beskrevet i avsnitt 1.2 kunne være å bruke ferdige kommersielle DAC-er som kan finnes i hyllene på flere vanlige hifi-audio butikker og sammenlikne disse opp mot hverandre. Problemets med en sånn tilnærming er at man ikke vil ha noe garanti for at man får en reell test og sammenlikning av de to basis teknologiene siden produsenten gjerne bygger inn flere omkringliggende kompenserende kretser som vil påvirke total resultatet. Videre er det ikke alle produsenter som oppgir hva slags teknologi de benytter. Enkelte fjerner sågar modellbetegnelsen på komponenter i kretsen for å beskytte teknologien sin [2]. I tillegg er det mange hyllevare DAC-er som baserer seg på proprietære løsninger som er bygget opp rund diskrete komponenter og som hverken kan karakteriseres som R-2R eller Delta-Sigma.

For å ha full kontroll på hva man virkelig tester og sammenlikner er det best å designe og implementere begge løsningene selv. Det skal derfor utvikles og lages to DAC-er basert på henholdsvis Sigma-Delta og R2R-teknologi. DAC-ene skal støtte stereo lyd med minimum 48 kHz

samplingsfrekvens og 24-biters oppløsning. Begge DAC-ene skal ha I2S grensesnitt på inngangen for overføring av digital data og det skal være balanserte og ubalanserte analoge utganger hvor amplituden på signalet skal være tilpasset linjenivå. Disse to DAC-ene skal så testes og sammenliknes mot hverandre for å avdekke eventuelle målbare og hørbare forskjeller.

For å sammenligne DAC-ene skal det gjennomføres en rasjonell og en subjektiv test. Den rasjonelle testen tar for seg følgende punkter som skal måles og evalueres i hver av de to DAC-ene:

- Frekvensrespons
- Signal-til-støy forhold
- Harmoniske forvrenginger.
- Kanal-seperasjon (for å kartlegge svakheter i implementering)

Den subjektive testen skal forsøke å finne svar på om det er noen hørbare forskjeller på de to DAC typene. Til dette skal det utføres en blindtest hvor en utvalgt gruppe forsøkspersoner blir bedt om å gi sine vurderinger av hvordan de oppfatter kvaliteten på lyden som hver av DAC-ene gir ut.

## 1.6 Prosjektgjennomføring og plan

Dette kapittelet gir en kortfattet oversikt over prosjektplan og prosjektgjennomføring. Det finnes en komplett plan som vedlegg til rapporten (vedlegg F). Her er det lagt inn et gant diagram som viser start- og slutt dato for en rekke planlagte aktiviteter samt avhengigheter mellom de forskjellige aktivitetene. Datoer og varighet er estimater som er basert på "best guess" og er høyst usikre. Likevel gir planen en god oversikt over planlagt arbeid og er et nyttig verktøy når oppgaver skal prioriteres og fordeles i gruppen.

Noen viktige milepæler i prosjektet:

- 3. februar: Prosjektbeskrivelse og egenerklæring
- 3. mars: Forprosjektrapport
- 1. mai: Ferdig produkt
- 15. mai: Rapportinnlevering
- 31.mai/1.juni: Fremføring

I tillegg til prosjektplanen har vi benyttet en felles aksjonsliste der vi har lagt inn aksjoner fortløpende etter hvert som de har dukket opp. Slike aksjoner er typisk oppgaver som dukker opp underveis og som man ikke kan forutse eller planlegge for lang tid i forveien. Dette kan for eksempel avstekkomme av temaer som vi har pratet om i løpet av prosjektmøter eller veiledningsmøter, men kan også være aksjoner som hvert av gruppemedlemmene ser behov for etter hvert som prosjektet skrider frem. En felles aksjonsliste gir en god oversikt over alle "løse ender" som ikke står på plan, og det er enkelt å følge opp status og at alle aksjonene blir lukket.

Grovt sett er hele prosjektet delt inn i 3 faser som vist i figur 1.6.1.



Figur 1.6.1, Prosjektets hovedfaser

I oppstartfasen ble prosjektet etablert og organisert. Endelig gruppe sammensetning ble bestemt, og studenter og veiledere møttes første gang. Det ble laget en kortfattet prosjektbeskrivelse som ble sendt til godkjenning sammen med en egenerklæring og et budsjett. I forprosjektperioden ble det satt opp en prosjektplan og en gruppekontakt med noen rammebetingelser som medlemmene

i gruppen forplikter seg til å overholde. Det ble også laget en produktspesifikasjon som tekniske underlag for videre arbeid. Videre ble det gjennomført en rekke forstudier av teori og teknologi som er sentrale for prosjektets tematikk og problemstillinger. Eksempler på dette er delta-sigma og R-2R omformere, oversampling, bit-dybde, signal/støy forhold, I2S protokoll, høyoppløselig digitale lydformater, analog signalbehandling og andre aktuelle temaer. Forprosjektperioden ble avrundet med en komponent kvalifisering for å finne de DAC brikkene som passer best i forhold til våre spesifikasjoner.

Hovedprosjektet kan deles inn i 5 faser som vist i figur 1.6.2.

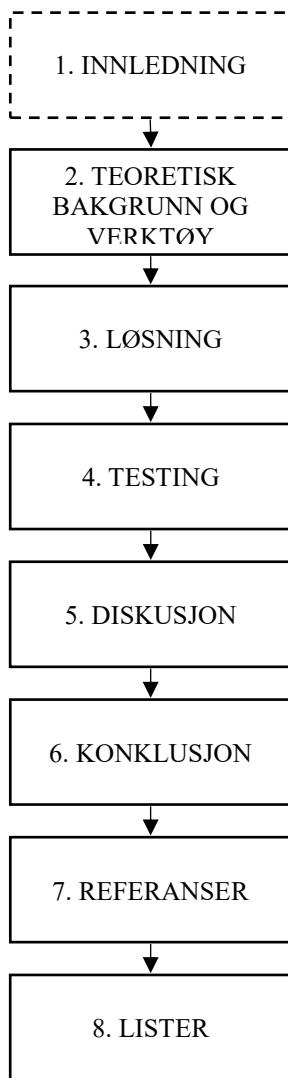


Figur 1.6.2, Hovedprosjektets del-faser

I hovedprosjektperioden startet den virkelige implementeringen. Det første som ble gjort var å designe en overordnet system-arkitektur. Deretter ble systemet stykket opp i mindre del-systemer som ble fordelt mellom studenten i gruppen. Så kom det en lengre periode hvor vi arbeidet mer eller mindre individuelt med de oppgavene som hver enkelt var blitt tildelt. I denne perioden ble det jobbet med design, material og komponent anskaffelser, montasje arbeid og innledende testing. Etter at grunnleggende funksjonalitet for hvert av Etter en periode med testing og verifikasjon ble den siste tiden av prosjektet benyttet til å gjøre ferdig denne rapporten.

## 1.7 Rapportstrukturen

I dette avsnittet gis det en oversikt over strukturen i rapporten. Selve rapporten består av seks hoveddeler: Innledning, teoretisk bakgrunn og verktøy, løsning, testing, diskusjon og konklusjon. I tillegg er det lagt ved dokumentasjon (vedlegg) som går mer i dybden om enkelte deler av rapporten. Figur 1.6.1 viser rapportens struktur.



Figur 1.7.1, Rapport struktur

Innledningen (kapittel 1) forklarer bakgrunn for prosjektet og gir en beskrivelse av problemdefinisjon. Her er det også gitt en introduksjon til litteraturstudier som er grunnleggende for oppgavens tema. Videre beskrives strategi og fremgangsmåte som er blitt benyttet for å løse problemet og til slutt en oppsummering av prosjektgjennomføring og plan.

Den teoretiske delen (kapittel 2) omhandler beskrivelse av tilgjengelig teknologi og forklarer sentrale begreper og parametere som er relevante for problemstillingen. Stoffet i dette kapittelet er underlag som senere benyttes for utarbeidelse av tekniske spesifikasjoner og system krav, og gir på samme tid innsikt i en rekke tekniske utfordringer som må løses underveis for å oppnå et tilfredsstillende resultat. Her er det også gitt en introduksjon til hvilke verktøy som er benyttet i prosjektet.

Kapittelet som heter Løsning (kapittel 3) starter med en teknisk spesifikasjon og kravliste for systemet. Videre finner man beskrivelser av design og implementering av systemet som helhet før vi går ned i detaljer om de ulike modulene som inngår. Denne delen av rapporten forklarer hvordan vi har løst de tekniske utfordringene og redegjør for designmessige valg som er tatt.

Deretter kommer kapittelet som heter Testing og verifikasjon (kapittel 4) og som beskriver hvordan DAC-ene er testet og verifisert opp mot spesifikasjon og krav.

Under Diskusjon (kapittel 5) ser vi på de funnene som er blitt gjort. Her diskuteres spesifikasjoner og testresultater, og de to DAC-ene sammenliknes og vurderes mot hverandre. Eventuelle problemer og hindringer som har oppstått underveis vil også bli belyst. Til slutt i dette kapittelet kommer en konklusjon som oppsummerer de funnene som er gjort i løpet av prosjektet.

Konklusjonen (kapittel 6) besvarer den opprinnelig fremsatte problemstillingen – nemlig om valg av DAC teknologi har noen praktisk betydning for sluttresultatet som jo er hvordan lytteren oppfatter lyden som kommer ut av et hifi lyd system. Konklusjonen gir også svar på om oppdragsgivers forventninger og målsetting er blitt innfridd. Bakerst i rapporten finner man en litteraturliste og deretter følger alle vedleggene.

Etter konklusjon kommer et kapittel (kapittel 7) som inneholder referanseliste etterfulgt av et kapittel som inneholder lister over figurer, tabeller, formler som er brukt i rapporten samt liste over vedlegg (kapittel 8).

## 2 Teoretisk bakgrunn og verktøy

For å kunne svare på problemstillingen kreves det en grunnleggende kjennskap til måten de to konverteringsmetodene fungerer. Det er også nødvendig å ha kjennskap til de ulike formene for ytelsesmåling og hvilken signifikans disse har for lytteropplevelsen, samt hvordan disse kan måles. Fordi prosjektet i stor grad dreier seg om å utvikle to prototyper DAC-er som kan brukes til å besvare problemstillingen er det også gjennomført en forstudie av noen av de ulike verktøyene som ble brukt underveis i prosjektet.

### 2.1 Sigma-Delta

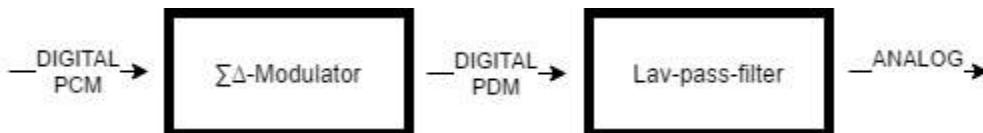
Sigma-delta/delta-sigma er en modulasjonsmetode brukt til konvertering mellom digitale og analoge signaler. [1]

#### *Sigma-Delta eller Delta-Sigma?*

I denne rapporten brukes både begrepet *Sigma-Delta* og *Delta-Sigma* om hverandre. Selv om det betyr det samme, og begge navnene er riktige velger forfatteren å benytte begrepet *sigma-delta* eller  $\Sigma\Delta$  i denne delen av rapporten og begrunner det med at navnet bør tilsvare rekkefølgen i operasjoner i sigma-delta modulatoren (fig. 2.1.5)

#### Oppbygging

En simpel singel bit sigma-delta DAC består i utgangspunktet av to moduler; en sigma-delta modulator og et lavpass filter (fig. 2.1.1). Modulatorens oppgave er å konvertere et digitalt signal fra puls kode- til puls -tetthets modulasjon. For å forstå hvordan denne modulen fungerer er det nødvendig å forstå forskjellen på disse to modulasjonstypene.



Figur 2.1.1, Prinsipp skisse for Sigma-Delta DAC

#### Puls-kode modulasjon (PCM)

PCM definerer styrken til signalet ved hver sample i form av et binært tall der hver puls i signalet representerer en bit i det binære tallet. Antall bit per sample kalles for bit-dybde og bestemmer hvor mange forskjellige nivåer styrken til det analoge signalet skal deles opp i. Med en definert bit-dybde (N), vil puls-rekka (i et real-time system) bli overført med en hastighet på  $F_s \times N$  pulser i sekundet, denne hastigheten kalles for bitrate. Det binære signalet kan kodes på forskjellige måter, men i standarden som benyttes i dette prosjektet (I<sup>2</sup>S) er signalet kodet som tos kompliment, med MSB først (mer om dette i vedlegg «I» Forstudie: I<sup>2</sup>S).

#### Puls-tetthets modulasjon (PDM)

Et PDM signal er i prinsippet et over-samplet 1-bits PCM signal. Istedentfor at signalets nivå er kodet som et binært tall som i PCM, bestemmes nivået til et PDM-signal av gjennomsnittsverdien til signalet. Eksempelvis vil et signal med bare høye pulser betyr at gjennomsnittet er 1, bare lave pulser betyr at gjennomsnittet er -1, like mange høye som lave pulser betyr at styrken er 0. Denne modulasjonsmetoden benyttes av Sony og Phillips under navnet Direct Stream Digital (DSD).

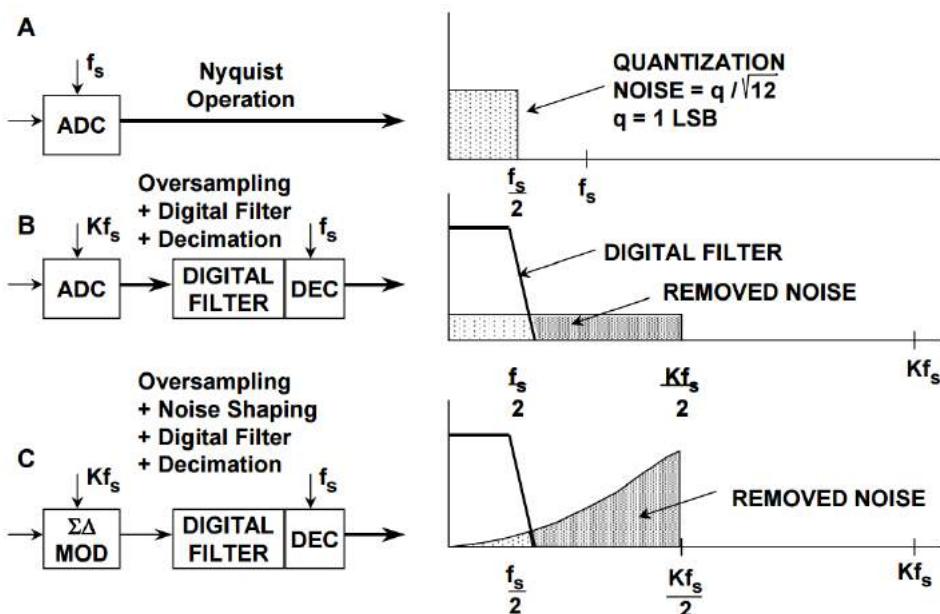
Begrepet benyttes også ofte med et tall etter seg sånn som DSD128, DSD256, og DSD512, som da betyr at signalet er samplet 128, 256 eller 512 ganger så fort som normalt (44.1ksps). En blanding mellom PDM og PCM eksiterer også, og er blant annet det man får ut av multi-bit Sigma-Delta modulatorer. Innenfor DSD-formatet kalles denne blandingen vanligvis for DSD-wide, som er et 8-bit PCM signal med 64 ganger oversampling [5].

For å forstå hvorfor oversampling er så viktig når man reduserer bit dybden er det lettest å studere signalets frekvensdomene. Et digitalt lydsignal med en sample frekvens ( $f_s$ ), vil nemlig ha en kvantiseringsstøy som er proporsjonal med bit-dybden ( $N$ ) (formel 2.1).

$$Kvantiseringsstøy = \frac{1}{2^N \sqrt{12}}$$

(2.1) [1]1

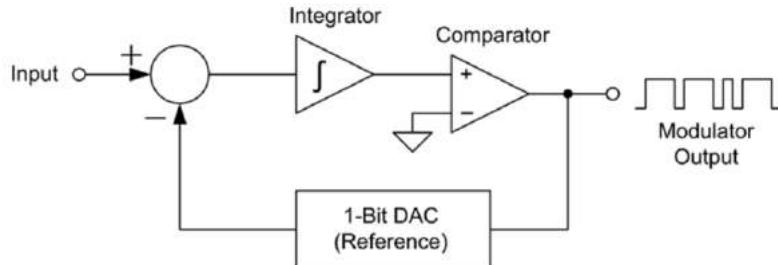
Fordi denne mengden støy kun er spredt over frekvensene 0 til Nyquist ( $f_s/2$ ), vil man ved å oversample signalet før konverteringen kunne få den samme mengden støy fordelt over et større spektrum. Ved hjelp av ett lavpassfilter (også kalt gjennomsnittsfILTER), kan man så fjerne all den støyen som befinner seg utenfor det opprinnelige signalets båndbredde. Det er derfor ønskelig å ha så mye av støyen utenfor signalets båndbredde som mulig. Det er her sigma-delta modulatoren har vist seg å være svært effektiv. Dette illustreres i figur 2.1.2.



Figur 2.1.2: Prinsippene bak Sigma-Delta modulasjon [1]

<sup>1</sup> Formelen er en forenkling, og forutsetter at kvantiseringsstøyen er uavhengig av inngangssignalet og jevnt fordelt i frekvensspekteret. I praksis vil kvantiseringsstøyen kunne variere og man kan blant annet få det som kalles for «idle-tones».

### Sigma-Delta modulator



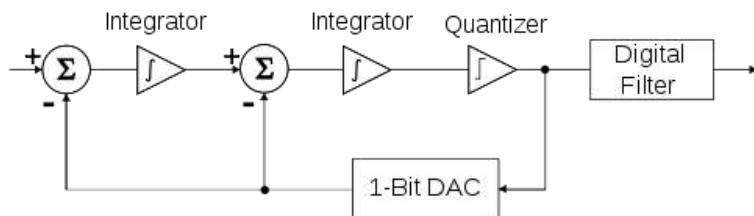
Figur 2.1.3, single bit delta sigma modulator [6]. (merk at inngangssignalet vil være høyt over-samplet)

Sigma-delta modulatoren oppgave er å nedjustere dybden til signalet, samt å presse mest mulig av kvantiseringsstøyen over i høye frekvenser som senere kan filtreres bort. Dybden til signalet som kommer ut av en sigma-delta modulator varierer ut fra hvor mange kvantiseringsnivå som benyttes. Hvordan dette fungerer i praksis lar seg best forklare ved å se på hvordan en konvertering fra PCM til PDM foregår. Det vil si at en enkel komparator benyttes i modulatoren. (fig. 2.1.3) Inngangssignalet går da fra å ha en bit dybde på N bit, til kun ha 1 bit (to kvantiseringsnivå).

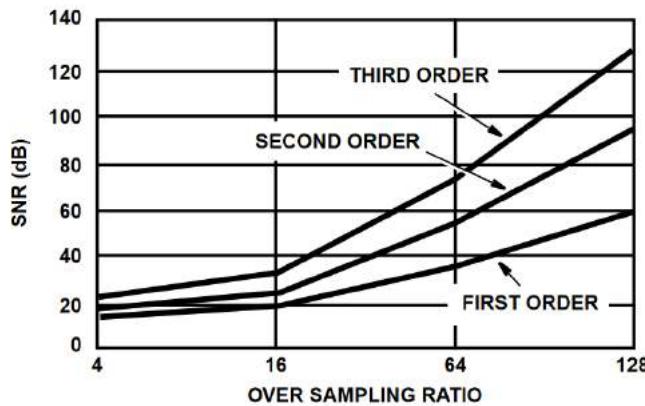
Modulatorens oppgave er å til enhver tid bestemme hvorvidt denne ene biten skal være høy eller lav. Som vi vet om PDM bestemmes nivået til enhver tid av gjennomsnittsverdien til signalet. Modulatorens oppgave er dermed å sørge for at gjennomsnittsverdien på utgangen til enhver tid er lik gjennomsnittsverdien på inngangen. Dette gjøres ved å se på differansen mellom inngangssignalet og utgangssignalet, kjøre det igjennom en integrator, og se om det som kommer ut er høyere eller lavere en 0. Er det lavere en 0 betyr det at nivået på utgangssignalet er for høyt og det trengs flere lave verdier på utgangen, er det høyere en 0 betyr det at utgangssignalet ligger på et lavere nivå og det må dermed flere samples med høy puls ut.

Siden nivået på utgangssignalet bestemmes av tettheten av høye pulser som til enhver tid finnes på utgangen, vil et inngangssignal som forandrer seg fort (har høy frekvens) føre til at utgangssignalet vil ha et lavere antall pulser per sampel, som igjen betyr lavere oppløsning og høyere kvantiseringsstøy. Man vil dermed få en kraftigere kvantiseringsstøy ved høye, enn ved lave frekvenser. Modulatoren kan dermed effektivt dytte kvantiseringsstøyen over til høyere frekvenser som deretter på grunn av oversampling kan filtreres bort (figur 2.1.2.C).

Ved å legge til flere ledd med feedback og integratorer som vist i fig 2.1.4, får en det som kalles høyere ordens sigma-delta. Det som skjer da er at kvantiseringsstøyen inntar en mer eksponentiell form i frekvensspekteret, noe som betyr at man vil få mindre kvantiseringsstøy etter filtrering (illustrert i figur 2.1.5). Ulempen med høyere ordens sigma-delta modulatorer er at de fort kan bli ustabile som følger av at signalet fase-forskyves over 90 grader før feedback. I praksis begrenser man seg derfor gjerne til fjerde eller femte ordens modulatorer.



Figur 2.1.4, 2. ordens sigma-delta modulator [1]



Figur 2.1.5, SNR vs. oversamplingsratio for ulike ordens sigma-delta modulatorer [1]

### Sigma-Delta DAC

En sigma-delta DAC tar inn et signal med høy bit-dybde og lav samplingsfrekvens, og konverterer dette til et signal med lav dybde (få antall nivåer) og høy samplingsfrekvens. Ved å bruke en høyere ordens sigma-delta modulator i kombinasjon med høy oversamplings vil støyformingen innta en mer eksponentiell form, noe som vil føre til at signalet får en høyere SNR innenfor det hørbare frekvensområdet. For å dempe krav til høy oversampling og stabilitet har det vist seg nødvendig å øke antall nivåer i modulatoren. En sigma-delta vil derfor nærme seg R-2R etter hvert som dybden øker. Det er viktig å påpeke at når en skal sammenligne sigma-delta, med R-2R så vil det være likhetstrekk i arkitekturen. Sammenligningen må derfor handle om i hvilken grad man kan kompensere for nøyaktige komponenter (R-2R), med oversampling og støy-forming (sigma-delta).

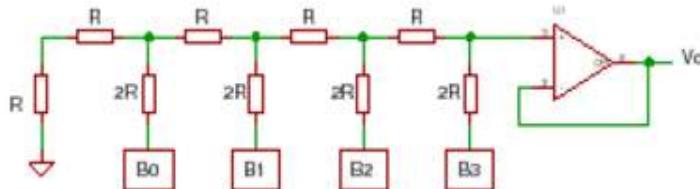
## 2.2 R-2R

En R-2R er bare en smart sammensetting av motstander som gir en unik behandling eller konvertering av de binære signalet til analog utgangs-spenning  $V_{ut}$ . R-2R omtales også ofte som en multibit konverter. Det fungerer prinsipielt som en superposisjon der svitsjingen på de binære inngangsspenningene vil legge til mer spenning på utgangen, Altså kombinasjonen av de binære tallene fra den utvalgte bit-en vil bestemme verdien på  $V_{out}$  ( $V_o$ ).

I en slik krets finnes noen interessante faktorer som blant annet:

- Enkel skalerbar til det ønskelige antall biter.
- Kretsen bruker motstander av kun to forskjellige verdier som gjøre det hele enklere med tanke på oppbygging og nøyaktighet.
- Utgangsimpedans tilsvarer  $R$ , uavhengig av antall biter, dette forenkler filtrering og ytterligere analog signalbehandling i kretsteknikk.

Et eksempel på en R-2R konverter med parallel binær inngang ( $B_0..B_3$ ) og analog utgang ( $V_o$ ) kan sees i figur 2.2.1 som viser en konverter med fire innganger og én utgang, antall innganger samsvarer med oppløsningen (bit-dybden) konverteren er i stand til å lese av. En høy bit-dybde setter naturlig nok også krav til nøyaktigheten til motstandene. Disse kretsene bruker motstander av kun to forskjellige verdier, da blir forholdet mellom motstandene 2:1. En  $N$ -bits DAC krever  $2N$  motstander.



Figur 2.2.1, en fire bits R2-R konverter [7]

### Hvordan fungerer en R2-R ladder?

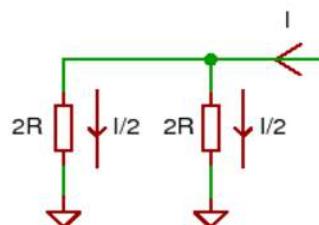
Her brukes i utgangspunktet Kirchhoffss gjeldene lov for strøm, som lydes slik (I et forgreningspunkt/knutepunkt er summen av alle inngående strømmer lik summen av alle utgående strømmer). Loven kan også formuleres slik; (Den algebraiske summen av strømmer til et punkt i en krets er lik null).

$$\sum_{k=1}^n I_k = 0$$

for en forgrening med  $n$  grener.

$$I_{tot} = I_{R1} + I_{R2} + I_{R3} + \dots + I_{Rn}$$

På den måten blir strømmen delt i to (se figur 2.2.2) i de gjeldene knutepunkt. Ved svitsjing av strømmene i hvert knutepunkt vil den totale strømmen i kretsen være binæring basert som 00,01,10,11.



Figur 2.2.2, Strøm inn til og ut fra et knutepunkt

En grunnleggende forståelse av virkemåten til komponenten er nødvendig for å kunne sammenligne med en annen DAC, derfor ble en 4-Bits R2-R analysert ved hjelp av Thevenins teori. Sluttformelen for Vout vises det i formel (2.1).

$$V_{out} = \frac{D_0}{16} + \frac{D_1}{8} + \frac{D_2}{4} + \frac{D_3}{2} \quad (2.1) [7]$$

I praksis vil det si at nøyaktigheten til motstandene er en avgjørende faktor for virkemåten til R2-R. Motstandene som brukes i MSB (mest signifikante bit) må være mer nøyaktige enn de som brukes i LSB (minst signifikante bit) for å unngå problemer med overganger. Den nødvendige nøyaktigheten vil fordobles for hver ekstra bit. For eksempel kreves det en nøyaktighet på mindre enn 0,4% (1/256) for en 8-bits i en integrert krets.

I prosjektet har gruppen valgt PCM1704U som er en R2-R DAC, denne har en BICMOS sign-magnitude arkitektur som eliminerer glitches og andre nonlinearities rundt bipolar null, DAC' en er også laser-trimmet på fabrikken for å minimere forskjellen linearitet og redusere feil.

De praktiske konsekvensene med PCM1704U er at produsentene har sluttet å produsere

produktet, produktet er på vei ut i DAC verdenen. Dette har ført til utfordringer med bestillingen av produktet, prisen på PCM1704U er rundt kr 700, noe som er ganske høy sammenlignet med tilsvarende produkter.

## 2.3 Analogt lavpass filter

Lavpassfilter skal sørge for å filtrere bort de høyfrekvente repeterende avbildningene av signalet som befinner seg innenfor frekvenser opp til halve samplingsfrekvensen, også kalt Nyquist frekvensen. I praksis betyr det at filteret rekonstruerer signalet fra diskret til kontinuerlig form ved å glatte ut overgang mellom samplene. I et ideelt system vil ikke et rekonstruksjonsfilter være nødvendig siden alle disse avbildningene befinner seg i frekvenser utenfor rekkevidden av det mennesker er i stand til å høre, men i et virkelig system vil være ikke-lineære elementer i både forsterker og høytaler som kan føre til at det oppstår intermodulasjon-forvrenging (IMD) som vil si at høyfrekvente bølger påvirker bølger med lavere frekvens [8].

For å filtrere bort mest mulig av de høyfrekvente repeterende avbildningene uten å påvirke det opprinnelige signalet må enten brattheten til filteret økes ved å filtrere i flere omganger (høyere ordens filter), eller så må avstanden mellom det opprinnelige signalet og dens repeterende kopier økes ved å øke samplingsfrekvensen. Høyre ordens filter setter høyere krav til komponenters krav til «slew rate» (forandring av spenning over tid) og vil dermed fort kunne bli ustabile. For å dempe disse filter-kravene implementeres det ofte et digital oversamplings filter før DAC-en som øker sampling frekvensen og dermed også avstanden til de høyfrekvente avbildningene.

## 2.4 Strømforsyning

En ideell DC-strømforsyning har kun én frekvenskomponent ved 0 Hz og ingen utgangsimpedans, som vil si at den leverer den samme spenningen uavhengig av hvilken last som er koblet til. For strømtilførsel til bruk i lyd-sammenheng er det ønskelig å ha en så lav styrke på støy i frekvenser mellom 20 og 20 kHz som mulig (mer om dette i kap. 2.6.2). For å kunne gjenskape et digitalt signal med bitdybde N er det nødvendig med et støygulv lavere enn den absolutt laveste verdien til det digitale signalet (LSB) (formel 2.3).

$$LSB = 20 \log \left( \frac{V_{max}}{2^N} \right)$$

Der  $V_{max}$  er det analoge signalets maksimale styrke og N er bit-dybden til det digitale signalet. (2.3)

## 2.5 Ytelsesmåling

For å gjennomføre en sammenligning mellom to ulike DAC-er kreves det kjennskap til noen av de ulike metodene for ytelsesmåling og hva de ulike målingene sier om kvaliteten på lyden.

### 2.5.1 Dynamikkområde (DNR/DR/DYR)

DNR er forholdet mellom den absolutt høyeste og laveste signalstyrken som er mulig å oppnå på utgangen av DAC-en. Den laveste signalstyrken som er mulig å oppnå bestemmes av bitdybden til det digitale signalet som konverteres. Den teoretisk høyeste oppnåelige DNR-en begrenses av bit-dybden til det digitale signalet som konverteres, som for et 24-bits signal vil være  $2^{24}$ , eller 144.5 dB (formel 2.4). Den laveste observerbare signalstyrken er ofte begrenset av bakgrunnsstøyen som godt kan variere med frekvens og signalstyrke.

$$DNR = 20 \log \left( \frac{A_{max}}{A_{min}} \right) = 20 \log \left( \frac{1}{\frac{1}{2^{24}}} \right)$$

(2.4)

### 2.5.2 Signal-støy forhold (SNR)

SNR forteller hvor mye bakgrunnsstøy som finnes ved et gitt signal og er bestemt av forholdet mellom signal og støy. Signal-støy forholdet begrenses av kvantiseringssstøya i signalet som for et 24-bits signal vil være 146 dB (formel 2.5).

$$SNR = 20 \log \left( \frac{S}{N} \right) = 20 \log \left( 2^N \sqrt{\frac{3}{2}} \right)$$

(2.5) [9]

### 2.5.3 Total harmonisk forvrenging (THD)

THD sier noe om i hvor stor grad konverteren genererer harmoniske overtoner. Harmoniske overtoner er det som skiller ulike instrumenter fra hverandre. De harmoniske overtonene en konverter genererer kalles for harmoniske forvrenginger og vil kunne føre til at de opprinnelige overtonene blir mindre tydelige og det vil dermed kunne være vanskeligere å skille ulike instrumenter fra hverandre. THD sier hvor stor prosentandel av effekten til den fundamentale frekvensen (testfrekvensen) som er representert som harmoniske overtoner. For å gjenskape et digitalt signal så nøyaktig som mulig er det i prinsippet ønskelig med lavest mulig THD, men siden THD ikke sier noe om hvordan disse overtonene er fordelt i frekvensdomenet er det ikke nødvendigvis den DAC-en med lavest THD som lurer best [5] (mer om dette i kap.2.6.3). I datablader oppgis ofte THD + N, som er den totale harmoniske forvrengingen pluss støy. Denne måles vanligvis ved å konvertere en fundamental frekvens (ren sinus), og måle forholdet mellom utgangssignalet med og uten den fundamentale frekvensen filtrert ut (2.5.3) [10].

**V<sub>s</sub>** = Signal Amplitude (RMS Volts)

**V<sub>2</sub>** = Second Harmonic Amplitude (RMS Volts)

**V<sub>n</sub>** = nth Harmonic Amplitude (RMS Volts)

**V<sub>noise</sub>** = RMS value of noise over measurement bandwidth

$$\begin{aligned} \text{THD} + N &= \frac{\sqrt{V_2^2 + V_3^2 + V_4^2 + \dots + V_n^2 + V_{noise}^2}}{V_s} \\ \text{THD} &= \frac{\sqrt{V_2^2 + V_3^2 + V_4^2 + \dots + V_n^2}}{V_s} \end{aligned}$$

(2.6) [10]

### 2.5.4 Maks hastighet

Maks hastighet sier hvilket maksimum bitrate DAC-en er i stand til å konvertere uten at det oppstår betydeligere forvrenginger. I R-2R baserte DAC-er der oversampling gjøres i et eksternt digitalt filter kreves det en støtte for hastigheter på minimum antall ganger oversampling ganger bitrate. I sigma-delta baserte DAC-er skjer derimot oversamplingen internt. Disse har dermed ofte

hastigheten oppgitt som maks samplingsfrekvens som støttes.

### 2.5.5 Oversampling

Oversampling brukes for å øke den dynamiske rekkevidden til det analoge signalet. Sigma-Delta arkitekturen stiller typisk høyere krav til oversampling enn det R-2R gjør, men det skiller gjerne mellom oversampling før konvertering og oversampling under konverteringen (som i Sigma-Delta). Under selve sigma-delta modulasjonen opereres det med en enda høyere oversampling som ofte blir beskrevet under spesifikasjonen «System Clock» i databladet.

## 2.6 Menneskers sanseevner

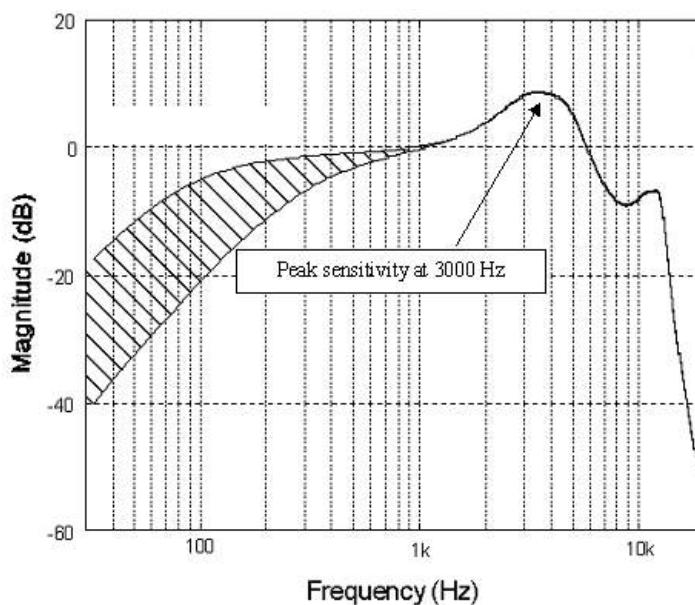
For å forstå hvilken signifikans de ulike ytelsesmålingene har for lytteropplevelsen er det nødvendig å forstå hvilken begrensingene som ligger i menneskers hørsel. Disse begrensningene er selvagt individuelle, men vil kunne gi en pekepinn på hvilke målbare kvaliteter en god DAC bør ha.

### 2.6.1 Dynamikkområde

Menneskers dynamiske rekkevidde er forholdet mellom den laveste og den høyeste lyden mennesket er i stand til å oppfatte. Den høyeste lyden er naturlig nok vanskelig å måle men settes normalt (og av etiske hensyn) ved smerte-terskelen til forsøkspersonen. Menneskers dynamiske rekkevidde varierer med frekvens, men regnes å være ca. 120 dB. [11] Dette innebærer også at det i praksis ikke vil være noen hørbar forskjell mellom signal-støy-forhold høyere enn 120 dB. Dette forutsetter selvagt at den digitale lydkildens volum er stilt til maksimum styrke uten klipping (full skala).

### 2.6.2 Frekvensrespons

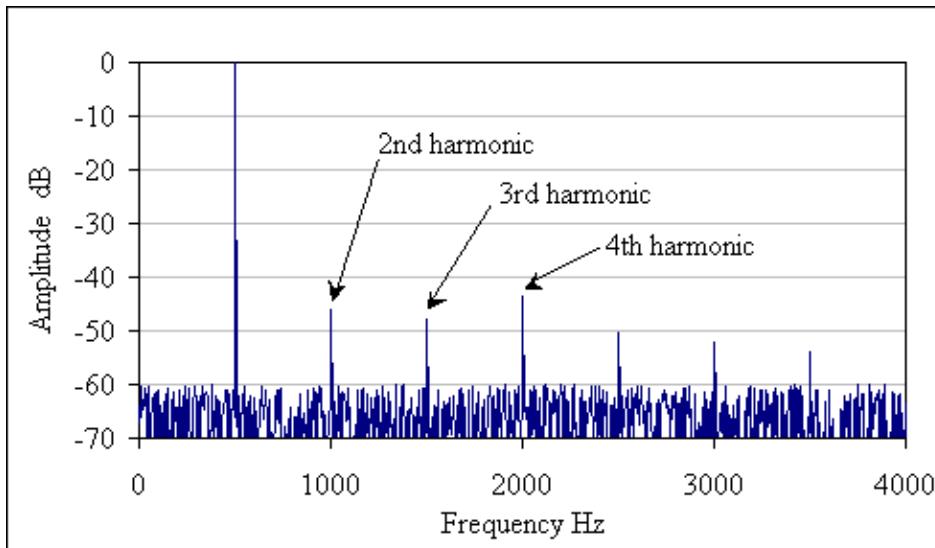
Den generelle oppfatningen er at unge mennesker er i stand til å høre frekvenser mellom 20 og 20 kHz selv om en studie med 32 forsøks-ører viste at 3 av disse ørene var i stand til å oppfatte frekvenser opp til 28 kHz. [12] Som vist i figur 2.6.1 er øret mest sensitivt for frekvenser rundt 3 kHz.



Figur 2.6.1, Illustrasjon av den tilnærmede frekvensresponsen til øret [13]

### 2.6.3 Harmoniske forvrenginger

Harmoniske forvrenginger er tilføyingen av nye frekvenskomponenter som ikke hører til i det originale opptaket. Harmoniske frekvenser som befinner seg et partall antall oktaver høyere eller lavere enn den fundamentale frekvensen oppfattes generelt som varmere. [14] Disse harmoniske komponentene kalles gjerne for partalls harmoniske frekvenser (illustrert i figur 2.6.2).



Figur 2.6.2, 500Hz sinus med uønskede harmoniske frekvenskomponenter

### 2.6.4 Fase-forsinkelse

Faseforsinkelsen imellom høyre og venstre øre er med på å bedømme retningen en lyd kommer fra. Faseforvrenging i DAC-sammenheng handler om hvordan ulike frekvenser får en faseforsinkelse som følger av høyere ordens lavpassfiltrering. Fase-forvrenging i lyd-systemer er generelt mer hørbare ved bruk av hodetelefoner enn høyttalere (grunnet refleksjon av lydbølger i rommet), men ansees generelt ikke som signifikant nok til å påvirke lytteropplevelsen [15] [16].

## 2.7 Programvare og verktøy

For å svare på oppgavens problemstilling ble det benyttet ulike verktøy for planlegging og simulering av krets-design, PCB-utlegg design, og til gjennomføring av ulike målinger.

### 2.7.1 LTSpice

Programverktøy LTspice ble brukt for simulering av kretsene. LTspice er et høy-ytelses simuléringsprogram for elektriske kretser som er utviklet av Linear Technology. I programmets bibliotek finnes de fleste av Linear Technology's switchings og lineære regulatorer samt en rekke andre komponenter som motstander og kondensatorer. Programmet gir enkle simuleringer i bølgeformer for de fleste LT-modell produkter fra Linear Technology. Rapporten inneholder flere kretsskjematikker og simuleringer som er blitt tegnet i LTSpice. [17]

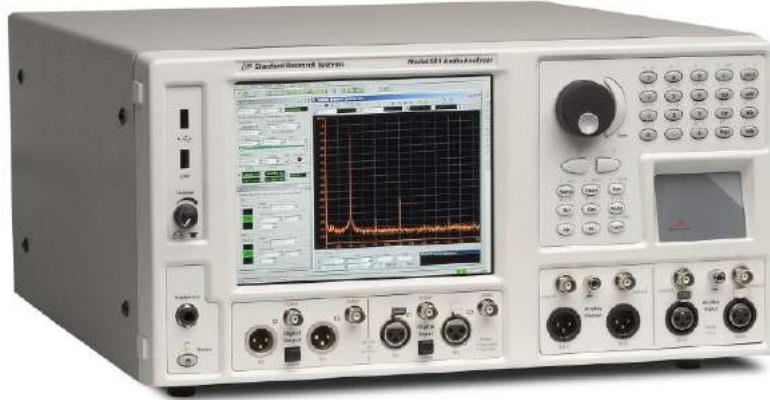
### 2.7.2 Altium Designer

Altium Designer er en elektronisk design program for utlegg av kretskort, FPGA og innebygd programvareutforming. Altium Designer er en av de mer omfattende programvaren i design verden for profesjonell PCB design, samtidig har Altium fleksible desig-bruksalternativer og avanserte utgivelsesfunksjoner. I programmetsbiblioteket finnes det over 300.000 symboler og fotavtrykk (en: footprint). Programvaren er utviklet av Altium Limited of Australia. Alle kretskortene i dette

prosjektet ble designet i Altium designer. [18]

### 2.7.3 Standford Research Systems SR1 + Audio analyzer

For gjennomføring av ytelsesmålinger ble det benyttet en lydanalysator av typen SR1 fra det private selskapet Stanford Research Systems (fig. 2.7.4). SR1 er en profesjonell lydanalysator i stand til å analysere signaler over en båndbredde på opptil 200 kHz. [19] I denne rapporten ble SR1 benyttet til å analysere signaler innenfor 50 kHz da de optiske utgangene var begrenset til overføring av digitale signaler med 96kHz samplingsfrekvens.



Figur 2.7.4, Standford Research Systems SR1 + Audio analyzer [19]

### 2.7.4 Oscilloskop

Som et hjelpemiddel under testing har vi benyttet oss av Oscilloskop av typen Tektronix TDS2012 og TDS2014. Disse modellene har begrenset båndbredde (100MHz) og er ikke egnert til å gjøre pålitelige støymålinger med. I stedet er bruken av disse begrenset til feilsøking på digitale signaler og funksjonstesting av analog filter.

### 2.7.5 Laboratorie-strømforsyning

Som spenningskilde er det benyttet en laboratorie-strømforsyning av type GW Insteek GPS-3303 (figur 2.7.5).



Figur 2.7.5, Laboratoriestrømforsyning GW Insteek GPS-3303

En ting som er spesielt verd å merke seg ved denne er rippel og støyegenskapene. I databladet for strømforsyningen er disse parameterne spesifisert til  $\leq 1\text{mVrms}$  i frekvensområdet 5Hz-1MHz [27]. Figur 2.7.6 viser et utsnitt fra databladet hvor dette er spesifisert.

CONSTANT VOLTAGE OPERATION (CH1, CH2)	
<b>Line Regulation</b>	$\leq 0.01\% + 3\text{mV}$
<b>Load Regulation</b>	$\leq 0.01\% + 3\text{mV}$ (rating current $\leq 3\text{A}$ ) $\leq 0.02\% + 5\text{mV}$ (rating current $> 3\text{A}$ )
<b>Ripple &amp; Noise</b>	$\leq 1\text{mVrms}$ , 5Hz ~ 1MHz
<b>Recovery Time</b>	$\leq 100\ \mu\text{s}$ (50% Load change, Minimum load 0.5A)

Figur 2.7.6, Utsnitt av datablad for GW Insteek GPS-3303

Med et linje-utgangssignal (se kapittel 3.2 Designspesifikasjoner) på 1.228Vrms får vi et SNR bidrag tilsvarende

$$SNR = 20 \log \left( \frac{v_{DAC_{ut}}}{v_{DC_{noise}}} \right), \quad (2.7)$$

$$SNR = 20 \log \left( \frac{1.228}{0.001} \right) \text{vrms} = 61.8d,$$

men siden Vrms oppgitt i databladet gjelder for hele spekteret fra 5Hz til 1Mhz vet vi ikke noe om hvordan støyen fordeler seg i frekvensområdet. Det kan være mye støy ved høyere frekvenser enn ved lavere men også motsatt. Vi vet heller ikke hvor stor andel som er rippel og hvor stor andel som kommer fra tilfeldig støy. Men det endelige resultatet vil ha høyere SNR siden lavpassfilteret som sitter etter DAC-ene filtrerer bort en del av denne støyen.

### 3 Designspesifikasjon og teknisk løsning

For å gjennomføre en subjektiv sammenlikning av multibit og singel bit konvertere må disse konverterne implementeres. Som det ble konkludert med i kapittel 2.1 er det på grunn av stabilitetsproblemer ikke mulig å konvertere høyoppløselig lyd kun ved bruk av singel bit konverteringsteknikk. Det interessante blir derfor å se hvorvidt det er mulig å kompensere for nøyaktige komponenter med oversampling og støy-forming uten at det går ut over lyd-kvaliteten. For å få ett svar på dette spørsmålet har det blitt utarbeidet en liste med krav til systemet og konverterne som skal benyttes under sammenlikningen.

#### 3.1 Krav

Dette avsnittet gir en oversikt over noen sentrale funksjonelle og ikke-funksjonelle krav. Kravene er utledet fra opprinnelig oppgavetekst som ble formulert av oppdragsgiver (Dr. Lei Jiao) og som sådan danner grunnlag for hvilke forventninger som stilles til det ferdige resultatet. Enkelte av kravene som er definert i tabell 3.1.1 kan synes som selvfølgelige men er like fullt viktige å ha kontroll på fordi de kan ha betydning for valg som påvirker designet. Hvert av kravene har en referanse til hvor i rapporten man dokumentasjon på at kravet er ivaretatt. Dette gir en god sporbarhet mellom krav og design samtidig som det bidrar til god kontroll på at alle kravene er oppfylt samt at all ønsket funksjonalitet er implementert.

#	Krav	Beskrivelse	Kommentar	Kapittel
1	Digital til analog konvertering	Systemets hovedfunksjon er å konvertere et digitalt signal til et analogt signal (D/A konvertering)		3.4
2	Hifi audio applikasjoner	D/A konverteren skal brukes i forbindelse med hifi audio systemer	Det ferdige produktet må være av "hifi kvalitet"	3.2
3	Stereo	Systemet må være i stand til å ta inn en digital stereo signal og levere en tilsvarende analog stereo signal på utgangene		3.4.1 3.4.2
4	Høyoppløst digital audio inn	D/A konverteren må kunne ta inn et høyoppløst digitalt audio signal	Dette innebærer at det digitale signalet på inngangen har en kvalitet som er høyere enn "CD kvalitet", det vil si $>44,1\text{kHz}/16\text{bit}$ og med tapsfri komprimering. Vedlegg J (Høyoppløst Digital Lyd, forstudie) gir mer informasjon om dette emnet.	3.3
5	Nøyaktig analogt audio ut	Det analoge utgangssignalet skal ha kvalitet som ligger så nær opp til det opprinnelige analoge signalet (før A/D konvertering) som mulig.	I tillegg til DAC design og den analoge etterbehandlingen stiller dette krav til det digital kilde materialet som mates på inngangen og forutsetter at "all" informasjonen i det	3.2

#	Krav	Beskrivelse	Kommentar	Kapittel
			oppinnelige analoge signalet er bevart i det digitale signalet.	
6	Modulært design	Systemet skal ha et modulært design	Dette bidrar til å isolere aktuelle problemstillinger, gir et renere og mer skalerbart design og gjør det lettere å dele oppgaven i mindre stykker som kan fordeles blant medlemmene i gruppen.	3.4
7	R-2R	Det skal implementeres én DAC med R-2R arkitektur	Øvrige krav gjelder.	3.4.2
8	Delta-Sigma	Det skal implementeres én DAC med Delta-sigma arkitektur	Øvrige krav gjelder.	3.4.1
9	Kraftforsynings enhet	Systemet skal ha en egen kraftforsyningsenhet	Designet av denne må ta hensyn til øvrige krav.	3.4.3
10	Analogt grensesnitt med filter	Analog modulen må ha filter som fjerner uønskede frekvenskomponenter ( $\geq$ Nyquist) før signalet sendes til utgangene	Filterets primære oppgave er å filtrere bort høyfrekvent støy og alias-komponenter	3.4.1.4 3.4.2.4
11	Ubalanserte utganger	Systemet skal ha ubalanserte utganger		3.2
12	Balanserte utganger	Systemet skal ha balanserte utganger		3.2
13	Ytelsen til hver av de to DAC-ene skal evalueres	Det skal foretas ytelses målinger opp mot et sett med målbare parametere/karakteristikker. Det skal også gjennomføres brukertester for å evaluere hvordan brukere oppfatter ytelse.		3.11
14	Ytelsen til hver av de to DAC-ene skal sammenliknes opp mot hverandre	Individuell evaluering av hver av DAC-ene skal stilles opp mot hverandre og sammenliknes for å forsøke å avdekke hvilken teknologi som gir "best" slutt-resultat.	Vi ønsker å finne ut om det er hold i påstander om at R-2R arkitektur gir best resultat for lytteropplevelsen.	4 5

Tabell 3.1.1, Liste over funksjonelle og ikke-funksjonelle krav

### 3.2 Designspesifikasjoner

Karakteristikk	Minimumskrav
• Digitalt kildemateriale	Digital lyd med høy oppløsning, stereo ( $\geq 48\text{kHz}/20\text{bit}$ )
• Utgangssignal	Ubalansert: $-10\text{dBV}$ ( $0.316 \text{ V}_{\text{RMS}}$ ), +/-1%
	Balansert: $+4 \text{ dBu}$ ( $1.228 \text{ V}_{\text{RMS}}$ ), +/-1%
• Frekvensrespons	$20 - 20000 \text{ Hz}$ , +/-0,5dB
• SNR	>110dB
• Harmonisk støy (THD)	<0,002%
• Effektforbruk	Max. 10W
• Oversampling	8x
• Analogfilter (R-2R)	2.ordens LPF
<b>Eksterne tilkoplinger</b>	
• Strømtilførsel	$24V_{\text{dc}}$
• Innganger	I2S
• Utganger	2xRCA, L/R kanal (ubalansert) 2xXLR, L/R kanal (balansert)
<b>Interne kretser</b>	
• DAC IC	R-2R
	Delta-Sigma
• DC distribusjon	DC/DC konvertering fra +24VDC.
• Digitalfilter	8x interpoleringsfilter (R-2R)
• Grensesnitt DAC-LPF	I/V forsterker
• Analogfilter	2. ordens LPF
• Linjetilpasning	RCA/XLR ut
<b>Betjening</b>	
• Ytre funksjoner	Mute
• DAC velger	R-2R/Delta-Sigma
<b>Fremtidige utvidelser</b>	
• Ekstern klokke	10MHz
• Klokke kilde	Intern/ekstern velger
• $\mu$ Prosessor	For konfigurasjon og programvare kontroll av DAC brikker og digitalfilter

Tabell 3.2.1, Liste over designspesifikasjoner

### 3.3 Komponentkvalifisering

Det finnes et nærmest ubegrenset antall forskjellige DAC-er basert på R-2R og Sigma-Delta som alle har alle ulike ytelsesspesifikasjoner oppgitt databladet. Sigma-Delta har en gjennomgående bedre spesifisert ytelse enn hva R-2R har. Til tross for ulik spesifisert ytelse var det ønskelig fra oppgavegivers side å benytte det siste innenfor hver av de to teknologiene da det først og fremst var de ikke-målbare (subjektive) kvalitetene som var av interesse for sammenligningen. Komponentkvalifiseringen ble gjort i samråd med veileder.

### 3.3.1 Valg av R-2R konverter

I all hovedsak var det ønskelig å benytte det siste innenfor hver av de to teknologiene R-2R og sigma-delta, men fordi høykvalitets R-2R type DAC-er er på vei ut av markedet grunnet den økte populariteten til sigma-delta har det blitt nødvendig å også vurdere DAC-er som blir betegnet som «utdaterte».

Modell	Bit-dybde	hastighet	oversampling	SNR	THD+N	DNR	Testingsforhold
AD1865N	18	-	16	110dB	-90dB	100 dB	$\pm 5V/44.1kx16Hz$
<b>PCM1704U-J</b>	24	25 MHz	8	120dB	-102dB	112 dB	$\pm 5V/96kx8Hz$
PCM63P-J	20	25 MHz	16	120dB	-92dB	100 dB	$\pm 5V44.1kx8Hz$

Tabell 3.3.1, R-2R spesifikasjoner [20] [21] [22]

Valget falt på PCM1704U-J fordi dette var den DAC-en som hadde de beste spesifikasjonene. Dette var også den eneste R-2R DAC-en med støtte for 24 bits konvertering. Denne DAC-en var også fremdeles i produksjon med mulighet for rask levering fra norske forhandlere.

### 3.3.2 Valg av Sigma-Delta konverter

Modell	Bit-dybde	mak Fs	Sys.Clk	SNR	THD+N	DNR	Testingsforhold
PCM1789	24	192 kHz	1152*Fs	113dB	-94dB	113 dB	$\pm 3.3V/48kx512Hz$
<b>PCM1794DB</b>	24	192 kHz	768*Fs	132dB	-102dB	132 dB	$\pm 3.3V/96kx256Hz$
AK4497	32	768 kHz	64*Fs	133dB	-116dB	128 dB	$\pm 3.3V44.1kx64Hz$

Tabell 3.3.2, Sigma-Delta spesifikasjoner [23] [4] [24]

AK4497 er den DAC-en som kommer best ut i forhold til ytelse, men av hensyn til fysisk størrelse ved loddning, tilgjengelighet, og generell brukervennlighet ble det valgt å benytte PCM1794DB.

### 3.3.3 Aktive komponenter

Til aktive filter og signal-forsterking ble det valgt å benytte lav-støy operasjonsforsterkere som anbefalt i databladene [21] [4]. På grunn av tidsbegrensinger ble det ikke gjennomført noen grundigere studie av disse komponentene.

### 3.3.4 Passive komponenter

Det var primært ønskelig å bruke SMD-komponenter da disse på generell basis genererer minst støy og parasittisk impedans. Selv om det ikke ble gjort noen grundig studie av ulike kondensatortyper, var det i de kritiske delene av kretsen ønskelig å benytte film og keramiske kondensatorer. Til størrelser der film eller keramiske kondensatorer ikke var tilgjengelig eller ved mindre kritiske deler av kretsen (f.eks. ved avkobling til jord) ble elektrolyttkondensatorer brukt.

### 3.3.5 Spenningsregulering (strømforsyning)

Det finnes nesten ubegrenset antall med spenningsregulatorer med både lineær og switching teknologi, alt fra positiv til positiv, positiv til negativ osv., og regulatorer som er ferdig innstilt til forskjellige spenningsnivåer. Det ble lagt mest vekt på støy og nøyaktighet under valg av disse spenningsregulatorene. For å filtrere uønsket støy som kan oppstå imellom komponenten i kretsen, vil det bli brukt en del kondensatorer til jord, både kermaiske og film kondensatorer ble brukt for lave verdier, for verdier over 1 $\mu$ F ble elektrolytt kondensatorer brukt. Valg av kondensatorverdier ble tatt ut fra anbefalinger i databladene til regulatorene. En del SMD-komponenter ble også brukt

i kretsen ettersom disse generer minst støy, det gjelder både motstander og kondensatorer. Både DAC'ene og filtrene skal forsynes med de spenningsnivåer under og dermed har disse regulatorene blitt valgt:

- +5V analog
- +5V Digital
- +15V
- -15V
- -5V

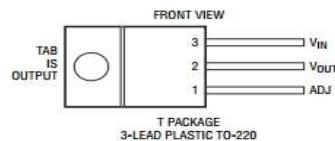
Spenningsnivå	Navn	Beskrivelse	Merke
+5V Analog	LT1084	Positiv justerbar regulator	Linear technology
+5V Digital	LT317A	Positiv justerbar regulator	Linear technology
+15V	LT317A	Positiv justerbar regulator	Linear technology
-15V	LT1072	Effektiv switching regulator, positiv til negativ	Linear technology
-5V	LT1964	Lav støy, negativ regulator	Linear technology

Tabell 3.3.3, Liste over tilgjengelige spenningsregulatorer

LT1084 (merket med A i figur 3.3.5 og figur 3.3.6) er en spenningsregulator som absolutt anbefales for stabilitet utfra databladet, den kan kobles på forskjellige måter og enkelt kombineres med andre komponenter. Koblingsskjemaet for forbedret rippelredusering som er hentet fra databladet har blitt benyttet i kretsen. LT1084 har en inngangsspenning  $\geq 6.5V$  og kan ha høy utgangsstrøm. Komponenten er solid og har et temperaturområde på  $-55^{\circ}C$ - $125^{\circ}C$ . Package 3-pinner TO-220 har blitt brukt, dette for å gjøre det enklere med hensyn til testing på breadboard og ellers loddning på PCB kretskort.

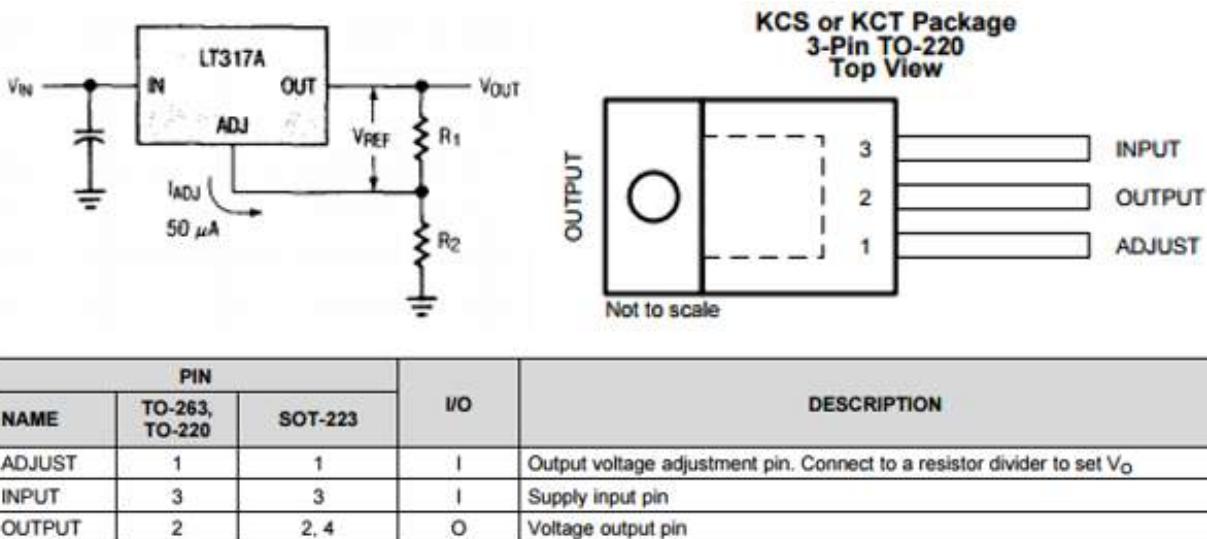
$$V_{OUT} = 1.25V \left( 1 + \frac{R_2}{R_1} \right) = 5.02V$$

$$I_{OUT} = 0A \text{ TO } 15A$$



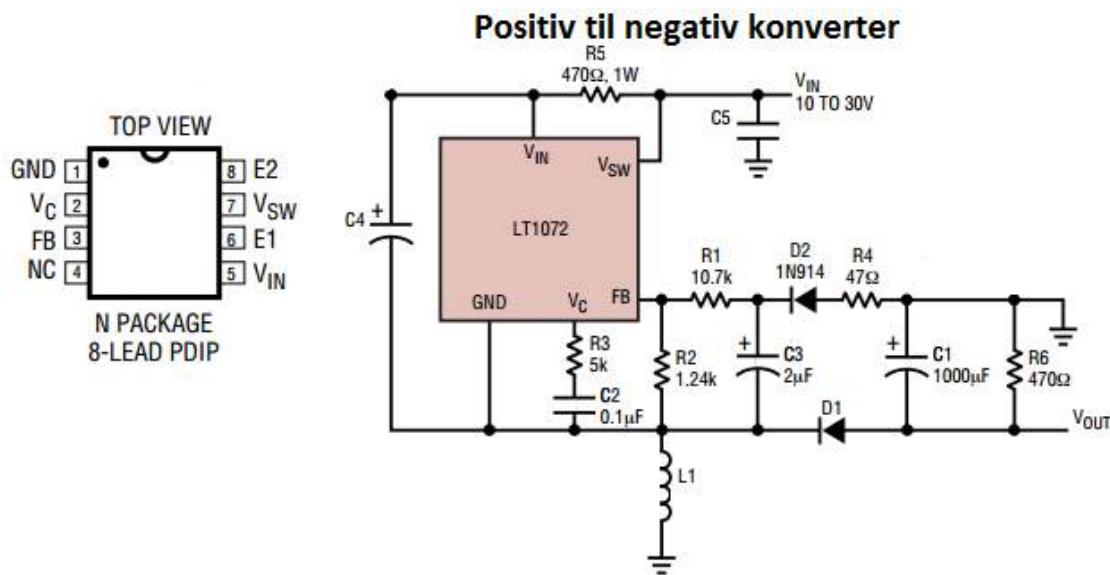
Figur 3.3.1, LT1084 Positiv justerbar regulator [25]

LT317A (merket med B/C i figur 3.3.5 og figur 3.3.6) er en justerbar positivspenningsregulator som er i stand til å levere en høy utgangsstrøm med et spenningsområde på 1.25V-37V på utgangsdelen. I kombinasjon med to eksterne motstander kan en stille inn utgangsspenningen til ønsket nivå. Enheten har en linje regulering på 0.01% og en belastningsregulering på 0.1%. Det ble også lagt til to seriekoblet utgangskondensatorer på verdi 100nF og 10μF for å forbedre forbigående respons, også en inngangskondensator som trenges for spenningsstabilitet. Det som skiller LT317A fra andre tre-pinne regulatorer er at LT317A kan oppnå et meget høy rippelreduksjonsforhold. Figur 3.3.2 viser referansekoblingen og pinnebeskrivelse for LT317A, her ble det også brukt pakke 3-pinner TO-220. [26]



Figur 3.3.2, LT317A Positiv justerbar regulator [26]

LT1072 (merket med D i figur 3.3.5 og figur 3.3.6) er en switching regulator som ut fra databladet anbefales til å bruke blant annet til strømkonvertering fra + til – og eller – til + spenninger, enheten kan brukes til forskjellige operasjoner som buck, boost, flyback og inverterende. LT1072 leveres i forskjellige pakker som igjen fører til en sikker spenningskonvertering. En 8-pinner miniDip er brukt i oppgaven. LT1072 tar inn en inngangsspenning fra 3V-60V og trekker kun 6mA i hvilemodus. Enheten er i stand til å levere opptil 20W uten å ha behov for ekstern strømforsyning, dette blir spesielt merket med tanke på å unngå varmeutvikling under operasjonen. 8-pinner's pakken har «emitteren» av en effekt-transistor som er hentet separat fra GND-pinnen, dette vil eliminere feil som kan oppstå ved spenningsfall i GND-pinnen. Hjelpefiguren som er hentet fra databladet (figur 3.3.3) har blitt brukt som referanse for videreutvikling i prosjektet. [27]

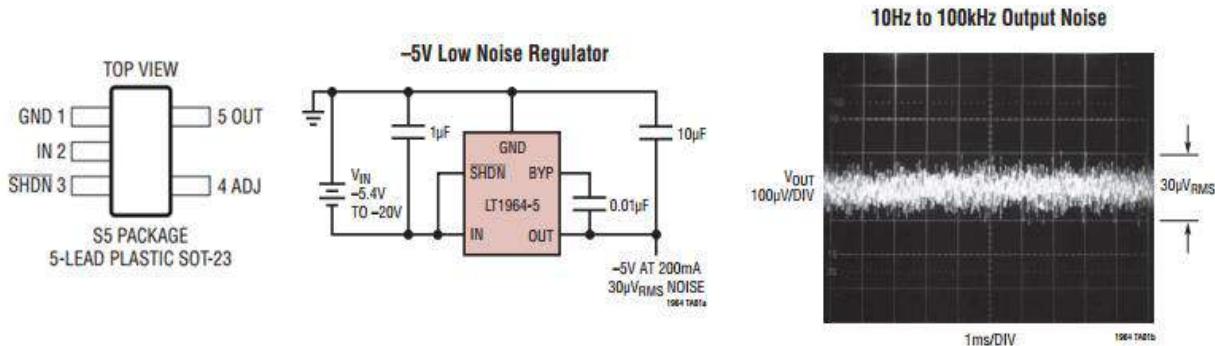


Figur 3.3.3, Effektiv svitsjing regulator, positiv til negativ [27]

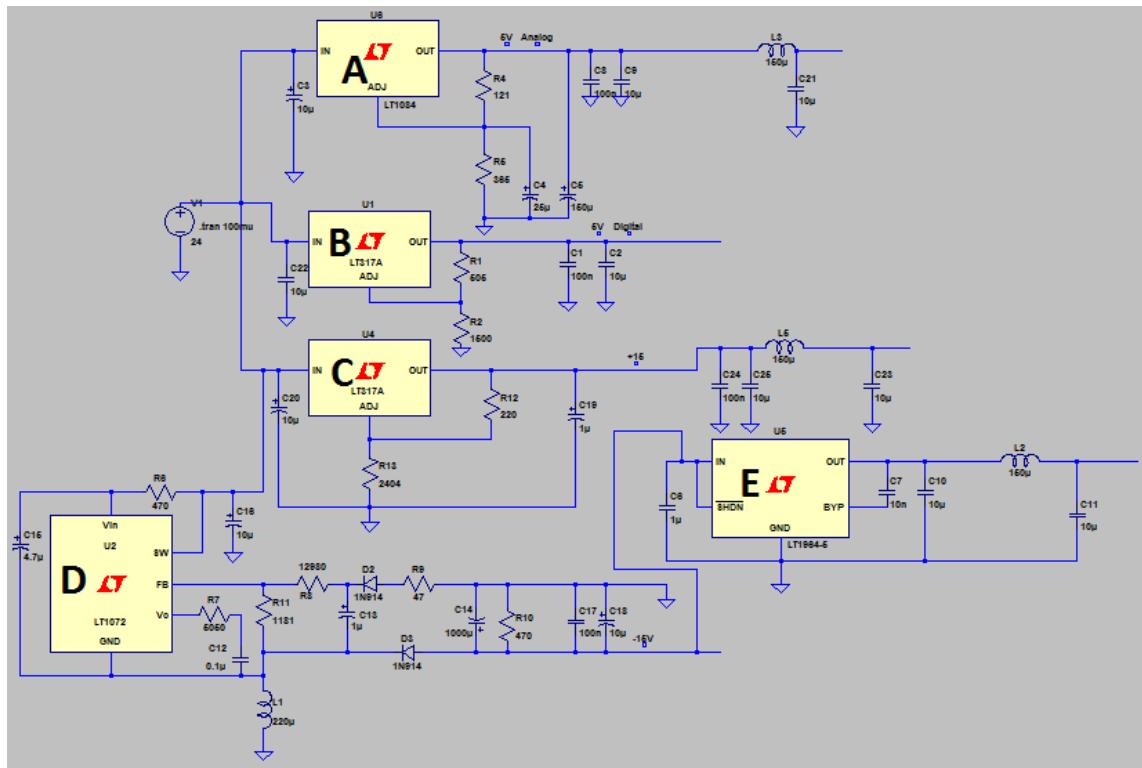
LT1964 (merket med E i figur 3.3.5.5 og figur 3.3.5.6) er en lav-støy (30 $\mu$ VRSM ved 10Hz-100KHz) negativ spenningskonverter. Enheten er i stand til å levere 200mA i utgangsstrøm. Utgangs-spenningsområde er på -1.22V til -20V. Den eksterne bypass kondensatoren fører til redusert utgangsstøy. Det ble også lagt til to seriekoblet utgangskondensatorer på verdi 100nF og 10 $\mu$ F for å forbedre stabilitet samt redusere støy. Enheten som også er tilgjengelig med en innstilt

## Gruppe 15, DAC for HiFi audio applications

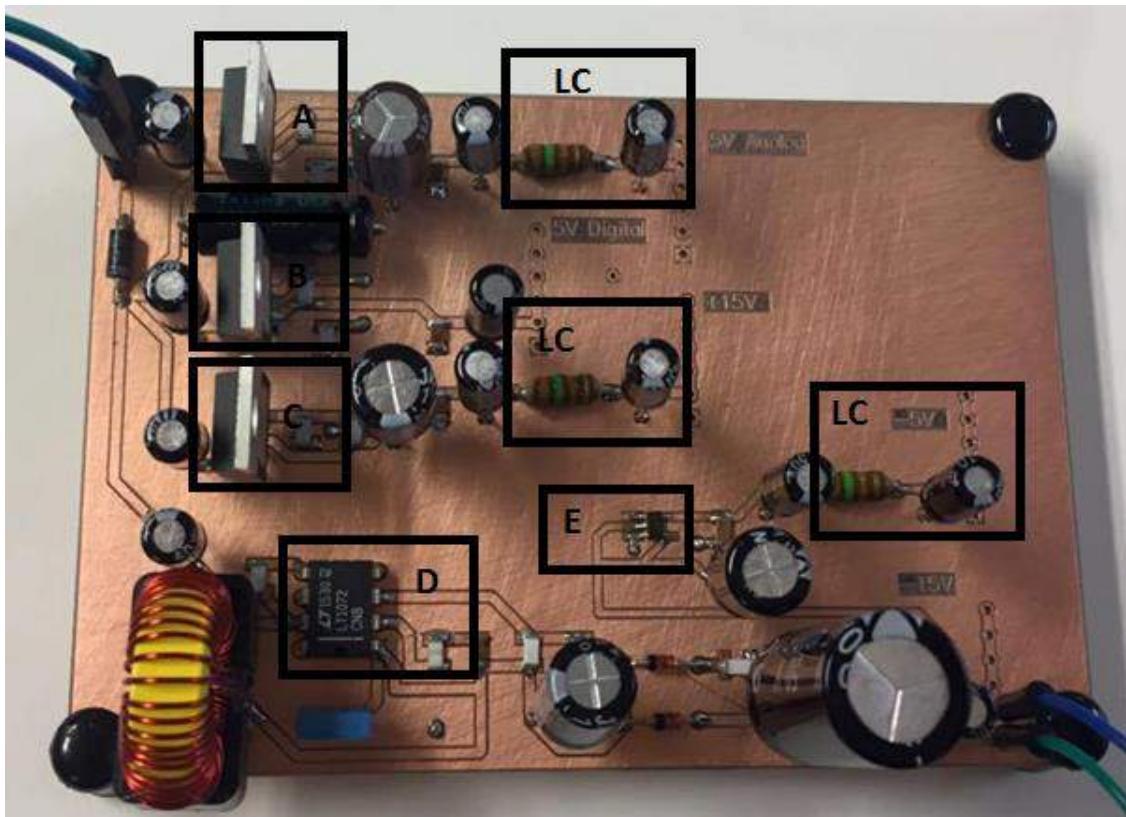
utgangsspenning på -5V, har blitt benyttet i strømforsyningens modulen. Koblingsmetoden og lav-støy faktoren er vist i figur 3.3.4, figuren viser også S5 pakken med pinnenavn som er blitt benyttet i kretsen. [28]



Figur 3.3.4, Lav støy, negativ regulator [28]



Figur 3.3.5, Kretsskjematikk fra simuleringsprogrammet LTSpice (strømforsyning)

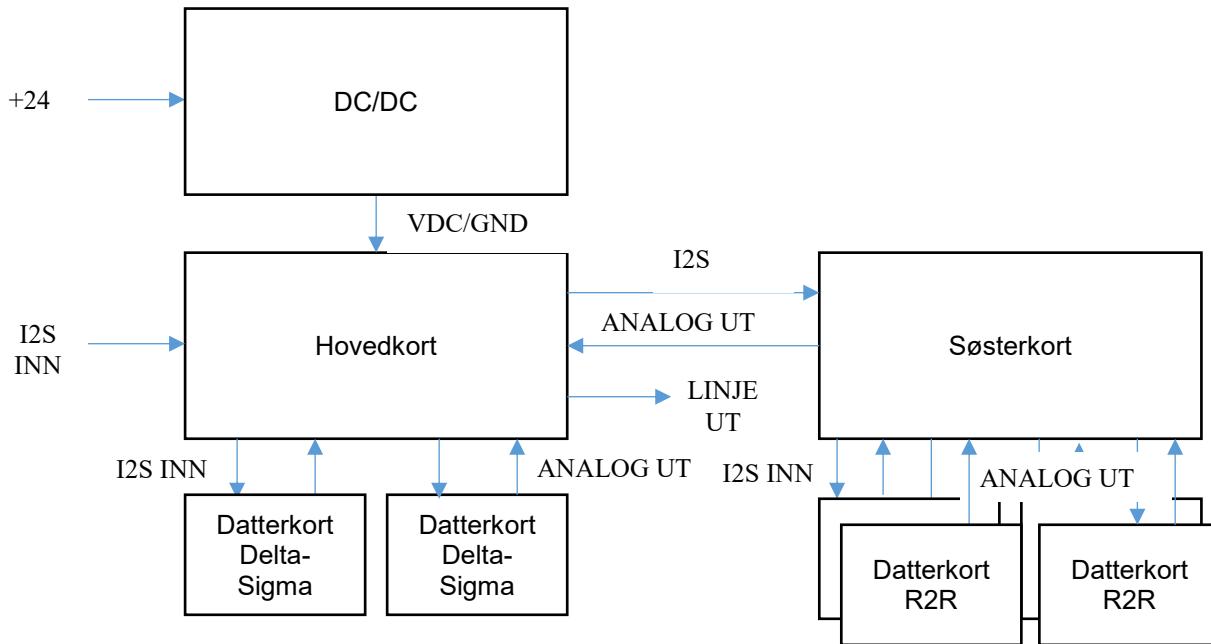


Figur 3.3.6, PCB designet kretskort (strømforsyning)

### 3.4 Implementering

Begge DAC-ene (Sigma-Delta og R-2R) er integrert sammen i en enhet som danner et system med et signal grensesnitt inn og et signal grensesnitt ut av systemet. I tillegg er det én felles DC/DC konverteringskrets som konverterer +24VDC til de ulike spenningsnivåene som kreves i systemet. På den måten kan kilden som inneholder det digitale signalet samt lydsystemet på utgangen stå permanent tilkoplet slik at man slipper å fysisk kople om når man veksler mellom hvilken DAC som skal benyttes. Vedlegg B viser blokkskjematiske hvordan systemet er bygget opp. Videre i dette kapittelet ser vi nærmere på implementeringen av de enkelte komponentene som systemet består av.

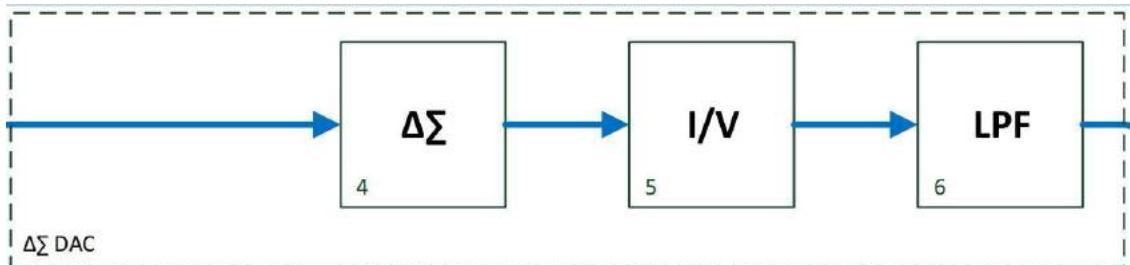
Som en introduksjon til de videre delkapitlene vil vi først gi en oversikt over hvordan systemet er delt opp i ulike kretskort (figur 3.4.1).



Figur 3.4.1, Systemets fysiske oppdeling i ulike kretskort

### 3.4.1 Sigma-Delta Konverter

Et utsnitt fra blokkskjema i vedlegg B viser delmodulene som sammen danner sigma-delta delen av det totale systemet (heretter kalt SD-modul) (figur 3.4.2). Alle delmodulene skulle implementeres på samme kretskortet, men for å minimere risiko for feil og for å gjøre feilsøking lettere, ble det valgt å implementere høyre og venstre kanal på separate kretskort.



4. Delta-sigma DAC'er (2x2 chip)
5. Analog I/V forsterker (8x1 op.amp)
6. Analogn lavpassfilter (4x2 op.amp)

Figur 3.4.2, Interne delmoduler i SD-modul

SD-modulen benytter Burr-Browns PCM1794 for selve konverteringen og ble implementert etter produsentens anbefalinger beskrevet i databladet [4]. Det innebærer at det skulle benyttes to DAC'er for å rekonstruere en stereo signal i balansert format. Implementeringen av I/V og lavpassfilter baserte seg også på anbefalinger fra produsenten, men med noen endringer for å oppnå tilfredsstillende linjenivå.

#### 3.4.1.1 Pinnekonfigurering

DAC-en ble konfigurert til MONO-modus (figur 3.4.3) og det ble implementert to identiske kretskort

med mulighet for å velge hvilken kanal som skulle konverteres. Dette ble gjort med en «jumper» for å velge logisk høy (3.3V) eller lav (0V) spenning på pinne 2 på DAC-en (CHSL). Med denne konfigureringen ble den ene kanalutgangen invertert av den andre, som sammen dannet et differensielt balansert utgangssignal. Hver kanalutgang fra DAC-en består av to pinner; L+, L-, R+, og R-, på de respektive pinnene 25, 26, 17, og 18. Linjene som bærer disse utgangssignalene burde i utgangspunktet ligge tett inntil hverandre for å minimere signalstøy hos mottaker.

MONO	CHSL	FMT1	FMT0	FORMAT	STEREO/MONO	DF ROLLOFF
0	0	0	0	I <sup>2</sup> S	Stereo	Sharp
0	0	0	1	Left-justified format	Stereo	Sharp
0	0	1	0	Standard, 16-bit	Stereo	Sharp
0	0	1	1	Standard, 24-bit	Stereo	Sharp
0	1	0	0	I <sup>2</sup> S	Stereo	Slow
0	1	0	1	Left-justified format	Stereo	Slow
0	1	1	0	Standard, 16-bit	Stereo	Slow
0	1	1	1	Digital filter bypass	Mono	-
1	0	0	0	I <sup>2</sup> S	Mono, L-channel	Sharp
1	0	0	1	Left-justified format	Mono, L-channel	Sharp
1	0	1	0	Standard, 16-bit	Mono, L-channel	Sharp
1	0	1	1	Standard, 24-bit	Mono, L-channel	Sharp
1	1	0	0	I <sup>2</sup> S	Mono, R-channel	Sharp
1	1	0	1	Left-justified format	Mono, R-channel	Sharp
1	1	1	0	Standard, 16-bit	Mono, R-channel	Sharp
1	1	1	1	Standard, 24-bit	Mono, R-channel	Sharp

Figur 3.4.3, Pinnekonfigurering av PCM1794 [4]

For å gjøre feilsøking lettere ble det implementert et signal lampe for å signalisere om DAC-en mottar digitale signaler fra det digitale grensesnittet. Led-lampen ble koblet mellom pinne 13 (ZER) og jord og vil lyse rødt dersom det digitale signalet er sammenhengende lavt i mer enn 1024 sample perioder.

Pinne 3 (DEM) ble satt til lav siden *pre-emphasis* ikke skulle benyttes i det digitale signalet. Pinne 10 (MUTE) ble koblet direkte til tilkoblingspinnen til hovedkortet for å tillate popp-fri muting av DAC-en via svitsj på hovedkortet. Pinne 14 (RST) ble satt til høy for å sørge for at DAC-en starter opp. De resterende pinnene 4,5,6,7,8, og 9 ble tilkoblet det digitale grensesnittet via tilkoblingspinner. Ved behov kan SCK (pinne 7) kobles til ekstern klokke. Denne å da synkroniseres som spesifisert i databladet (side 13) [4]

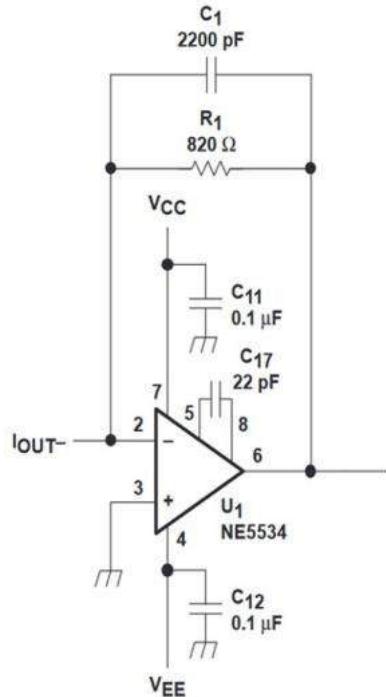
For riktig konfigurering av de ulike pinnene trengte DAC-en en spenning på mellom 3 og 3.6V for logisk høy og 0V for logisk lav. Det ble valgt å benytte spenningskilden fra det digitale grensesnittet til dette formålet, men siden denne spenningskilden var på 5V ble det nødvendig å nedjustere spenningen. På grunn av ukjent og varierende inngangsimpedans inn til DAC-en egner ikke en enkel spenningsdeler seg til dette. Istedeknfor velges det å benytte spenningsregulatoren LM1117MP-33 som automatisk fikser spenningen til 3.3V med en nøyaktighet på  $\pm 5\%$

### 3.4.1.2 Avkoblingskondensatorer

For å filtrere bort uønsket AC-støy som følger av uønsket overføring av energi imellom komponentene i kretsen, ble det parallellkoblet kondensatorer til jord ved alle strømforsyningssportene inn til DAC-en. Disse ville da oppføre seg som lavpassfilter med en kutt-av-frekvens motsatt proporsjonal med kondensatorstørrelsen. Verdiene som ble valgt for de ulike avkoblingskondensatorene baserte seg på anbefalinger i databladet [4].

### 3.4.1.3 I/V delmodul

Utgangssignalene til DAC-en er strømstyrte og har en høy utgangsimpedans. For å ha kontroll på spenninga trengs det en transimpedans forsterker som sørger for at signalet holder seg stabilt uavhengig av lasten videre i kretsen. I praksis innebefører det at strømmen økes, og impedansen dempes. Forsterkeren som ble anbefalt å bruke til dette formålet var NE5534 og den skulle konfigureres som vist på figur 3.4.4.

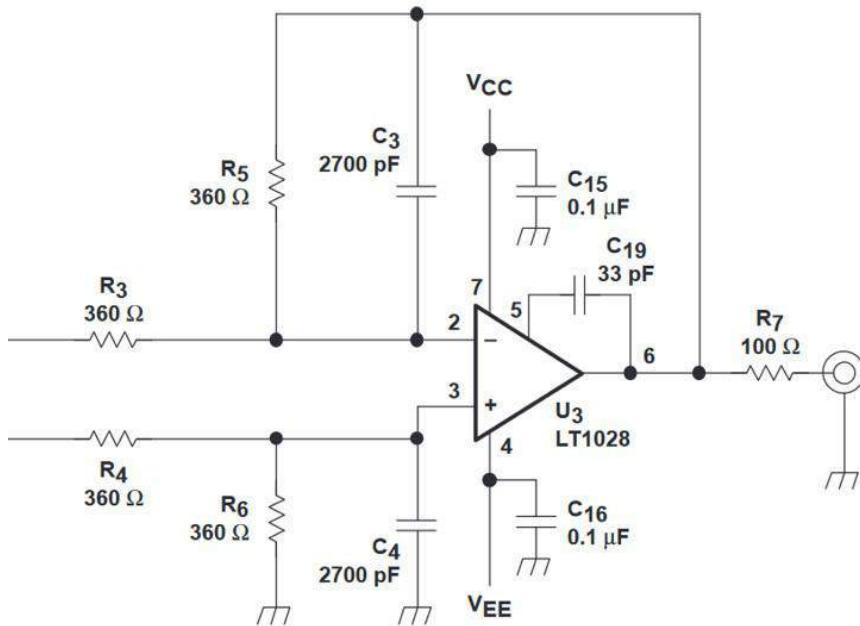


Figur 3.4.4, I/V delmodul som anbefalt i datablad [4]

Styrken på utgangssignalet vil være proporsjonal med feedbackmotstandene  $R_1$  og  $R_2$ . Tilbakekoblingskondensatorene  $C_1$  og  $C_2$  vil på sin side høypass-filtrere feedbacken inn på den inverterende forsterkeren, som fører til at de høyfrekvente signaler opplever en lavere feedbackmotstand og dermed også en lavere gain. I/V-delmodulen fungerer dermed også som et lavpass filter. Fordelen med et lavpass filtrering i I/V-modulen er at lavpass-filteret vil få en kraftigere demping grunnet en ekstra pol i overføringsfunksjonen 3.4

### 3.4.1.4 LP delmodul

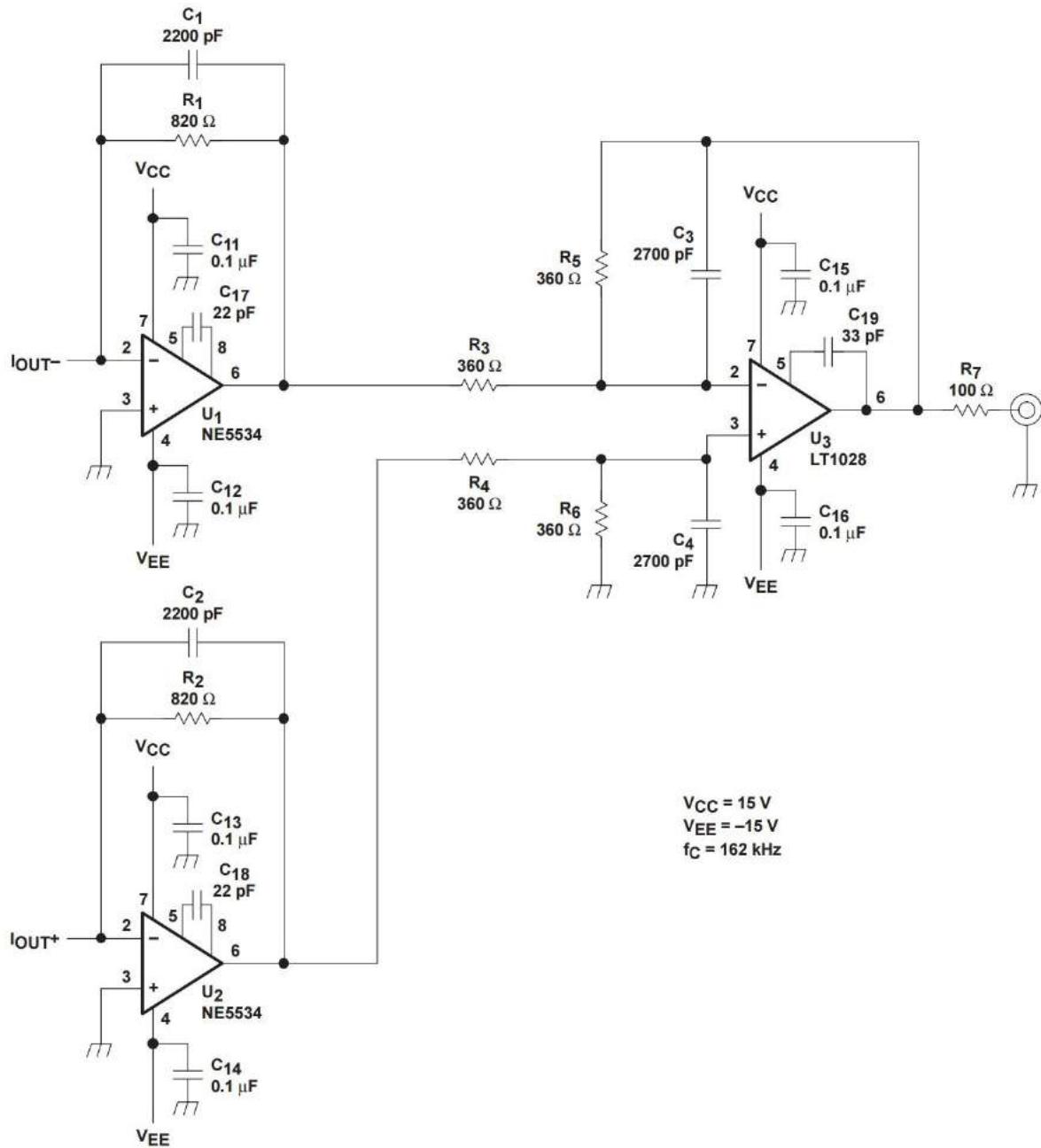
Selv om lavpass-filtreringen allerede starter i I/V delmodulen sørger LP-delmodulen for at signalet filtreres ytterligere. LP-delmodulen sørger også for å slå sammen de to differensielle signalene og fjerne felles støy. Til dette formålet benyttes operasjonsforsterkeren LT1028 som anbefalt (figur 3.4.5).



Figur 3.4.5, LP delmodul som anbefalt i datablad [4]

### 3.4.1.5 Teori og simulering

Teoretiske utregninger og simuleringer ble gjort for å lett kunne validere praktiske tester opp mot forventet respons. Selv om simuleringene ville være tilstrekkelig var det også ønskelig å gjøre en sammenlikning av simuleringene (ved bruk av simuleringssmodeller fra produsenten) opp mot manuelle matematiske utregninger med laplace-transformasjon. Dette for å tydeliggjøre hvorvidt simuleringen tok hensyn til de ikke ideelle karakteristikkene til operasjonsforsterkerne. Dette for å tydeliggjøre hvorvidt simuleringen tok hensyn til de ikke ideelle karakteristikkene til operasjonsforsterkerne Den komplette forsterkerkretsen (figur 3.4.6) viser I/V-konverterer t.v. og differensierer t.h.



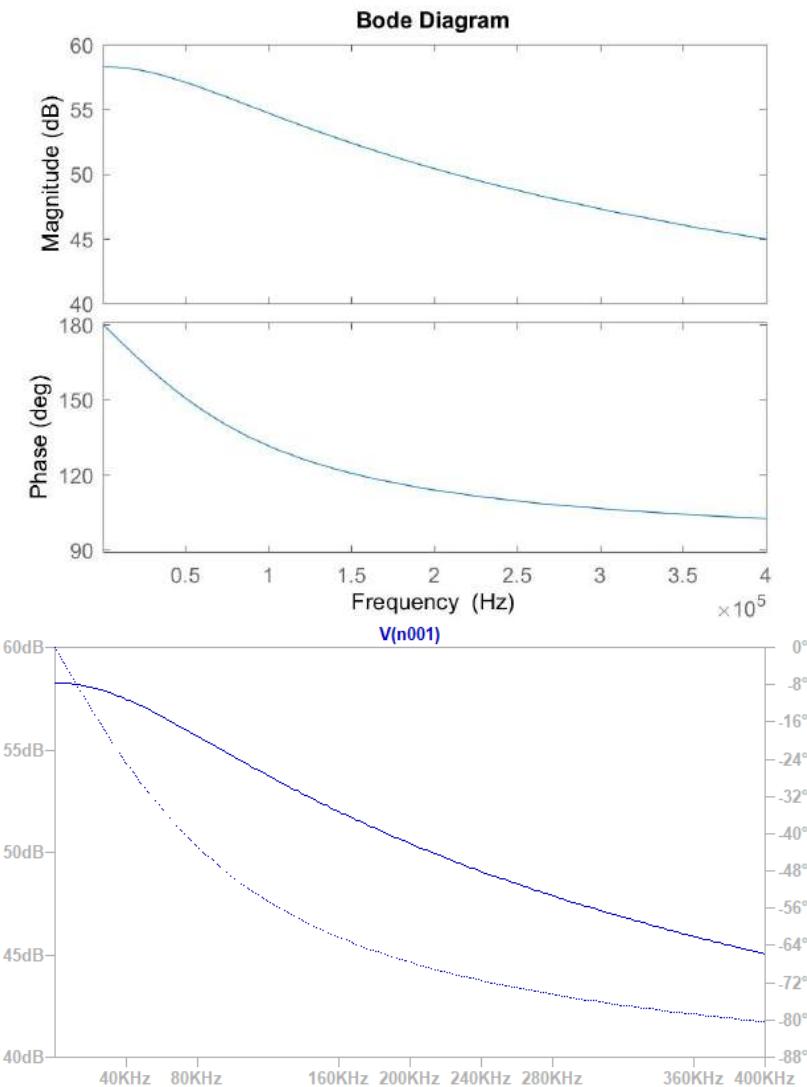
Figur 3.4.6, Komplett kretsskjematikk for forsterkertrinn til Sigma-Delta DAC [4]

Overføringsfunksjonen til det inverterende I/V-trinnet vil ideelt sett være lik impedansen i tilbakekoblingen. Spenningen på utgangen vil dermed være gitt av formel 3.1, med frekvensresponsen gitt av formel 3.2.

$$V_{ut} = -I_{in} * Z = -I_{in} \frac{C_1 R_1}{C_1 + R_1} \quad (3.1)$$

$$H(s) = -\frac{\frac{1}{C_1}}{\frac{1}{R_1 C_1} + s} \quad (3.2)$$

Plotting av frekvensrespons fra manuelle utregninger og simulering med program-varen LTSpice (figur 3.4.7) er identiske og viser dermed at simuleringsprogrammet ikke tar hensyn til de ikke-ideelle karakteristikkene til operasjonsforsterkerne.



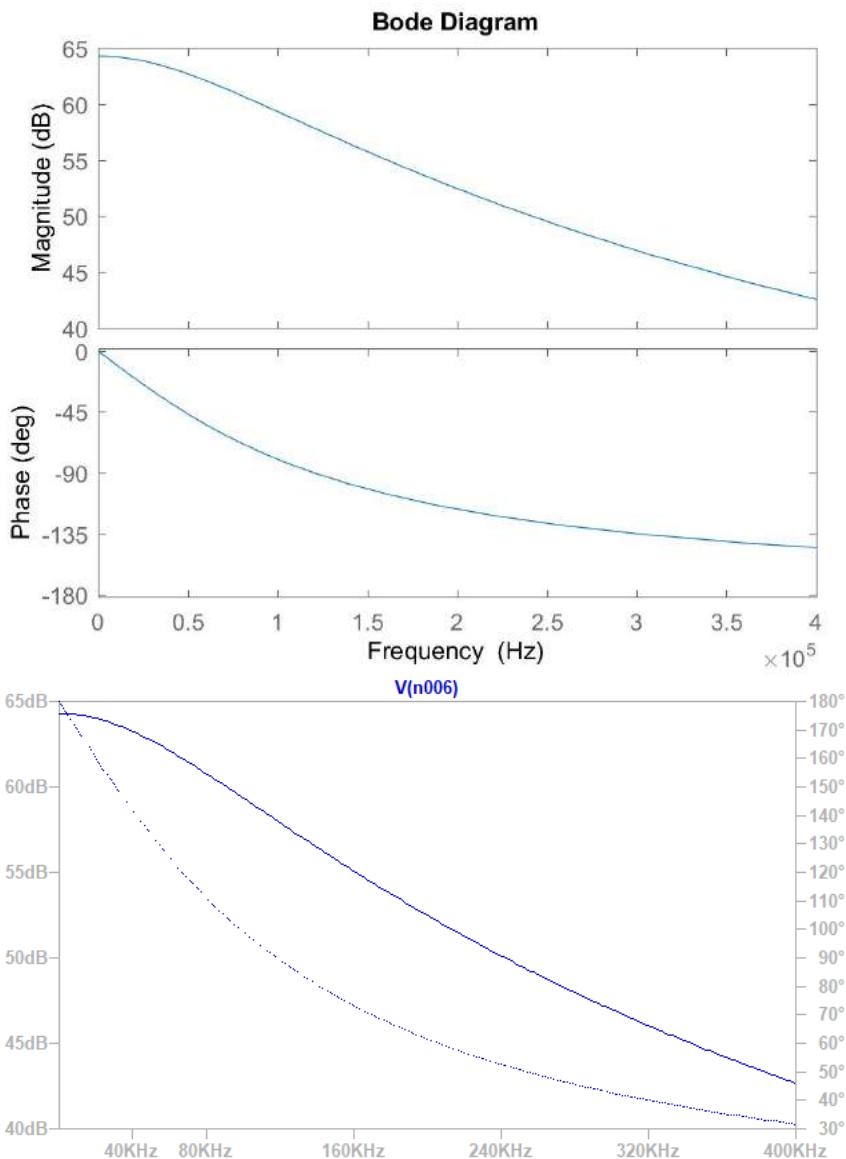
Figur 3.4.7, Plot av formel 3.2 øverst. og tilsvarende plot generert via simulering av kretsen med LTSpice nederst.

Etter I/V trinnet sendes begge signalet videre igjennom en differensierer (til høyre i figur 3.9.7) for å legge sammen signalene, fjerne felles støy, og ytterligere glatte ut signalet. Gitt ideelle differenssignaler inn på operasjonsforsterkeren (all støy kanselleres) og ideelle komponenter, vises det i vedlegg E at overføringsfunksjon 3.3. gjelder for differensforsterkeren.

$$H(s) = -\frac{\frac{2}{CR}}{\frac{1}{CR} + s} \quad (3.3)$$

$$H(s) = \frac{V(s)}{I(s)} = \left( \frac{\frac{1}{C_1}}{\frac{1}{R_1 C_1} + s} \right) \left( \frac{\frac{2}{CR}}{\frac{1}{CR} + s} \right) \quad (3.4)$$

En sammenligning mellom manuell utregning med ideelle komponenter og LTSpice simulering (figur 3.4.8) viser igjen at simuleringmodellene ikke tar hensyn til de ikke ideelle karakteristikkene til operasjonsforsterkerne.



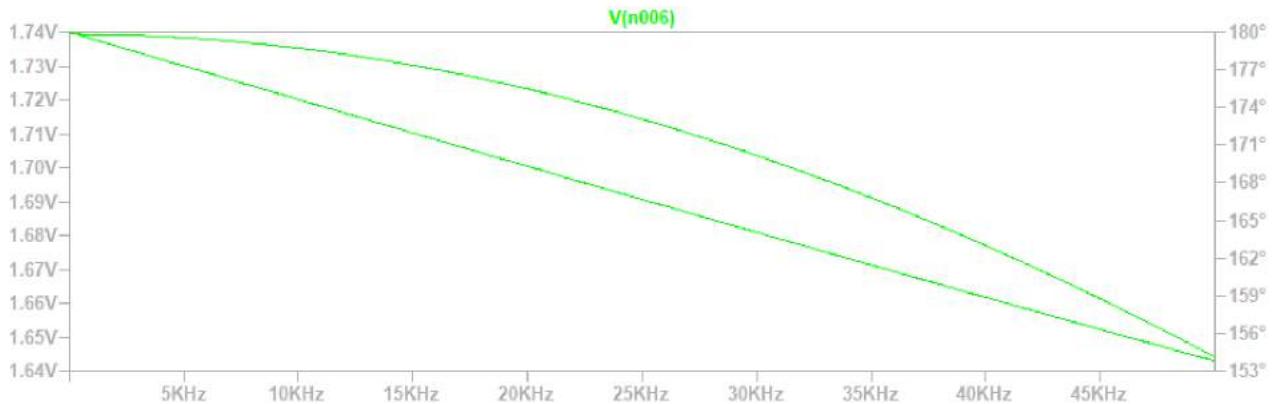
Figur 3.4.8, Plott av formel 3.4 øverst og tilsvarende plot generert med LTSpice nederst.

Ett fullskala (1 FFS) utgangssignal fra DAC-en skal tilsvarer en strøm på 7.8m A p-p [4]. Dette vil ifølge utregning og simulering føre til en spenning på utgangen tilsvarende ca. 11.7 V p-p (63.5 dB forsterking). I følge spesifisering om linjenivå (kapittel 3.2) skal utgangssignalet ha en spenning på 1.228 VRMS ved nominell frekvens (20-20 kHz) og fullskala digital input. For å få til dette må tilbakekoblingsmotstanden i transimpedansforsterkeren reduseres til passende størrelse ved å snu på formel 3.2. Tilbakekoblingskondensatorene i forsterkerkretsen kan sees på som ubetydelig for lave frekvenser og forsterkingen kan dermed sies å være lik tilbakekoblingsmotstanden i I/V-trinnet multiplisert med to (som følge av differensierer-trinnet i LP delmodulen). Ønsket motstand for å oppnå en gitt spenning ut ved en gitt strøm inn vil dermed være tilnærmet gitt av formel 3.5. ved nominelle frekvenser.

$$R = \frac{V_{ut}}{2I_{inn}} \quad (3.5)$$

## Gruppe 15, DAC for HiFi audio applications

For å oppnå linjespenning på 3.472V p-p (1.228 Vrms) med 7.8m A p-p inn må, i henhold til formel 3.5, tilbakekoblingsmotstandene være lik 223 ohm. Simulering (fig. 3.4.9) viser at spenningen på utgangssignalet mellom 0 og 50 kHz med 223 ohm tilbakekobling ligger på forventet verdi.

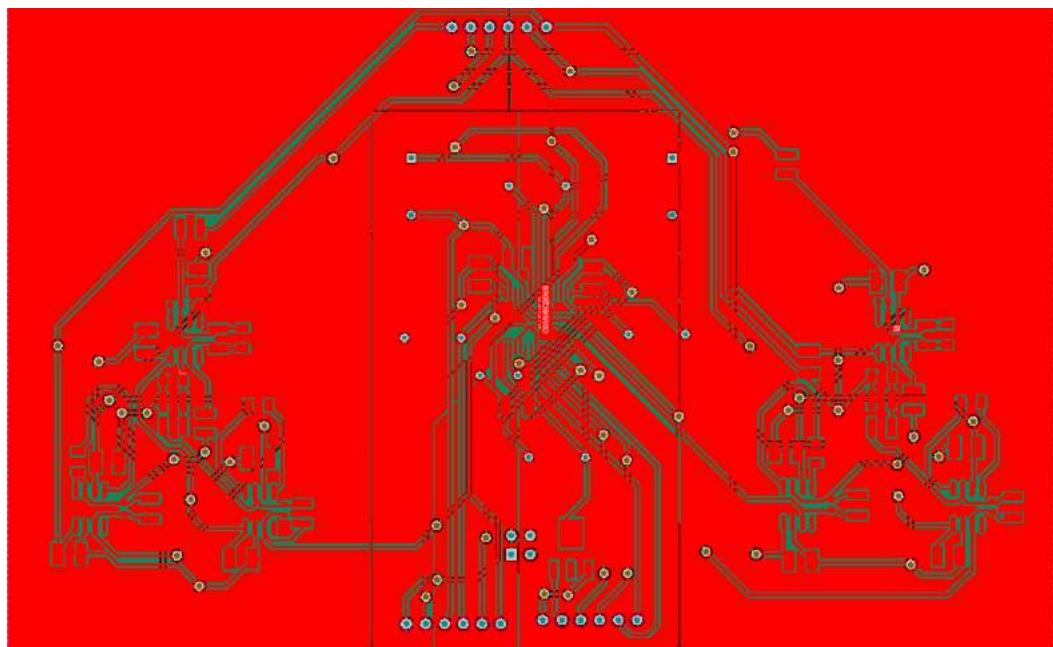


Figur 3.4.9, Utgangssignal vs. Frekvens med 223 ohms tilbakekoblingsmotstander og 7.8 mA p-p utgangsstrøm fra DAC-en

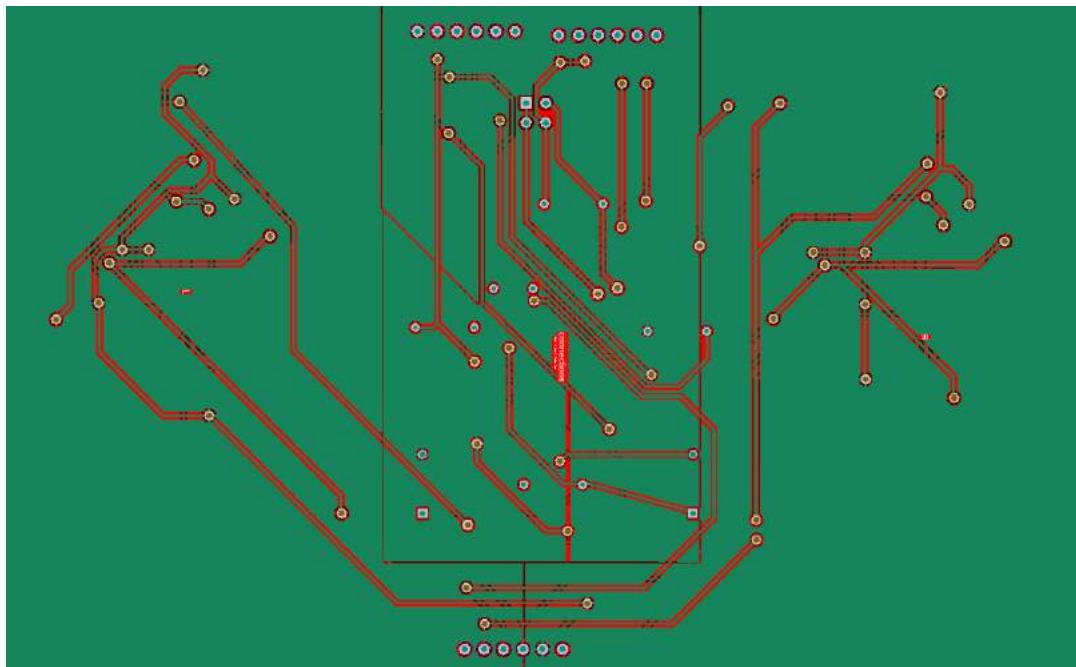
### 3.4.1.6 Kretskortdesign

Til design av PCB-utlegg (PCB: printer Circuit Board) ble programvaren Altium Designer brukt. Hver krets ble implementert på ett 140x85 mm kobberplan. Jordplan og strømtiførsel ble splittet opp for å holde kontroll på retur-strømmen til jord og dermed redusere støy og faren for selv-resonering som følge av strømsløyfer i mellom de aktive komponentene. Det ble fulgt produsentens anbefalinger i databladet om at jordplan og strømtiførsel skulle splittes opp i 3 analoge og ett digitalt nett [4]. Krappe vinkler og lange kobber-spor ble forsøkt holdt til et minimum for å i minst mulig grad la signalene bli påvirket av parasittisk impedans og refleksjon. [29] Dette var spesielt viktig for de digitale signalene som overføres med bitrater opptil 256 ganger samplingsfrekvensen (MCLK) (som tilsvarer frekvenskomponenter i opptil flere mega hertz). For å motvirke cross-talk mellom venstre og høyre kanal i en stereo-konfigurasjon ble forsterkertrinn til venstre og høyre kanal plassert med god avstand fra hverandre. I en mono-konfigurasjon der høyre og venstre kanal er ett differensielt par vil dette designet kunne ha en liten ulempe med at støy introdusert til kun det ene signalet ikke vil være mulig å fjerne hos mottaker. På grunn av korte avstander og begrenset tid ble det likevel valgt å ikke lage ett eget utlegg for mono-konfigurasjon.

Til høyre og til venstre i figur 3.4.10 og 3.4.11 vises forsterkertrinn for inverterende og ikke-inverterende utgang (tilsvarende høyre og venstre utgang ved ubalansert stereo konfigurasjon). Midtre del topp er pinner for 5V spenningstiførsel og jord t.v., og tilkobling til digitalt grensesnitt t.h., i bunn er tilkobling til utgangssignal, mute-svitsj,  $\pm 15V$  spenningstiførsel, og jord til forsterkerkretsene.



Figur 3.4.10, PCB utlegg Topp



Figur 3.4.11, PCB utlegg bunn

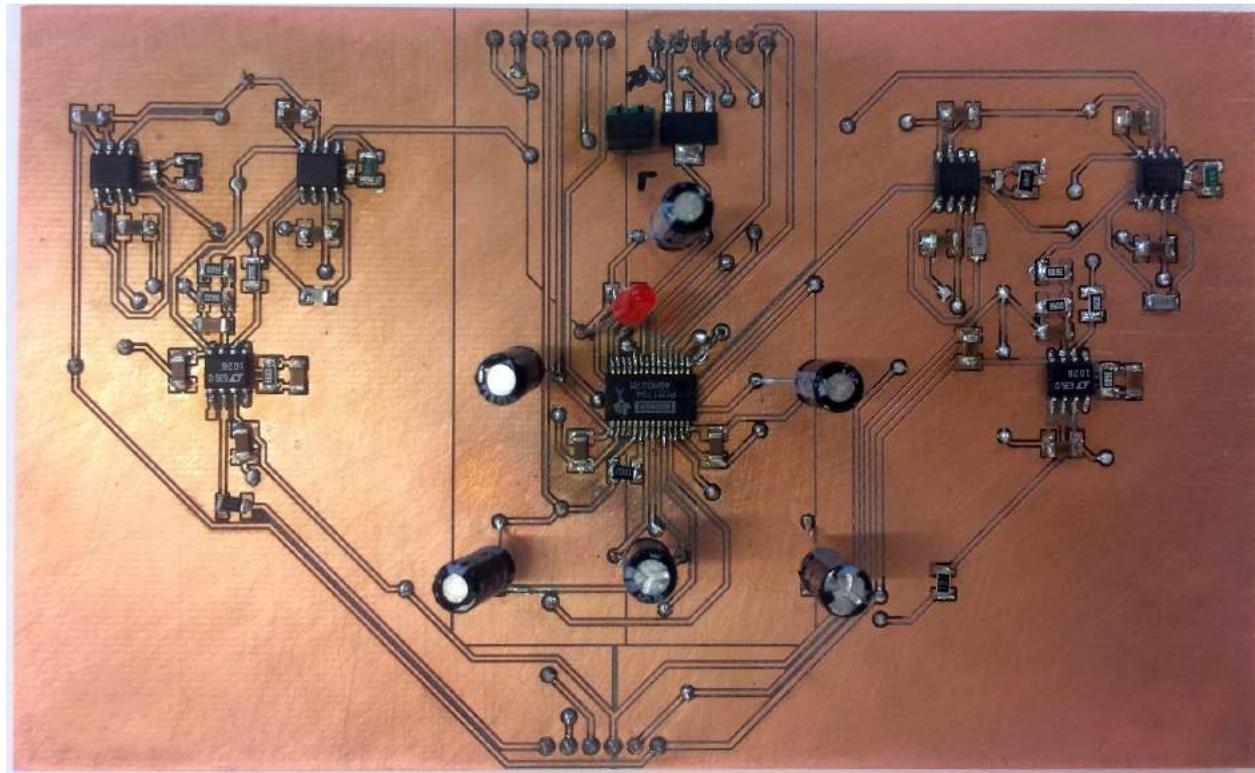
#### 3.4.1.7 Lodding av komponenter

Alle komponenter og via-er ble loddet for hånd under mikroskop. For hull monterte komponenter (elektrolytt kondensatorer) kan det i noen tilfeller være lurt å sørge for å begrense lengden på beina da disse kan ha lett for å plukke opp og radiere høyfrekvent elektromagnetisk støy. Da disse kun ble brukt til avkobling av strømtilførsel til DAC-en ble dette ikke vurdert som spesielt viktig siden eventuell høyfrekvent støy uansett ville blitt filtrert bort i LP-delmodulen.

For lodding var det viktig å passe på renslighet for at det skulle bli god kontakt mellom kobber og lodde-tinn. Før lodding ble kretskortet vasket med etanol og det ble påført flux-middel direkte før lodding av hver komponent. Det var også viktig å ta hensyn til hvor mye varme som ble påført da for mye varme kunne føre til skade på komponenter og kretskort, og for lite varme kunne føre til dårlig/upålitelig kontakt. Hvordan varmen ble påført var også viktig for å oppnå god kontakt. Varmen måtte ikke påføres direkte på lodde-tinn, da dette vil medføre at lodde-tinnet smelter før kobberet oppnår tilstrekkelig temperatur.

Det endelige resultatet ble som vist i figur 3.4.12.

Gruppe 15, DAC for HiFi audio applications

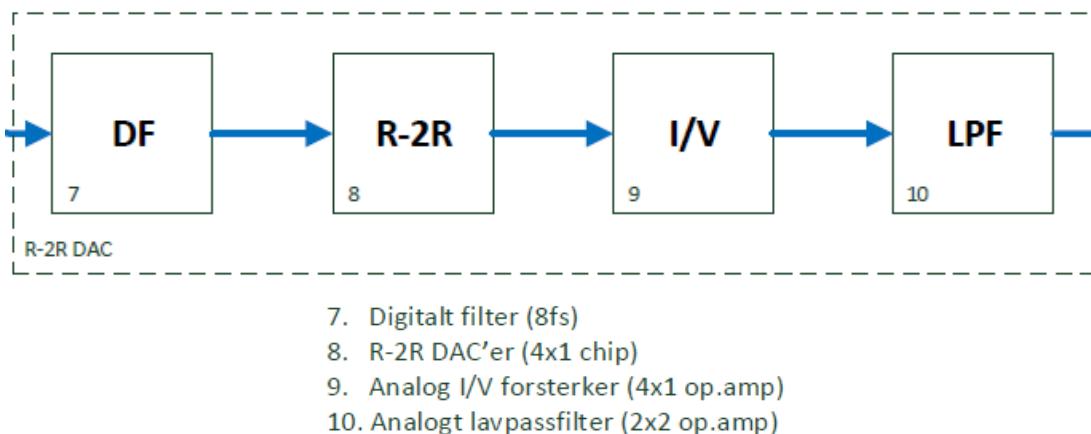


Figur 3.4.12, Ferdig loddet kretskort.

### 3.4.2 R-2R Konverter

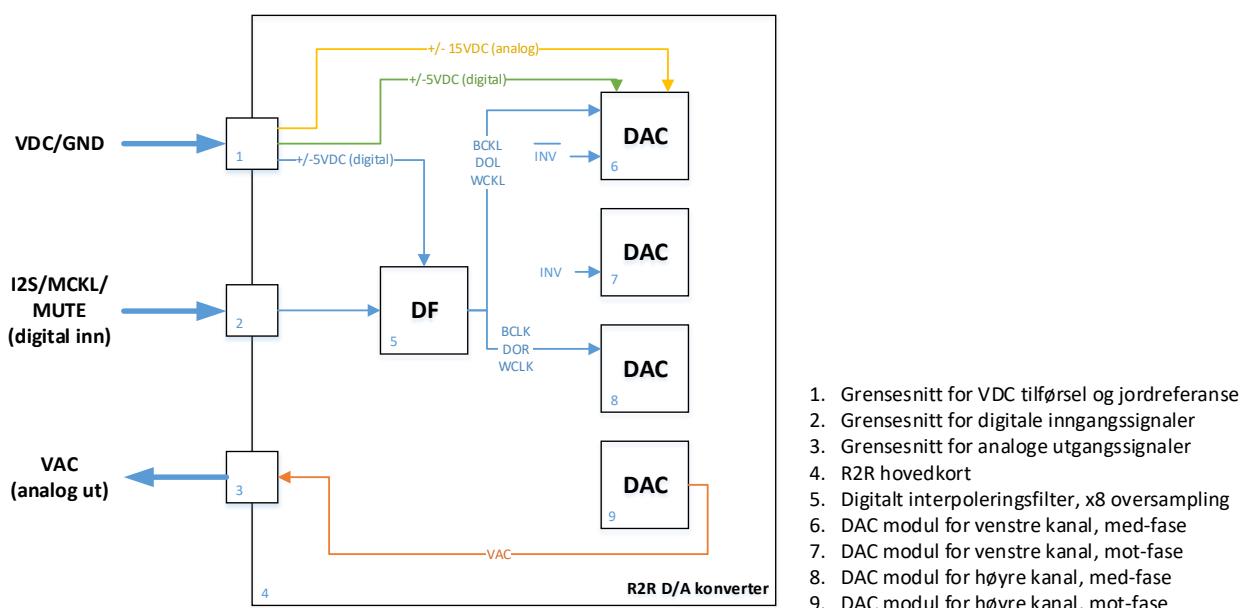
Av Terje Løvdal

Figuren under (figur 3.4.13) er et utsnitt av systemets blokkskjema (vedlegg B) og viser hoved komponentene som multibit (R-2R) konverteren består av. Her finner vi fra venstre et digitalt interpoleringsfilter, D/A konverter (IC), I/V forsterker (transkonduktans forsterker) og analogt lavpass filter (2. ordens). DAC-en er implementert som et modulært delsystem under hovedsystemet. Fordelen med et modulært system er at man kan implementere og teste ferdig en modul først for så å gjøre ferdig de resterende modulene når man er sikker på at man har et design som fungerer. En annen fordel er at det forenkler reparasjoner ettersom man enkelt kan erstatte den defekte modulen med en ny.



Figur 3.4.13, Hovedkomponentene i R-2R konverteren

Figur 3.4.14 viser prinsipiell oppbygging av alle komponentene i delsystemet. Dette kapittelet forklarer i detalj hvordan hver komponent er implementert og hvordan alt til slutt er satt sammen i et system som utgjør en stereo hi-fi audio DAC med balanserte og ubalanserte linje utganger.

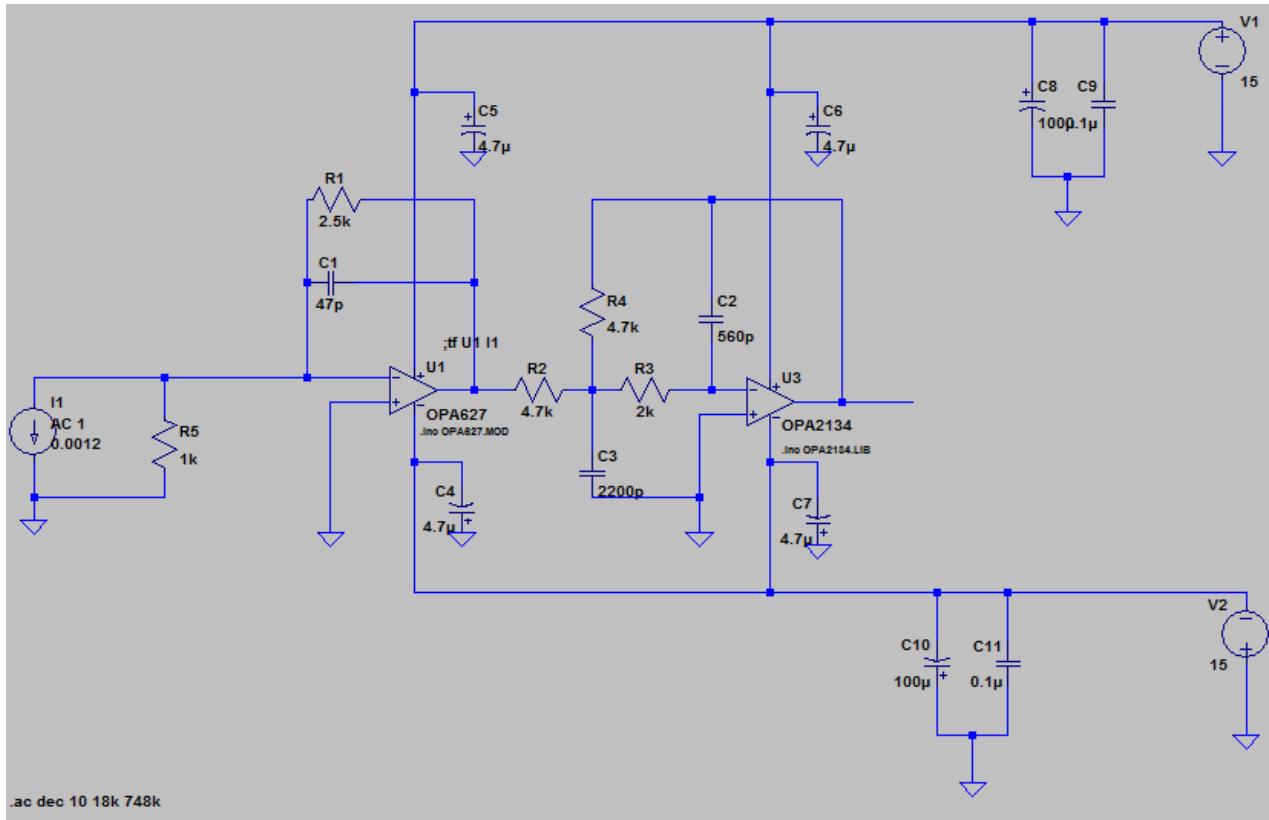


Figur 3.4.14, Skisse som viser prinsipiell oppbygging av multibit DAC

### 3.4.2.1 Simuleringer

For å verifisere ønsket funksjonalitet og hensiktsmessig dimensjonering av I/V konverter og analogt lavpass filter (henholdsvis posisjon 9 og 10 på figur 3.8.13) ble det foretatt simulering ved hjelp av LTSpice (se avsnitt 2.7.1 LTSpice) både før og underveis mens design av kretskort utlegg fant sted. Når det benyttes overflate monterte komponenter er det ikke like praktisk å prototype teste kretser på kopplingsbrett som det er med hull-monterte komponenter. Da er simuleringer eneste mulighet for å sikre at tenkt krets gir ønsket resultat før man starter selve produksjonen. Uten å ha simulert på forhånd har man ingen garanti for at designet kretsutlegg vil funger og man risikere både forsinkelser og økte kostnader. Det ble gjort en AC analyse rundt DC arbeidspunktet for å undersøke maksimal signalstyrke i pass båndet men også for å se på filteret karakteristikk i overgangen mellom pass-band og stopp-band. Til simulering av filter transferfunksjon ble det benyttet både en filterkalkulator som ligger tilgjengelig på internett [30] samt LTSpice for dobbel verifikasjon.

Som et utgangspunkt ble den analoge kretsen som er foreslått i datablad for DAC-brikken (PCM1704) i sin helhet tegnet opp i LTSpice med de oppgitte komponent verdiene (figur 3.4.15).



Figur 3.4.15, Analog krets tegnet opp i LTSpice

Legg merke til signal kilden (AC 1) som er tegnet inn som en strøm kilde siden utgangen på R-2R DAC-en er en variabel strømkilde. I datablad for PCM1704 er det oppgitt en typisk verdi på +/- 1.2mA, og derfor ble denne verdien lagt inn som DC verdi for AC1.

Det første vi ønsket å verifisere med denne simuleringen var nivået på signalet ut fra I/V omformeren. Teoretisk kan vi forvente en maksimal (DC) spennin her lik:

$$U_{U1_{ut}} = -I_1 * R_1$$

3.6

hvor

$$I_1 = I_{ut_{DAC}}$$

Med de verdiene som er matet inn i simuleringen bør vi ved innsetting i 3.6 kunne forvente en spennin på utgangen av  $U_1$  tilsvarende:

$$|U_{U1_{ut}}| = 1.2mA * 2.5k\Omega = 3V_{DC}$$

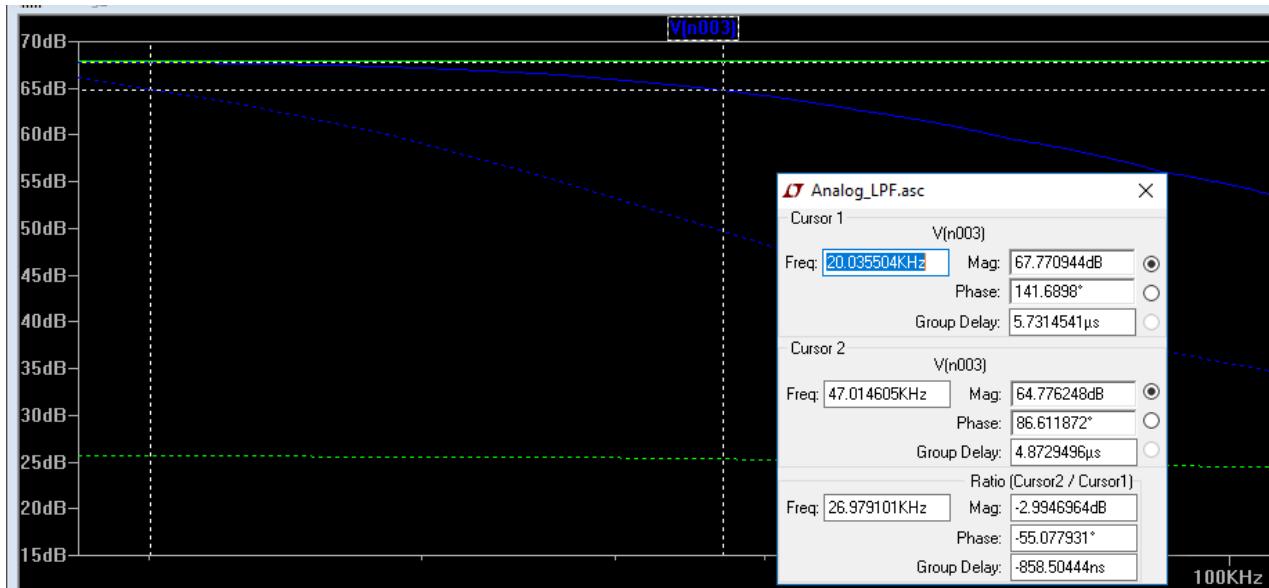
Ved å kjøre en analyse av DC operasjonspunkt fikk vi resultatet som vist i figur 3.4.16. Noden som er merket gult er utgangen fra I/V forsterkeren. Resultatet ( $3V_{DC}$ ) viser oss at betraktingen over (formel 3.6) stemmer. Som vi skal se senere (kapittel 4.1.1 Signalstyrke) er dette nivået høyere enn det vi ønsker for vårt formål siden vi ønsker utganger med linjetilpasset nivå (se kapittel 3.2 Designspesifikasjoner). For å kompensere for dette avviket ble det benyttet en lavere motstandsverdi i den endelige kretsen (se avsnitt 3.2.4.4 for detaljert beskrivelse).

<b>LT * C:\Users\Terje\OneDrive\ELE301\Simulering\R2R\Analog_LPF.asc</b>		
<b>--- Operating Point ---</b>		
V(n002) :	2.99999	voltage
V(n007) :	-15	voltage
V(n001) :	15	voltage
V(n004) :	-2.68498e-006	voltage
V(n003) :	-2.99998	voltage
V(n006) :	6.14573e-006	voltage
V(n005) :	6.17678e-006	voltage

Figur 3.4.16, Analyse av DC operasjonspunkt for I/V konverter

Deretter ble det kjørt en AC analyse for å studere overføringskarakteristikken mellom bass-band og stopp-band. Analysen ble gjort med 18kHz som startfrekvens og 748kHz som stopp frekvens. 748kHz ble valgt som stoppfrekvens fordi vi ønsket å se på frekvens spekteret helt opp til  $(8f_s - 20)$ kHz hvor  $f_s = 96$ kHz. Det skal også nevnes at  $8f_s$  er på grunn av det digitale interpoleringsfilteret som oversampler med 8 ganger. Siden den opprinnelige samplingsfrekvensen ( $f_s$ ) oversamples med en faktor på 8x så kan vi bruke et filter av 2.orden og likevel få dempet Alias komponenter tilstrekkelig mye slik at de ikke vil få noen innvirkning på det endelige signalet ut fra DAC-en. I designspesifikasjonen (kapittel 3.2) har vi satt et mål om å oppnå en dempning på -50dB eller bedre nettopp i stopp bandet ( $>8f_s$  i dette tilfellet).

I resultatet for AC analysen er det to ting vi er spesielt interessert i. Det første vi ønsker å finne er øvre grensefrekvens for passbandet. I figur 3.4.17 har vi vist signalet på utgangen fra I/V konverteren (grønn helstrukken linje) sammen med signalet ut fra lavpass filteret.

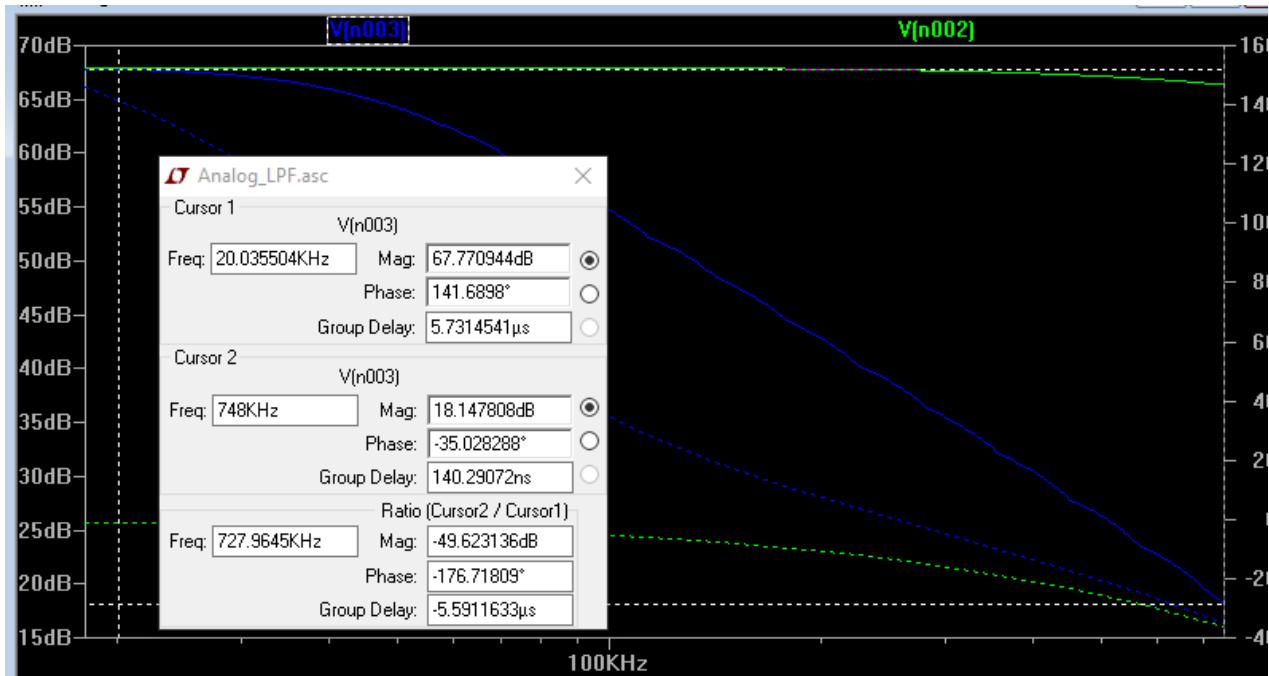


Figur 3.4.17, Utsnitt fra AC analyse av analog krets etter R-2R DAC

Det er satt inn to markørlinjer, en ved 20kHz (Cursor 1) som er minste øvre frekvens for pass bandet (se kapittel 3.2 Designspesifikasjoner), og en annen markør (Cursor 2) der hvor signalet er dempet med -3dB. Avlest frekvens ved markør nummer 2 er 47kHz. Denne øvre grensefrekvensen for pass bandet stemmer godt overens med det vi kom frem til ved å bruke en filterkalkulator som ligger åpent på internett [30]. Ved å legge inn alle verdier for komponentene som inngår i lavpassfilteret fant vi ved hjelp av filterkalkulatoren en øvre grensefrekvens lik 46,77kHz. Se også vedlegg M (Simulering av analog del for R-2R) for ytterlige informasjon om resultat ved bruk av filterkalkulator.

Som nevnt tidligere i dette kapittelet har vi simulert nøyaktig den analoge kretsen som er foreslått i databladet for PCM1704 brikken. Et betimelig spørsmål som fort dukker opp er hvorfor akkurat 47kHz som øvre grensefrekvens. Menneskers hørsel har en begrensning oppad til omkring 20kHz. Likevel er det ofte ønskelig at frekvensspekteret i signalene som kommer frem til høyttaleren strekker seg litt lenger oppover på skalaen enn 20kHz. Det har å gjøre med at overharmoniske frekvenser er med på å bestemme karakteren til et gitt instrument eller lydkilde, og dess høyere båndbredde dess bedre harmoniske egenskaper. 47kHz kan være valgt som øvre frekvens fordi dette er rett under Nyquist frekvensen (48kHz) ved en samplingsfrekvens på 96kHz. Men det er bare en antakelse.

Det neste vi er interessert i å simulere er dempingen vi får ved 8fs-20kHz. I designspesifikasjonen (kapittel 3.2) har vi sagt at vi ønsker en demping på -50dB eller høyere i stoppbandet. Så da sjekker vi det ved å flytte markør 2 ut til 748kHz, og får da resultatet som vist i figur 3.4.18.



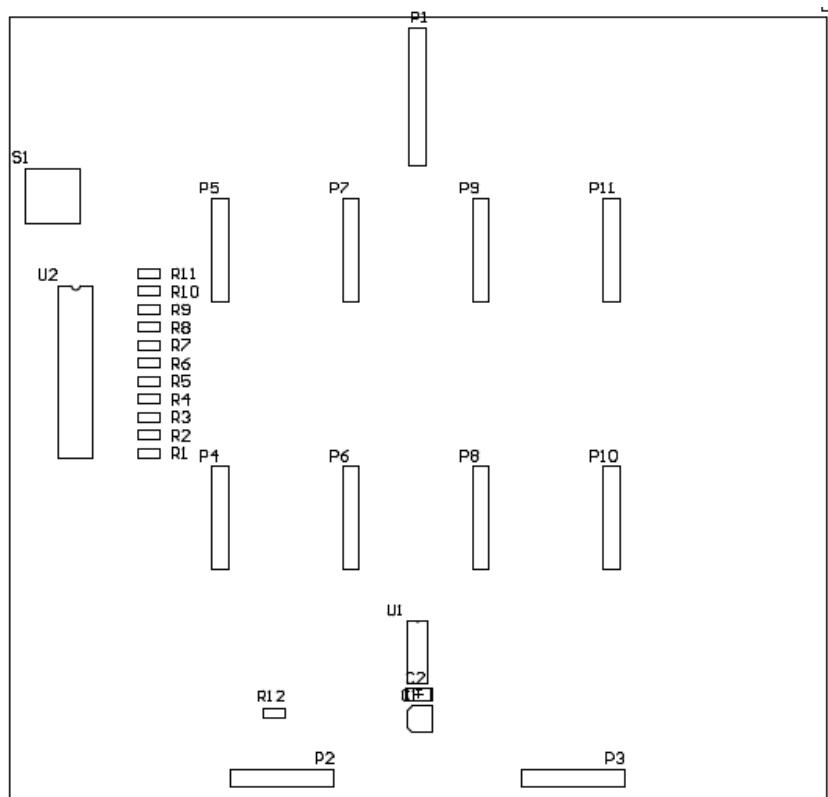
Figur 3.4.18, Filter damping ved 8fs-20kHz

Når vi studere figuren over kan vi se at markør 2 er satt ved 748kHz og at differansen mellom markør 1 (20kHz) og markør 2 er -49,6dB som avrundet blir -50dB. Vi kan dermed konkludere med at filteret har ønsket karakteristikk i forhold til vår designspesifikasjon.

### 3.4.2.2 Hovedkort

Det finnes et hovedkort (posisjon 4 i figur 3.4.14) som ivaretar fellesressurser slik som grensesnitt (posisjon 1-3) til hovedsystemet og et digitalt interpoleringsfilter (posisjon 5). Videre inneholder hovedkortet 4x D/A konverter modulkort (posisjon 6-9). Ytterlige detaljer om D/A konverter modulene kommer i et senere avsnitt. Det digitale filteret er felles for alle 4 modulene. Hovedkortet er designet for å sende de nødvendige digitale (BCKL, DOL, DOR, WCKL) signalene til respektive DAC moduler. I tillegg er det implementert en trykk bryter for å nullstille digitalfilteret samt DIP svitsjer som gjør at man har enkel tilgang til å konfigurere hvordan filteret skal operere. For prototypens vedkommende er det forholdsvis klart hvordan de konfigurerbare pinnene må settes, men for fremtidige utvidelsesmuligheter og økt fleksibilitet er det designet inn DIP svitsj slik at det er mulig å prøve andre kombinasjoner ved behov og tid.

Hele R-2R hovedkortet er pluggbart ned mot systemets hovedkort via totalt 3x såkalt "pin-header" kontakter (posisjon 1-3) som forbinder hovedsystemet og multibit DAC-en. Figur 3.4.19 viser R-2R hovedkortets fotavtrykk mot systemets hovedkort. Her ser vi at grensesnitt kontaktene identifisert ved henholdsvis P1, P2 og P3.



Figur 3.4.19, Arrangement av R-2R hovedkort

Én kontaktrekke (P1) tar seg av spenningstilførsel og jord referanse, én annen kontaktrekke (P2) tar seg av det digitale grensesnittet (I2S) og signal for stille-funksjonalitet (mute) mens den siste kontaktrekken (P3) tar seg av det analoge grensesnittet tilbake til hovedsystemet. Ved å gjøre det på denne måten oppnår vi et definert og tydelig grensesnitt mellom hovedsystemet og R-2R søsterkortet. Detaljert informasjon om pinnetilordning er gitt i vedlegg C (R-2R grensesnitt for spenningstilførsel og inn/ut signaler).

Innledningsvis er det nevnt at det sitter totalt 4 identiske og pluggbare D/A konverter moduler på hovedkortet. Det innebærer at det finnes 4 identiske D/A konverter grensesnitt på hovedkortet - et grensesnitt for hver multibit modul. Vi ser kontaktene for DAC modulene på figur 3.9.14 identifisert ved P4-P11. Hvert av grensesnittene inneholder analog og digital spenningstilførsel med jordreferanser, digitale signaler inn til D/A konverteren (I2S) og det analoge signalet ut fra konverter modulen. Videre finnes det en pinne i grensesnittet som kan benyttes for å snu polariteten på det analoge signalet 180 grader. Hensikten med dette skal vi komme tilbake til litt senere. Men denne funksjonaliteten er implementert i hovedkortet slik at de modulene som skal arbeide i motfase (invertert) får inn et logisk "lavt" (her -5VDC) signal via denne pinnen, mens de modulene som skal jobbe i fase (ikke invertert) får inn et logisk "høyt" signal (her GND). Mer informasjon om balanserte linje signaler er gitt i kapittel 3.4.4.5. Vedlegg C (R-2R grensesnitt for spenningstilførsel og inn/ut signaler) gir detaljert informasjon om pinnetilordning for D/A konverter grensesnittene inn og ut av hovedkortet.

Det digitale interpoleringsfilteret som sitter på hovedkortet har som oppgave å oversample den innkommende datastrømmen med en faktor på x8. Hensikten med dette er å senke kravene til det analoge lavpassfilteret som sitter etter D/A konverteren. Avsnitt 3.9.2.4 gir mer informasjon om design av det analoge filteret.

Komponenter på hovedkortet og forbindelsene mellom dem er arrangert på en mest mulig logisk og hensiktsmessig måte ut fra kriterier som:

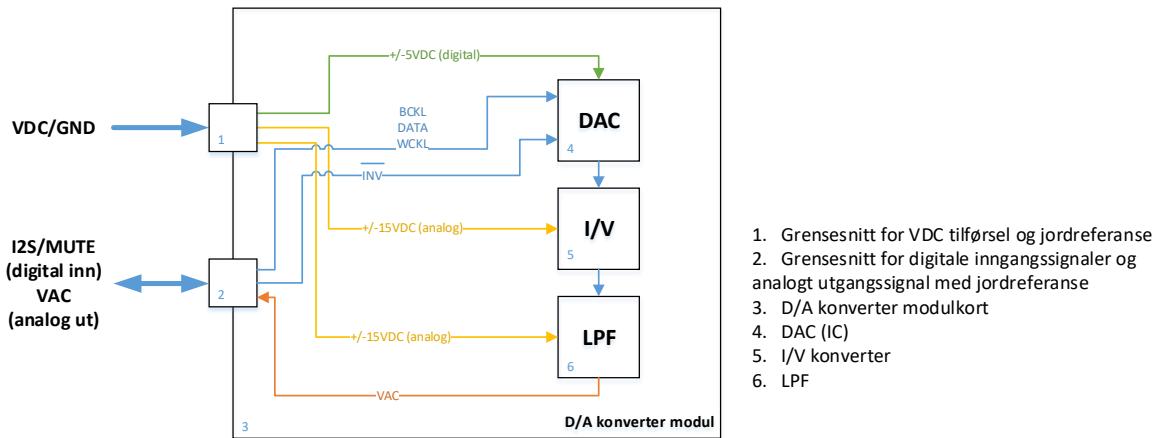
- Naturlig skille mellom spenningsdistribusjon og signal
- Kortest mulig avstand for digitale signaler utenfra og inn til digital filter
- Kortest mulig avstand for analoge signaler fra hver DAC modul og ut fra hovedkortet
- Hensiktsmessig ruting av spenningstilførsel utenfra og videre opp til hver DAC modul
- Kompakt design
- Plassering av DAC modulene på høykant ved siden av hverandre uten at de berører hverandre

Kontaktene P4, P6, P8 og P10 (figur 3.4.19) er for signaloverføringer (digital og analog) mellom hovedkort og DAC modulene. U1 er det digitale interpoleringsfilteret og er plassert på en slik måte at det er kortest mulig vei for de digitale signalene som kommer via grensesnittet utenfra (P2) og inn til filteret, samtidig som det skal være kortest mulig vei for digitale signaler ut fra filteret og videre til hver DAC modul. På samme måte er hver DAC modul plassert og orientert slik at det skal være mest mulig hensiktsmessig å rute digitale signaler fra filteret og ut til DAC-en som beskrevet over, og på samme tid gjøre det mulig å rute analoge signaler fra hver DAC via hovedkortet og ut til grensesnittet uten å bli påvirket av de digitale signalene. DAC modulenes plassering og orientering kommer ikke veldig klart frem av figur 3.9.14, men de er plassert parallelt med hverandre mellom P4/P5, P6/P7 og så videre. Bildet på figur n viser dette tydeligere.

I den andre enden av hovedkortet er grensesnitt for spenningstilførsel utenfra plassert slik at det skal være mulig å legge opp individuell ruting av spenning videre til hver DAC modul i en stjernetopologi. Hver DAC modul får spenningstilførsel inn via P5, P7, P9 og P11. Ved å arrangere hovedkortet på denne måten er det et gjennomgående tydelig skille mellom spenningsfordeling og signal ruting. S1, U2 og R1-R11 er henholdsvis reset bryter, DIP svitsjer og PULL UP motstander. Disse er plassert slik at de påvirker de kritiske signalførende delene av kortet minst mulig.

### 3.4.2.3 DAC modul

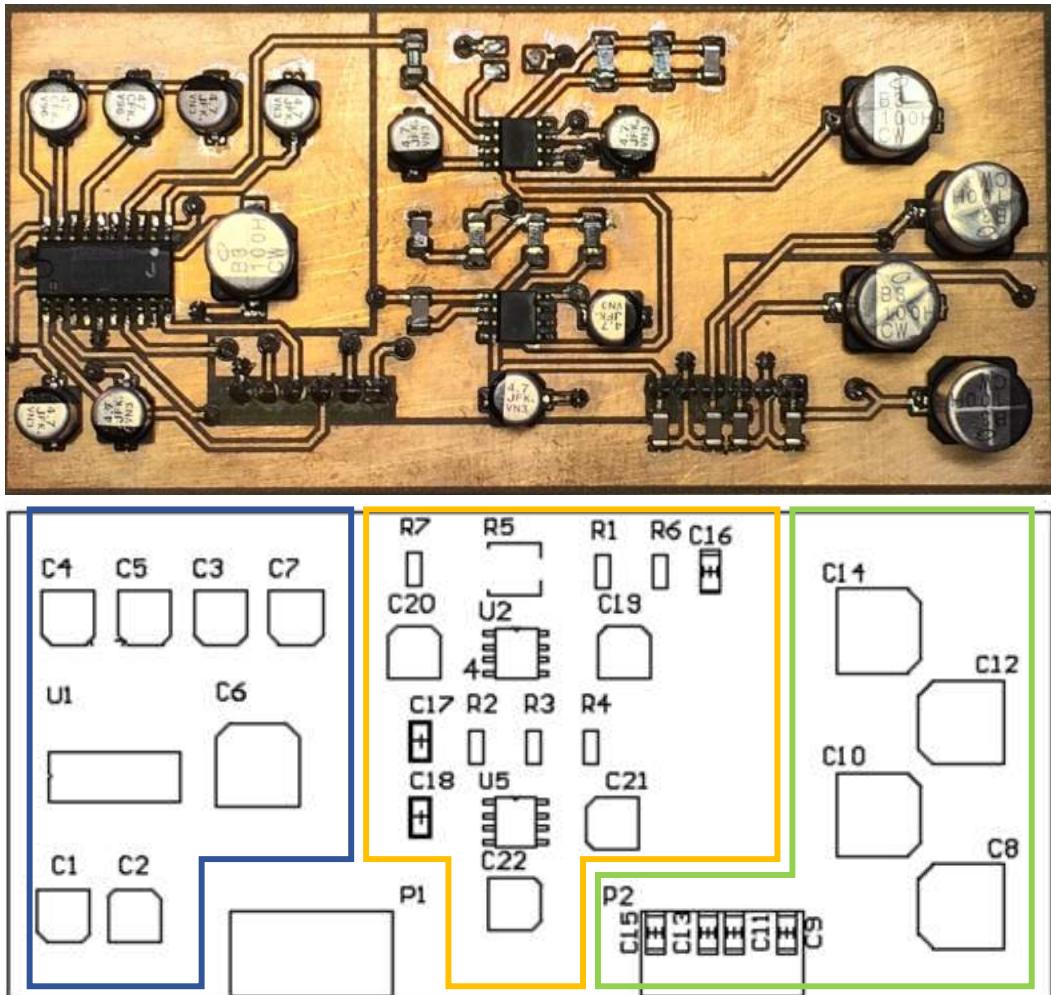
Det er allerede nevnt at det finnes 4 identiske R-2R DAC moduler. Figur 3.4.20 viser grensesnittene som hver av modulene har mot multibit konverterens hovedkort (posisjon 1 og 2).



Figur 3.4.20, Prinsipiell oppbygning av R-2R modulkort

Det er to moduler for hver kanal (venstre/høyre), og hver kanal har én mono DAC som leverer et analogt signal i fase og én annen mono DAC som leverer et signal som er 180 grader i mottfase. Dette benyttes i forbindelse med balanserte utganger hvor hver kanal (venstre/høyre) krever en linje med et ikke-invertert signal og en annen linje med et invertert signal. Modulene er pluggbare og kan enkelt løsnes fra hovedkortet uten bruk av verktøy. Hver modul er en komplett DAC som tar inn et digitalt signal (I2S format) og leverer ut et ferdig lavpass filtrert analogt signal som i prinsippet kan sendes rett til en for-forsterker siden signal styrken er tilpasset linjenivå. På hver modul sitter det en integrert DAC brikke (PCM1704). Videre finnes det en I/V forsterker (transresistans forsterker) som benytter operasjonsforsterker som aktiv komponent (OPA627) og til slutt et 2. ordens analoge lavpassfilter som også benytter en operasjonsforsterker (OP2134). Lavpassfilterets forsterkning er lik 1 i pass bandet. Selve krets løsningen er hentet fra databladet for PCM1704 fra Texas Instruments og er TI's anbefalte løsning for å implementere en høykvalitets audio DAC. Likevel har oppgaven vært utfordrende nok med tanke på å designe kretskort utlegg og valg av komponenter for best mulig resultat.

DAC modul kortene er arranger utfra de samme kriteriene som gjelder for hovedkortet. Figur 3.4.21 viser komponent arrangement på modul kortene.



Figur 3.4.21, Arrangement av R-2R modulkort

Grovt sett kan kortet deles inn i (fra venstre mot høyre) en digital del (blå ramme), en analog del (gul ramme) og en DC del (grønn ramme). C8-C14 er avkoplingskondensatorer for innkommende DC spenning og er plassert så nærmest kontakt punktet som mulig (P2). Avkoplingskondensatorene skal lede rippelspanninger og støy fra spenningskilden til jord. Prinsippet med å holde innkommende spenningsfordeling og avkoplingskondensatorene adskilt fra signal delene av kortet bidrar til å reduseres risikoen for at støy fra DC delen influerer med støyfølsomme deler av signalveien fra inngang til utgang.

Digital delen består av U1 som er selve DAC-en (IC) og C1-C7 som er avkoplingskondensatorer for DC spenninger inn og ut av DAC-en. I den midtre delen av kortet finner vi I/V omformeren og lavpass filteret, nærmere bestemt U2 og U5 samt C16-C22 og R2 til R7. Plassering av både digital- og analogt signal del er gjort slik at det skal være enkelt å rute digitale signaler inn fra grensesnittet (P1) og analoge signaler ut til grensesnittet (også P1). Både C1-C7 (avkoplingskondensatorer for DAC) og C19-C22 som er avkoplinger for I/V og LPD er plassert nærmest mulig de respektive integrerte kretsene.

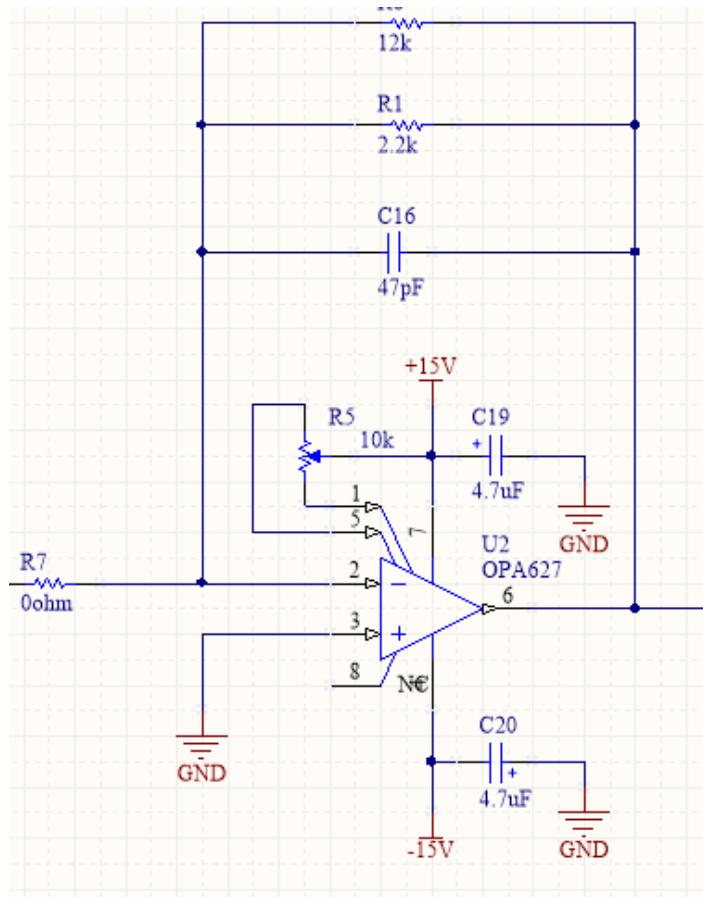
Ellers er det verd å legge merke til noen smarte løsninger som er designet inn i kort-utlegget. R7 er en 0ohms motstand ("jumper") som enkelt kan fjernes for å bryte signal veien fra D/A konverteren til den analoge I/V konverteren. Dette legger til rette for enklere testing og feilsøking ved at man kan fjerne R7 og sette inn et analogt signal med ønsket amplitude og frekvens før I/V-

konverteren. Videre er det satt av plass til et potensiometer (R5) som kan brukes til å korrigere for offset i operasjonsforsterkeren U2 som er den aktive komponenten i I/V konverteren. Det kan være hensiktsmessig å benytte denne muligheten dersom offset spenninger ut fra operasjonsforsterkeren skaper problemer som for eksempel skjevhets mellom venstre og høyre kanal eller harmonisk forvrengning(?)

En annen smart løsning er R6 som er koplet i parallel med R1. Ved å kunne parallell-kople to motstander på denne måten har man mye større grad av fleksibilitet i forhold til nøyaktigheten på den maksimale amplitude man ønsker ut fra DAC modulkortet. Det er spesielt hensiktsmessig dersom utstyret som kommer etter DAC-en har ulike krav til inngangsnivå.

### 3.4.2.4 I/V konverter (transresistans forsterker)

I/V-konverteren som sitter i den analoge kretsen etter DAC-en skal konvertere strømsignalet som DAC-en leverer til et spenningssignal som sendes videre til lavpassfilteret foran utgangen. Figur 3.4.22 er et utsnitt fra skjemategningene og viser dette trinnet slik det ble implementert.



Figur 3.4.22, I/V konverter etter R-2R DAC

Parallelmotstanden R1 og R6 er tilbakekoplingsmotstanden fra utgangen til inngangen på U2 og den resulterende verdien på  $R_1||R_6$  bestemmer forsterkningen til I/V konverteren. Utgangsspenningen ut på utgangen av U2 er bestemt av:

$$u_{ut} = i_{in}x (R_1||R_6) \quad (3.7)$$

$i_{in}$  = strømmen på utgangen fra D/A konverteren

I avsnitt 3.4.2.1 (Simuleringer) så vi at den opprinnelige verdien på tilbakekoplingsmotstanden R1 (2.5kohm) ga en maksimal amplitude på 3V ved påtrykk av et 1.2mA signal inn på I/V-konverteren. Siden vi skal ha balanserte linjeutganger (kapittel 3.2 Designspesifikasjoner) med maksimalt 1.228Vrms måtte det benyttes en annen motstandsverdi. Nærmest kom vi ved å bruke en motstand på 2.2kohm i parallel med en 12kohm som gir totalt 1.85kohm:

$$R_{tot} = \left( \frac{R_1 * R_6}{R_1 + R_6} \right) \quad (3.8)$$

$$R_{tot} = \left( \frac{2.2 * 12}{2.2 + 12} \right) k\Omega = 1.85k\Omega$$

Denne motstandsverdien i tilbakekopplingen ga tilfredsstillende resultat for ytelsestestene som ble gjort i etterkant (se kapittel 4.1.1 Signalstyrke).

Som aktiv komponent i dette trinnet er OPA627 benyttet etter anbefaling i datablad for R-2R DAC-en (PCM1704) [21]. En karakteristikk som spesielt trekkes frem er dens gode "slew-rate" egenskaper. Høy "slew-rate" gir gode dynamiske egenskaper, noe som er ønskelig i HiFi lydanlegg.

### 3.4.2.5 Analogt lavpassfilter

Det analoge lavpassfilteret har til hensikt å filtrere bort uønskede frekvenskomponenter før signalet sendes til utgangene. Før kretskort utlegg ble designet i Altium Designer ble filter krets simulert og verifisert (se 3.4.2.1). Vi har tidligere sett at gevinsten ved å oversample det digitale signalet med 8fs før det mates inn til DAC-kretsen er at kravene til det analoge filteret blir lavere enn de ville vært uten å oversample først. Dette avsnittet vil belyse dette nærmere.

Hvis man tenker seg at det kommer inn et signal hvor  $f_s$  er 48kHz (laveste  $f_s$  for høyoppløst digital lyd, se vedlegg J Forstudie Av Høyoppløst Digital Lyd) og vi ønsker at alle komponenter fra Nyquist frekvensen (24kHz) og oppover skal ha en demping på minimum 45db ( $A_s \leq -45dB$ ) måtte vi ha et analogt filter av 29. orden (se utregninger under) eller høyere hvilket ikke er realistisk i praksis. Ved å heller oversample 8x slik at  $f_s_{ny}$  blir 384kHz kan man klare seg med et filter av 2. orden. En bonus ved denne løsningen er at man kan tillate et høyere passband, noe som mange "audiofile" mener er nødvendig for å få frem mer detaljer i det avspilte materialet.

Laveste filter orden uten 8x oversampling:

$$n = -\frac{0.05A_s}{\log_{10}\left(\frac{\omega_s}{\omega_p}\right)} = -\frac{0.05(-45)}{\log_{10}\left(\frac{24kHz}{20kHz}\right)} = 28.4 = 29 \quad (3.9) [31]$$

Laveste filter orden med 8x oversampling:

$$n = -\frac{0.05A_s}{\log_{10}\left(\frac{\omega}{\omega_p}\right)} = -\frac{0.05(-45)}{\log_{10}\left(\frac{384kHz - 20kHz}{20kHz}\right)} = 1.8 = 2$$

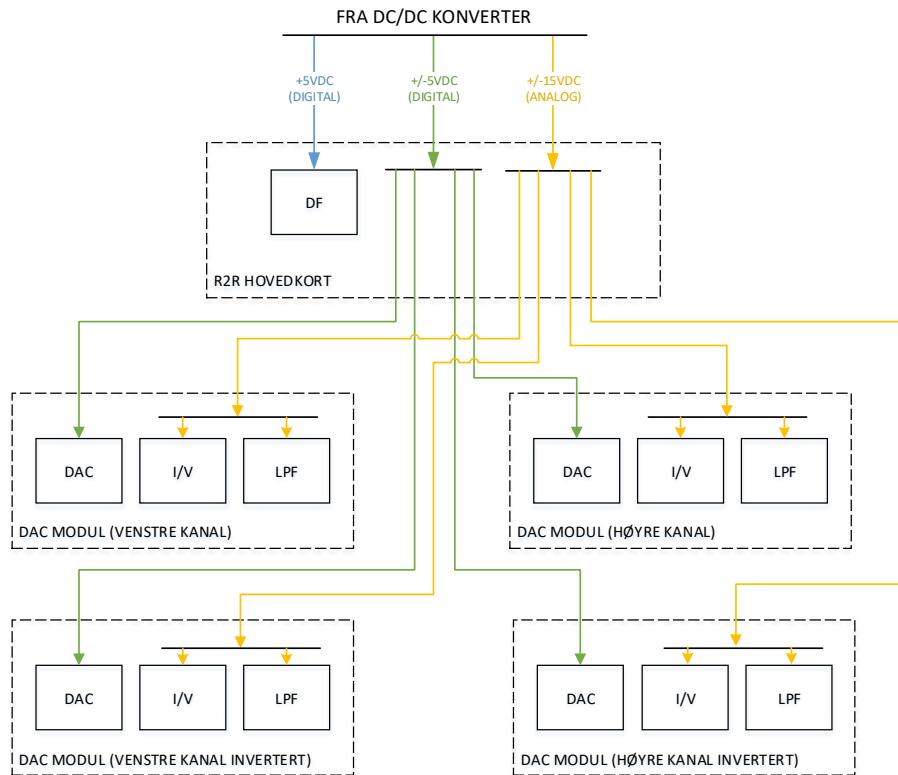
Transferfunksjonen for analogfilteret er gitt i formel 3.9 som ble funnet ved å mate inn våre komponentverdier i en filterkalkulator for tilsvarende filter som ligger tilgjengelig på internett [30].

$$G(s) = -\frac{86349820392.37}{s^2 + 420696.33s + 86349820392.37} \quad (3.10) [30]$$

Etter anbefaling i datablad for R-2R DAC (PCM1704) er OP2134 valgt som aktiv komponent i lavpassfilteret på grunn av dens gode egenskaper ved bruk i HiFi lydanlegg [21].

### 3.4.2.6 VDC distribusjon

Fordeling av DC spenning til de ulike delene av R-2R systemet gjøres ved hjelp av stjerne topologi hvor hver enkelt forbruker har en dedikert tilførsel som går så langt tilbake til et felles knutepunkt som mulig. Prinsippet som er benyttet fremkommer av figur 3.4.23.



Figur 3.4.23, VDC distribusjon for R2R DAC

I praksis vil det felles knutepunktet gjerne være grensesnittet inn til hvert enkelt kort. Det er implementert separate jordplan for henholdsvis digital- og analog del som er koplet sammen så nær kretskortets tilkoplingskontakt som mulig. Sammenkopling av jordplanene er gjort på en slik måte at det skal være lav risiko for at høyfrekvente jordstrømmer påvirker kritiske deler av systemet som for eksempel I/V forsterkeren eller lavpass filteret.

### 3.4.2.7 Komponentvalg

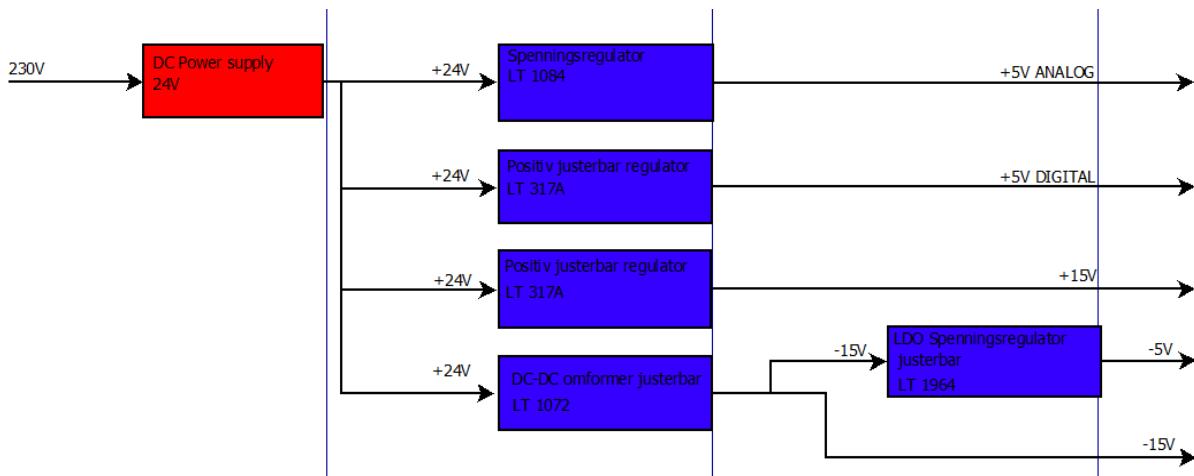
Valg av komponenter er gjort i tråd med anbefalinger som er gitt av Texas Instruments' datablad for DF1704 og PCM1704. Store avkopplingskondensatorer er av typen Aluminium Elektrolytt mens de mindre som står i parallelle er keramiske chip kondensatorer. Det er gjennomgående benyttet OFM (Overflate Monterte) komponenter både for å ivareta et enhetlig design men også med tanke på plass hensyn slik at systemet blir så kompakt som mulig. Det er likevel benyttet kontakter for hullmontasje ved grensesnittene mot andre kort. På den måten er mest mulig av loddepunktene samlet på én side av kretskortene samtidig som det gir noe bedre mekaniske egenskaper. Motstander og chip kondensatorer er av 1206 format. Dette gir et relativt kompakt design samtidig som det gir mulighet for å la ledningsbaner krysse under komponentene (motstander). En annen gevinst er at denne størrelsen er overkommelig å lodde for hånd og likevel klare å oppnå et godt resultat.

### 3.4.2.8 Byggekvalitet

Alle kretskortene som inngår i R-2R DAC-en er i sin helhet montert og loddet for hånd. Som et tiltak for å sikre et godt sluttresultat både med tanke på håndverksmessig kvalitet samt lydkvalitet har det underveis i prosessen vært forsøkt å holde et høyt nivå på det håndverksmessige arbeidet. For best mulig resultat er det viktig at alle kontaktpunkter har god elektrisk og mekanisk kontakt i loddepunktet. Da er riktig temperatur, varighet på tilførsel av varme samt mengde loddetinn viktige faktorer. Disse faktorene har blitt nøye overvåket og kontrollert under montasje av kretskortene. Alle loddepunkter er kontrollert en ekstra gang, og der hvor det har vært nødvendig har loddgene blitt justert tilsvarende for å oppnå god nok kvalitet. Spesielt har det vært viktig å påse at de overflatemonterte elektrolyttkondensatorene har blitt skikkelig loddet siden de primært er beregnet på maskinloddning med pasta og ovn. Disse komponentene er i særdeleshet krevende å få loddet skikkelig mot jordplan siden arealet av jordplanet gjør at man må tilføre mye varme. Her har tidligere erfaring fra produksjonsbedrift av kretskort kommet godt med.

### 3.4.3 Strømforsyning

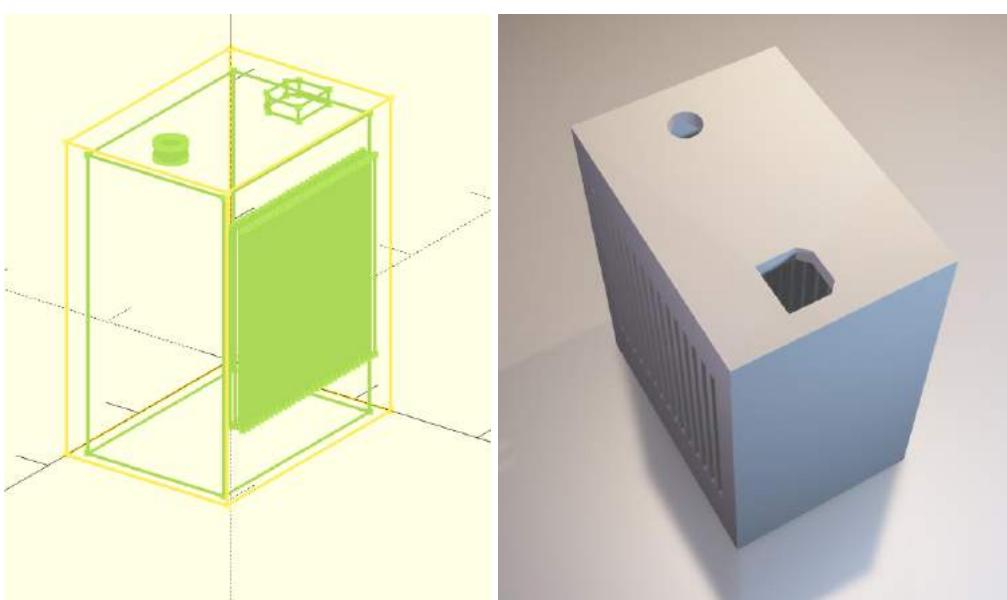
Denne delen av rapporten omhandler strømforsyningensdelen til kretsen. Strømforsyningen er en viktig del av prosjektet, en god og stabil strømforsyning vil ha en avgjørende effekt på sluttresultatet av produktet. Gruppen har fått låne en 24V DC strømforsyning fra Dr. Lei Jiao, som er veileder for prosjektet, for at denne skal kunne forsyne kretsen med tilpasset spenning vil det være behov for flere spenningsregulatorer. På den måten kan en regulere spenningen til ønsket nivå. Valg av komponenter er tatt i henhold til spesifikasjonene til DAC-ene, der stabilitet og støynivå er noe av de viktigste kriteriene. Blokkdiagrammet i figur 3.4.24 gir en oversikt over kretsen av strømforsyningsmodulen.



Figur 3.4.24, Blokkdiagrammet til strømforsyningeskretsen

#### 3.4.3.1 AC/DC modul

AC/DC modulen som konverterer fra 120 volt AC til 24 volt DC er i utgangspunktet en ferdig modul og ikke er en del av oppgaven. Det var likevel ett ønske fra oppgavegiver å lage en kapsling til denne modulen da 230V AC spenning var eksponert på en sånn måte at det kunne være farlig å håndtere. Kapslingen ble designet med 3D-modelleringsverktøyet SCAD og skrevet ut med en *CubePro White* 3D-printer. Modell og endelig resultat vises i fig. 3.4.25 og 3.4.26.



Figur 3.4.25, 3D'modell av kapsling til 24V strømforsyning (110x215x160) mm

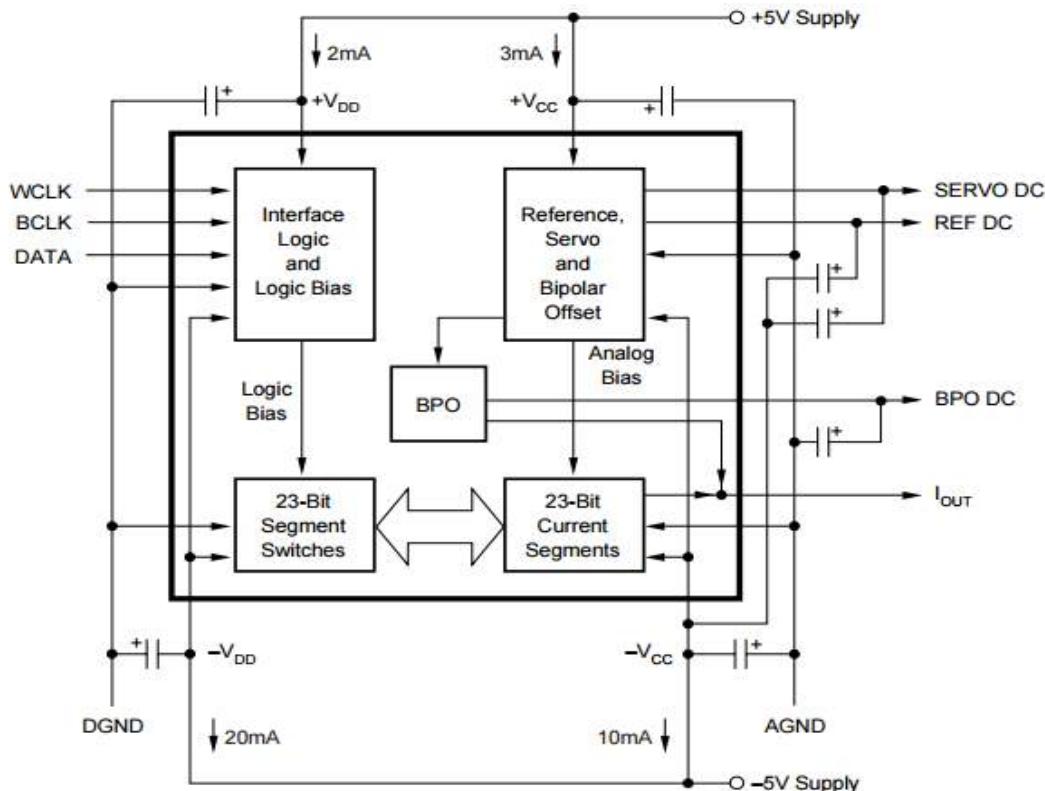


Figur 3.9.26, Endelig resultat

### 3.4.3.2 DC/DC modul

Å designe en funksjonell krets går gjennom flere faser, det er flere faktorer som bør tas hensyn til, valg av komponenter i henhold til spesifikasjoner, koblingsmetoden, krets design og ikke minst et forventet resultat (se figur 1.6.2).

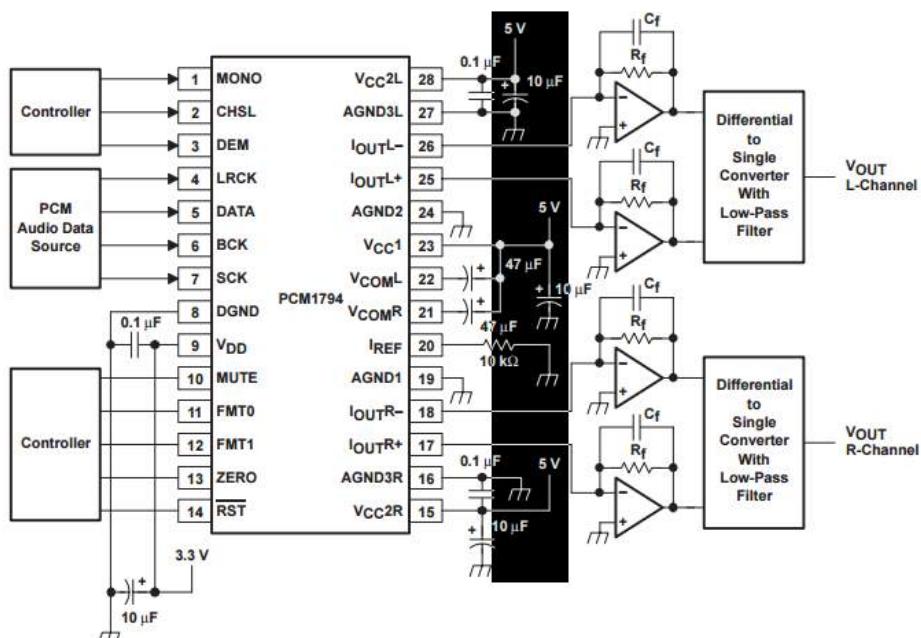
For dette prosjektet ble det valgt to DAC'er med forskjellige arkitektur, en R2-R DAC (PCM1704U-J) og en Delta-Sigma DAC (PCM1794DB). Både R2-R og Delta-Sigma DAC'en skal ha flere spenningsnivåer, førstnevnte trenger  $\pm 5V$  forsyning for drift, begge de positive forsyningsspenningene +VDD og +VCC bør kobles på samme koblingspunkt på strømforsyningskretsen, altså til en enkelt +5V analog forsyning, det gjelder også de negative forsyningsspenningene -VDD og -VCC bør kobles på samme koblingspunkt, altså til en enkel -5V analog forsyning. Ved å bruke separerte analog og digital delen i strømforsyningskretsen vil en ikke nødvendigvis oppnå noe fordeler, det vil heller være viktigere at analogdelen som brukes til å forsyne R2-R'en er så rippel og støyfri som mulig for å redusere forsyningsstøyen til utgangen. Strømforsyningsavkoblingskondensatorer skal brukes til alle forsyningsspinner for å minimere støy videre til selve chipen. Se figur 3.4.27, her vises det også at begge jordtilkoblingene AGND og DGND er koblet til et jordplan så nær PCM1704 som mulig. Digitalfilteret til denne DAC'en skal forsynes med +15V og -15V.



Figur 3.4.27, Strømforsyning for R-2R DAC [21]

Delta-Sigma DAC-en (PCM1794DB) må også forsynes med flere spenningsnivåer +5V (se figur 3.4.26 under «typical connection diagram», farget svart). Både +15V og -15V til filterinngangene (se figur 3.4.26), på samme måte som R2-R en er det både analog og digital del.

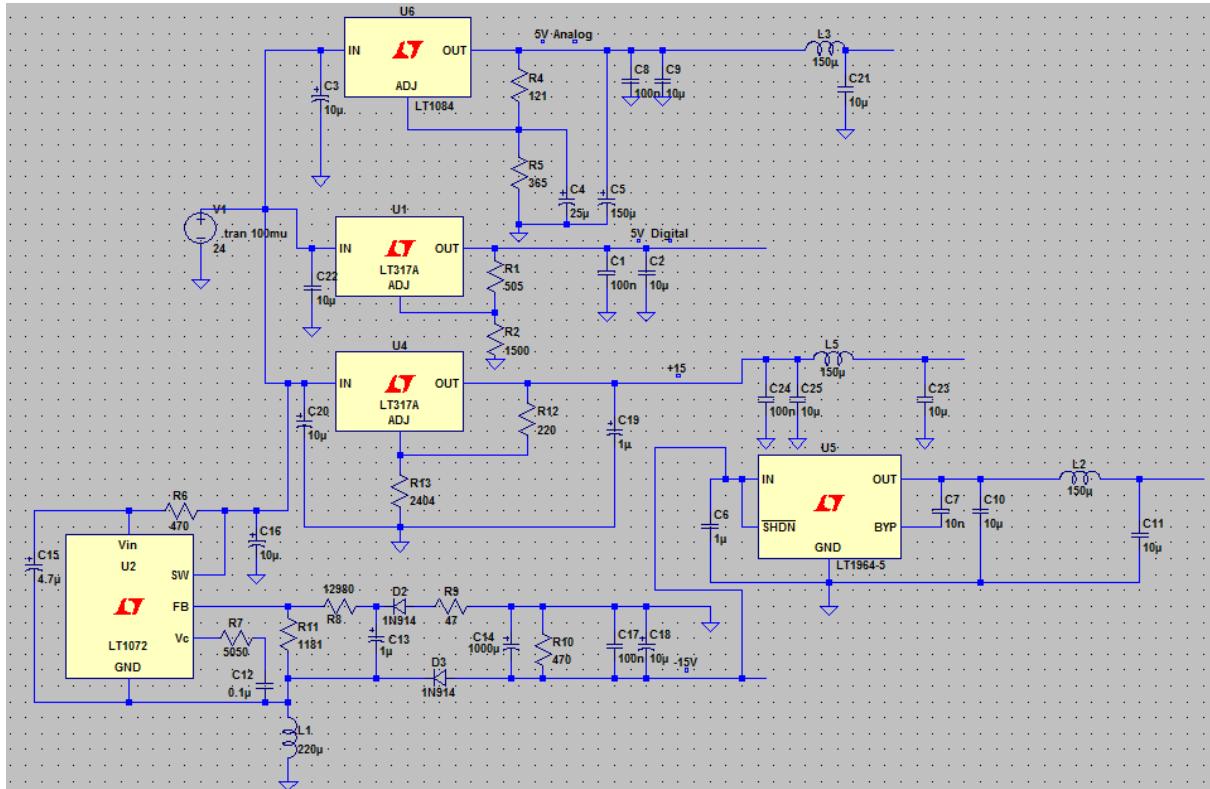
#### TYPICAL CONNECTION DIAGRAM



Figur 3.4.27, Strømforsyning for Sigma-Delta DAC [4]

### 3.4.3.3 Krets design

Programverktøy **LTS spice** ble brukt for simuleringsdelen av kretsen, (for beskrivelse av programvaren se 2.7.1). Figur 3.4.28 viser kretsskjematikken for kretsen i sin helhet med alle spenningsregulatorene, den viser også en enkel oversikt over koblingsmetoden. Figur 3.4.29 viser da simuleringen for alle regulatorene med ønsket spenningsnivå.



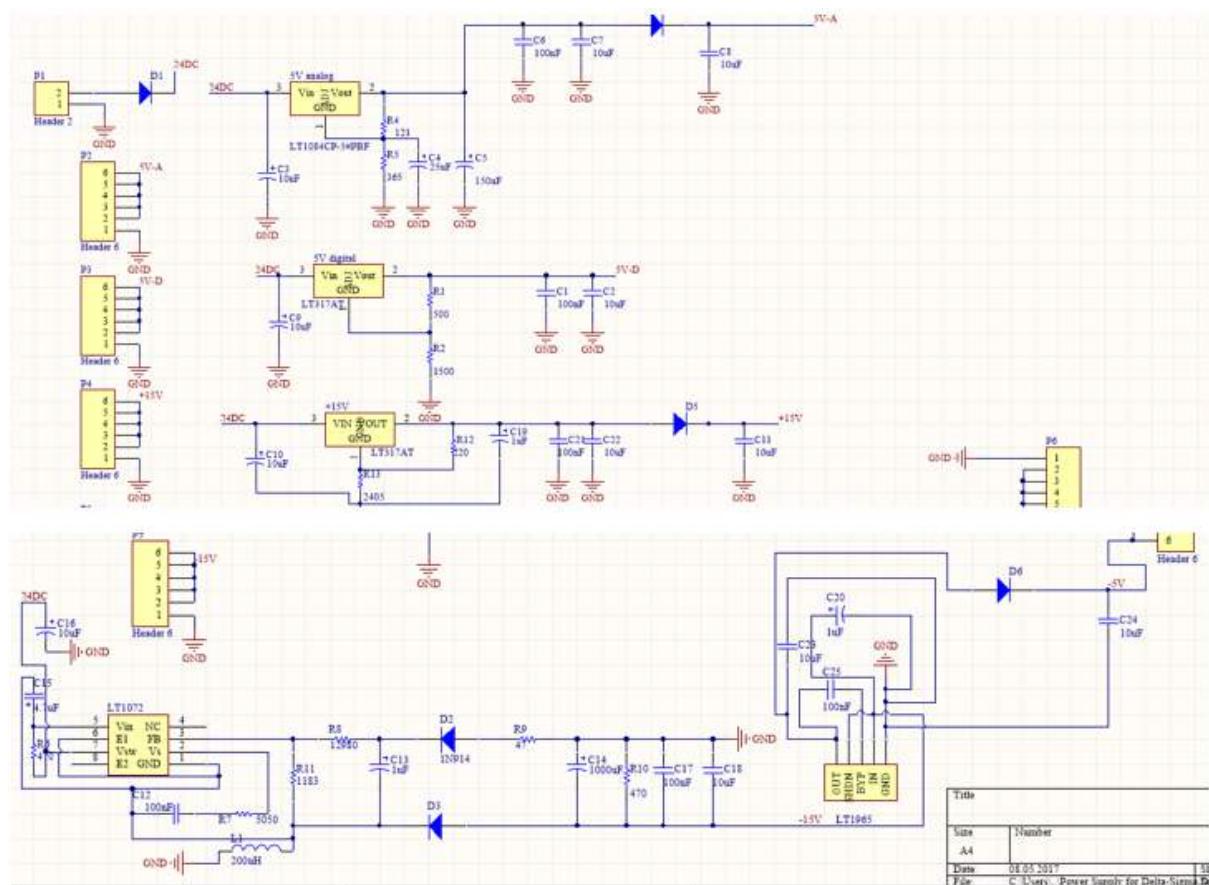
Figur 3.4.28, Kretsskjematikk (LTS spice)



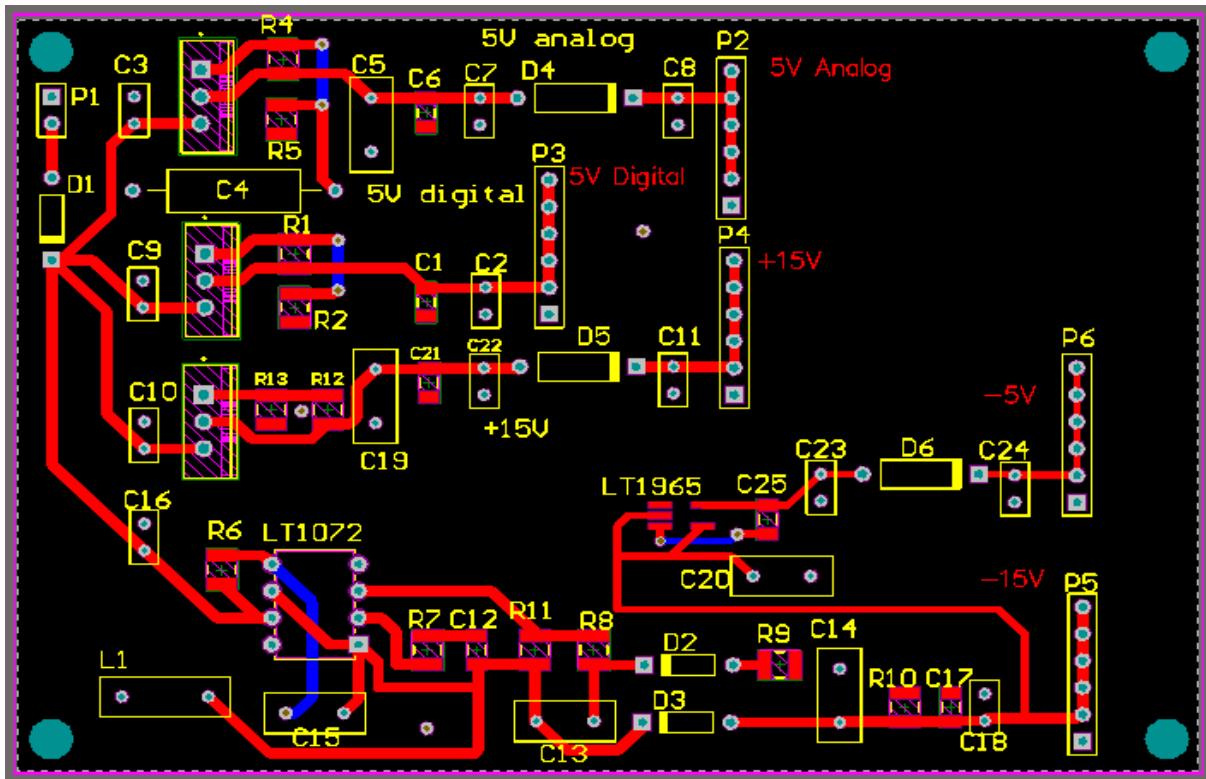
Figur 3.4.29, Simulering av alle regulatorene (LTS spice)

**PCB-design.** Programvaren Altium Designer (For merinformasjon om programvaren, se 2.7.2), ble brukt for PCB-utlegg delen i prosjektet. Kretskortet ble implementert på et (105x72) mm kobberplan, lederlinjene ble designet både på topplag og bunnlag i kretskortet. Krav til avstand og plassering av komponenter ble tatt i henhold til anbefalinger fra databladene, det ble også tatt hensyn til valg av riktige *footprint* til komponentene. Komponentene ble loddet for hånd under mikroskop, viktige faktorer som temperatur og loddetinn-mengde vil ha en effekt på resultatet, når det gjelder det mekaniske kontakten og ellers utsendemessing. Etter hvert loddepunkt ble kontakten mellom komponenten og kretskortet testet, underveis i arbeidsprosessen ble kortet ofte kortsluttingssjekket.

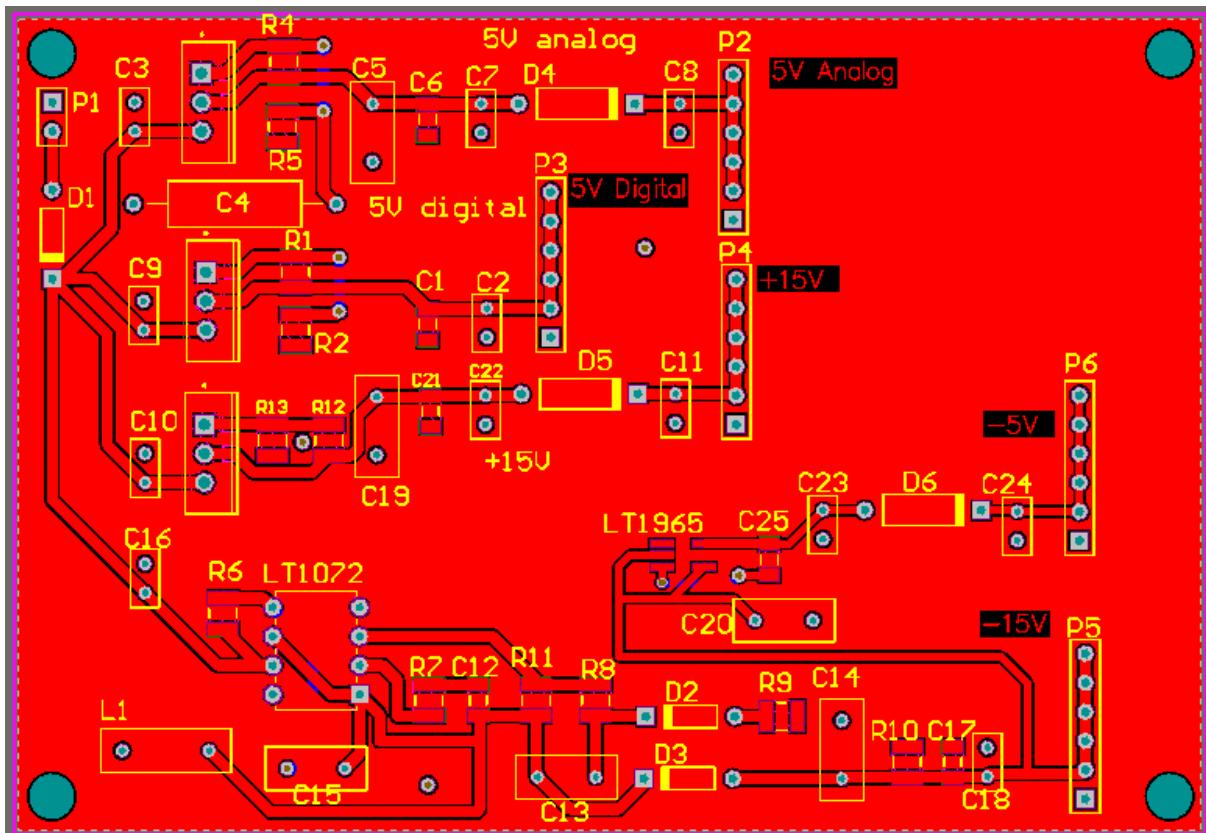
Ser en på endelige sluttresultatet som er vist i figur 3.4.34 er det vel noen smarte løsninger er verdt å nevne, blant annet plassering av en diode av typen (1N4004) som vil beskytte kortet mot eventuelt feil spennings-setting, også plasseringen av CL filtrerne rett før spenningsutgangene slik at uønsket støy vil bli minimert videre til DAC'ene. På alle utganger har det blitt benyttet av 6 hulls header e som gir mulighet for flere utganger i samme spenningsnivå samt individuelt jordtilkobling for å unngå jordsløyfestrømninger.



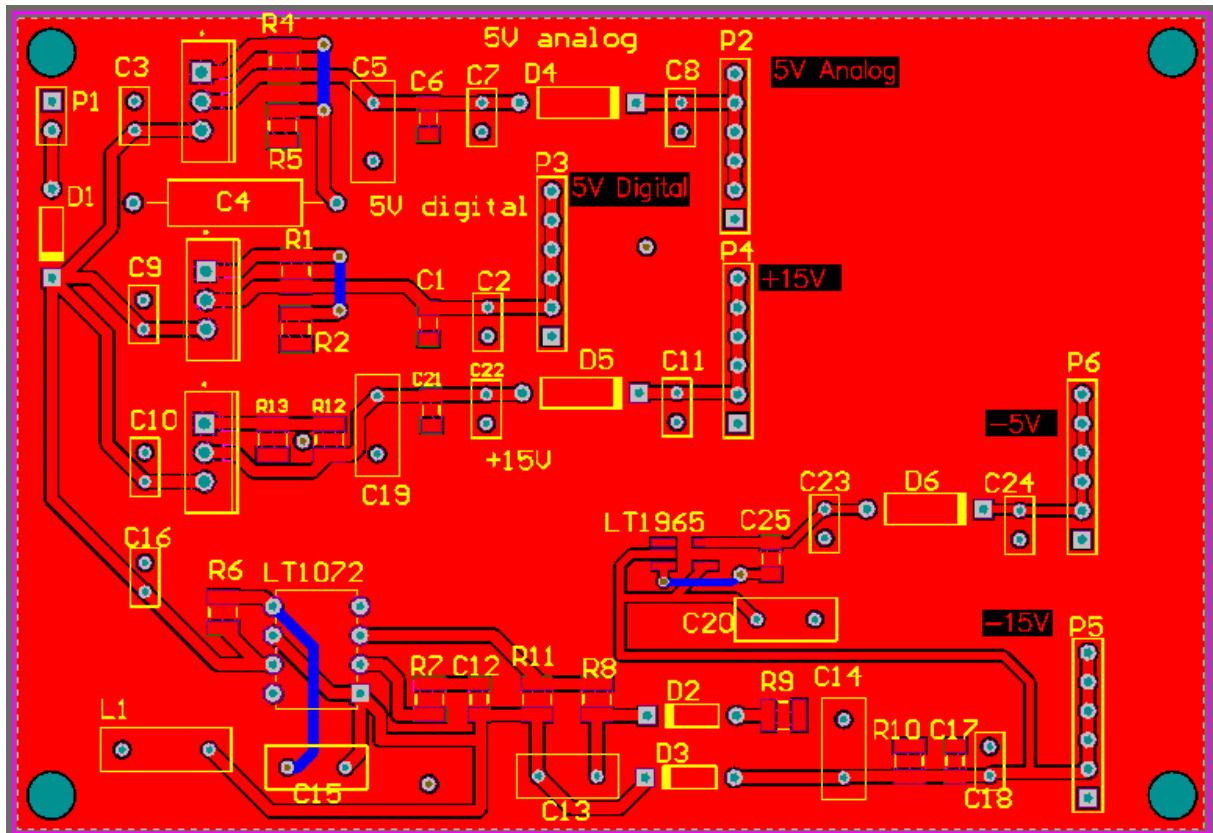
Figur 3.4.30, Kretsskjematikk Altium Design



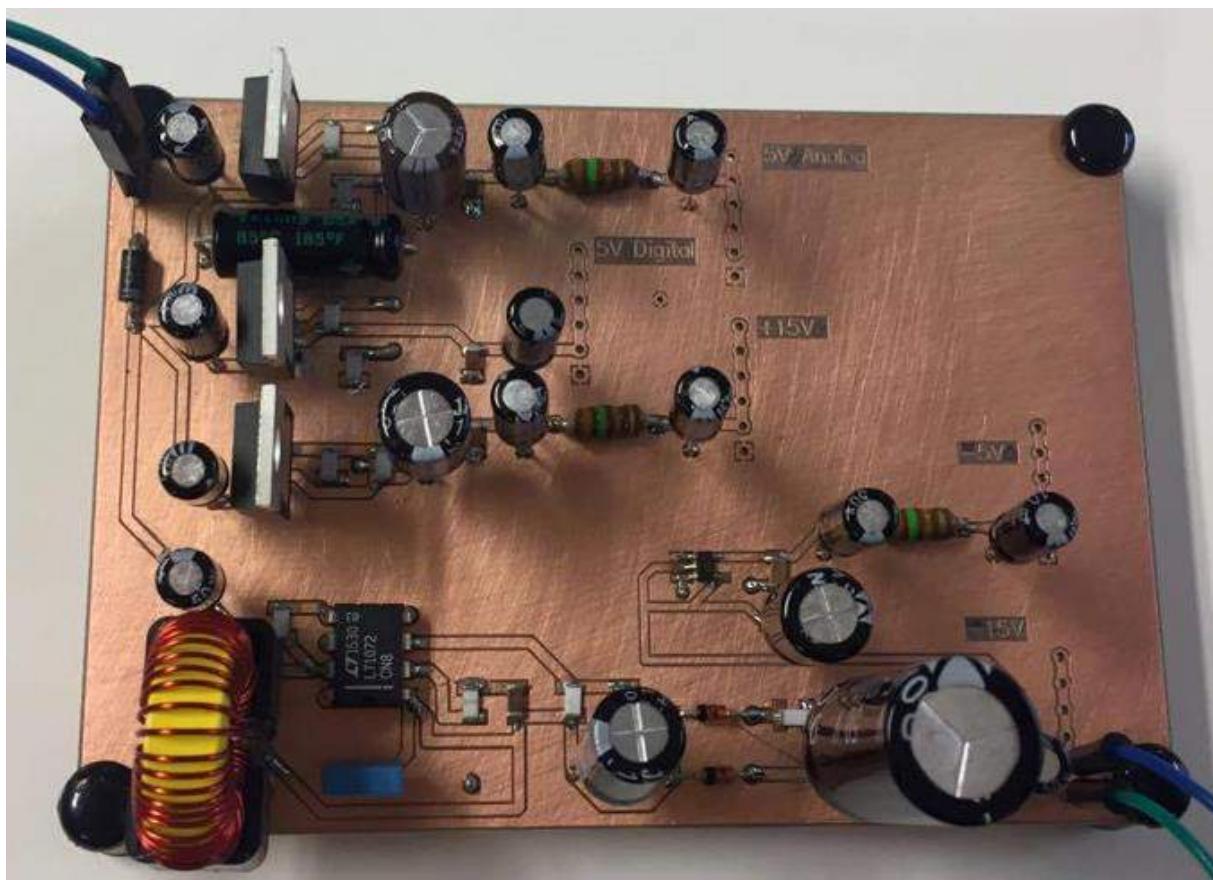
Figur 3.4.31, PCB Altium Design



Figur 3.4.32, PCB topplag



Figur 3.4.33, PCB bunnlag

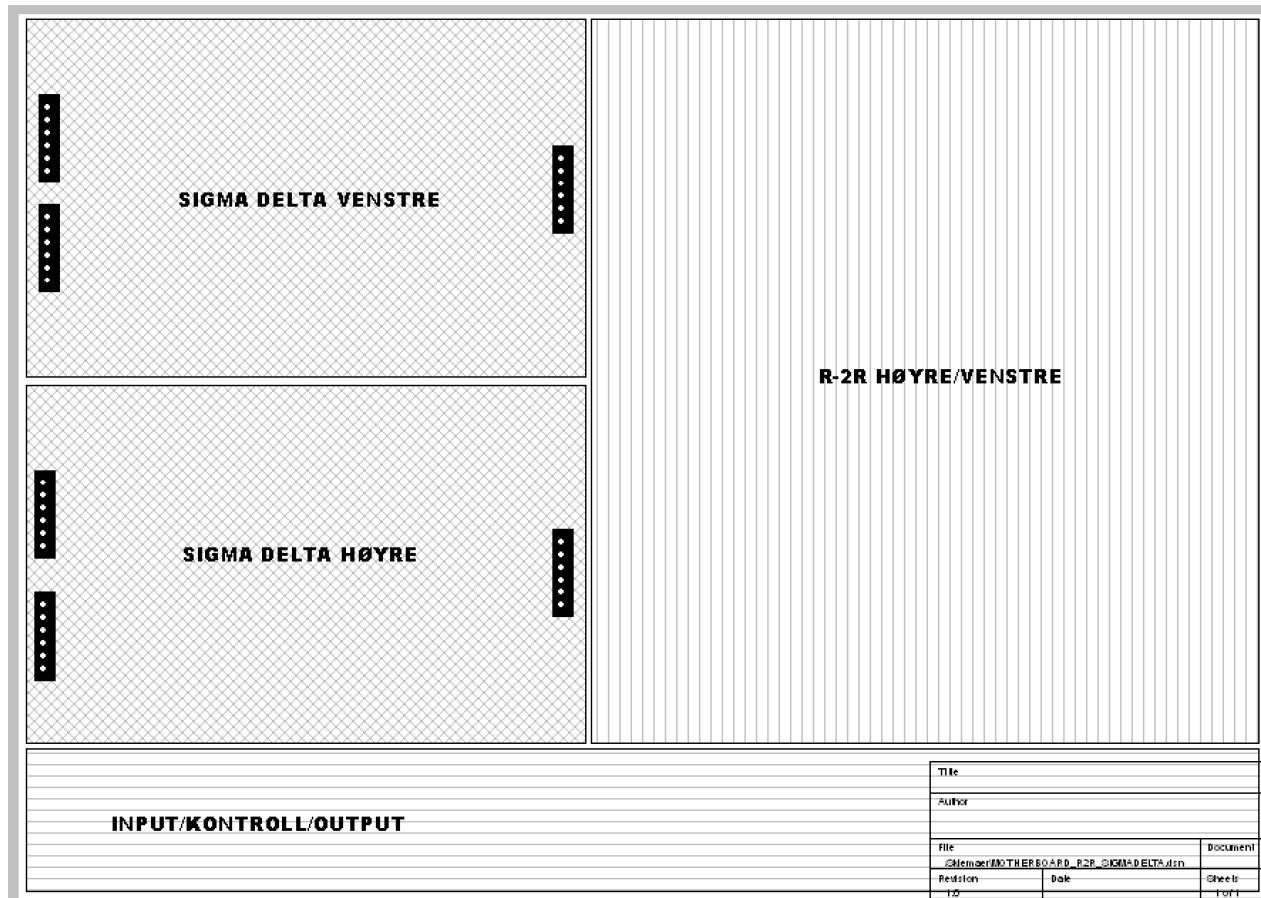


Figur 3.4.34, Komplett kretskort

**LC filter** (merket med LC i figur 3.3.6) i de fleste DC-DC kretser der det er benyttet både lineære og switchings regulatorer er det anbefalt en type filtrering på utganger, dette for å redusere rippel og at uønsket støy videre til Hovedkort

### 3.4.4 Hovedkort

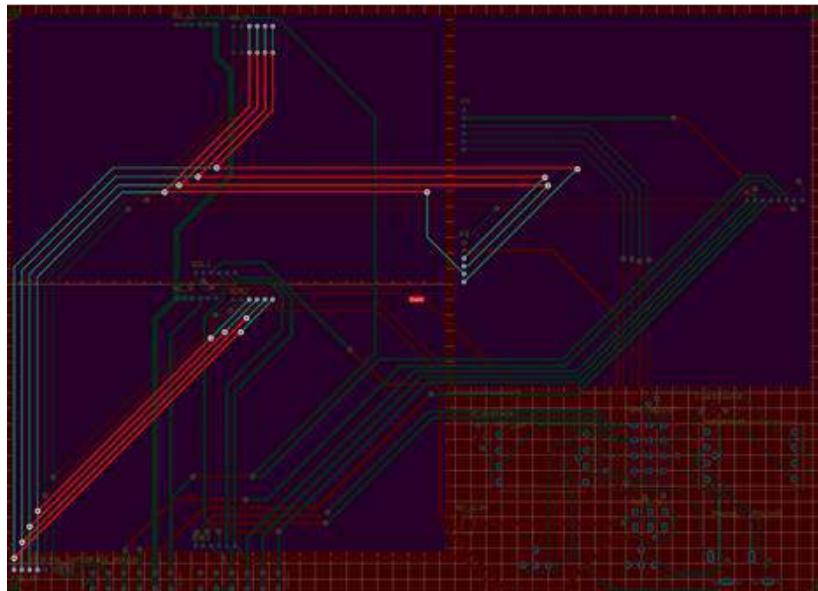
Hovedkortet skal sørge for at testingen kan gjennomføres på en rask og effektiv måte og skal være bindeleddet mellom det digitale grensesnittet (inngang for S/PDIF-signaler) via I<sup>2</sup>S, DAC-ene, og det analoge grensesnittet (galvanisk skille og balansert og ubalansert utganger). Hovedkortet skal også fordele strøm ut til de ulike modulene fra strømforsyningssmodulen som kobles til eksternt via rekkeklemmer. En grov skisse av hovedkortet (figur 3.4.35) viser planlagt plassering av de ulike modulene. Det endelige resultatet kan sees på figur 3.4.40.



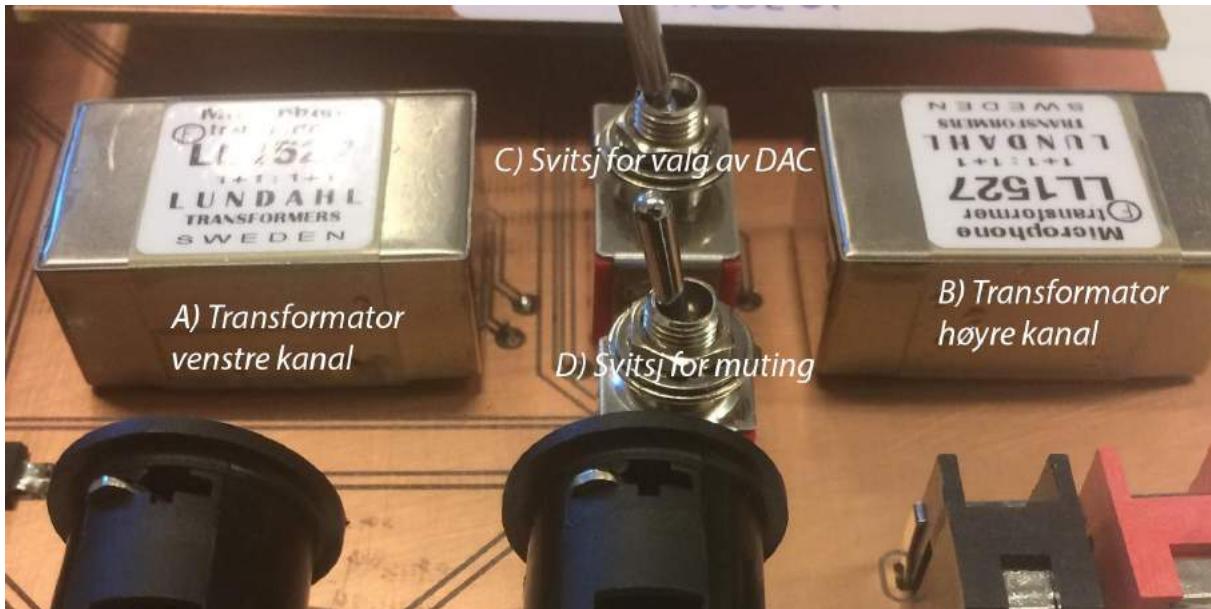
Figur 3.4.35, Plassering av moduler på hovedkortet (265x190)mm

#### 3.4.4.1 Distribuering av digitale signaler

Det digitale grensesnittet kobles til DAC-ene via I<sup>2</sup>S bus. I<sup>2</sup>S bussen kommer inn på hovedkortet via en intern header pinne, og splittes deretter opp i tre; ett til hver sigma-delta kanal og et til R-2R søsterkortet som vist i 3.4.36.



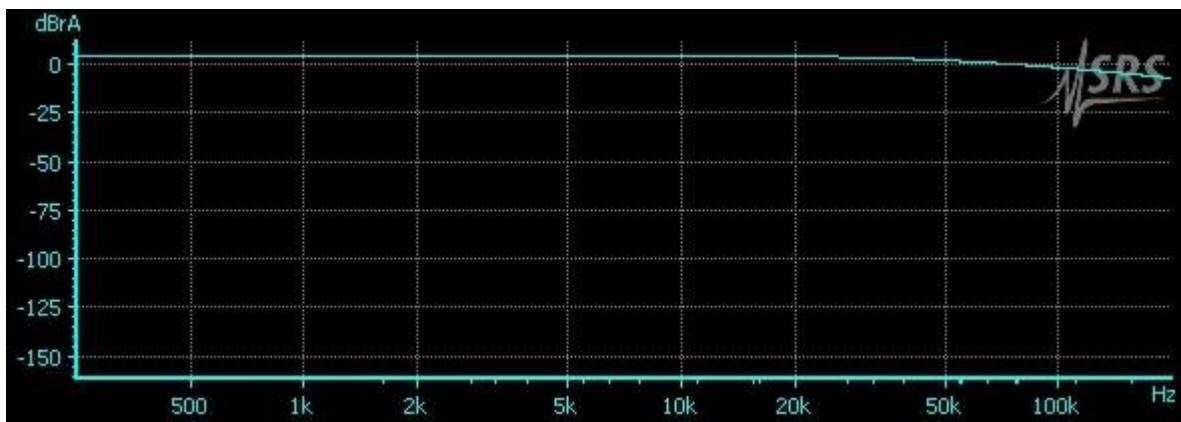
Figur 3.4.36, Hovedkortet med I<sup>2</sup>S spor fremhevet



Figur 3.4.37, Oversikt over del av hovedkort

### 3.4.4.2 Galvanisk isolator

En 1:1 transformator ved hver utgang (høyre/venstre) ble benyttet for å forhindre at det skulle oppstå sirkelstrømmer i jordplanet mellom forforsterker og hovedkort. (figur 3.4.37A og 3.4.37B). Det var også hensiktsmessig å kunne benytte disse for konvertering fra ubalanserte til balansert utgangssignal dersom det av praktiske årsaker skulle bli nødvendig. Siden det analoge signalet går direkte igjennom denne komponenten var det viktig å benytte transformatorer beregnet for lydsignaler da disse har en flat frekvensrespons og liten grad av harmoniske forvrenginger. Til dette formålet ble det valgt å benytte Lundahls lydtransformator (LL1527). Frekvensresponsen til denne ble målt som vist i figur 3.4.38.



Figur 3.4.38, Frekvensrespons til LL1527

#### 3.4.4.3 Veksling og muting

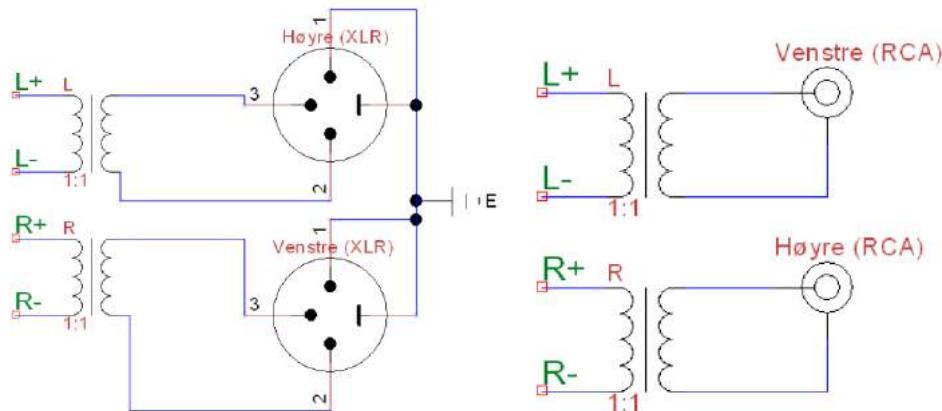
En svitsj for muting av DAC-ene skulle forhindre at disse ble påvirket av hverandre via elektromagnetisme eller variasjon i jord-potensialet (figur 3.4.37: C og D). En svitsj for å velge hvilken DAC som kobles til utgangsportene på hovedkortet skulle ideelt sett også ta seg av mutingen, men fordi det ble problemer med å finne en svitsj med nok poler ble det nødvendig med to separate svitsjer. Det ble vurdert å benytte en relé-styrt svitsj, men av hensyn til økt kompleksitet og tid ble dette droppet til fordel for mekanisk styrt svitsj.

#### 3.4.4.4 Ruting av differensielle signaler

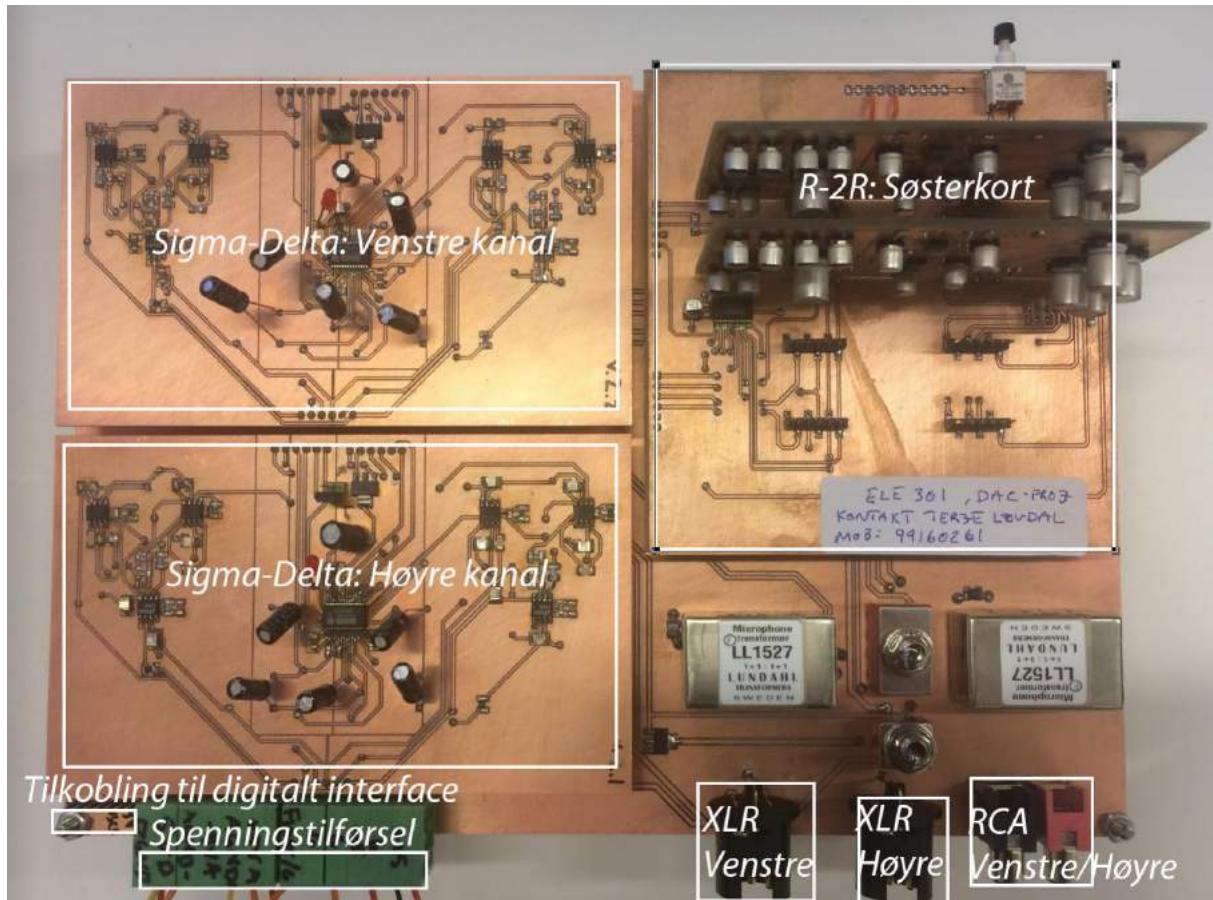
De differensielle signalene ut fra DAC-ene har den egenskapen at felles støy kan kanselleres hos mottaker. Et kriteria for at støy i signalet skal kunne kanselleres er at støyen finnes i begge signalene, det er derfor viktig at differensielle signaler rutes så tett opp mot hverandre som mulig.

#### 3.4.4.5 Balanserte og ubalanserte utganger

Balanserte og ubalanserte utganger kobles som vist i figur 3.4.39, dog i parallel med felles transformator. Det balanserte uttaket kobles via en svitsj til jord for å kunne fjerne jordkoblingen dersom det oppstår uønskede strømsløyper i jordplanet mellom forsterker og DAC [32]



Figur 3.4.39, Skisse av kretsskjematikk for tilkobling av utgangssignalene til XLR og RCA-kontakter.



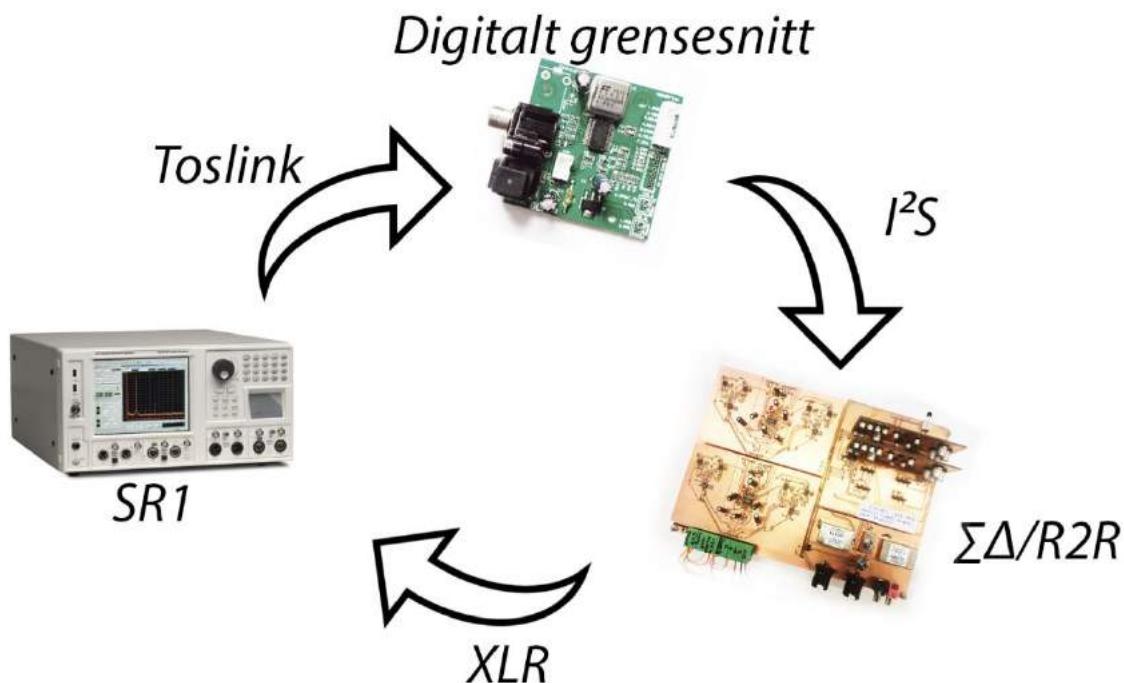
Figur 3.4.40, Det ferdige hovedkortet med Sigma-Delta og R-2R modulene tilkoblet

## 4 Testing

For å finne ut om det var mulig å avdekke noen merkbare forskjeller imellom de to konverteringsteknikkene sigma-delta og R-2R, ble det gjennomført to separate tester; en rasjonell og en subjektiv. Den rasjonelle testen skulle avdekke hvorvidt det var noen målbare forskjeller i mengden støy og signal-forvrenging. Den subjektive testen skulle på sin side avdekke om det var noen hørbare forskjeller.

### 4.1 Rasjonell sammenlikning av D/A konvertere

Testing ble gjennomført med bruk av GW Instek GPS-3303 som spenningskilde (se avsnitt 2.7.5 Laboratorie-strømforsyning). Verktøyet som ble benyttet til gjennomføringen av disse målingene var Standford Research Systems SR1 Audio Analyzer. Digital data (S/PDIF) ble overført fra denne via TOSLINK til det digitale grensesnittet som var koblet direkte til testmodulene sigma-delta og R-2R via dataoverføringsprotokollen I<sup>2</sup>S. Under testingen var DAC-ene av praktiske årsaker konfigurert til ubalansert stereo modus som via hovedkortet ble omformet til balanserte signaler ved hjelp av to 1:1 transformatorer. De analoge utgangssignalene ble overført til SR1 via XLR kontakter. En oversikt over signalgangen kan sees i figur 4.1.1.



Figur 4.1.1, Signalgangen ved den rasjonelle ytelsestesten

Målingene ble gjennomført av begge kanalene med 48 kHz samplingsfrekvens terminert over 600 ohm (fig. 4.1.2).

## Signal Setup

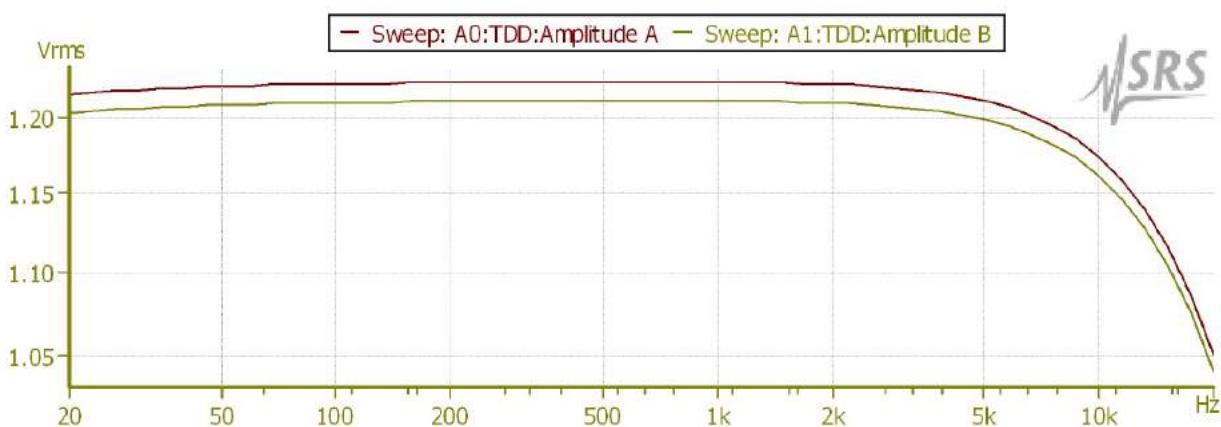
Output	Digital Optical
Channels	2
Impedance	N/A
Digital Fs	48.000 kHz
Input	Analog XLR
Channels	2
Termination	600 ohm
Coupling	AC
Input BW	25 kHz

Figur 4.1.2, Oppsett for ytelsestesten [vedlegg G og H]

### 4.1.1 Signalstyrke

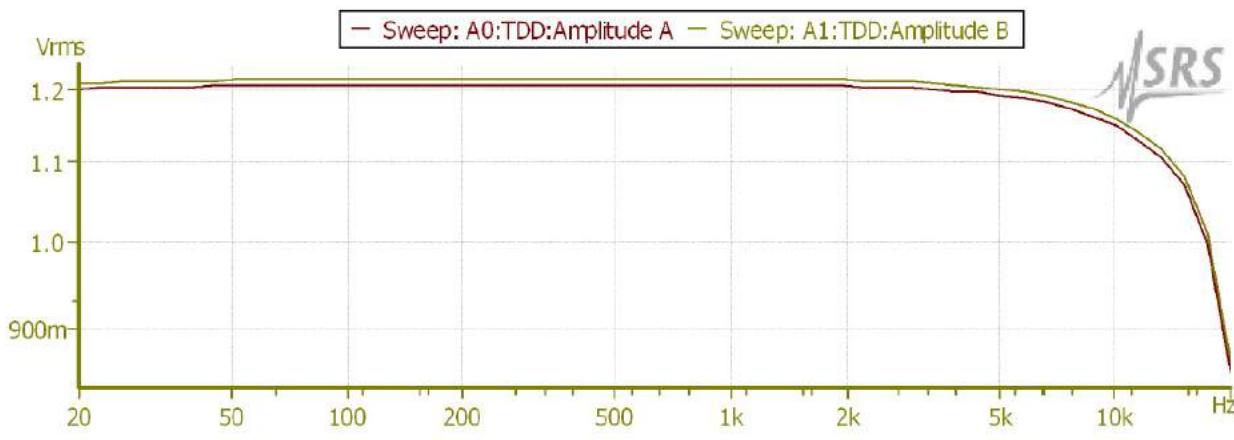
I henhold til krav om nivå på balansert utgang spesifisert i kapittel 3.2 skulle utgangssignalet ha en spenning på 1.228 Vrm. Som figur 4.1.3 og 4.1.4 viser, ligger begge konverter-modulene godt innenfor  $\pm 1\%$  av denne verdien. Ideelt sett skal ikke avvik i signal-styrke påvirke ytelsesmålingene siden en endring av signalstyrke da vil påvirke signal og støy i like stor grad. I praksis vil det likevel være en forskjell på ytelsesmålinger siden støy og forvrenging fra strømforsyningen og de øvrige komponentene som ble benyttet ikke er ubetydelige.

Level A&B vs. Frequency



Figur 4.1.3, Signalnivå sigma-delta

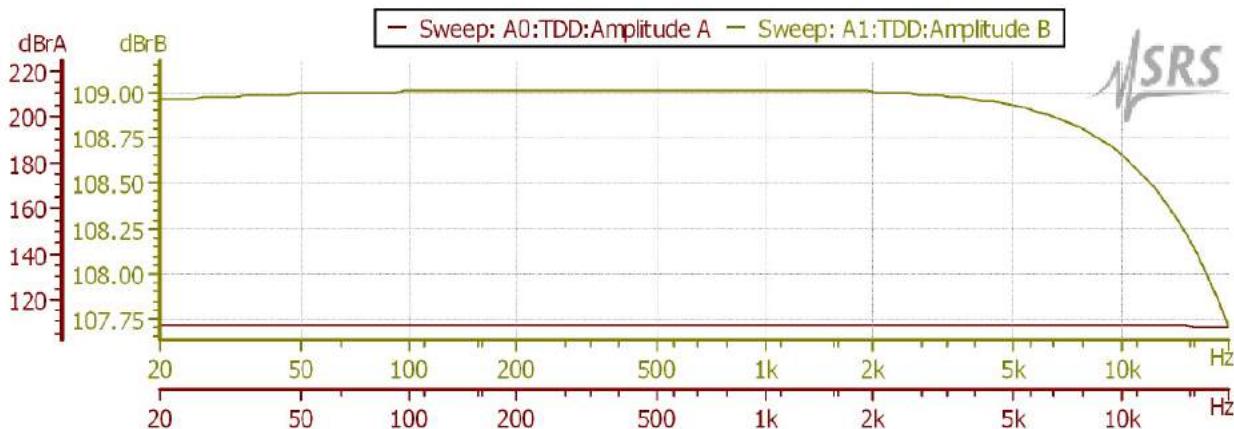
### Level A&B vs. Frequency



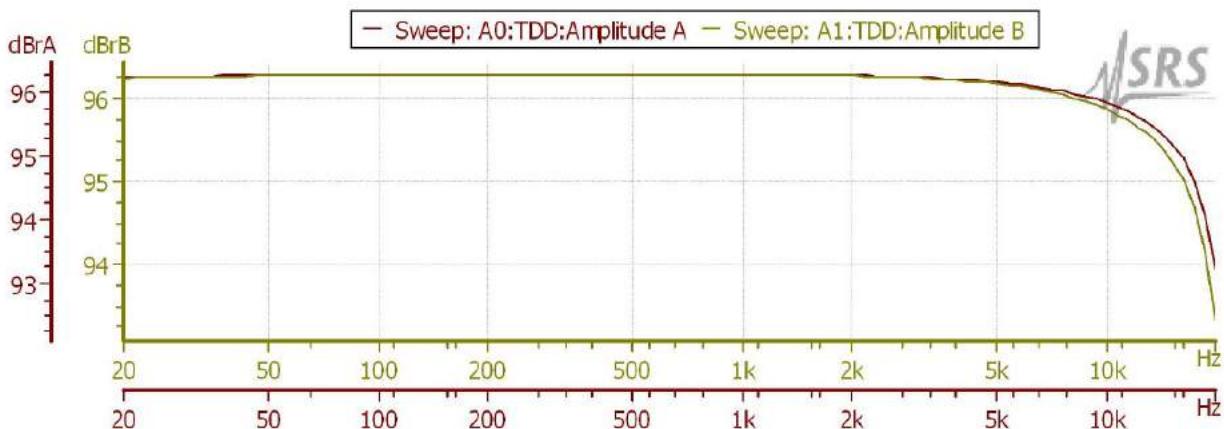
Figur 4.1.4, Signalnivå R-2R

### 4.1.2 Signal-støy forhold

Figur 4.1.5 og 4.1.6 viser som forventet fra spesifisert SNR for de to DAC-ene nevnt i kapittel 3 at sigma-delta modulen har en høyere SNR enn det R-2R har. Samtidig viser også målingene at SNR-en ikke er på samme nivå som spesifisert i databladene.



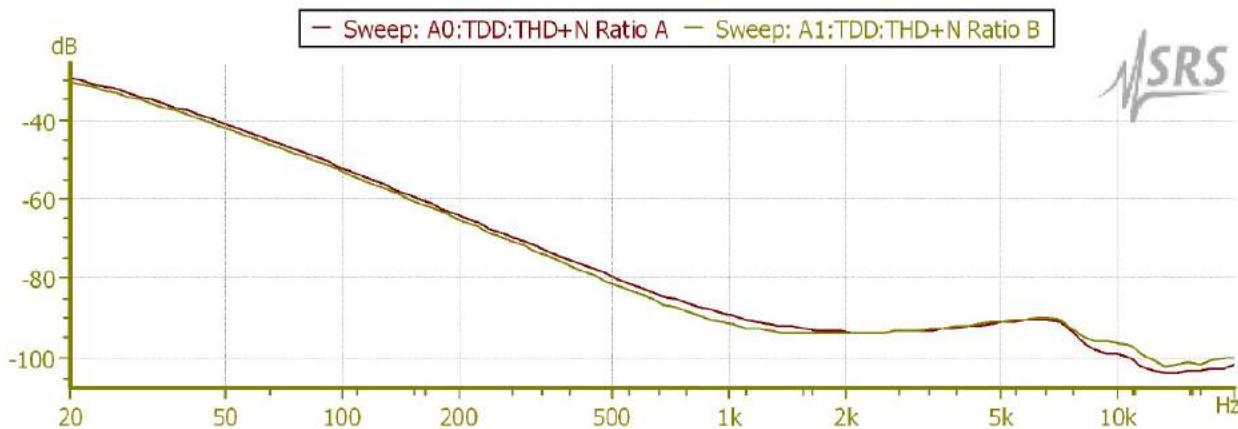
Figur 4.1.5, SNR sigma-delta (merk at det benyttes individuell dB-intervall for kanal A og B)



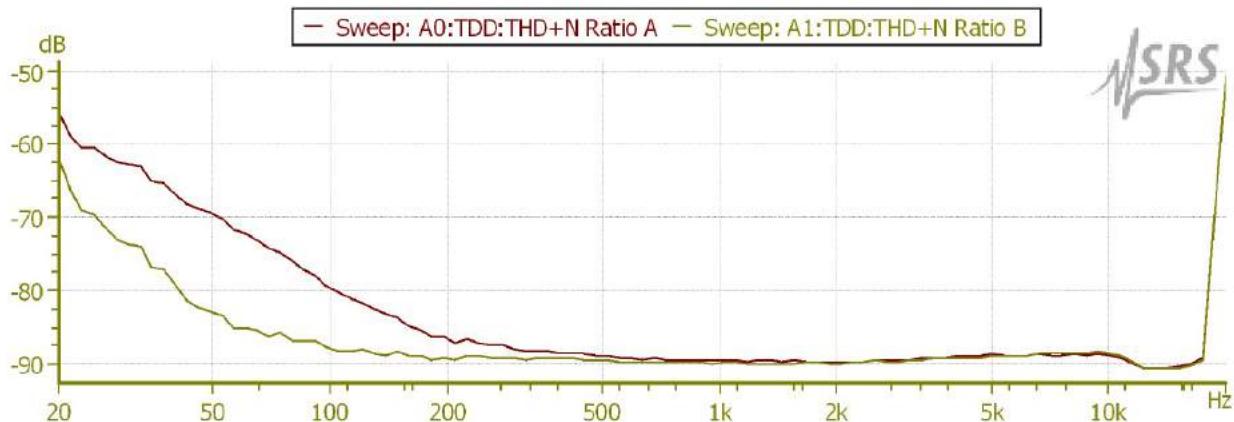
Figur 4.1.6, SNR R-2R

#### 4.1.3 THD+N

Målinger av total harmonisk forvrenging pluss støy viser at sigma-delta modulen (figur 4.1.7) har en annen fordeling av harmonisk støy enn det R-2R konverteren har (figur 4.1.8). Det er nærliggende å tro at den plutselige økningen i støy i de høye frekvensene i R-2R konverteren skyldes hvordan rekonstruksjonsfilteret ble implementert og dermed heller ikke har noe med svakheter i selve konverteringen å gjøre.



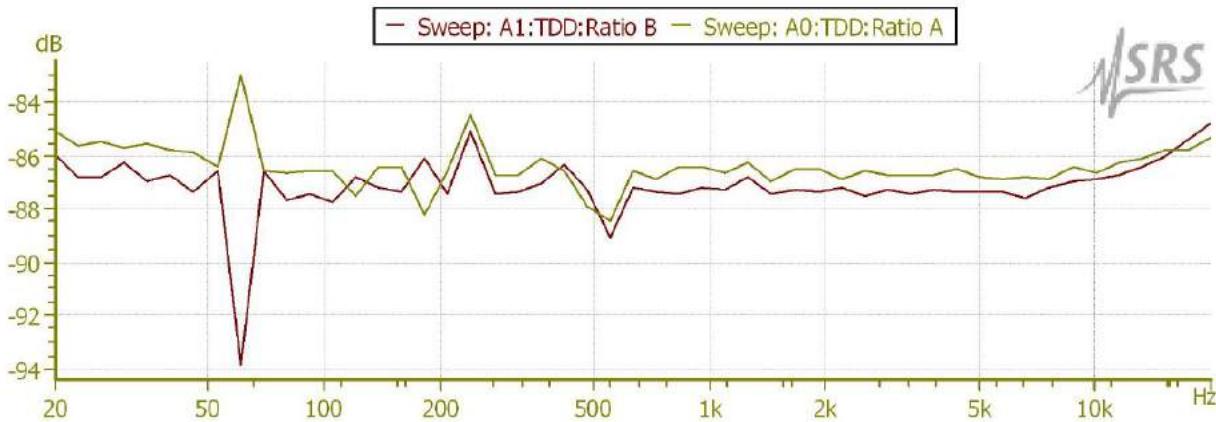
Figur 4.1.7, THD+N for sigma-delta



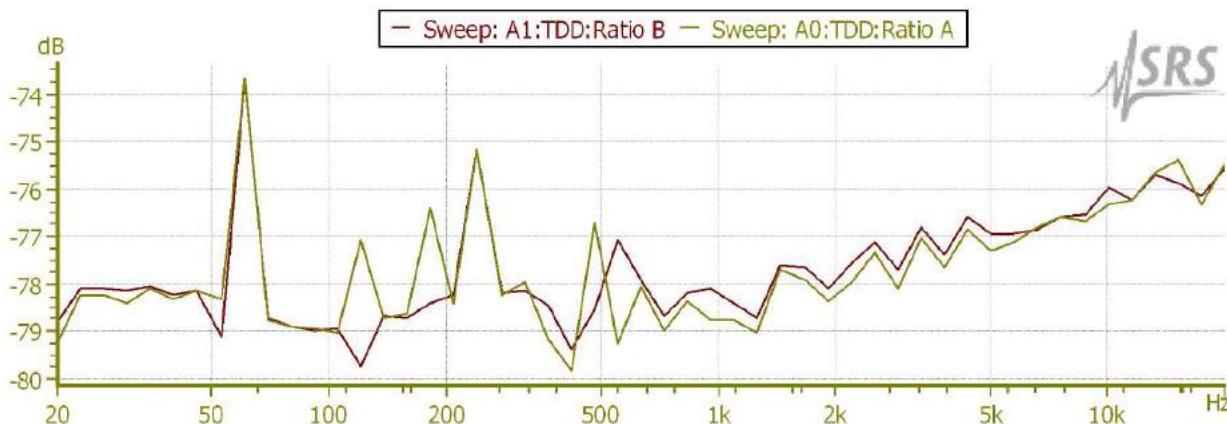
Figur 4.1.8, THD+N for R-2R

#### 4.1.4 Kanal-seperasjon (cross-talk)

Målinger av kanal-seperasjon er ikke relevant i forhold til en sammenlikning av sigma-delta og R-2R, men gir et bilde på hvordan de to konverterne har blitt implementert. figur 4.1.9 og 4.1.11 viser at sigma-delta konverteren har blitt implementert med en noe lavere lekkasje imellom kanalene enn det R-2R konverteren har. På grunn av lave nivåer i begge målingene er det ikke forventet at dette vil påvirke lytteropplevelsen ved avspilling på normalt volum.



Figur 4.1.9, Cross-talk for sigma-delta



4.1.10, Cross-talk for R-2R

## 4.2 Subjektiv sammenlikning av D/A konvertere

For å finne ut om det er mulig å høre forskjell på musikk lydkvaliteten som spilles med de to DAC-ene (Delta-Sigma og R-2R) har gruppen hatt som mål å utføre en lytte test. Hensikten med lyttetesten er for å kunne muligens avkrefte eller bekrefte «påstanden» som er nevnt i (1.1Bakgrunn) der det står at lydkvaliteten som spilles med en R2-R DAC' en gir ett mer *naturlig og levende lydbilde*.

Gruppen satt opp 6 karakteristikker som deltakerne skulle gi gradering fra 1-6 på, der:

- 1 = **Fraværende**. Denne graderingen gis når det ikke er mulig å vurdere resultatet.
- 2 = **Veldig dårlig**. Denne graderingen gis når resultatet er veldig dårlig
- 3 = **Dårlig**. Denne graderingen gis når resultatet ikke er akseptabelt
- 4 = **Bra**. Denne graderingen gis når resultatet er akseptabelt
- 5 = **Veldig bra**. Denne graderingen gis når resultatet er veldig bra.
- 6 = **Enestående**. Denne graderingen gis når resultatet er fra øverste hylle.

Karakteristikkene var:

- **Dynamikk** - Hvor stor forskjell i lydnivå fra det stilleste stille til det høyeste høye.
- **Detaljrikdom** - Graden av detaljer som instrumenter og vokal gjengis med.
- **Harmoni** - Hvor godt man kan skille de forskjellige instrumentene fra hverandre.
- **Perspektiv** - Oppfatningen av hvor i rommet instrumentene er plassert.
- **Bakgrunn** - Hvordan det som er «bak» musikken oppfattes, er det stille eller støyete?
- **Farging** - I hvilken grad lyden er naturlig eller viser tegn til farging. 6 = Naturlig, 1 = Una-turlig.

#### 4.2.1 Oppsett

Testen ble gjennomført i lydstudio for å minimere akustisk støy og det ble benyttet to høykvalitets studio-høyttalere med integrert forsterker av merket GENELEC 8030B. Disse hadde en frekvensrespons på 58-20 kHz ( $\pm 2 \text{ dB}$ ) og en THD på <0.5% (-46 dB) for frekvenser over 100Hz. [33]

#### 4.2.2 Gjennomføring

Lyttestesten ble utført den 10.05.2017 i universitetets studio i Grimstad. 13 frivillige forsøkspersoner deltok i lyttestesten. Det ble spilt av fire lydklipp to ganger. Testen ble gjennomført som en dobbelt blind-test der hverken forsøkspersonene eller forsøksansvarlig var klar over hvilken DAC som ble benyttet i hver avspilling. Styring av lyd og veksling mellom de to DAC-ene ble gjort i ett separat rom (figur 4.2.2).



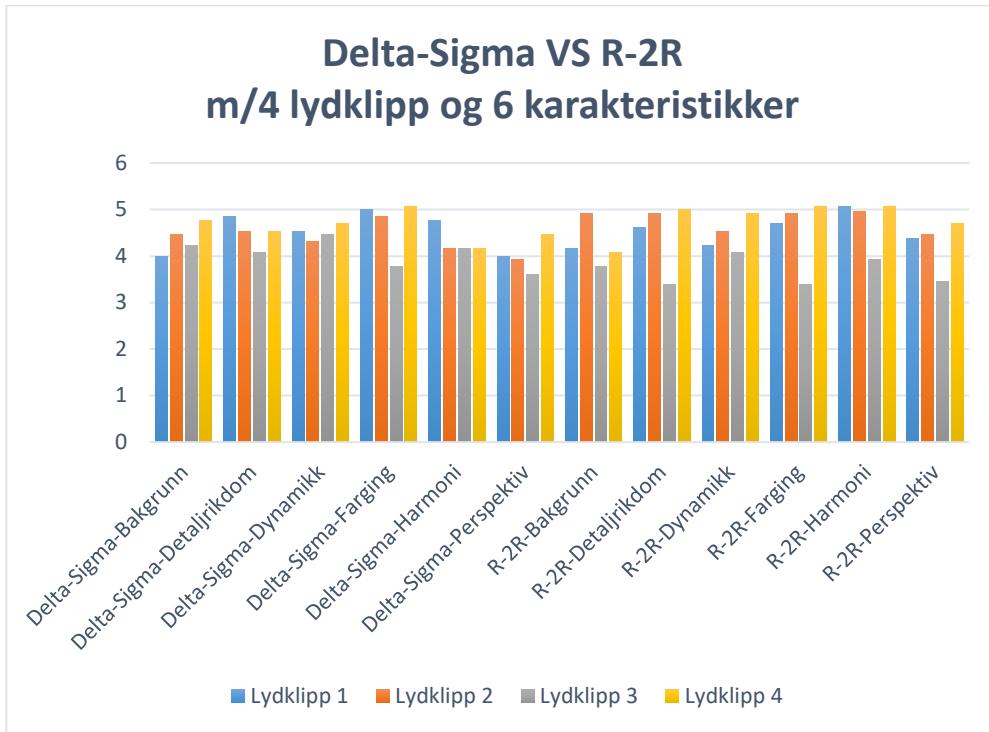
Figur 4.2.1, Frivillige deltakere i lytte-testen (foto: Lei Jiao)



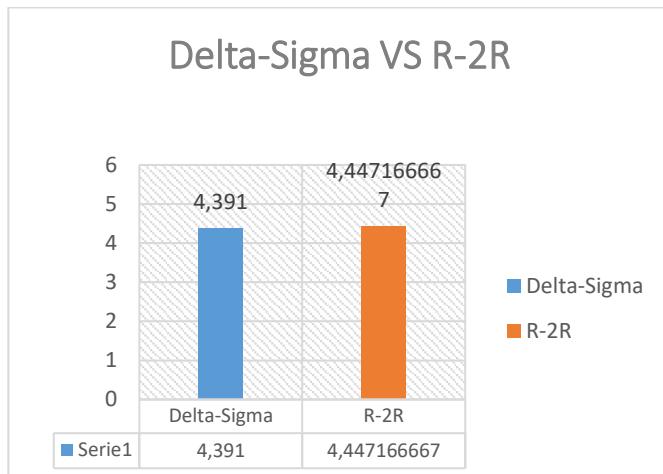
Figur 4.2.2, Kontrollrom der lyden ble styrt (foto: Lei Jiao)

#### 4.2.3 Resultat

Resultatet av lyttestesten viser en liten tendens til at R-2R har noe bedre score enn Delta-Sigma. Likevel er det såpass jevnt at det viser at det ikke er mulig for vanlige lyttere å gi en kvalifisert vurdering av det de hører.

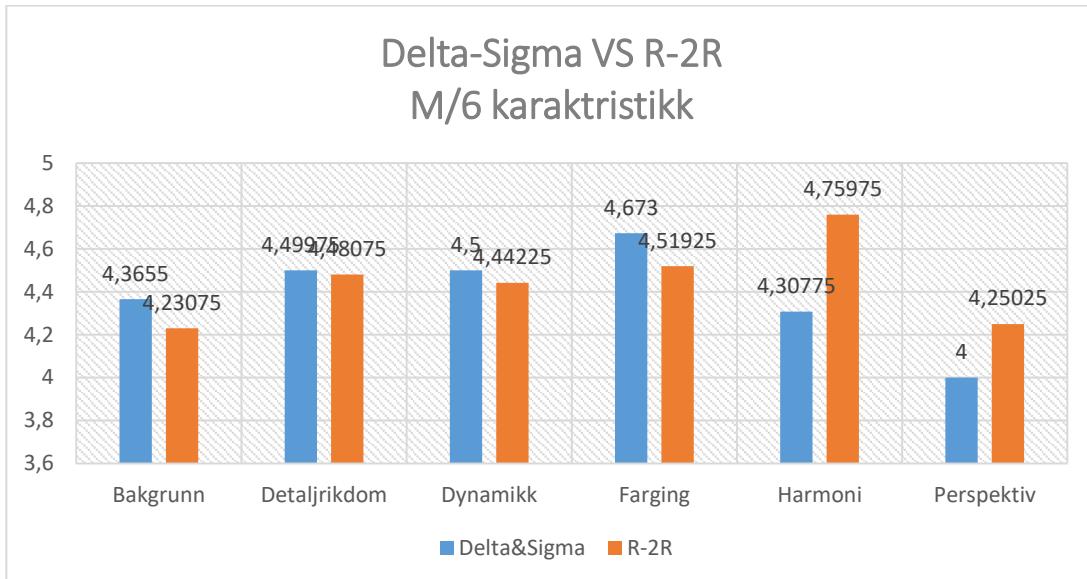


Figur 4.2.3, Resultater fra lyttetest Delta-Sigma versus R-2R



Figur 4.2.4 Resultat fra måling: Sigma-Delta (blå) og R-2R (rød) [vedlegg Q]

Testen ble regnet som vellykket og resultatet ble ført inn i regneark for å avdekke eventuelle forskjeller. Resultatet fra målingene vises i figur 4.2.4 og vises i sin helhet i vedlegg Q.



*Figur 4.2.5, Sammenlikning av Delta-Sigma versus R-2R karakteristikker*

### 4.3 Test av strømforsyning

Det ble utført en del målinger på kretskortet til strømforsyningen, hensikten er for å finne ut sammenhengen mellom simuleringene som og de reelle målingene. Simuleringene i vedlegg R viser spenningsmålinger for alle de spenningsregulatorene som er blitt benyttet, der kan en se at de ønskelige spenningsnivåene er oppnådd. Når det gjelder støy og rippel er det vanskelig å se utfra simuleringene, men likevel registrerer noe rippel på de switvhings regulatorene, på LT1072 er det en rippel på 0.00377V og på LT1964 en rippel på 0.0019V.

De reelle målingene ble utført med lab strømforsyning og måleinstrumenter, bildene i vedlegg R viser de reelle spenningsverdiene som ble målt på utgangene til regulatorene. Det ferdige kretskortet ble likevel ikke testet sammen med DAC'ene, det skyldes en feil i komponenten LT1072 i PCB kortet, den viser varierende og uriktige verdier i kretskortet, men viser riktig spenningsnivå under testing på Breadboard.

## 5 Diskusjon

Gjennomføringen av gruppeprosjektet har vært tidsmessig utfordrende og det ble tydelig at oppgavens størrelse var kraftig undervurdert. Liten tid førte til at det ble nødvendig å prioritere praktisk arbeid i form av PCB-design, loddning, og feilsøking, fremfor teoretisk arbeid og rapportskriving for å rekke å ferdigstille produktene som skulle brukes til å besvare problemstillingen. På grunn av begrenset tid ble det heller ikke mulig å gjennomføre noen grundig studie av filter-design og forsterker-krets, og det ble valgt å kun benytte det som var anbefalt i databladet. Under implementeringen av hovedkortet viste deg seg at det ikke var tillagt nok oppmerksomhet til ruting av de digitale signalene da lengden på kobberbanene og passiv splitting av disse signalene førte til at det oppstod refleksjoner i det digitale signalet som igjen førte til salt-og-pepper støy ved avspilling av lyd med høy samplingsfrekvens. På grunn av tidsbegrensinger ble det valgt å forbigå hovedkortet ved å sende I<sup>2</sup>S bussen direkte inn på DAC-en som skulle testes, og fysisk plugge om for å bytte DAC. Dette førte til at det ikke ble mulig å benytte to sigma-delta DAC-er i mono konfigurasjon som anbefalt i databladet, men i istedenfor én sigma-delta DAC i stereo-konfigurasjon. For fremtidige prosjekter der det skal bygges en DAC for høyoppløselig lyd anbefales det å gjøre en forstudie av signal-integritet og impedans-matching før man begynner med design av PCB utlegg. Det anbefales også at det gjøres en grundig studie av filter-design da dette kan ha stor betydning for mengden IMD ved en eventuell lytte-test.

Som også er nevnt under testing av strømforsyning, grunnet uriktige måleresultater av den ene spenningsregulatoren (*LT1072*) i DC/DC modulen, ble strømforsyningen i labben benyttet til testing av DAC'ene. Lite erfaring med programverktøyet Altium Designer førte til en del utfordringer til PCB utleggene som igjen førte til at resultatet til TL1072 i DC/DC module ikke samsvarer med resultatet som ble vist på Breadboard.

Siden de ulike delene av systemet ble utviklet og produsert samtidig hadde vi ikke den tilsvarende strømforsyningen som var en del av oppgaven klar når vi skulle teste ytelsen til de to DAC-ene. Av den grunn måtte vi benytte det vi hadde tilgjengelig av laboratorie-strømforsyninger (se kapittel 2.7.5). Siden denne avgir relativt mye støy er den heller ikke særlig godt egnet til bruk i høypresisjons signal kretser som det vi har jobbet med her. Testresultatene, både de rasjonelle og de subjektive, må således sees i lys av at DAC-ene ikke var tilkoblet strømforsyninger som var egnet til formålet.

Den rasjonelle sammenlikningen viste at sigma-delta DAC-en hadde mindre støy og bedre kanal-separasjon, men en større grad av harmonisk forvrenging enn R-2R DAC-en. De målte harmoniske forvrengingene var likevel langt lavere enn det som var spesifisert for høytaleren som ble benyttet under den subjektive testen. [33] Det er derfor sannsynlig at høytaleren maskerte de forskjellene som ble målt i den rasjonelle sammenlikningen. Den rasjonelle sammenlikningen hadde også sine svakheter i at det ikke ble gjennomført noen måling på styrken til de ulike harmoniske komponentene da det er kjent at frekvensene som befinner seg et partall antall oktaver høyere eller lavere enn den fundamentale frekvensen oppfattes som varmere [14]. En undersøkelse av dette kunne kanskje gitt en forklaring på påstanden om hvorfor enkelte hevder R-2R konverteren skaper et varmere lydbilde.

Resultatene fra den subjektive sammenlikningen viste at R-2R konverteren fikk i gjennomsnitt 1.3% bedre vurdering enn sigma-delta konverteren (fig. 4.2.1). Grunnet antall målinger som ble gjort og varians i disse målingene var det tydelig at den gjennomsnittlige deltakeren i lytte-testen ikke var i stand til å skille de to konvertertypene fra hverandre. Dette kan ha sammenheng med at deltakeren i testen var uerfarne i å vurdere lyd-kvalitet, at høytalerens frekvensrespons og harmoniske forvrenginger kamuflerte de faktiske forskjellene, eller at forskjellene rett og slett var for små til å være hørbare. Dersom det skulle gjennomføres en ny test anbefales det å på forhånd gjennomføre en kvalifiserings-test av potensielle test-deltakere.

Da vi testet Delta-Sigma og R-2R DAC-ene så vi at det ville vært hensiktsmessig å ha en enkel måte å justere nivået på spenningssignalet ut fra systemet. De etterfølgende enhetene som DAC-

en skal brukes sammen med kan ha ulike krav til inngangsspenning. I neste versjon ville det vært en god ide å implementere et potensiometer i tilbakekoplingskretsen i I/V konverteren. På den måten er det enkelt å justere utgangsnivået etter behov.

Med hensyn til økonomi kom ut med et akseptabelt resultat (se vedlegg P Budsjett og Regskap). Det totale budsjettet var på rett i underkant av 1.8MNOK fordelt på 1.7MNOK i timekostnader, 7900NOK i materialkostnader og 1200NOK i en mulig tilleggsfunksjon. Det endelige regnskapet viser at vi havnet på 1,675MNOK i timekostnader og 6448NOK i materialkostnader. Den budsjetterte tilleggsfunksjonen ble ikke implementert. Det skal nevnes at noen av komponent kostnadene som er brukt i regnskapet er det samme som budsjettprisen siden vi ikke har hatt tilgang til fakturaer fra leverandører. Men budsjettprisene ble bevisst lagt litt over de prisene som ble oppgitt i leverandørenes kataloger slik at vi ikke skulle få oss noen ubehagelige overraskelser i sluttregnskapet. Når alt summeres sammen havnet vi drøye 25kNOK under budsjett, noe vi må si oss fornøyd med alle utfordringene tatt i betrakning.

Til tross for en del utfordringer og problemer underveis har vi sett at det er viktig med en klar og tydelig målsetting støttet opp av en god gjennomføringsstrategi og plan. Selv om vi ikke har fulgt planen til punkt og prikke hele tiden, så har likevel vært retningsgivende for de store linjene. Vi satte oss som mål å være ferdig med alt teknisk arbeid innen 1.mai slik at vi kunne bruke resten av prosjekt tiden på rapport. Vi hadde to spillende DAC-er klar innen den fristen så det må vi si oss fornøyd med. Vi klarte også å få gjennomført en lyttestest slik vi hadde planlagt. Så alt i alt har vi oppnådd målene våre innen gitte tidsfrister og under budsjett.

## 6 Konklusjon

Prosjektets mål om gjennomføring av en rasjonell og en subjektiv test av de to konverteringsteknikkene; R-2R og sigma-delta var veldig vellykket, men noe mangelfull. Lytte-testen viste at forskjellen generelt var tilfreds med lyden og at det ikke var mulig å høre forskjellen på de to konverter-typene. På grunn av enkelte aspekter ved gjennomføringen av denne testen som blant annet høyttalerens egne harmoniske forvrenginger og mangelfull kvalifiserings-test av deltakeren kan det likevel ikke konkluderes med at man kan kompensere for nøyaktige komponenter med oversampling og støy-forming uten at det går ut over lyd-kvaliteten. Det er likevel nærliggende å tro at de eventuelle forskjellene er av en sånn karakter at det ikke vil være av betydning for den gjennomsnittlige lytter.

## 7 Referanser

- [1] H. Zumbahlen, Linear Circuit Design Handbook, Newnes/Elsevier, 2008.
- [2] L. Jiao, Interviewee, *Dr.. [Intervju]*. 2017.
- [3] Phillips Semiconductors, «IIS bus specification,» Juni 1996. [Internett]. Available: <https://www.sparkfun.com/datasheets/BreakoutBoards/I2SBUS.pdf>. [Funnet 12. Mai 2017].
- [4] Burr-Brown Products from Texas Instruments, «PCM1794: Datablad,» November 2006. [Internett]. Available: <http://www.ti.com/lit/ds/symlink/pcm1794.pdf>. [Funnet 9 Mai 2017].
- [5] B. Zwickel, «Mojo Audio,» 19 August 2015. [Internett]. Available: <http://www.mojo-audio.com/blog/dsd-vs-pcm-myth-vs-truth/>. [Funnet 28 Februar 2017].
- [6] J. Wu, «TI E2E Community,» Texas Instruments, 21 Januar 2015. [Internett]. Available: [https://e2e.ti.com/blogs/\\_b/precisionhub/archive/2015/01/21/delta-sigma-adc-basics-understanding-the-delta-sigma-modulator](https://e2e.ti.com/blogs/_b/precisionhub/archive/2015/01/21/delta-sigma-adc-basics-understanding-the-delta-sigma-modulator). [Funnet 28 Februar 2017].
- [7] «best-microcontroller,» [Internett]. Available: <http://www.best-microcontroller-projects.com/R-2R-ladder.html>. [Funnet 25 Januar 2017].
- [8] J. Watkinson, The Art of Digital Audi (s. 204), Taylor & Francis, 2001.
- [9] maxim integrated, «maximintegrated.com,» 19 Nov 2001. [Internett]. Available: <https://www.maximintegrated.com/en/app-notes/index.mvp/id/728>. [Funnet 12 5 2017].
- [10] Analog Devices, «MT-053 Tutorial,» 2009. [Internett]. Available: <http://www.analog.com/media/en/training-seminars/tutorials/MT-053.pdf>. [Funnet 12 5 2017].
- [11] D. R. Campbell, «Aspects of Human Hearing, Advanced Audio Signal Processing - School of Computing (University of Paisley),» 21 8 2011. [Internett]. Available: <https://web.archive.org/web/20110821051130/http://media.paisley.ac.uk/~campbell/AASP/Aspects%20of%20Human%20Hearing.PDF>. [Funnet 9 5 2017].
- [12] K. Ashihara, «Hearing thresholds for pure tones above 16 kHz,» *The Journal of the Acoustical Society of America*, 21 August 2007.
- [13] J. Irvine, «Antonine Education,» [Internett]. Available: [http://www.antonine-education.co.uk/Pages/Physics\\_5\\_Options/Medical\\_Physics/MED\\_03/med\\_phys\\_3.htm](http://www.antonine-education.co.uk/Pages/Physics_5_Options/Medical_Physics/MED_03/med_phys_3.htm). [Funnet 9 5 2017].
- [14] R. H. Siminoff, The Ultimate Bluegrass Mandolin Construction Manual, Hal Leonard Corporation, 2003.
- [15] S. P. Lipshitz, M. Pocock og J. Vanderkooy, «On the Audibility of Midrange Phase Distortion in Audio Systems,» *Audio Engineering Society*, 1 September 1982.
- [16] Y. L. P. Anton Günther, «The Influence of Phase Distortion on Sound Quality (Master Thesis),» *Department of Electronic Systems, Aalborg University*, 2007.
- [17] «linear.com,» linear tecnology, [Internett]. Available: <http://www.linear.com/designtools/software/>. [Funnet 25 januar 2017].
- [18] «<http://www.altium.com/>,» [Internett]. Available: <http://www.altium.com/>. [Funnet 10 februar 2017].
- [19] Stanford Research Systems, «Datasheet: SR1,» [Internett]. Available: <http://www.thinksrs.com/downloads/PDFs/Catalog/SR1c.pdf>. [Funnet 12 5 2017].
- [20] Analog Devices, «Datasheet: AD1865,» [Internett]. Available: <http://www.analog.com/media/en/technical-documentation/obsolete-data-sheets/AD1865.pdf>. [Funnet 12 Mai 2017].

- [21] Burr-Brown Corp., «datasheet: PCM1704,» 1999. [Internett]. Available: <http://www.qlshifi.com/jszl/PCM1704.pdf>. [Funnet 2017 Mai 12].
- [22] Burr-Brown Corp., «datasheet: PCM63P,» 1998. [Internett]. Available: <http://pdf1.alldatasheet.com/datasheet-pdf/view/56848/BURR-BROWN/PCM63P-J.html>. [Funnet 12 Mai 2017].
- [23] Texas Instruments, Burr-Brown Audio, «datasheet: PCM1789,» 2015. [Internett]. Available: <http://www.ti.com/general/docs/lit/getliterature.tsp?genericPartNumber=pcm1789&fileType=pdf>. [Funnet 12 Mai 2017].
- [24] AKM, «datasheet: AK4497,» 5 2016. [Internett]. Available: <https://www.akm.com/akm/en/file/datasheet/AK4497EQ.pdf>. [Funnet 12 5 2017].
- [25] «www.linear.com,» [Internett]. Available: <http://cds.linear.com/docs/en/datasheet/108345fh.pdf>. [Funnet 01 mars 2017].
- [26] «www.linear.com,» [Internett]. Available: <http://cds.linear.com/docs/en/datasheet/lt0117.pdf>. [Funnet 01 mars 2017].
- [27] «www.linear.com,» [Internett]. Available: <http://cds.linear.com/docs/en/datasheet/1072fc.pdf>. [Funnet 05 mars 2017].
- [28] «www.linear.com,» [Internett]. Available: <http://cds.linear.com/docs/en/datasheet/1964fb.pdf>. [Funnet 15 mars 2017].
- [29] A. W. a. A. Pakosta, «High-Speed Layout Guidelines (Application Report),» Texas Instruments, November 2006. [Internett]. Available: <http://www.ti.com/lit/an/scaa082/scaa082.pdf>. [Funnet 9 5 2017].
- [30] «OKAWA Electric Design,» [Internett]. Available: <http://sim.okawa-denshi.jp/en/OPttool.php>. [Funnet februar 2017].
- [31] J. W. Nilsson og A. S. Riedel, Electric Circuits, Paerson, 2015.
- [32] Rane, «Rane.com,» 11 2015. [Internett]. Available: <http://www.rane.com/note110.html>. [Funnet 5 9 2017].
- [33] Genelec, «Datasheet: Genelec 8030B,» 9 2013. [Internett]. Available: [https://www.genelec.fi/sites/default/files/media/Studio%20monitors/8000%20Series%20Studio%20Monitors/8030B/genelec\\_8030b\\_datasheet.pdf](https://www.genelec.fi/sites/default/files/media/Studio%20monitors/8000%20Series%20Studio%20Monitors/8030B/genelec_8030b_datasheet.pdf). [Funnet 12 5 2017].
- [34] J. Bryant og W. Kester, «DATA CONVERTER ARCHITECTURES,» i *ANALOG-DIGITAL CONVERSION*.
- [35] M. A. Cook, Music Theory, Lardbucket, 2012.
- [36] GW Instek, «Datablad: GPS-2303/3303/4303,» [Internett]. Available: [http://www.gwinstek.com/en-global/products/DC\\_Power\\_Supply/Multiple\\_Channel\\_DC\\_Power\\_Supplies/GPS-x303](http://www.gwinstek.com/en-global/products/DC_Power_Supply/Multiple_Channel_DC_Power_Supplies/GPS-x303). [Funnet mai 2017].
- [37] GW Instek, «Datablad: GPS-2303/3303/4303,» [Internett]. Available: [http://www.gwinstek.com/en-global/products/DC\\_Power\\_Supply/Multiple\\_Channel\\_DC\\_Power\\_Supplies/GPS-x303](http://www.gwinstek.com/en-global/products/DC_Power_Supply/Multiple_Channel_DC_Power_Supplies/GPS-x303).

## 8 Lister

Dette kapittelet inneholder lister over figurer, tabeller og formler som er brukt i rapporten.

### 8.1 Figurer

Figur 1.6.1, Prosjektets hovedfaser

Figur 1.6.2, Hovedprosjektets del-faser

Figur 1.7.1, Rapport struktur

Figur 2.1.1, Prinsipp skisse for Sigma-Delta DAC

Figur 2.1.2: Prinsippene bak Sigma-Delta modulasjon

Figur 2.1.3, single bit delta sigma modulator

Figur 2.1.4, 2. ordens sigma-delta modulator

Figur 2.1.5, SNR vs. oversamplingsratio for ulike ordens sigma-delta modulatorer

Figur 2.2.1, en fire bits R2-R konverter

Figur 2.2.2, Strøm inn til og ut fra et knutepunkt

Figur 2.6.1, Illustrasjon av den tilsnærmede frekvensresponsen til øret

Figur 2.6.2, 500Hz sinus med uønskede harmoniske frekvenskomponenter

Figur 2.7.4, Standford Research Systems SR1 + Audio analyzer

Figur 2.7.5, Laboratoriestrømforsyning GW Instek GPS-3303

Figur 2.7.6, Laboratoriestrømforsyning GW Instek GPS-3303

Figur 3.3.1, LT1084 Positiv justerbar regulator

Figur 3.3.2, LT317A Positiv justerbar regulator

Figur 3.3.3, Effektiv svitsjing regulator, positiv til negativ

Figur 3.3.4, Lav støy, negativ regulator

Figur 3.3.5, Kretsskjematikk fra simuleringssystemet LTspice (strømforsyning)

Figur 3.3.6, PCB designet kretskort (strømforsyning)

Figur 3.4.1, Systemets fysiske oppdeling i ulike kretskort

Figur 3.4.2, Interne delmoduler i SD-modul

Figur 3.4.3, Pinnekonfigurering av PCM1794

Figur 3.4.4, I/V delmodul som anbefalt i datablad

Figur 3.4.5, LP delmodul som anbefalt i datablad

Figur 3.4.6, Komplett kretsskjematikk for forsterkertrinn til Sigma-Delta DAC

Figur 3.4.7, Plot av formel 3.2 øverst. og tilsvarende plot generert via simulering av kretsen med LTSpice nederst

Figur 3.4.8, Plott av formel 3.4 øverst og tilsvarende plot generert med LTSpice nederst

Figur 3.4.9, Utgangssignal vs. Frekvens med 223 ohms tilbakekoblingsmotstander og 7.8 mA p-p utgangsstrøm fra DAC-en

Figur 3.4.10, PCB utlegg Topp

Figur 3.4.11, PCB utlegg bunn

Figur 3.4.12, Ferdig loddet kretskort

Figur 3.4.13, Hovedkomponentene i R-2R konverteren

Figur 3.4.14, Skisse som viser prinsipiell oppbygging av multibit DAC

Figur 3.4.15, Analog krets tegnet opp i LTSpice

Figur 3.4.16, Analyse av DC operasjonspunkt for I/V konverter

Figur 3.4.17, Utsnitt fra AC analyse av analog krets etter R-2R DAC

Figur 3.4.18, Filter damping ved 8fs-20kHz

Figur 3.4.19, Arrangement av R-2R hovedkort

Figur 3.4.20, Prinsipiell oppbygging av R-2R modulkort

Figur 3.4.21, Arrangement av R-2R modulkort

- Figur 3.4.22, I/V konverter etter R-2R DAC  
Figur 3.4.23, VDC distribusjon for R2R DAC  
Figur 3.4.24, Blokkdiagrammet til strømforsyningskretsen  
Figur 3.4.25, 3D'modell av kapsling til 24V strømforsyning (110x215x160) mm  
Figur 3.9.26, Endelig resultat  
Figur 3.4.27, Strømforsyning for R-2R DAC  
Figur 3.4.28, Kretsskjematikk (LTSpice)  
Figur 3.4.29, Simulering av alle regulatorene (LTSpice)  
Figur 3.4.30, Kretsskjematikk Altium Design  
Figur 3.4.31, PCB Altium Design  
Figur 3.4.32, PCB topplag  
Figur 3.4.33, PCB bunnlag  
Figur 3.4.34, komplett kretskort  
Figur 3.4.35, Plassering av moduler på hovedkortet  
Figur 3.4.36, Hovedkortet med I<sup>2</sup>S spor fremhevet  
Figur 3.4.37, Oversikt over del av hovedkort  
Figur 3.4.38, Frekvensrespons til LL1527  
Figur 3.4.39, Skisse av kretsskjematikk for tilkobling av utgangssignaler til XLR og RCA-kontakter  
Figur 3.4.40, Det ferdige hovedkortet med Sigma-Delta og R-2R modulene tilkoblet  
Figur 4.1.1, Signalgangen ved den rasjonelle ytelsestesten  
Figur 4.1.2, Oppsett for ytelsestesten [vedlegg G og H]  
Figur 4.1.3, Signallnivå sigma-delta  
Figur 4.1.4, Signallnivå R-2R  
Figur 4.1.5, SNR sigma-delta (merk at det benyttes individuell dB-intervall for kanal A og B)  
Figur 4.1.6, SNR R-2R  
Figur 4.1.7, THD+N for sigma-delta  
Figur 4.1.8, THD+N for R-2R  
Figur 4.1.9, Cross-talk for sigma-delta  
Figur 4.1.10, Cross-talk for R-2R  
Figur 4.2.1, Frivillige deltakere i lytte-testen (foto: Lei Jiao)  
Figur 4.2.2, Kontrollrom der lyden ble styrt (foto: Lei Jiao)  
Figur 4.2.3, Resultater fra lyttetest Delta-Sigma versus R-2R  
Figur 4.2.4 Resultat fra måling: Sigma-Delta (blå) og R-2R (rød)  
Figur 4.2.5, Sammenlikning av Delta-Sigma versus R-2R karakteristikker

## 8.2 Tabeller

- Tabell 3.1.1, Liste over funksjonelle og ikke-funksjonelle krav  
Tabell 3.2.1, Liste over designspesifikasjoner  
Tabell 3.3.1, R-2R spesifikasjoner  
Tabell 3.3.2, Sigma-Delta spesifikasjoner  
Tabell 3.3.1, Liste over tilgjengelige spenningsregulatorer

## 8.3 Formler

- 2.1 Kvantiseringsstøy  
2.2 Utgangsspenning fra et 4-bits R-2R nettverk  
2.3 Spenningsnivå for LSB  
2.4 Dynamikkområde  
2.5 Signal til støyforhold  
2.6 Total harmonisk forvrengning  
2.7 Signal støyforhold for laboratoriestrømforsyning

- 3.1 Spenning på utgangen av I/V trinn for Delta-Sigma
- 3.2 Frekvensrespons for I/V trinn for Delta-Sigma
- 3.3 Overføringsfunksjon for differanseforsterker for Delta-Sigma
- 3.4 Overføringsfunksjon for differanseforsterker for Delta-Sigma
- 3.5 Beregning av motstand i tilbakekoplingen for I/V trinnet for Delta-Sigma
- 3.6 Spenning på utgangen av I/V trinn for R-2R
- 3.7 Spenning på utgangen av I/V trinn for R-2R (parallele tilbakekoplingsmotstand)
- 3.8 Total parallelresistans
- 3.9 Beregning av filterorden
- 3.10 Transferfunksjon for 2.ordens lavpassfilter for R-2R

## 8.4 Vedlegg

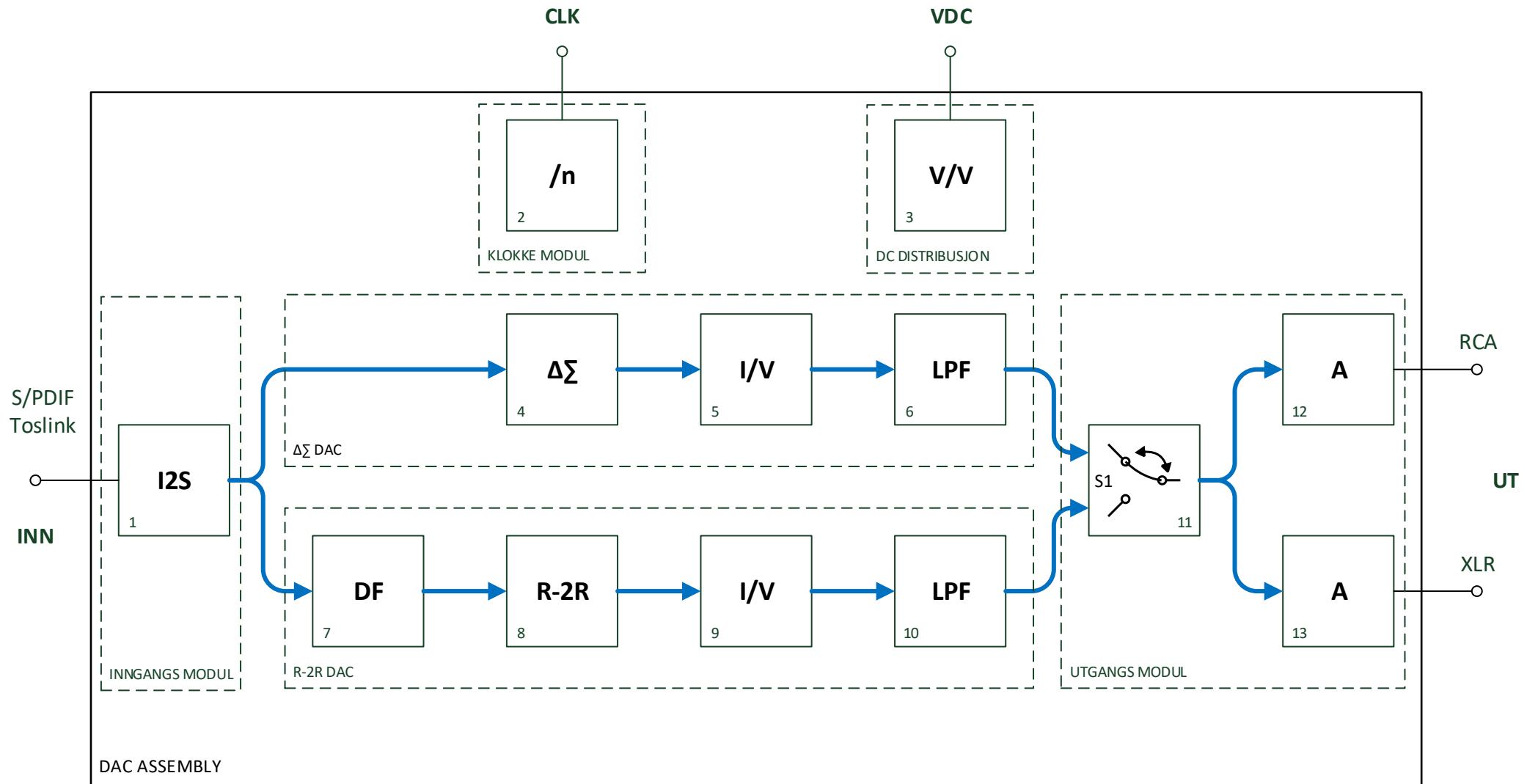
Vedlegg A	Ordliste og forkortelser
Vedlegg B	Blokkskjema
Vedlegg C	R-2R grensesnitt for spenningstilførsel og inn/ut signaller
Vedlegg D	DIP svitsj konfigurering for 8fs digital interpoleringsfilter
Vedlegg E	Utdeling av transferfunksjon (Delta-Sigma)
Vedlegg F	Prosjektplan
Vedlegg G	Ytelsemålinger R-2R
Vedlegg H	Ytelsemålinger Sigma-Delta
Vedlegg I	Inter-IC Sound (I2S) Bus, forstudie
Vedlegg J	Høyoppløst Digital Lyd, forstudie
Vedlegg K	Timelister
Vedlegg L	Gruppekontrakt
Vedlegg M	Simulering av analog del for R-2R
Vedlegg N	Personlige rapporter
Vedlegg O	Møteinnkallinger og referater
Vedlegg P	Budsjett og regnskap
Vedlegg Q	Lyttetest
Vedlegg R	Testing av strømforsyning
Vedlegg S	Pressemelding
Vedlegg T	Konfigurering av PCM1794DB
Vedlegg U	Konfigurering av PCM1704U

## Vedlegg A Ordliste og forkortelser

CODEC	Coder/Decoder
D/A	Digital til Analog (konverter)
DAC	Digital To Analog Converter (Digital til analog omformer)
DNR	Dynamikkområde/dynamisk rekkevidde (dynamic range)
HRA	High Resolution Audio
I/V	Strøm til Spennin (konverter)
I/V-delmodul	Delmodul som inneholder transimpedansforsterker
I <sup>2</sup> S	Inter-IC Sound
IMD	Intermodulasjons forvrening (intermodulation distortion)
LP-delmodul	Delmodul som inneholder lavpasskrets og differensiellforsterker
LSB	Laveste verdi/Minst signifikante bit (least significant bit)
MSB	Høyeste Verdi/Mest signifikante bit (most significant bit)
OFM	Overflate Montasje
PCB	Kretskort (Printed Circuit board)
S/PDIF	Sony/Philips Digital Interconnect Format
SD-modul	Modul som inneholder sigma-delta DAC og tillhørende I/V og LP delmodul
SNR	Signal-støy forhold (signal-noise-ratio)
THD	Total Harmonic Distortion
THD+N	Total harmonisk forvrening pluss støy (total harmonic distortion+noise)

Vedlegg B

Blokkskjema



1. I2S grensesnitt (ferdig modul)
2. Klokkemodul (for klokke skalering)
3. V/V konvertering (24VDC til 3,3/5 VDC)
4. Delta-sigma DAC'er (2x2 chip)
5. Analog I/V forsterker (8x1 op.amp)
6. Analogt lavpassfilter (4x2 op.amp)
7. Digitalt filter (8fs)
8. R-2R DAC'er (4x1 chip)
9. Analog I/V forsterker (4x1 op.amp)
10. Analogt lavpassfilter (2x2 op.amp)
11. DAC velger
12. Linje tilpasning (ubalansert utgang)
13. Linje tilpasning (balansert utgang)

## Vedlegg C R2R grensesnitt for spenningstilførsel og inn/ut signaler

### Mot system hovedkort

R2R hovedkortets grensesnitt ned mot system hovedkortet har denne pinnetilordningen:

Kontakt	Pinne nr.	Beskrivelse	Merknad
P1	1	+5VDC	DIGITAL
P1	2	GND	DIGITAL
P1	3	+5VDC	DIGITAL
P1	4	GND	DIGITAL
P1	5	-5VDC	DIGITAL
P1	6	+15VDC	ANALOG
P1	7	GND	ANALOG
P1	8	-15VDC	ANALOG
P2	1	WCKL	I2S
P2	2	BCKL	I2S
P2	3	DATA	I2S
P2	4	SCKL	(256fs)
P2	5	MUTE	L = MUTE
P2	6	NA	Ikke tilkoplet
P3	1	L_NINV	IKKE INVERTERT
P3	2	L_INV	INVERTERT
P3	3	R_NINV	IKKE INVERTERT
P3	4	R_INV	INVERTERT
P3	5	GND	
P3	5	NA	Ikke tilkoplet

### Mot DAC modulene

R2R hovedkortets grensesnitt mot hver av DAC modulene har denne pinnetilordningen:

Kontakt	Pinne nr.	Beskrivelse	Merknad
P4, P6, P8, P10	1	BCKL	DIGITAL
P4, P6, P8, P10	2	WCKL	DIGITAL
P4, P6, P8, P10	3	DATA	DIGITAL
P4, P6, P8, P10	4	INV	DIGITAL
P4, P6, P8, P10	5	AO	ANALOG
P4, P6, P8, P10	6	AGND	ANALOG
P5, P7, P9, P11	1	+5VDC	DIGITAL
P4, P6, P8, P10	2	DGND	DIGITAL
P4, P6, P8, P10	3	-5VDC	DIGITAL
P4, P6, P8, P10	4	+15VDC	ANALOG
P4, P6, P8, P10	5	AGND	ANALOG
P4, P6, P8, P10	6	-5VDC	ANALOG

## Vedlegg D

## DIP svitsj innstilling for digitalt interpoleringsfilter

### Merk:

De konfigurerbare pinnene på digital filteret koples til +5VDC (HØY) med DIP svitsj i posisjon AV. Når en svitsj settes i posisjon PÅ, trekkes tilordnet pinne mot jord (LAV).

Tabell D1, DIP svitsj innstilling for digitalfilter

Svitsj nummer	Posisjon	Pinne	Beskrivelse
SW1	AV	I2S (3)	Input Audio Data Format selection
SW2	AV	IW0 (4)	Input Audio Data Format selection
SW3	PÅ	IW1 (5)	Input Audio Data Format selection
SW4	PÅ (NA)	CKO (11)	Clock Output Frequency select
SW5	PÅ	DEM (16)	De-Emphasis Control
SW6	PÅ (NA)	SF0 (17)	Sampling rate select for De-Emphasis
SW7	AV (NA)	SF1 (18)	Sampling rate select for De-Emphasis
SW8	AV	OW0 (19)	Audio Output Data Format and Format Select
SW9	AV	OW1 (20)	Audio Output Data Format and Format Select
SW10	PÅ	SR0 (27)	Filter respons select

Tabell D2, Alternativer for Input Audio Data Format kontroll (fet skrift indikerer valgt konfigurasjon)

I2S	IW1	OW0	Format på inngang
LAV	LAV	LAV	16 Bit, Standard, MSB-first, Right-Justified
LAV	LAV	HØY	20 Bit, Standard, MSB-first, Right-Justified
LAV	HØY	LAV	24 Bit, Standard, MSB-first, Right-Justified
LAV	HØY	HØY	24 Bit, MSB-first, Left-Justified
HØY	LAV	LAV	16 Bit, I2S
<b>HØY</b>	<b>LAV</b>	<b>HØY</b>	<b>24 Bit, I2S</b>

Tabell D3, Alternativer for Output Audio Data Format kontroll (fet skrift indikerer valgt konfigurasjon)

OW1	OW0	Format på utgang
LAV	LAV	16 Bit, MSB-First
LAV	HØY	18 Bit, MSB-First
HØY	LAV	20 Bit, MSB-First
<b>HØY</b>	<b>HØY</b>	<b>24 Bit, MSB-First</b>

Tabell D4, Andre innstillingar av digital filter

PINNE	HØY/LAV	Beskrivelse
CKO (11)	NA	R2R søsterkortet har ingen klokke utgang på prototypen
DEM (16)	LAV	De-Emphasis er av (ikke tilgjengelig for $f_s > 48\text{kHz}$ )
SR0 (27)	LAV	Bratt filter respons i overgang mellom pass- og stopp band

## Vedlegg E

## Utregning av transferfunksjon

$$V_2 = V_3 = \frac{V_+}{R_4 + \frac{R_6 C_4}{R_6 + C_4}} \left( \frac{R_6 C_4}{R_6 + C_4} \right) = \frac{V_+}{\frac{R_4(R_6 + C_4)}{R_6 C_4} + 1}$$

$$I_- = \frac{V_- - V_2}{R_3}$$

$$\frac{V_{out} - V_2}{\frac{C_3 R_5}{C_3 + R_5}} = I_-$$

$$V_{out} = \frac{I_-(C_3 R_5)}{C_3 + R_5} + V_2 = \frac{V_-(C_3 R_5)}{R_3(C_3 + R_5)} - V_2 \left( \frac{C_3 R_5}{R_3(C_3 + R_5)} - 1 \right)$$

$$V_{out} = \frac{V_-(C_3 R_5)}{R_3(C_3 + R_5)} - \left( \frac{V_+}{\frac{R_4(R_6 + C_4)}{R_6 C_4} + 1} \right) \left( \frac{C_3 R_5}{R_3(C_3 + R_5)} - 1 \right)$$

$$R = R_3 = R_4 = R_5 = R_6 = 360 \Omega$$

$$C = C_3 = C_4 = 2700 pF$$

$$V_{out} = \frac{V_- C}{(C + R)} - \left( \frac{V_+}{\frac{(R + C)}{C} + 1} \right) \left( \frac{C}{(C + R)} - 1 \right)$$

$$\frac{V_{out}(C + R)}{C} = V_- - V_+ \left( \frac{1}{1 + \frac{C}{C + R}} \right) \left( \frac{C}{(C + R)} - 1 \right) \cong V_- - V_+$$

$$V_{out} = \frac{(V_- - V_+)}{C + R} C$$

$$V_- = -V_{in} + noise$$

$$V_+ = V_{in} + noise$$

$$V_{out} = \frac{(-V_{in} + noise - V_{in} - noise)}{C + R} C \approx -\frac{2V_{in}C}{C + R}$$

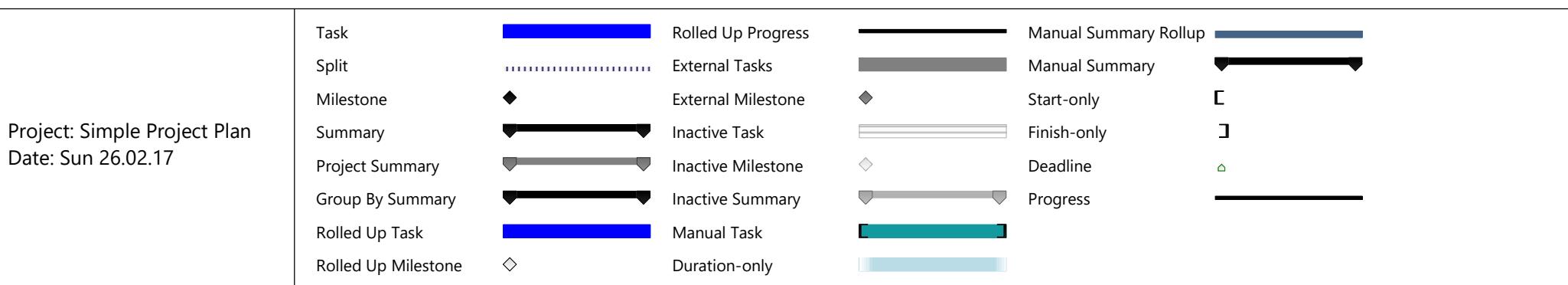
$$h = \frac{2C}{C+R} \rightarrow H(s) = \frac{\frac{2}{Cs}}{\frac{1}{Cs} + R} = \frac{\frac{2}{CR}}{\frac{1}{CR} + s}$$

\*Utregningen forutsetter ideelle differensielle signaler og komponenter.

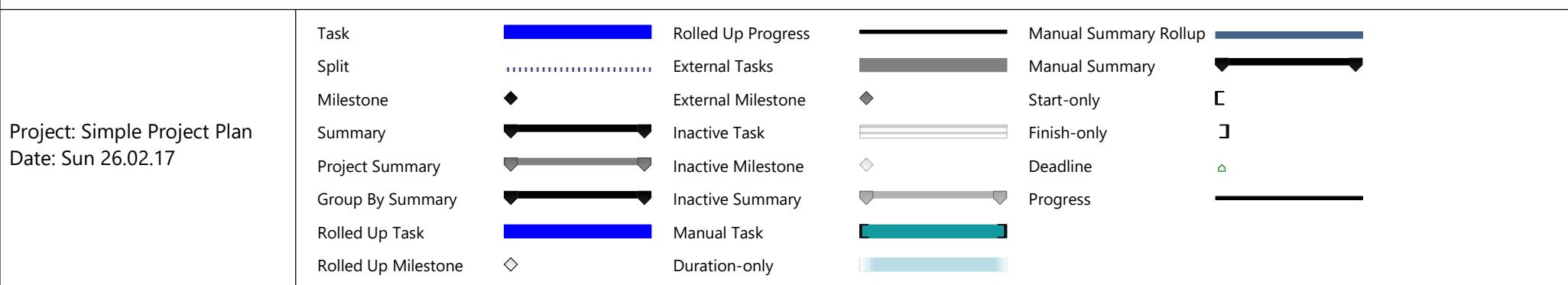
Vedlegg F

Prosjektplan

ID	Task Mode	Task Name	Duration	Start	Finish	March 2017				April 2017				May 2017				
						27	04	09	14	19	24	29	03	08	13	18	23	28
1		<b>Prosjektstart</b>	<b>18 days?</b>	<b>Wed 11.01.17</b>	<b>Fri 03.02.17</b>													
2		Oppstart	13 days	Wed 11.01.17	Fri 27.01.17													
3		Rammeverk	5 days	Mon 23.01.17	Fri 27.01.17													
4		Prosjektbeskrivelse	9 days?	Mon 23.01.17	Thu 02.02.17													
5		Forstudie høyoppløselig audio	5 days	Mon 30.01.17	Fri 03.02.17													
6		Blokkskjema	3 days	Wed 25.01.17	Fri 27.01.17													
7		Innlevering prosjektbeskrivelse	0 days	Fri 03.02.17	Fri 03.02.17													
8		<b>Forprosjekt</b>	<b>38 days?</b>	<b>Mon 30.01.17</b>	<b>Wed 22.03.17</b>													
9		Krav spesifikasjon	5 days	Mon 30.01.17	Fri 03.02.17													
10		Forstudie delta-sigma	8 days	Mon 30.01.17	Wed 22.03.17												<b>22.03</b>	
11		Forstudie R2R	5 days	Mon 30.01.17	Fri 03.02.17													
12		Forstudie DAC interface (I2S)	5 days	Wed 08.02.17	Tue 14.02.17													
13		Komponentkvalifisering	10 days	Mon 30.01.17	Fri 10.02.17													
14		Chip valgt	0 days	Fri 10.02.17	Fri 10.02.17													
15		Innkjøp	2 days	Mon 13.02.17	Tue 14.02.17													
16		Forprosjekt rapport	19 days?	Mon 06.02.17	Thu 02.03.17											<b>02.03</b>		
17		Innlevering forprosjekt rapport	0 days	Fri 03.03.17	Fri 03.03.17											<b>03.03</b>		
18		<b>Hovedprosjekt</b>	<b>68 days?</b>	<b>Mon 20.02.17</b>	<b>Wed 31.05.17</b>													
19		Teknologi evaluering (spesifikasjon)	5 days	Mon 20.02.17	Fri 24.02.17											<b>24.02</b>		
20		Krets skjema	10 days	Mon 20.02.17	Fri 03.03.17											<b>03.03</b>		
21		Dimensjonering av kapsling	2 days	Mon 20.02.17	Tue 21.02.17											<b>1.02</b>		



ID	Task Mode	Task Name	Duration	Start	Finish	March 2017				April 2017				May 2017				
						27	04	09	14	19	24	29	03	08	13	18	23	28
22	⌚➡️	DC distribusjon	5 days	Mon 27.02.17	Fri 03.03.17	03.03												
23	⌚➡️	Klokke synkronisering	3 days	Mon 27.02.17	Wed 01.03.17	01.03												
24	⌚➡️	Analog filter design	3 days	Wed 22.03.17	Fri 24.03.17	22.03	24.03											
25	⌚➡️	Filter simulering	3 days	Wed 22.03.17	Fri 24.03.17	22.03	24.03											
26	⌚➡️	Linje tilpasning utgangssignal, design	3 days	Wed 22.02.17	Fri 24.02.17	24.02												
27	⌚➡️	Linje tilpasning utgangssignal, simulering	3 days	Wed 22.02.17	Fri 24.02.17	24.02												
28	⌚➡️	Konsept validering	3 days	Tue 28.02.17	Thu 02.03.17	02.03												
29	📦➡️	Innkjøp	2 days	Fri 03.03.17	Mon 06.03.17	06.03												
30	⌚➡️	Kretskort utlegg	15 days	Mon 20.02.17	Fri 10.03.17	10.03												
31	⌚➡️	<b>Produksjon</b>	<b>13 days</b>	<b>Mon 13.03.17</b>	<b>Wed 29.03.17</b>													
32	⌚➡️	Frese kretskort	1 day	Mon 13.03.17	Mon 13.03.17	13.03	13.03											
33	📦➡️	Kvalitetskontroll etter fresing	1 day	Mon 13.03.17	Mon 13.03.17	13.03	13.03											
34	⌚➡️	Pick & place	2 days	Mon 13.03.17	Tue 14.03.17	13.03	14.03											
35	⌚➡️	Loddeovn	1 day	Thu 23.03.17	Thu 23.03.17	23.03	23.03											
36	⌚➡️	Kvalitetskontroll etter loddning	1 day	Thu 23.03.17	Thu 23.03.17	23.03	23.03											
37	⌚➡️	Sammenstilling	3 days	Fri 24.03.17	Tue 28.03.17	24.03	28.03											
38	⌚➡️	Kvalitetskontroll etter sammenstilling	1 day	Wed 29.03.17	Wed 29.03.17	29.03	29.03											
39	📦➡️	<b>Montasje ferdig</b>	0 days	Thu 30.03.17	Thu 30.03.17													
40	⌚➡️	<b>Verifikasjon</b>	<b>21 days</b>	<b>Wed 29.03.17</b>	<b>Tue 02.05.17</b>													
41	📦➡️	Kontroll måling	2 days	Wed 29.03.17	Thu 30.03.17	29.03	30.03											
42	⌚➡️	Funksjonstesting	3 days	Fri 31.03.17	Tue 04.04.17	31.03	04.04											



ID	Task Mode	Task Name	Duration	Start	Finish	March 2017					April 2017					May 2017								
						27	04	09	14	19	24	29	03	08	13	18	23	28	03	08	13	18	23	28
43		Ytelsesmåling	5 days	Tue 04.04.17	Mon 10.04.17													04.04	10.04					
44		Lyttetest	5 days	Tue 18.04.17	Mon 24.04.17													18.04	24.04					
45		Teknologi evaluering (måledata)	5 days	Tue 25.04.17	Tue 02.05.17													25.04	02.05					
46		Teknologi evaluering (lyttetest)	5 days	Tue 25.04.17	Tue 02.05.17													25.04	02.05					
47		Konklusjon	0 days	Fri 28.04.17	Fri 28.04.17													28.04						
48		Prosjekt rapport	47 days	Fri 03.03.17	Fri 12.05.17													12.05						
49		Innlevering prosjekt rapport	0 days	Mon 15.05.17	Mon 15.05.17													15.05						
50		Presentasjon til fremføring	12 days?	Mon 15.05.17	Tue 30.05.17													15.05						
51		Fremføring	0 days	Wed 31.05.17	Wed 31.05.17																			

Project: Simple Project Plan Date: Sun 26.02.17	Task		Rolled Up Progress		Manual Summary Rollup	
	Split		External Tasks		Manual Summary	
	Milestone		External Milestone		Start-only	
	Summary		Inactive Task		Finish-only	
	Project Summary		Inactive Milestone		Deadline	
	Group By Summary		Inactive Summary		Progress	
	Rolled Up Task		Manual Task			
	Rolled Up Milestone		Duration-only			

Vedlegg G

Ytelsesmåling R-2R

# Measurement Report



## Signal Setup

Output              Digital Optical

Channels            2

Impedance         N/A

Digital Fs        48.000 kHz

Input               Analog XLR

Channels            2

Termination       600 ohm

Coupling           AC

Input BW           25 kHz

Notes

R-2R

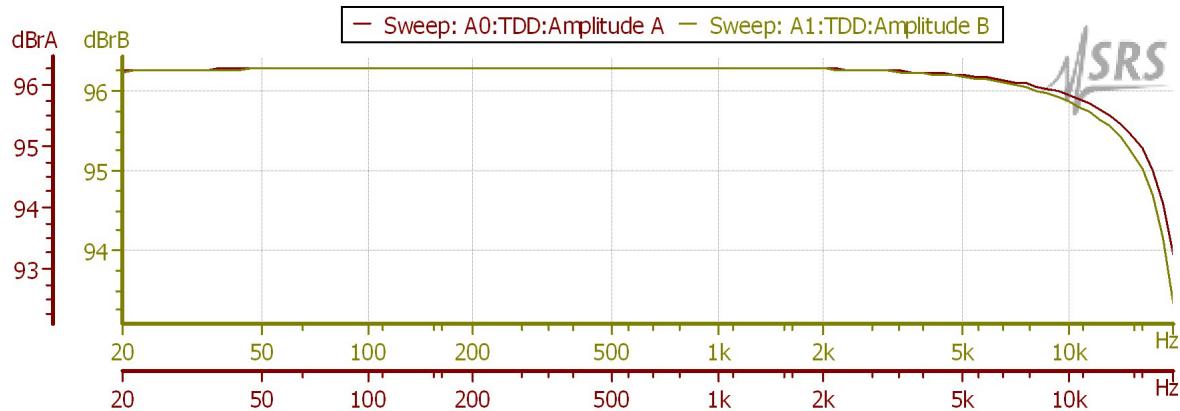
# Measurement Report



## Signal-to-Noise

Waveform Sine  
Start Freq. 20.000 Hz  
Stop Freq. 20.000 kHz  
Freq. Steps 100  
Start Level 1.0000 FFS  
Weighting A Weighting

SNR A&B vs. Frequency



# Measurement Report



## Reference

Waveform	Sine
Start Freq.	1.0000 kHz
Start Level	1.0000 FFS
High Pass	< 10 Hz
Low Pass	Fs/2
Reference A	1.2065 Vrms
Reference B	1.2151 Vrms

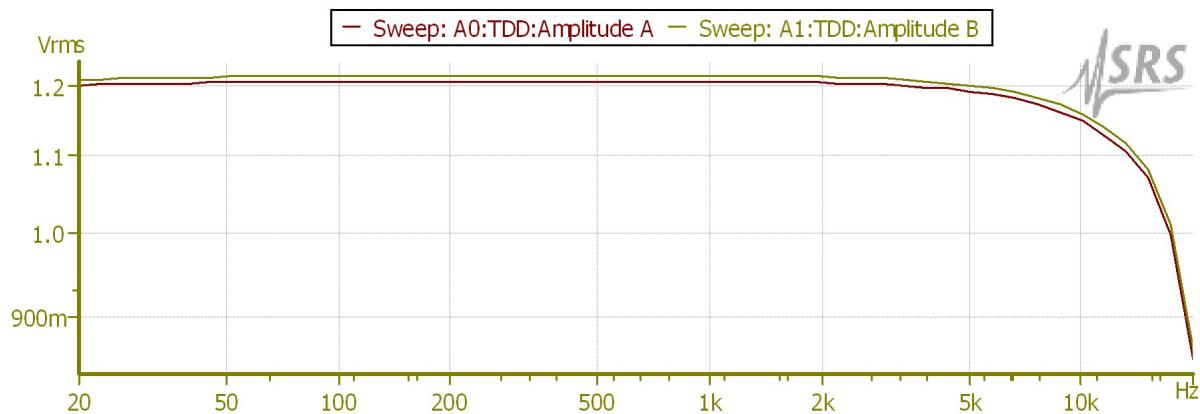
# Measurement Report



## Level

Waveform	Sine
Start Freq.	20.000 Hz
Stop Freq.	20.000 kHz
Freq. Steps	50
Start Level	1.0000 FFS
High Pass	< 10 Hz
Low Pass	Fs/2

## Level A&B vs. Frequency



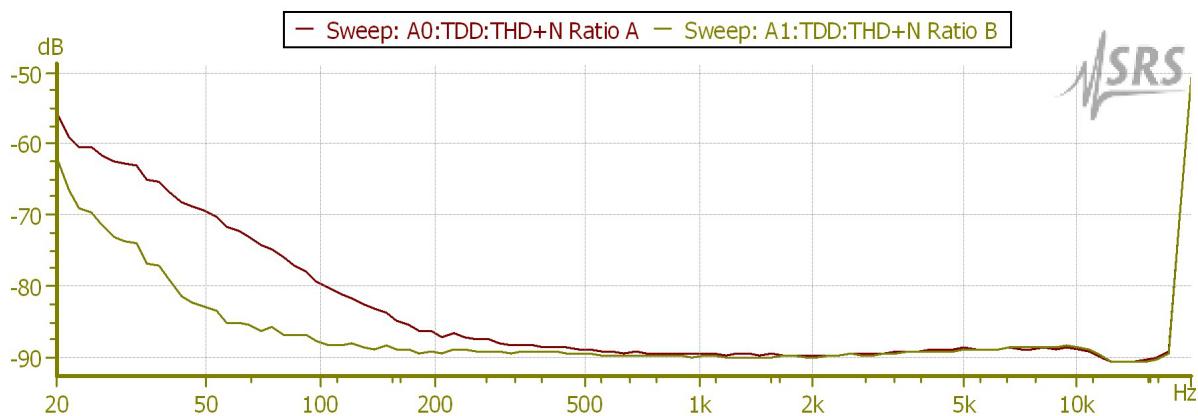
# Measurement Report



## THD+N

Waveform Sine  
Start Freq. 20.000 Hz  
Stop Freq. 20.000 kHz  
Freq. Steps 100  
Start Level 1.0000 FFS  
High Pass 22 Hz  
Low Pass 20 kHz

### THD+N A&B vs. Frequency



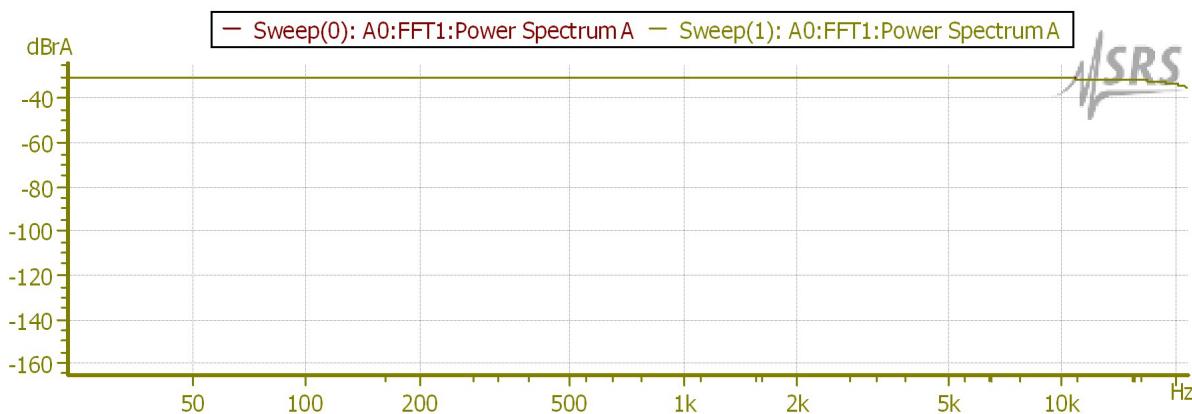
# Measurement Report



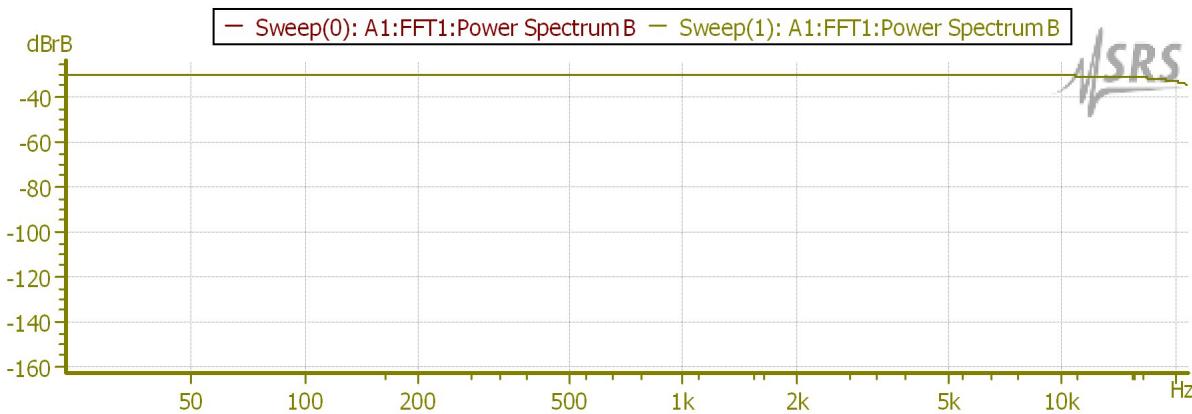
## Frequency Response

Waveform	FFT Chirp
Start Level	1.0000 FFS
Stop Level	1.0000 FFS
Level Steps	1
Resolution	1k

### FreqResp A



### FreqResp B



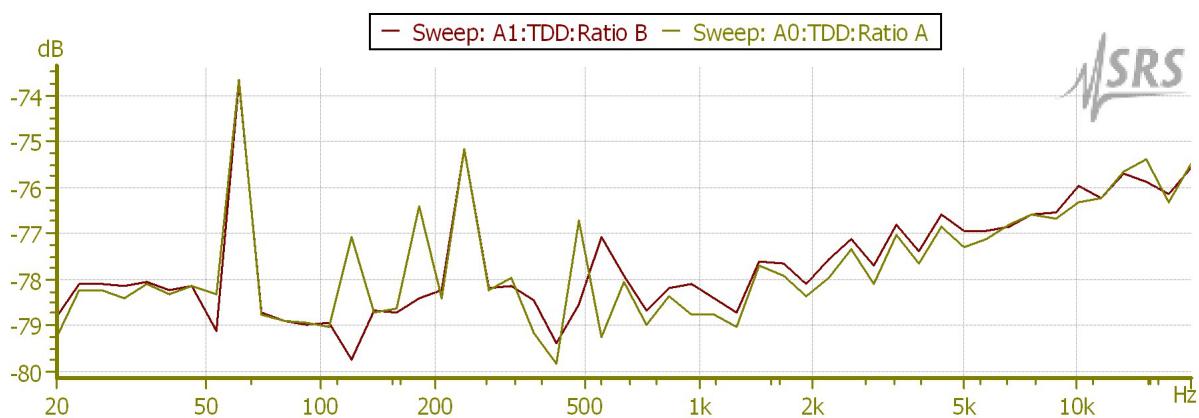
# Measurement Report



## Crosstalk

Waveform Sine  
Start Freq. 20.000 Hz  
Stop Freq. 20.000 kHz  
Freq. Steps 50  
Start Level 100.00 mFFS  
High Pass < 10 Hz  
Low Pass Fs/2

Crosstalk AB&BA vs. Frequency



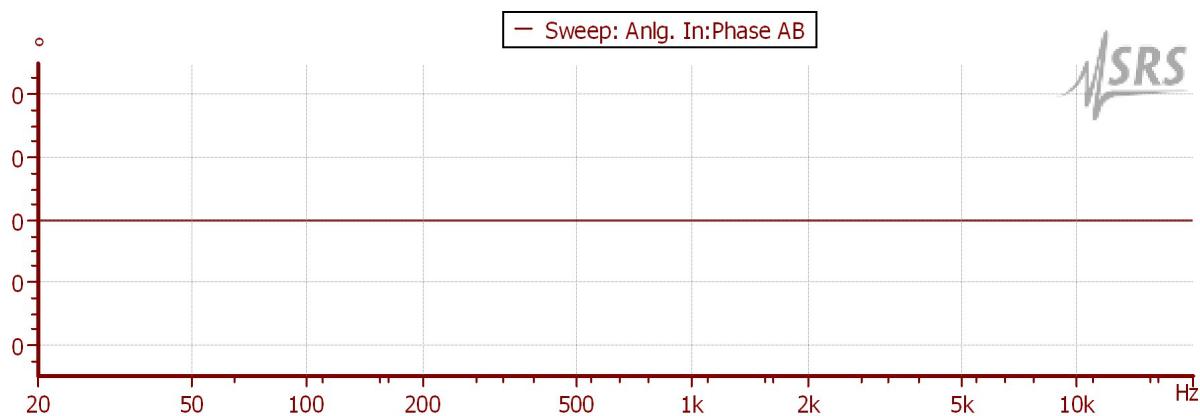
# Measurement Report



## Interchannel Phase

Waveform      Sine  
Start Freq.    20.000 Hz  
Stop Freq.     20.000 kHz  
Freq. Steps    11  
Start Level    1.0000 FFS  
High Pass     < 10 Hz  
Low Pass     Fs/2

InterchannelPhase AB vs. Frequency



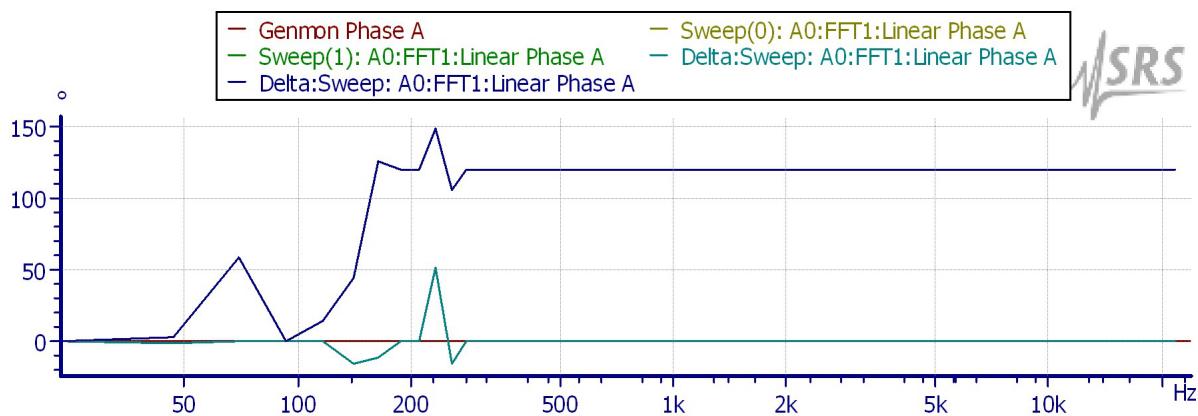
# Measurement Report



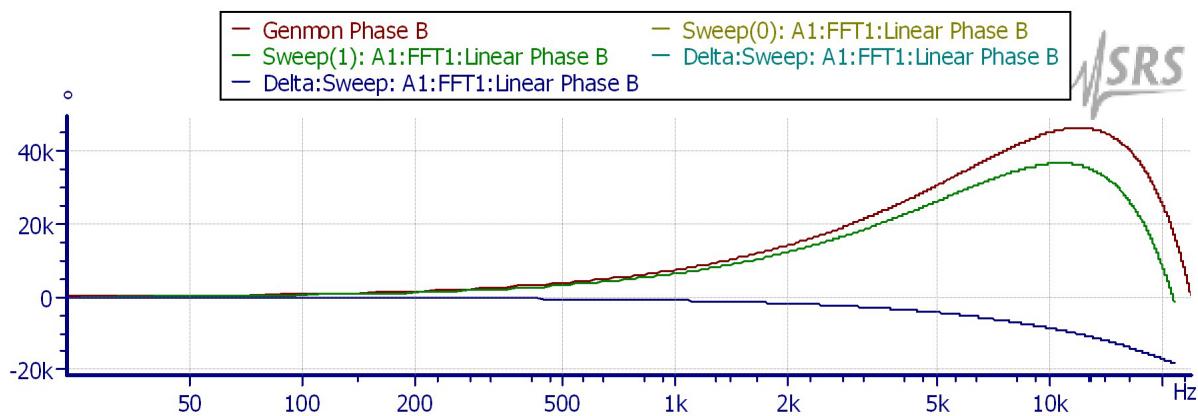
## Input/Output Phase

Waveform	FFT Chirp
Start Level	1.0000 FFS
Stop Level	1.0000 FFS
Level Steps	1
Resolution	1k

### InputOutputPhase A



### InputOutputPhase B



Vedlegg H

Ytelsesmåling Delta-Sigma

# Measurement Report



## Signal Setup

Output              Digital Optical

Channels            2

Impedance         N/A

Digital Fs        48.000 kHz

Input               Analog XLR

Channels            2

Termination       600 ohm

Coupling           AC

Input BW           25 kHz

Notes

SigmaDelta

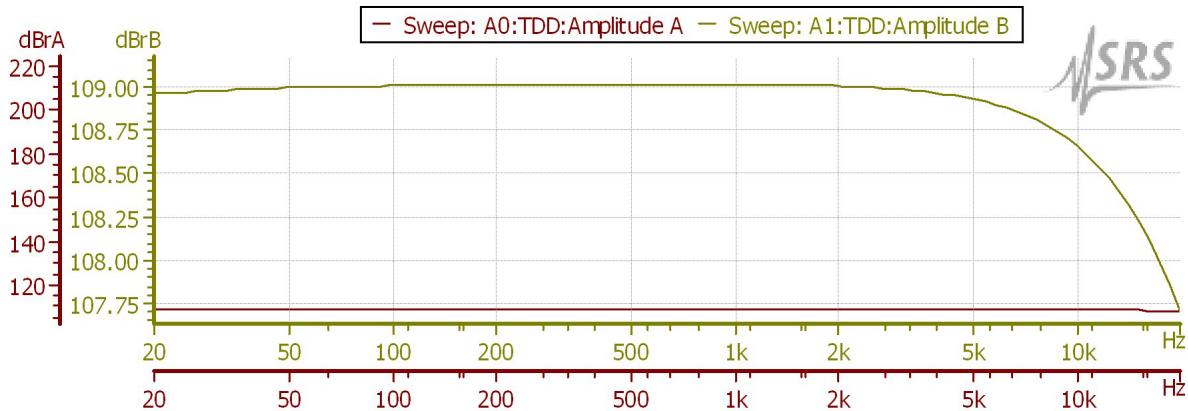
# Measurement Report



## Signal-to-Noise

Waveform Sine  
Start Freq. 20.000 Hz  
Stop Freq. 20.000 kHz  
Freq. Steps 100  
Start Level 1.0000 FFS  
Weighting A Weighting

SNR A&B vs. Frequency



# Measurement Report



## Reference

Waveform	Sine
Start Freq.	1.0000 kHz
Start Level	1.0000 FFS
High Pass	< 10 Hz
Low Pass	Fs/2
Reference A	1.2234 Vrms
Reference B	1.2106 Vrms

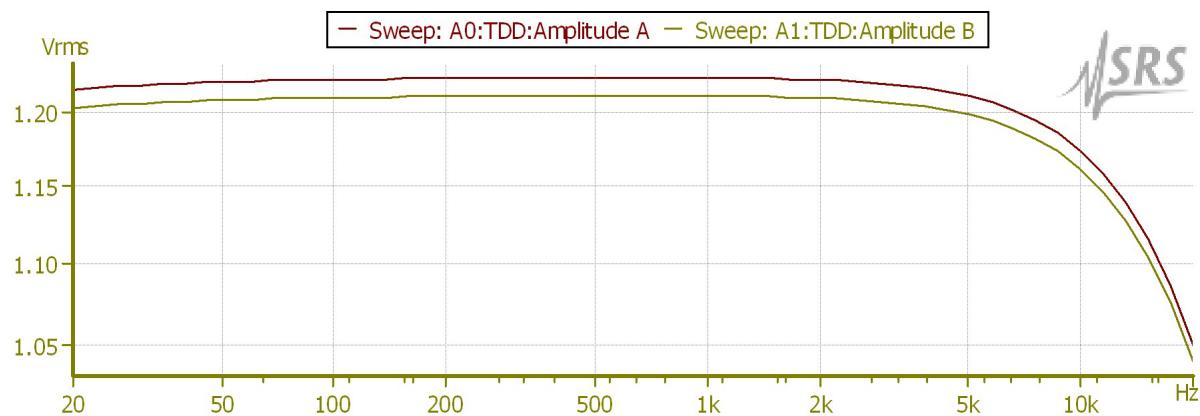
# Measurement Report



## Level

Waveform Sine  
Start Freq. 20.000 Hz  
Stop Freq. 20.000 kHz  
Freq. Steps 50  
Start Level 1.0000 FFS  
High Pass < 10 Hz  
Low Pass Fs/2

Level A&B vs. Frequency



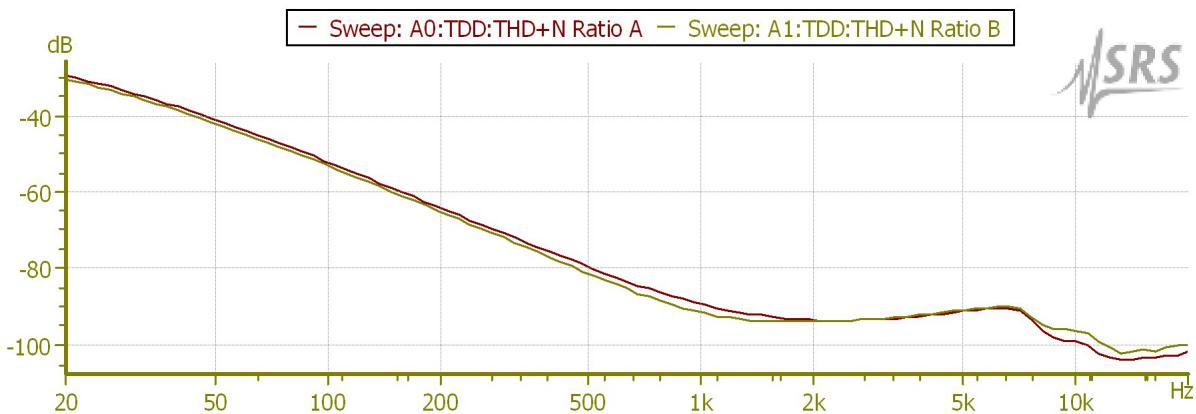
# Measurement Report



## THD+N

Waveform Sine  
Start Freq. 20.000 Hz  
Stop Freq. 20.000 kHz  
Freq. Steps 100  
Start Level 1.0000 FFS  
High Pass 22 Hz  
Low Pass 20 kHz

### THD+N A&B vs. Frequency



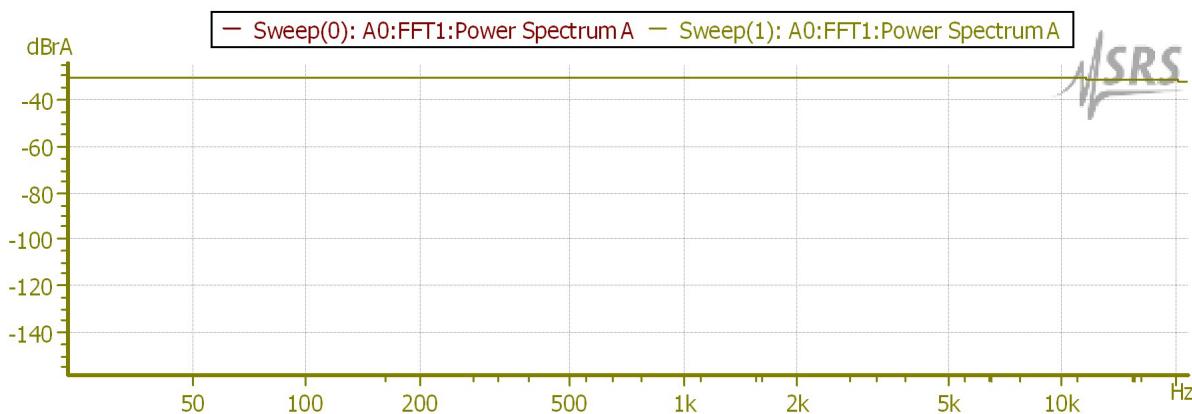
# Measurement Report



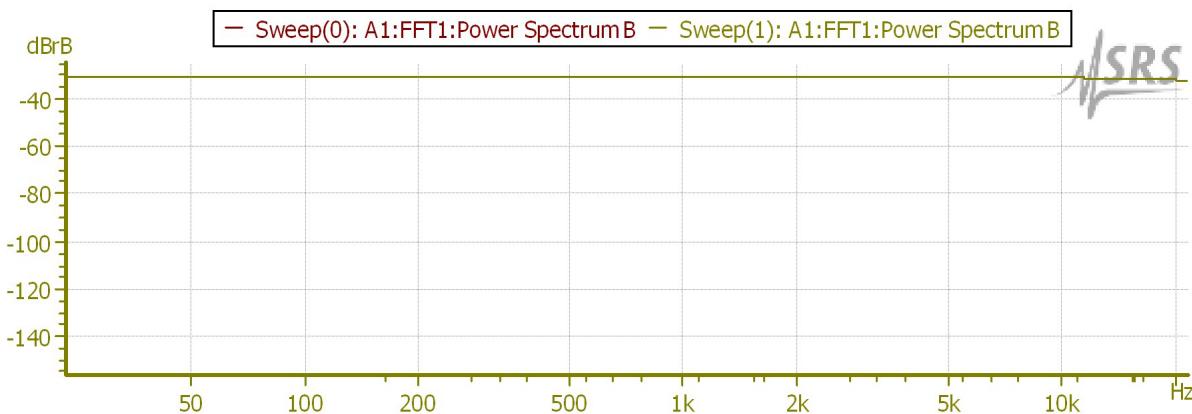
## Frequency Response

Waveform	FFT Chirp
Start Level	1.0000 FFS
Stop Level	1.0000 FFS
Level Steps	1
Resolution	1k

### FreqResp A



### FreqResp B



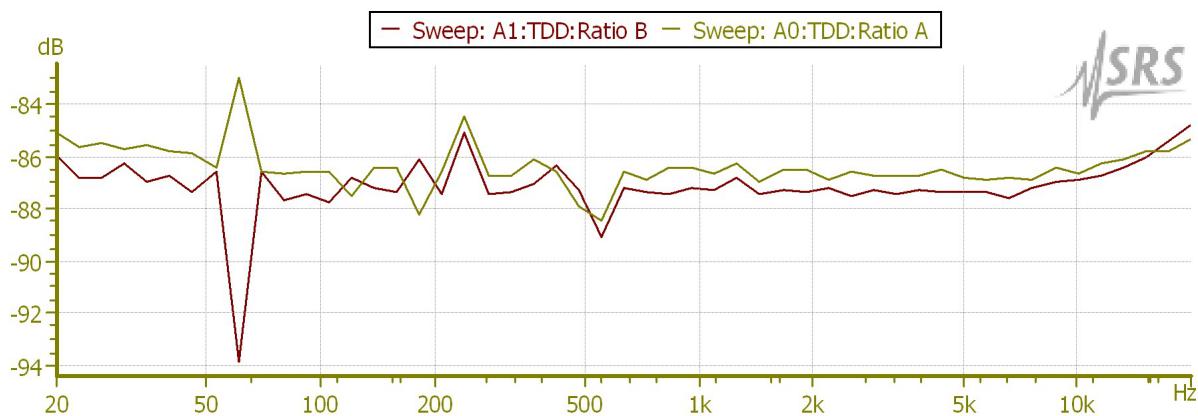
# Measurement Report



## Crosstalk

Waveform Sine  
Start Freq. 20.000 Hz  
Stop Freq. 20.000 kHz  
Freq. Steps 50  
Start Level 100.00 mFFS  
High Pass < 10 Hz  
Low Pass Fs/2

Crosstalk AB&BA vs. Frequency



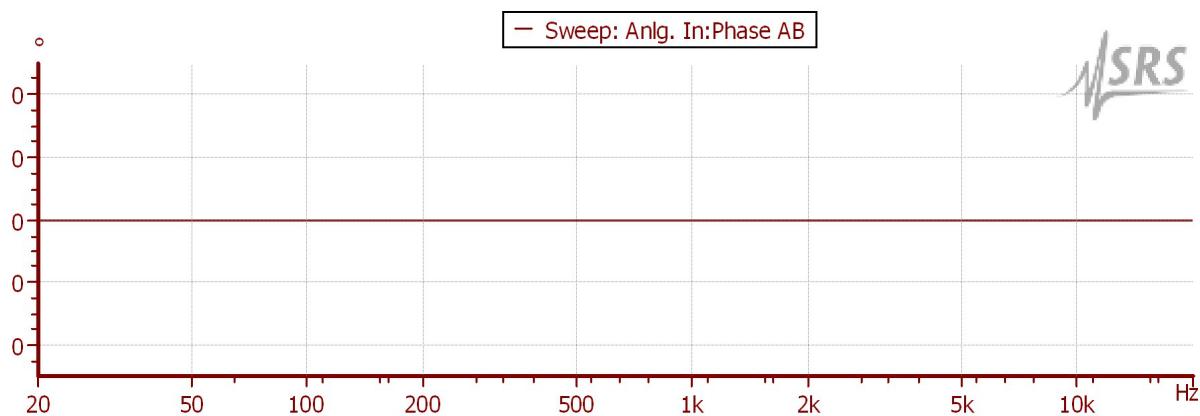
# Measurement Report



## Interchannel Phase

Waveform      Sine  
Start Freq.    20.000 Hz  
Stop Freq.     20.000 kHz  
Freq. Steps    11  
Start Level    1.0000 FFS  
High Pass     < 10 Hz  
Low Pass     Fs/2

InterchannelPhase AB vs. Frequency



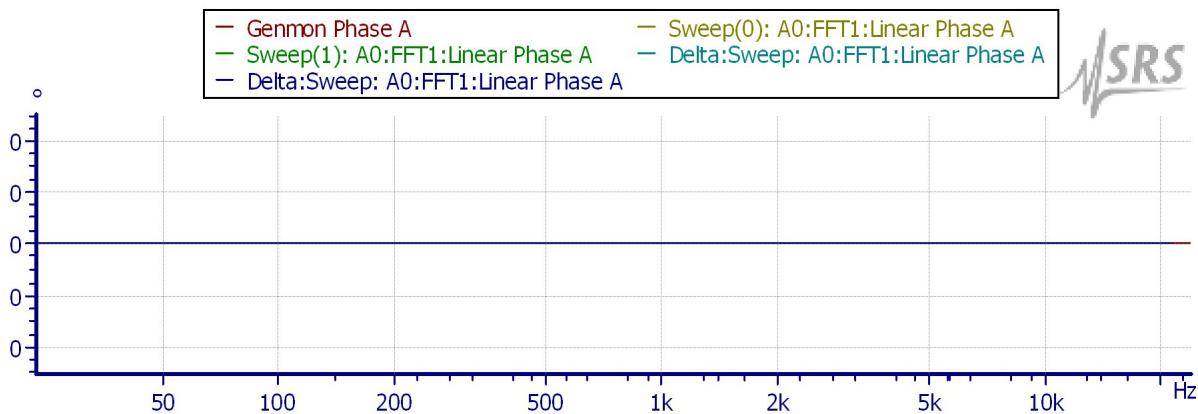
# Measurement Report



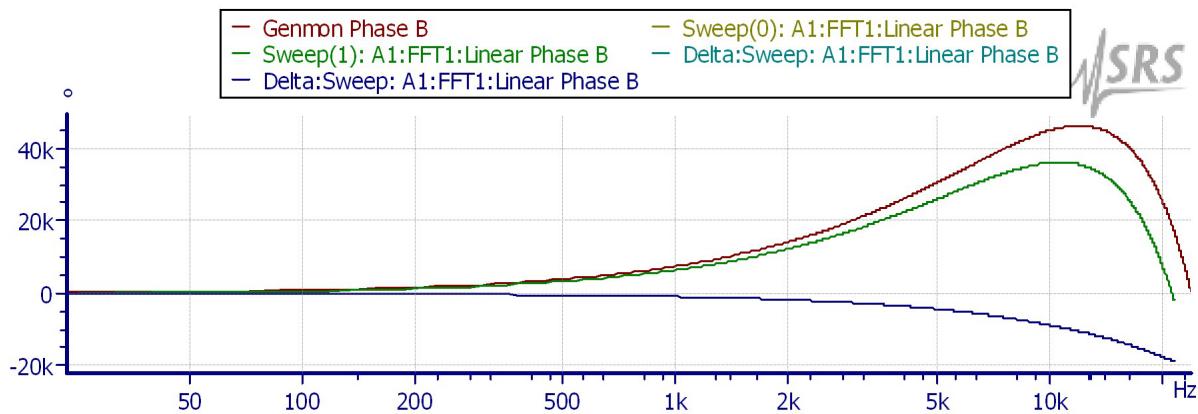
## Input/Output Phase

Waveform	FFT Chirp
Start Level	1.0000 FFS
Stop Level	1.0000 FFS
Level Steps	1
Resolution	1k

### InputOutputPhase A



### InputOutputPhase B



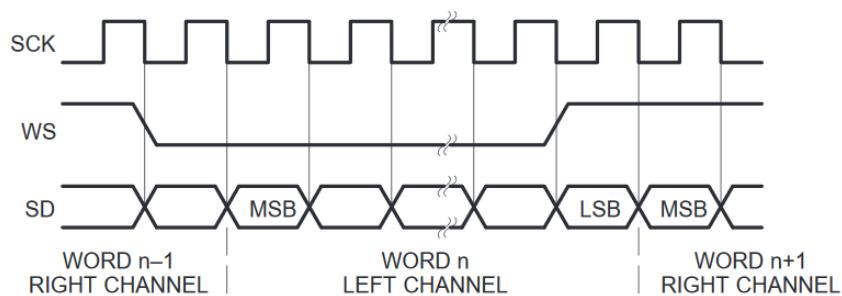
Vedlegg I

I2S - forstudie

# Forstudie: I<sup>2</sup>S

Denne artikkelen har som hensikt å gi innsikt i dataoverføringsprotokollen I<sup>2</sup>S som skal benyttes ved overføring av signaler mellom det digitale Interfacet og konverterene. Artikkelen skal kunne benyttes for å identifisere de ulike portene, samt kunne gjennomføre analyse av signalet for å avdekke blant annet bitdybde og samplingfrekvens på signalet ut av det digitale interfacet. Informasjon og figurer er hentet direkte fra NXP Semiconductors egne spesifikasjonshefte og brukermanual om I<sup>2</sup>S [1]

I<sup>2</sup>S, IIS, eller Inter IC Sound; er en dataoverføringsstandard brukt for overføring av digitale lydsignaler imellom forskjellige IC-er. Standarden ble utviklet i 1986 av det som den gang het Phillips Semiconductor (fra 2006 NXP Semiconductors). Kommunikasjonssystemet (bussen) består i hovedsak av tre separate signaler; SCK, WS, og SD. Timing diagrammet til disse tre signalene kan sees på figur 1. I tillegg til disse tre standard-signalene er det også vanlig å ha med et fjerde signal; MCLK.



Figur 1 Timing diagram

## Serial Clock (SCK)

SCK, som ofte blir kalt BCLK, er klokkesignalet. Dette signalet er synkronisert med SD og forteller dermed mottakeren hver gang det kommer en ny bit på denne utgangen. Klokkefrekvensen til dette signalet vil i de fleste tilfeller være 32 ganger samplingsfrekvensen uavhengig av bit-dybden til det digitale signalet.

## Word Select (WS)

WS, eller LRCLK, forteller hvilken kanal signalet som overføres hører til. Standarden her er at venstre kanal overføres ved lav puls og høgre ved høy. Dette signalet har samme frekvens som samplingsfrekvensen til lydsignalet.

## Serial Data (SD)

SD, blant annet også kalt for SDATA, SDIN, SDOUT, og DACDAT er det som forteller hva nivået til signalet til enhver tid er. Signalet er kodet på *two's complement*-form med den mest signifikant bit (MSB) først.

## Master Clock (MCLK) (Valgfritt)

MCLK er klokkesignal med en rask frekvens, typisk 256 ganger hastigheten til WS. Dette signalet benyttes ofte av Delta-Sigma D/A konvertere.

## Kilde:

[1] NXP Semiconductors, «NXP,» 4 April 2014. [Internett]. Available: [http://www.nxp.com/documents/user\\_manual/UM10204.pdf](http://www.nxp.com/documents/user_manual/UM10204.pdf). [Funnet 28 Februar 2017].

Vedlegg J

Høyoppløst digital lyd - forstudie

## Digitale lydformater og avspillingskvalitet

I oppgaven skal vi studere hvordan ulike DAC arkitekturen opererer og hvordan de forskjellige teknologiene påvirker sluttresultatet, det vil si hvor godt de konverterer digitale signaler til analoge signaler. Som kilde skal vi benytte lydfiler som inneholder høyoppløst digital lyd. Det er da en forutsetning at man har en viss forståelse av hva høyoppløst digital lyd er. Det vil vi forsøke å belyse i dette kapittelet.

### Betrakninger rundt utviklingen innen lagring og avspilling av musikk

Siden Tomas Edison oppfant *fonografen* i 1877 [1] har ulike formater for lagring og avspilling av lyd kommet og gått. Utviklingen har gått i sykluser der faktorer som kvalitet og bekvemmelighet har hatt avgjørende betydning for hvilken retning utviklingen har tatt. Ser man på de dominerende teknologiene de siste 50 årene var platespillerens styrke lydkvalitet, kassett spillerens popularitet skyldes i stor grad bekvemmelighet (men på bekostning av lydkvalitet), CD spilleren flyttet fokuset tilbake til lydkvalitet (dog med sine begrensninger i forhold til dagens standard) mens inntredenen av data komprimeringsformater snudde fokuset tilbake til bekvemmelighet (igjen på bekostning av kvalitet) [2].



Figur 1, Utviklingen innen lagring og avspilling av musikk

Komprimering av lyd og ulike strømme tjenester har bidratt til å endre hele musikk bransjen. Folk kjøper ikke lenger musikken slik man gjorde tidligere, og mange vil hevde at musikk er blitt en volumbasert forbruksvarer der kvalitet ikke har samme betydning som tidligere. Men denne trenden skal være i ferd med å endre seg igjen. Det er krefter innen musikk bransjen (plateselskap, musikere, produsenter, distributører, utstyrleverandører og liknende) som ønsker å formidle musikk til publikum med en kvalitet som gir lytteren mulighet (gitt kvaliteten på avspillingsutstyret) til å høre musikken nøyaktig slik den er ment å låte sett fra et kunstnerisk perspektiv. Det er her høyoppløst digital lyd kommer inn i bildet. Det vil komme mer inn på senere, men først skal vi se litt et par sentrale spesifikasjoner ved CD formatet som ofte brukes som en referanse.

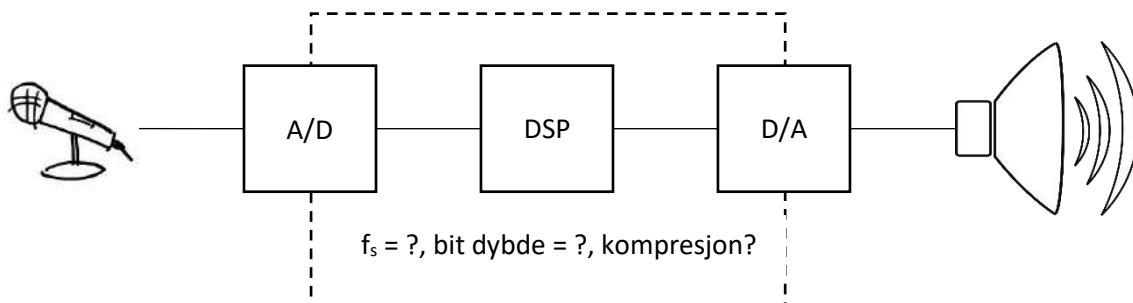
### Compact Disk (CD) formatet

Da CD formatet ble introdusert av Sony og Philips tidlig på 1980 tallet [3] anså man at en samplingsfrekvens ( $f_s$ ) på 44,1 kHz i 16 bits (N) oppløsning var godt nok til å lage et troverdig digitalt avtrykk av informasjonen som finnes i en analog lydkilde. På den tiden var dette forholdsvis grensesprengende spesifikasjoner og var helt i øvre sjikt av hva datiden datamaskiner kunne behandle [4]. Denne spesifikasjonen har imidlertid noen begrensninger med hensyn til lydkvalitet slik som

båndbredde (maks 20kHz) og dynamikk område (96db). Selv om utviklingen av datamaskiners kapasitet senere har åpnet opp for å benytte høyere samplingsfrekvens/bit dybde har 44,1k/16 overlevd gjennom hele CD-ens tidsalder.

### Den digitale signalveien i et lydsystem

Figuren under illustrerer i sin enkleste form hovedelementene som inngår i et lydsystem som inkluderer digital signalvei. Lydbølger fanges opp med en mikrofon og blir til et analogt elektrisk signal, deretter konverteres det analoge signalet til et digitalt signal (A/D) før det behandles i datamaskiner (Digital Signal Processing, DSP) og eventuelt lagres i et passende medium. Før avspilling på et lydanlegg må det digitale signalet tilbakeføres til analoge elektriske signaler(D/A) som sendes til høyttaleren.



Figur 2, Lydsystem med digital etter behandling

For at høyoppløst digital lyd skal ha noen hensikt må man se på hele signalgangen i det digitale systemet. Det gir liten mening å investere i avansert D/A konvertering dersom kvaliteten på det digitale signalet forringes senere i signal veien. På samme måte er avansert D/A konvertering litt bortkastet dersom kvaliteten på det innkommende signalet ikke er av tilsvarende høy kvalitet; under konvertering tilbake til et analogt signal vil man ikke kunne fremkalte informasjon som ikke fantes i det opprinnelige analoge signalet. På denne måten utgjør det digitale systemet et "lukket" system der de ulike elementene har en viss avhengighet av hverandre med hensyn til kvaliteten på sluttproduktet. Som vi skal se mer på senere i dette kapittelet er det 3 faktorer som er sentrale; samplingsfrekvens, bit dybde og kompresjon.

### Digitale modulasjons teknikker

Før vi går nærmere inn på å forklare høyoppløst digital lyd er det to digitale kode formater som må introduseres; Pulse Code Modulation (PCM) og DSD (Direct Stream Digital). PCM er det kodeformatet som antakelig flest kjenner til. I korte trekk går det ut på at en gitt momentanverdi (sample) av et signal kvantiseres og tilordnes en binær tallverdi hvis verdi avhenger av forholdet mellom signalets maksimale amplitude og oppløsningen på den binære koden. Hvis maks amplitude er 15V og oppløsningen på den binære koden er 4 bit (LSB=1V), vil for eksempel en momentanverdi på 10V med PCM koding gi 1010. Det er dette kodeformatet som blant annet blir benyttet i vanlig audio CD. Med DSD er det noe annerledes. Det er et format som baserer seg på delta-sigma modulasjon og hvor prinsippet er at det analoge signalet representeres ved tettheten av 1'ere og 0'ere i et 1-bits signal med høy samplingsfrekvens. Denne type modulasjon kalles Pulse Density Modulasjon (PDM) [5]. **DSD** er Sony og Philips' varemerke og ble blant annet benyttet i forbindelse med Super Audio CD (SACS) [6] som for øvrig aldri fikk noen stor kommersiell suksess. Det er imidlertid viktig å ha grunnleggende kjennskap til formatet når vi senere skal se på noen spesifikasjoner knyttet til høyoppløst digital lyd.

## Høyoppløst digital lyd

Men tilbake igjen til det opprinnelige temaet for dette kapittelet. Det finnes ingen eksakt definisjon på hva høy oppløsning i forbindelse med digital lyd i egentlig innebærer, og i skrivende stund er det heller ingen standard som spesifiserer dette i detalj. Men målet er å oppnå en lydkvalitet som ligger nærmest mulig "studiokvalitet" og som er mest mulig autentisk i forhold til sin opprinnelse. I dette ligger det at det digitale systemet ideelt sett er 100% transparent, det vil si at det hverken legges til eller trekkes fra noe i det opprinnelige signalet. Engelskspråklig litteratur bruker ofte begreper som "High Resolution Audio" eller "Hi-Res Audio" (HRA), derav vil man se at forkortelsen HRA ofte blir brukt.

Til tross for at det ikke finnes en entydig standard som beskriver HRA så er det en utbredt forståelse at det betyr "bedre enn" CD kvalitet både med tanke på samplingsfrekvens og bit dybde, altså bedre enn 44,1kHz/16bit (PCM). Denne "definisjonen" vil bli utvidet og utdypet senere i dette avsnittet, men først skal vi se litt på hva data komprimering har å si for kvaliteten på digitale lydfiler.

## Data komprimering

En faktor som var medvirkende til at digitale lydfiler og strømming raskt økte i popularitet og etter hvert mer eller mindre har overtatt som dominerende media er data komprimering. Formålet med komprimering er å oppnå høyere utnyttelse av lagrings- og overførings kapasitet. For at et høyoppløst digitalt signal skal forblи høyoppløst helt til det konverteres tilbake til et analogt format er det en forutsetning at kvaliteten i signalet ikke forringes underveis. Dette stiller visse krav til de ulike data komprimerings teknikker som anvendes. Prosessen som brukes for å komprimere og de-komprimere data raten kalles på engelsk en codec (coder-decoder) [7].

Det finnes noen codec-er som reduserer størrelsen på den originale lydfilen ved å fjerne informasjon som aldri vil kunne gjenopprettes til sin opprinnelige form. Dette gjøres typisk ved å fjerne "overflødig" eller mindre viktig informasjon [8]. Et eksempel på dette er MP3 formatet. Høy samplingsfrekvens/bit dybde har liten hensikt dersom man benytter komprimeringsformater som fjerner informasjon permanent. Selv om det opprinnelige opptaket er gjort i høy oppløsning, vil kvaliteten være redusert for all tid dersom informasjon fjernes permanent i etterkant. På den annen side finnes det andre komprimeringsformater som kun fjerner statistisk redundant informasjon. Engelsk fagterminologi bruker betegnelsen "lossless" (tapsfri) komprimering. En "lossless" codec som anvendes for de-komprimering av et tapsfritt komprimert signal vil være i stand til å reproduksjon et nøyaktig digitalt duplikat av det opprinnelige signalet slik det fremsto før komprimering. Eksempler på tapsfri komprimering er FLAC (Free Lossless Audio Codec) formatet eller ALAC (Apple Lossless Audio Codec).

## Foreslått spesifikasjon for HRA

Til tross for at det ikke finnes en endelig standard som spesifiserer høyoppløst digital lyd, har en komité bestående av medlemmer fra The Digital Entertainment Group (DEG), Consumer Electronics Association (CEA)® og The Recording Academy® lyktes i å komme til enighet om 4 distinkte betegnelser som beskrivelse på kvaliteter som benyttes i studio opptak (juni 2014) [9]:

- MQ-P; PCM kilde 48 kHz/20 bit eller høyere; (typisk 96/24 eller 192/24)
- MQ-A; Analog kilde
- MQ-C; CD kilde (44.1 kHz/16 bit)
- MQ-D; DSD/DSF kilde (typically 2.8 or 5.6 MHz content)

Med bakgrunn i dette har GRAMMY nylig (januar 2017) utarbeidet et forslag til en definisjon på HRA [2]. De sier at "Hi-Res Audio" defineres ved samplingsfrekvens, bit dybde og filformat. Videre sier de at HRA i sin enkleste form er tapsfri lyd som er bedre enn CD kvalitet både i samplingsrate og bit dybde.

Selv om 48kHz/20bit (PCM) teknisk sett regnes som HRA, så er den anbefalte minstegrensen satt ved 48kHz/24bit. Tabellen under spesifiserer de foreslårte grensene for HRA.

Tabell 1, Spesifikasjoner for høyoppløst digital lyd

Format	Minstekrav	Anbefalt krav
PCM	48 kHz/24-bit	96 kHz/24-bit eller høyere
DSD	2.8224 MHz	5.6448 MHz eller høyere

## Oppsummering

Ut ifra det vi har sett på i de foregående avsnittene er det nærliggende å anta at minstekravet for vår DAC er at den er i stand til å konvertere et innkommende signal som er samplet med 48kHz i 24 biters oppløsning.

## Referanser

- [1] H. Ormestad, «Store Norske Leksikon,» 14 februar 2009. [Internett]. Available: <https://snl.no/fonograf>. [Funnet 28 februar 2017].
- [2] grammy.org, «grammy.org,» 20 januar 2017. [Internett]. Available: [https://www.grammy.org/files/recommendations\\_for\\_hi-res\\_audio\\_production\\_draft.pdf](https://www.grammy.org/files/recommendations_for_hi-res_audio_production_draft.pdf). [Funnet 28 februar 2017].
- [3] R. Johnsen, «Store Norske Leksikon,» 10 mai 2014. [Internett]. Available: [https://snl.no/compact\\_disc](https://snl.no/compact_disc). [Funnet 28 februar 2017].
- [4] Technics, «technics.com,» 2017. [Internett]. Available: <http://www.technics.com/us/high-res-audio/what-is-high-resolution-audio.html>. [Funnet 1 mars 2017].
- [5] P. Thomas Kite. [Internett]. Available:  
[http://users.ece.utexas.edu/~bevans/courses/rtdsp/lectures/10\\_Data\\_Conversion/AP\\_Understanding\\_PDM\\_Digital\\_Audio.pdf](http://users.ece.utexas.edu/~bevans/courses/rtdsp/lectures/10_Data_Conversion/AP_Understanding_PDM_Digital_Audio.pdf).
- [6] NativeDSD Music, «nativedsd.com,» [Internett]. Available: <https://www.nativedsd.com/information/about-dsd>. [Funnet 1 mars 2017].
- [7] E. Rossen, «Store Norske Leksikon,» 14 februar 2009. [Internett]. Available: <https://snl.no/codec>. [Funnet 2 mars 2017].
- [8] G. E. Bleloch, «cs.cmu.edu,» 31 januar 2013. [Internett]. Available: <http://www.cs.cmu.edu/afs/cs/project/pscico-guyb/realworld/www/compression.pdf>. [Funnet 2 mars 2017].
- [9] P. Hyman, «whathifi.com,» 17 juni 2014. [Internett]. Available: <http://www.whathifi.com/news/new-formal-definition-high-resolution-audio-agreed>. [Funnet 2 mars 2017].

**Figurer:**

Figur 1, Utviklingen innen lagring og avspilling av musikk

Figur 2, Lydsystem med digital etter behandling

**Tabeller:**

Tabell 1, Spesifikasjoner for høyoppløst digital lyd

Vedlegg K

Timelister

<b>Arbeidsoppgaver</b>	<b>Sted</b>	<b>Timer</b>	<b>dato</b>
Veiledningsmøte	UiA	1	11.01.2017
skaffe overblikk over oppgave/friske opp kunnskap	UiA	5	11.01.2017
Studere R2R dac/I2s	Hjemme	4	12.01.2017
Studere sigma-delta dac	Hjemme	5	13.01.2017
Studere generelt om HIFI audio systemer.	Hjemme	4	16.01.2017
gruppemøte/planlegging/jobbe med prosjektbeskrivelse	UiA	7	17.01.2017
Utforske og sammenligne forskjellige R-2R DAC-er	UiA	7	18.01.2017
Utforske og sammenligne forskjellige sigma-delta DAC-er	UiA	6	19.01.2017
Utforske og sammenligne forskjellige sigma-delta DAC-er	Hjemme	3	22.01.2017
Utforske og sammenligne forskjellige sigma-delta DAC-er	UiA	4	23.01.2017
gruppemøte/planlegging/jobbe med prosjektbeskrivelse/forstudie sigma-delta	UiA/Hjemme	10	24.01.2017
Veiledningsmøte	UiA	1	25.01.2017
Forstudie R-2R	UiA	7	25.01.2017
Forstudie sigma-delta	UiA	7	26.01.2017
Forstudie sigma-delta	UiA	4	27.01.2017
Forstudie sigma-delta	Hjemme	2	02.02.2017
Forstudie sigma-delta	UiA	4	03.02.2017
Forstudie sigma-delta	Hjemme	4	05.02.2017
Forstudie sigma-delta	UiA	8	06.02.2017
Forstudie sigma-delta	UiA	8	07.02.2017
Veiledningsmøte og lab testing	UiA	8	08.02.2017
Komponentkvalifisering sigma-delta/Utarbeide oversikt over bestilling.	UiA	8	09.02.2017
Utarbeide oversikt over komponenter for bestilling	UiA	6	10.02.2017
Begrunne valg av DAC+detaljert beskrivelse av spesifikasjoner	Hjemme	5	11.02.2017
Begrunne valg av DAC+detaljert beskrivelse av spesifikasjoner	Hjemme	4	13.02.2017
Begrunne valg av DAC+detaljert beskrivelse av spesifikasjoner + spice simulering	UiA	7	14.02.2017
Tegne krets-skjematikk for sigma-delta DAC I Altium	Hjemme	7	15.02.2017
Tegne krets-skjematikk og finne footprints for sigma-delta DAC I Altium	Hjemme	4	16.02.2017
Beskrivelse av sigma-delta krets for rapport	Hjemme/UiA	5	17.02.2017
Jobbe med Altium (sigma-delta Krets)	Hjemme	5	20.02.2017
Jobbe med Altium (sigma-delta Krets)	UiA	8	21.02.2017
Jobbe med Altium (sigma-delta Krets)	UiA	3	22.02.2017
Jobbe med Altium (sigma-delta Krets)	Hjemme	4	23.02.2017
Jobbe med forprosjektrapport.	UiA	7	27.02.2017
Gruppemøte/Jobbe med forprosjektrapport.	UiA Kristiansand	5	28.02.2017
Veiledningsmøte/PCB utlegg (IV/LP).	UiA	10	01.03.2017
Konvertering av logisk nivå/PCB utlegg (ubalansert stereo delta sigma)	UiA	6	02.03.2017
Kondensatorstudie/Valg av komponenter/PCB-design	UiA	10	03.03.2017
PCB-kretskort design (Sigma-Delta)	UiA	8	06.03.2017
PCB-kretskort design (Sigma-Delta)/Filter design	UiA	7	07.03.2017
PCB-kretskort design (Sigma-Delta)	UiA	10	08.03.2017
PCB-kretskort design (Sigma-Delta)/komponenttilpassing/sending til print	UiA	9	09.03.2017
Hovedrapport kap. 1	UiA/Hjemme	9	13.03.2017
Rapportskriving/Veiledningsmøte/Lodding av sigma-delta kretskort	UiA	9	14.03.2017
Lodding/Testing/Feilsøking av Sigma-Delta krets	UiA	11	15.03.2017

<b>Arbeidsoppgaver</b>	<b>Sted</b>	<b>Timer</b>	<b>dato</b>
Redesign av PCB for Delta-Sigma	UiA	11	16.03.2017
Prosjektrapport Sigma-Delta teori/implementering/testing og validering	UiA	6	17.03.2017
Lodding av prototyp 2/testing av prototyp 2/rapportskriving (implementering)	UiA	12	20.03.2017
Rapportskriving (sigma-delta-implementering/linjetilpassing teori)/arbeid med filter/forsterker-modul	UiA	12	21.03.2017
Butterworth filter design/veileddningsmøte/jobbe med rapport (linjetilpassing)/switch implementering	UiA	12	22.03.2017
Linjetilpassing/transformator-krets/switch/motherboard/sigma-delta-krets justeringer.	UiA	11	23.03.2017
3-modellering av kapsling for strømforsyning/planlegging av hovedkort/prosjektrapport (sigma-delta implementering)	UiA	10	24.03.2017
Hovedkort PCB kretsdesign (valg av komponenter og footprint design+PCB layout)	UiA	10	03.04.2017
Design av kapsling til Motherboard/Motherboard PCB layout design	UiA	8	04.04.2017
Veileddningsmøte, Motherboard PCB layout design/Lodding av Sigma-Delta kretskort v.2.1	UiA	12	05.04.2017
Motherboard PCB layout design og kapsling design/bestilling av komponenter	UiA	10	06.04.2017
Motherboard PCB layout design og studie av signalanalyseverktøy	UiA	10	07.04.2017
Lodding og test av Sigma-Delta v.2.1 Bli kjent med signalanalyseverktøy. Feilsøke sigma-delta. Komponentbestilling	UiA	13	18.04.2017
testing og feilsøking av sigma-delta DAC-er + lodding av sigma-delta v.2.2	UiA	12	19.04.2017
videre testing og feilsøking av sigma-delta DAC-er + motherboard utregninger og planlegging	UiA	13	20.04.2017
Prosjektrapport-skriving, rette opp feil i sigma-delta v.2.1 og v.2.2	UiA	12	21.04.2017
Prosjektraport-skriving+ferdigstille sigma-delta v.2.1 og v2.2 + endringer i motherboard pcb-design	UiA	12	22.04.2017
Prosjektraportskskriving og ferdigstilling av motherboard pcb-print	UiA	11	24.04.2017
Lodding testing og feilsøking av motherboard.	UiA	13	25.04.2017
Veileddningsmøte + feilsøking og testing av motherboard	UiA	12	26.04.2017
feilsøking og testeing av motherboard. Forsøk med termineringsmotstander	UiA	11	27.04.2017
Rapportskriving implementering av hovedkort	Hjemme	8	28.04.2017
Rapportskriving implementering av hovedkort+div.	Hjemme	12	29.04.2017
Rapportskriving div.	Hjemme	10	30.04.2017
motherboard feilsøking og testing serie-terminering	UiA	13	01.05.2017
motherboard feilsøking og testing ac-terminger	UiA	12	02.05.2017
rapportskriving, ytelsesmåling av sigma-delta DAC. Motherboard ferdigstilling	UiA	8	03.05.2017
Rapportskriving/motherboard ferdigstilling/gjennomføring av nye ytelsesmålinger	UiA	11	04.05.2017
Motherboard ferdigstilling/forberede til lyttetest	UiA	10	05.05.2017
Rapportskriving	Hjemme	5	06.05.2017
Rapportskriving (ytelsesmåling)/gjennomføring av nye ytelsesmålinger	Hjemme/UiA	6	07.05.2017
Forbereding til lyttetest/rapportskriving	UiA	10	08.05.2017
Forbereding til lyttetest/rapportskriving	UiA	11	09.05.2017
Klargjøre hovedkort for lyttetest (bytte slitte deler)/gjennomføre lytte-test/rapportskriving	UiA	11	10.05.2017
Rapportskriving: diskusjon og retting..	Hjemme	10	11.05.2017
Rapportskriving og veileddningsmøte	UiA	10	12.05.2017
<b>Totalt</b>		<b>656</b>	<b>timer</b>

**Timer for bachelorprosjekt. Vår 2017****Raber Hariri**

Dato	Beskrivelse	Antall
11.jan	Oppstartsmøte med gruppen/Veiledrne	5
12.jan	Informasjon om oppgaven	6
13.jan	Informasjon om oppgaven	6
14.jan		0
15.jan		0
16.jan	Møtereferat/Oppgaver fordeling/ finne komponenter	8
17.jan	Valg av DAC	8
18.jan	Krav og spesifikasjoner til DAC'ene	6
19.jan	Forstudie I2S	6
20.jan		0
21.jan		0
22.jan	Forstudie I2S / Nedlasting av Altium Disign.	5
23.jan	Testing av Altium Design/Strømførsining/Møteinkalling	6
24.jan	Gruppemøte/Oppsummering	4
25.jan	Møte med veiledrne	2
26.jan	Forstudie R2-R/Møtereferat	8
27.jan		0
28.jan		0
29.jan		0
30.jan	Forstudie R2-R/Strømførsining	8
31.jan	Forstudie R2-R	6
01.feb	Forstudie R2-R	5
02.feb	Forstudie R2-R	4
03.feb		0
04.feb		0
05.feb		0
06.feb	Valg av komponenter/DAC'er R2-R.	8
07.feb	Gruppemøte-Gjennomgang av gruppekontrakt/Møteinkalling	5
08.feb	Møte med veiledrne/Testing av Lei's DAC	5
09.feb	Forstudie R2-R	4
10.feb		0
11.feb		0
12.feb		0
13.feb	Forstudie R2-R/ Møtereferat	5
14.feb	Gruppemøte/Oppsummering	5
15.feb	Konfigurering/styring av PCM1704/DF1704	7
16.feb	Konfigurering/styring av PCM1704/DF1704	8
17.feb	Konfigurering/styring av PCM1704/DF1704	5
18.feb		0
19.feb		0
20.feb	Konfigurering/styring av PCM1794DB	6
21.feb	Konfigurering/styring av PCM1794DB	7
22.feb	Konfigurering/styring av PCM1794DB/forprosjektrapport	7
23.feb	Konfigurering/styring av PCM1794DB/forprosjektrapport	7
24.feb	Konfigurering/styring av PCM1794DB/forprosjektrapport	5
25.feb		0
26.feb		0

Dato	Beskrivelse	Antall
27.feb	Forprosjektrapport/møteinkalling	8
28.feb	Gruppemøte. Forprosjektrapport	6
01.mar	Forprosjektrapport	5
02.mar		0
03.mar		0
04.mar		0
05.mar		0
06.mar	Forstudie (Voltage converter)	7
07.mar	Forstudie (Voltage converter)	6
08.mar	Forstudie (Voltage converter)/ LM317/LT1076/LT1072/LM337/MAX625	6
09.mar	Forstudie (Voltage converter)/ LM317/LT1076/LT1072/LM337/MAX625	7
10.mar		0
11.mar		0
12.mar		0
13.mar	Design krets (Voltage converter)/ Simulering/Ltspice	6
14.mar	Design krets (Voltage converter)/ Simulering/Ltspice/ekstraordinær møte	7
15.mar	Design krets (Voltage converter)/ Simulering/Ltspice	6
16.mar	Voltage regulator/komponent valg	6
17.mar	Voltage regulator/komponent valg	6
18.mar		0
19.mar		0
20.mar	Voltage regulator/ simulering/ Møteinkalling	7
21.mar	Voltage regulator/ simulering	6
22.mar	Bestilling av komponenter/ Veiledningsmøte	7
23.mar	Krets Design/Testing i Altium Design/Power supply	7
24.mar	Krets Design/Testing i Altium Design/Power supply/Møtereferat	8
25.mar		0
26.mar		0
27.mar	Krets Design/ PCB Design/power supply	7
28.mar	Power supply for R2-R.	7
29.mar	Power supply for R2-R.	7
30.mar	Power supply for R2-R.	7
31.mar	Power supply for R2-R.	3
01.apr		0
02.apr		0
03.apr	Krets Design/ PCB Design/power supply/Møteinkalling	8
04.apr	Valg av komponenter/Bestilling/	6
05.apr	Krets Design/ PCB Design/power supply/Veiledningsmøte	7
06.apr	Kobling av krets på breadboard/testing	7
07.apr	Krets Design/ PCB Design/power supply/Møtereferat	6
08.apr		0
09.apr		0
10.apr	Krets Design/ PCB Design/power supply	6
11.apr	Krets Design/ PCB Design/power supply	7
12.apr	Kobling av krets på breadboard/testing	6
13.apr	Påskeferie	0
14.apr	Påskeferie	0
15.apr		0
16.apr		0
17.apr	Påskeferie	0

Dato	Beskrivelse	Antall
18.apr	Lodding av komponenter/ Testing	10
19.apr	Lodding av komponenter/ Testing	8
20.apr	Lodding av komponenter/ Testing	7
21.apr	Testing av produktet	8
22.apr		0
23.apr		0
24.apr	Testing/måling av produktet/Møteinnkalling	7
25.apr	Testing/måling av produktet. Feilsøking	7
26.apr	Veiledningsmøte/Hovedrapport	6
27.apr	Testing/måling av produktet/feilsøking	7
28.apr	Testing/måling av produktet/feilsøking	6
29.apr		0
30.apr		0
01.mai	Hovedrapport	6
02.mai	Hovedrapport	6
03.mai	Hoverrapport/Testing/måling av produktet/feilsøking	11
04.mai	Hovedrapport	9
05.mai	Hovedrapport	8
06.mai	Hovedrapport	6
07.mai		
08.mai	Hovedrapport	10
09.mai	Hovedrapport	9
10.mai	Hovedrapport/Lytte test	9
11.mai	Hovedrapport/Lytte test	8
12.mai	Hovedrapport/Veiledningsmøte	9
13.mai	Hovedrapport	8
14.mai	Hovedrapport	7
<b>Totalt</b>		<b>544</b>

Aktivitet	09.jan	10.jan	11.jan	12.jan	13.jan	14.jan	15.jan	16.jan	17.jan	18.jan	19.jan	20.jan	21.jan
	Man	Tirs	Ons	Tors	Fre	Lør	Søn	Man	Tirs	Ons	Tors	Fre	Lør
Veiledningsmøte			1										
Prosjektoppstart (rapportmal, timeliste etc)			2	0,5									
Selvstudie (DAC, R2R, delta-sigma, I2S, HRA)				1		2	2,5	2,5	1,5	3			
Arbeidsmøte/lab										2,5			
Infomøte bachelor prosjekt										1			
Installasjon verktøy (Project Professional)											2,5		
Prosjektplanlegging													1,5
Agenda for veiledning uke 4													
Gruppekontrakt													
Veiledning													
STM32F7 DISCO, I2S interface													
Produkt spesifikasjon													
Forprosjektrapport													
Timeliste													
<b>Sum dag</b>	0	0	3	1,5	0	2	2,5	2,5	5	3	2,5	0	1,5

Aktivitet	22.jan	23.jan	24.jan	25.jan	26.jan	27.jan	28.jan	29.jan	30.jan	31.jan	SUM MND
	Søn	Man	Tirs	Ons	Tors	Fre	Lør	Søn	Man	Tirs	
Veiledningsmøte											1
Prosjektoppstart (rapportmal, timeliste etc)											2,5
Selvstudie (DAC, R2R, delta-sigma, I2S, HRA)											12,5
Arbeidsmøte/lab			3								5,5
Infomøte bachelor prosjekt											1
Installasjon verktøy (Project Professional)											2,5
Prosjektplanlegging	2		2,5						1		7
Agenda for veiledning uke 4	2										2
Gruppekontrakt		3								3	6
Veiledning				1							1
STM32F7 DISCO, I2S interface				2,5		2	2	1,5			8
Produkt spesifikasjon								1	0,5		1,5
Forprosjektrapport									2		2
Timeliste									1		1
<b>Sum dag</b>	4	3	5,5	3,5	0	2	2	3,5	3,5	3	<b>TOT</b> 53,5

Aktivitet	30.jan	31.jan	01.febr	02.febr	03.febr	04.febr	05.febr	06.febr	07.febr	08.febr	09.febr	10.febr	11.febr	12.febr	13.febr	14.febr
	Man	Tirs	Ons	Tors	Fre	Lør	Søn	Man	Tirs	Ons	Tors	Fre	Lør	Søn	Man	Tirs
Prosjektledelse							0,5									
System blokkskjema																2
Selvstudie (DAC, R2R, delta-sigma, I2S, HRA)						1,5	2		3,5	3	1					
Simulering LTSpice LPF																1
Arbeidsmøte/lab										3						3
Analogfilter										1						
Forstudie høyoppløst digital lyd													6	6		
Prosjektplanlegging					1,5											
Agenda for veiledning uke 6									0,5							
Gruppekontrakt				3	1											
Veiledning											1,5					
Budsjett																3
Produkt spesifikasjon									1,5							
Forprosjektrapport																
Planoppdatering																
Forelesning rapportskriving (TFL115, H14)																
Input til personlig rapport																
Verktøy installasjon																
Komponentkvalifisering											2,5					
<b>Sum dag</b>	0	0	3	2,5	0	1,5	2,5	3	6,5	4,5	3,5	0	6	6	3	6



Aktivitet	
Prosjektleidelse	
System blokkskjema	
Selvstudie (DAC, R2R, delta-sigma, I2S, HRA)	
Simulering LTSpice LPF	
Arbeidsmøte/lab	
Analogfilter	
Forstudie høyoppløst digital lyd	
Prosjektplanlegging	
Agenda for veiledning uke 6	
Gruppekontrakt	
Veiledning	
Budsjett	
Produkt spesifikasjon	
Forprosjektrapport	
Planoppdatering	
Forelesning rapportskriving (TFL115, H14)	
Input til personlig rapport	
Verktøy installasjon	
Komponentkvalifisering	
<b>Sum dag</b>	88
	<b>142</b>

Aktivitet	27.feb	28.feb	01.mar	02.mar	03.mar	04.mar	05.mar	06.mar	07.mar	08.mar	09.mar	10.mar	11.mar
	Man	Tirs	Ons	Tors	Fre	Lør	Søn	Man	Tirs	Ons	Tors	Fre	Lør
Est. Effektforbruk													
Komponent bestilling													
Admin (timeliste etc.)					0,5								
Veiledning				1									
Altium Designer R-2R									2	2	2	2	
Skjema tegning R-2R												1	4
PCB utlegg R-2R													
DF1704 konfigurasjon					2,5								
Produkt spesifikasjon						0,5							
Forprosjektrapport			1		3,5								
Altium Designer Tutorial						2,5	4						
<b>Sum dag</b>	0	0	2	3	4	2,5	4	2	2	2	2	1	4

	12.mar	13.mar	14.mar	15.mar	16.mar	17.mar	18.mar	19.mar	20.mar	21.mar	22.mar	23.mar	24.mar
Aktivitet	Søn	Man	Tirs	Ons	Tors	Fre	Lør	Søn	Man	Tirs	Ons	Tors	Fre
Est. Effektforbruk											2		
Komponent bestilling						1							
Admin (timeliste etc.)													
Veiledning			1								1		
Altium Designer R-2R													
Skjema tegning R-2R	7,5	2		4,5	4	2					1	2	
PCB utlegg R-2R							2	5	2	2		2	1
DF1704 konfigurasjon			2										
Produkt spesifikasjon													
Forprosjektrapport													
Altium Designer Tutorial													
<b>Sum dag</b>	7,5	2	3	4,5	5	2	2	5	2	2	3	3	3

Aktivitet	25.mar	26.mar	27.mar	28.mar	29.mar	30.mar	31.mar	SUM MND
	Lør	Søn	Man	Tirs	Ons	Tors	Fre	
Est. Effektforbruk								2
Komponent bestilling								1
Admin (timeliste etc.)								0,5
Veiledning								3
Altium Designer R-2R								8
Skjema tegning R-2R	2	7						37
PCB utlegg R-2R	3,5		3	4	4	2,5	3	34
DF1704 konfigurasjon								4,5
Produkt spesifikasjon								0,5
Forprosjektrapport								4,5
Altium Designer Tutorial								6,5
<b>Sum dag</b>	5,5	7	3	4	4	2,5	3	<b>TOT</b> 102
							SEM	<b>243</b>

	01.apr	02.apr	03.apr	04.apr	05.apr	06.apr	07.apr	08.apr	09.apr	10.apr	11.apr	12.apr	13.apr
Aktivitet	Lør	Søn	Man	Tirs	Ons	Tors	Fre	Lør	Søn	Man	Tirs	Ons	Tors
Komponent bestilling													
Anskaffelse av reservedeler													
PCB utlegg R-2R	3,5	3,5	4	4,5	5	11	6,5	5	5	5			
Montasje R-2R											5	5	3
Test R-2R													2,5
Sluttrapport													
Feilsøking R-2R													
Feilretting R-2R													
<b>Sum dag</b>	3,5	3,5	4	4,5	5	11	6,5	5	5	5	5	5	5,5

	14.apr	15.apr	16.apr	17.apr	18.apr	19.apr	20.apr	21.apr	22.apr	23.apr	24.apr	25.apr	26.apr
Aktivitet	Fre	Lør	Søn	Man	Tirs	Ons	Tors	Fre	Lør	Søn	Man	Tirs	Ons
Komponent bestilling					0,5								
Anskaffelse av reservedeler													2,5
PCB utlegg R-2R	2	1			2								
Montasje R-2R								8	5				
Test R-2R				2				1,5		2	2	7,5	
Sluttrapport	1,5	1	2,5	3	1,5	2,5	2,5			2			2,5
Feilsøking R-2R	2			2								2	
Feilretting R-2R											2		
<b>Sum dag</b>	5,5	2	2,5	7	4	2,5	2,5	9,5	5	4	4	9,5	5

<b>Aktivitet</b>	<b>27.apr</b>	<b>28.apr</b>	<b>29.apr</b>	<b>30.apr</b>	<b>SUM MND</b>
	Tors	Fre	Lør	Søn	
Komponent bestilling					0,5
Anskaffelse av reservedeler	2				4,5
PCB utlegg R-2R					58
Montasje R-2R			4		30
Test R-2R			2	2	21,5
Sluttrapport	3,5	3,5			26
Feilsøking R-2R					6
Feilretting R-2R					2
<b>Sum dag</b>	5,5	3,5	6	2	<b>TOT 149</b>
					<b>SEM 392</b>

	01.mai	02.mai	03.mai	04.mai	05.mai	06.mai	07.mai	08.mai	09.mai	10.mai	11.mai	12.mai	13.mai
Aktivitet	Man	Tirs	Ons	Tors	Fre	Lør	Søn	Man	Tirs	Ons	Tors	Fre	Lør
Montasje R-2R	4												
Test R-2R	2				2								
Sluttrapport		3	4	4	3,5	10	4	4	2,5	3,5	3	2	10
Lyttetest							3	1	1	6,5			
Veiledning												1	
Personlig rapport												2	
<b>Sum dag</b>	6	3	4	4	5,5	10	7	5	3,5	10	3	5	10



Aktivitet	27.mai	28.mai	29.mai	30.mai	31.mai	SUM MND
	Lør	Søn	Man	Tirs	Ons	
Montasje R-2R						4
Test R-2R						4
Sluttrapport						64,5
Lyttetest						11,5
Veiledning						1
Personlig rapport						2
<b>Sum dag</b>	0	0	0	0	0	<b>87</b>
					SEM	<b>479</b>

Vedlegg L

Gruppekontrakt

## GRUPPEKONTRAKT

### Innhold

GRUPPEKONTRAKT.....	1
1. Prosjektgruppe (heretter Gruppen) .....	2
1.1 Studenter (heretter Teamet).....	2
1.2 Veiledere .....	2
1.3 Felles mål og forventning .....	2
1.3.1 Målsetting (heretter Målet) .....	2
1.3.2 Forutsetninger og antakelser .....	2
1.3.3 Forventninger .....	3
1.4 Arbeidsbelastning.....	3
2 Roller/ansvar .....	3
3 Plikter og rettigheter .....	3
3.1.1 Innbyrdes plikter .....	3
4 Konflikter/uenigheter.....	4
5 Faste møter .....	4
6 Individuell arbeidsform .....	5
7 Konsekvens ved brudd / mislighold .....	5
8 Lederskap i gruppen .....	5
9 Styrende dokumenter og rammeverk.....	6
Vedlegg L-A, Referanselitteratur .....	7
Team som arbeidsform [1] .....	7
Hva kjenner egne effektive grupper (McGregor).....	7
Hva er et team? .....	7
Hva skal til for å lykkes i et team? .....	7
Læring i team i et pedagogisk perspektiv.....	7
Oppgave forventninger [2] .....	7
Eks. Innhold gruppekontrakt .....	7
Lederskap i gruppen .....	8
Referanser .....	9

## 1. Prosjektgruppe (heretter Gruppen)

### 1.1 Studenter (heretter Teamet)

Joar Andreas Gjersund

Raber Hariri

Terje Løvdal

### 1.2 Veiledere

Trond-Ivar Lynghaug

Lei Jiao

### 1.3 Felles mål og forventning

Følgende påstand er fremsatt av oppdragsgiver, Lei Jiao:

"I Hifi sammenheng skal en DAC som er basert på Delta-Sigma design teknisk sett og utfra objektive kriterier være bedre enn DAC basert på R2R design. I midlertid hersker det blant Hifi entusiaster en gjengs oppfatning om at sistnevnte teknologi er den som i praksis låter best utfra subjektive kriterier."

#### 1.3.1 Målsetting (heretter Målet)

- i) Det overordnede målet er å implementere og sammenlikne de to design teknologiene Delta-Sigma og R2R.
  - Det skal innhentes nok informasjon til å kunne konkludere og dokumentere hvorvidt påstanden over holder i den ene eller andre retningen.
- ii) Med utgangspunkt i et utvalg målbare parametere som ansees som relevante i Hifi sammenheng skal prosjektet undersøke påstanden om at Delta-Sigma design teknisk sett er bedre enn R2R design.
  - Resultatet av undersøkelsen skal analyseres, og det skal konkluderes om det er vesentlig forskjell på de to teknologiene den ene eller ander veien eller at det ikke er funnet noen signifikant forskjell.
- iii) Basert på subjektive kriterier skal prosjektet undersøke påstanden om at R2R design låter bedre enn Delta-Sigma design.
  - Prosjektet må finne en hensiktsmessig måte å samle inn subjektive data på. Det er fremsatt forslag om å gjennomføre blindtest ved hjelp av et representativt utvalg forsøkspersoner.
  - Resultatet av undersøkelsen skal analyseres, og det skal konkluderes om det er vesentlig forskjell på de to teknologiene den ene eller ander veien eller at det ikke er funnet noen signifikant forskjell.

#### 1.3.2 Forutsetninger og antakelser

- i) En forutsetning for å kunne vurdere om valg av DAC teknologi (Delta-sigma eller R2R) har signifikant betydning for slutt resultatet, det vil si lyden som kommer ut av høyttalerne, er at øvrig utstyr som benyttes sammen med DAC'en er av høy Hifi kvalitet.

- ii) Det antas at de fremsatte påstandene først og fremst gjelder i sammenheng med avspilling av ukomprimerte (eller "lossless") digitale lydfiler hvor det opprinnelige opptaket er mastret i kvalitet med høy oppløsning (MQ-D, min. 48kHz/20bit).

### 1.3.3 Forventninger

Det forventes at alle i Teamet stiller seg bak felles målsetting fremsatt i denne gruppekontakten og at alle er innforstått med at dette er et teamarbeid hvor sluttresultatet er avhengig av innsatsen til den enkelte.

Videre forventes det at man er lojal mot de forutsetningene og rammebetegnelsene som gjelder. Som rammebetegnelser gjelder de bestemmelsene som er fremsatt i denne gruppekontakten, men også formelle- og uformelle krav som stilles av Universitetet i Agder i forbindelse med Bachelor prosjekt i ELE301 faget.

### 1.4 Arbeidsbelastning

I samsvar med UiA's studieplan er arbeidsomfang for en gjennomsnittstudent (karakter C) 27 timer per studiepoeng. For en Bachelor oppgave (20sp) er det 540 timer. Hvis man regner at hele prosjektperioden går fra uke 2 (11/1) til uke 22 (31/5), så utgjør dette 27 timer per uke, eller gjennomsnittlig 4 timer per dag (7 dagers uke). Da er ikke ferier og fridager trukket fra.

Medlemmene i Teamet forplikter seg individuelt til å yte den arbeidsinnsats som man har kapasitet til i forhold til livssituasjon samt belastning i øvrige fag og/eller jobb situasjon.

Ut over dette er hvert medlem i Teamet pliktig til å følge opp og ivareta de oppgaver man er tildelt i innenfor de tidsfrister som er gitt i prosjekt plan. Hvis, og dersom, man på et tidspunkt finner ut at det ikke er mulig eller blir vanskelig å overholde en tidsfrist skal man snarest gi beskjed slik at plan oppdateres.

## 2 Roller/ansvar

For detaljer om prosjektleders ansvar, se kapittel 9.

Prosjektleder: Terje Løvdal

## 3 Plikter og rettigheter

Eks: forventninger rundt deltagelse, oppmøte etc.

### 3.1.1 Innbyrdes plikter

- i) Hvert teammedlem er likeverdig ansvarlig for at overordnet mål nås. Det pliktes å gi beskjed til resten av Teamet dersom man er av den oppfatning at fremdriften og valg som tas underveis er til hinder for Målet.
- ii) I løpet av prosjektperioden vil det av effektivitets hensyn være naturlig at team medlemmene jobber individuelt med ulike temaer. Disse kan være av teknisk art men også ikke-teknisk art. Det er en plikt å dele informasjon og kunnskap man tilegner seg gjennom individuelt arbeid med resten av Teamet for å gi alle like muligheter og forutsetninger til å tilegne seg denne kunnskapen.
- iii) Plikter i forbindelse med møter, se. Kapittel 6 Faste møter.

## 4 Konflikter/uenigheter

Ved uoverensstemmelser eller konflikter i Teamet, skal man tilstrebe å løse opp i dette på en slik måte at Målet ikke blir skadelidende. I første instans skal gruppen forsøke å rydde problemet av veien ved å behandle saken det gjelder i et av de faste møtene. Dette vil som oftest innebære å diskutere de ulike alternativene som finnes og sammen bli enige om en løsning som er forenlig med Målet. Hvis konflikten skyldes usikkerhet rundt innholdet i oppgaven og intensjonen med denne, så skal gruppen kontakte veileder(e) og søke hjelp til å løse slike uklarheter.

Hvis uenigheten eller konflikten skyldes illojalitet i forhold til denne gruppekontakten og er av en slik art at Målet er truet, så gis det anledning til å ekskludere den eller de som er årsak til konflikten med mindre vedkommende sier seg villig til å bøye av og fortsette arbeidet i henhold til denne kontrakten.

I mindre alvorlige uklarheter der det kan være gråsoner for hva som er rett og galt og hvor det er problematisk å finne et entydig svar på hva som er mest hensiktsmessig i forhold til Målet, så kan en avgjørelse fattes med flertalls avgjørelse.

Hvis det oppstår konflikter som skyldes alvorlige disiplinærproblemer så gis det først en advarsel. Ved gjentakende disiplinærproblemer kan flertallet i Teamet i samråd med veileder (og/eller fagansvarlig lærer) ekskludere den eller de som er årsaken til konflikten.

## 5 Faste møter

Type:	Arbeidsmøte
Formål:	Lab arbeid
Når:	Hver tirsdag fra og med 17/1-17
Sted:	El.nikk labben (Grimstad) / Grupperom
Tidspunkt:	kl.08:15-12:00
Deltakere:	Alle i Teamet
Merknader:	<ol style="list-style-type: none"> <li>Det er møteplikt for alle i Teamet</li> <li>Alle møter presis</li> <li>Når prosjektet har "satt seg" og Teamet finner det hensiktsmessig, så vil det gis anledning til å delta på andre måter enn ved personlig fremmøte som for eksempel voice over IP (Messenger, Skype eller tilsvarende)</li> </ol>

Type:	Statusmøte
Formål:	Oppdatere hverandre på status, identifisere flaskehals
Når:	Hver fredag fra og med 27/1-17
Sted:	Messenger /Skype
Tidspunkt:	kl.?
Deltakere:	Alle i teamet
Merknader:	<ol style="list-style-type: none"> <li>Det er møteplikt for alle i teamet</li> <li>Alle møter presis</li> </ol>

Type:	Veiledning
Formål:	<ul style="list-style-type: none"> <li>- Oppdatere veileder på fremdrift og status</li> <li>- Diskutere arbeidsoppgaver for neste periode</li> <li>- Diskutere tekniske aspekter</li> </ul>

	<ul style="list-style-type: none"> <li>- Søke faglige råd..</li> <li>- Annet???</li> </ul>
Når:	Annен hver onsdag fra og med 11/1-17
Sted:	A2 093 (Grimstad)
Tidspunkt:	kl.09:00-10:00
Deltakere:	Alle i teamet og veiledere
Merknader:	<ol style="list-style-type: none"> <li>1. Agenda sendes til veiledere senest kl.09:00 siste mandag før hvert møte</li> <li>2. Team leder gir beskjed til veileder i rimelig tid (senest innen slutt av arbeidsdag dagen før møtet) dersom et møte avlyses</li> <li>3. Det er møteplikt for alle i teamet</li> <li>4. Alle møter presis</li> <li>5. Når prosjektet har "satt seg" og Teamet finner det hensiktsmessig, så vil det gis anledning til å delta på andre måter enn ved personlig fremmøte som for eksempel voice over IP (Messenger, Skype eller tilsvarende)</li> </ol>

## 6 Individuell arbeidsform

Det er relativt stor spredning i både alder, livssituasjon og studie hverdag for hver enkelt i Teamet. Som en konsekvens vil timeplanene ofte være forskjellige og studietid er ikke nødvendigvis på samme tid av døgnet for alle. Det må derfor gis anledning til at hver enkelt kan jobbe individuelt innenfor rammer som passer den enkeltes situasjon best så lenge rammebetingelsene i denne kontrakten overholdes.

Se kapittel for øvrig 3.1.1 om mer detaljer vedrørende plikter ovenfor resten av Teamet.

## 7 Konsekvens ved brudd / mislighold

Se kapittel 4.

## 8 Lederskap i gruppen

Prosjektplan, aksjonsliste, møtereferater og denne kontrakten regnes som prosjektets rammeverk og styrende dokumenter. Prosjektleder har som overordnet ansvar å følge opp at prosjektet jobber i samsvar med de styrende dokumentene. Ved avvik fra de styrende dokumentene, har prosjektleder myndighet til å sette i verk korrigerende tiltak som er nødvendig for å lukke avviket. Imidlertid skal avviket først diskuteres i Teamet, og dersom ikke dette fører frem, skal veileder(e) konsulteres før eventuelle tiltak iverksettes.

## 9 Styrende dokumenter og rammeverk

- i) Denne kontrakten
- ii) Prosjektplan
- iii) Aksjonsliste
- iv) Møtereferater
- v) Generelle bestemmelser og retningslinjer ved UiA

## Vedlegg L-A, Referanselitteratur

Dette vedlegget gir noen stikkord om team som arbeidsform og forslag til hva som bør være med i en gruppekontrakt. Disse refleksjonene har vært en inspirasjonskilde til utarbeidelse av denne kontrakten. Det opprinnelige materialet er skrevet av eksperter innen området ved henholdsvis Universitetet i Agder og Høyskolen i Østfold.

### Team som arbeidsform [1]

Materialet i de neste avsnittene er hentet fra en forelesning i faget Studiestrategi og Gruppeprosesser som ble gitt høsten 2014 i faget TFL115.

Hva kjennetegner effektive grupper (McGregor)

- Klare mål
  - Hva er risiko for å ikke ha måloppnåelse?
  - Risiko = sannsynlighet x konsekvens
- Åpen atmosfære
- Konstruktiv bruk av forskjellighet
- At alle kan delta på lik linje

Hva er et team?

- Målorientering
- Gjensidig avhengighet
- Interpersonlig interaksjon
- Oppfattelse av medlemskap
- Struktur
- Gjensidig påvirkning
- Individuell motivasjon

Hva skal til for å lykkes i et team?

- Teamet må ha klare mål
- Teamet må være godt ledet
- Oppgavene må være egnet for teamarbeid
- Nødvendige ressurser for teamet må være tilgjengelige
- Organisasjonen rundt må være støttende/lojale, slik at teamets beslutninger kan gjennomføres

Læring i team i et pedagogisk perspektiv

- Å lære gjennom det å lære bort til andre
- Å lære ved å bli formidlet noe fra andre i teamet

<https://wiki.hiof.no/images/8/88/Prosjektarbeid.pdf>

### Oppgave forventninger [2]

Eks. Innhold gruppekontrakt

- Felles mål og forventning
- Medlemmenes roller/ansvar?

- Hvem er gruppeleder – roteres dette på etc?
- Hvert medlems plikter og rettigheter
- Eks: forventninger rundt deltagelse, oppmøte etc.
- Hvordan løses uenigheter?
- eks. ved avstemmelse – har sittende leder dobbeltstemme?
- Faste møter?
- Hvor og når? Hva slags møter og hvorfor?
- Konsekvens ved brudd / slett oppførsel?

#### Lederskap i gruppen

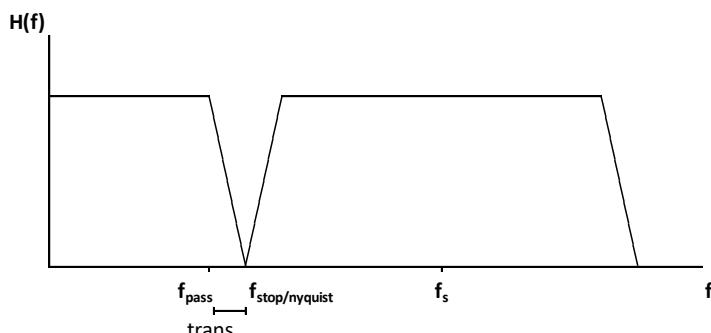
- Hvordan ønsker gruppen at lederskap utføres?
- Hvilke rettigheter har lederen?
- Tillitt til lederen?
- Skal man ha én leder hele prosjektet eller rottere?
- Ofte fordelaktig at noen har fokus på prosess og andre på produkt.
  - Begge deler setter krav til kommunikasjon, ryddighet og dokumentasjon

## Referanser

- [1] I. Bergdal, *Gruppeprosesser, en innføring*, Grimstad: Universitetet i Agder, 2014.
- [2] J. E. Simensen, «Introduksjon til prosjektarbeid,» Høyskolen i Østfold, 2014. [Internett]. Available: <https://wiki.hiof.no/images/8/88/Prosjektarbeid.pdf>. [Funnet 2017].

## Vedlegg M      Simulering av analog del for R-2R DAC      (ver.02)

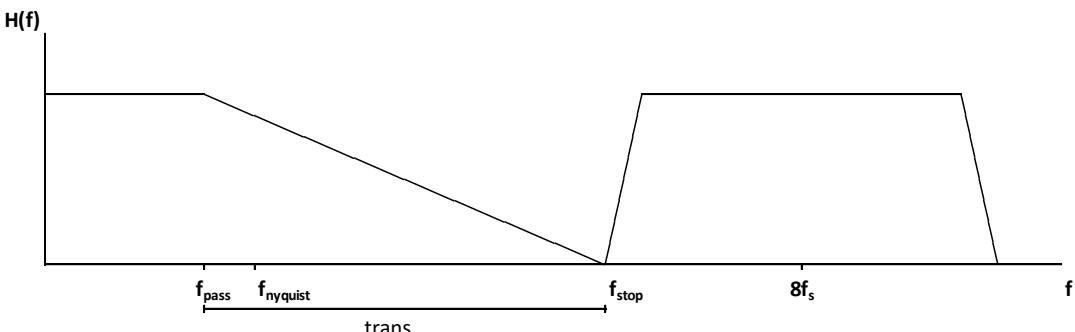
Det analoge utsignalet fra PCM1704 chipen er en strømkilde hvor maksimal amplitude er gitt av summen av hver av strømsløyfene i et R-2R nettverket. Strømsignalet må omformes til et spenningsignal og lavpass-filtreres (LPF) før det sendes videre til en forsterker. Disse to funksjonene, I/V omforming og lavpassfilteret, ivaretas av henholdsvis posisjons nummer 9 og 10 i blokkskjemaet (kapittel 3.4.2 i hovedrapporten). Lavpassfilterets oppgave er å filtrer bort frekvenser komponenter fra Nyquist frekvensen og høyere slik at vi unngår problemer med alias frekvenser i det ferdige resultatet.



Figur M1, Krav til analog filter uten oversampling

I vår løsning vil vi benytte et digitalt interpoleringsfilter som øker samplingsfrekvensen til  $8f_s$  før R-2R DAC-ene. Digital filteret finner vi igjen som posisjons nummer 8 i blokkskjemaet. Hovedhensikten med denne oppsamplingen er å lette på kravene til det analoge filteret som sitter på utgangen. En annen gevinst ved dette er at vi kan tillate en høyere båndbredde på pass-bandet, noe som mange audiofile mener bidrar til å gi lyden høyere detaljrikdom og bedre harmoniske egenskaper.

Gitt at  $f_s$  på det innkommende signalet til kretsen er 96kHz, da vil  $f_s_{\text{ny}}$  inn til R-2R DAC'en være 768kHz. Analogfilteret som har grensfrekvens  $f_p$  må da konstrueres på en sånn måte at frekvenser over  $f_s_{\text{ny}} - f_p$  er dempet tilstrekkelig slik at de ikke har innvirkning på det endelige resultatet.



Figur M1, Krav til analog filter med oversampling

I data bladet til PCM1704 er det gitt et forslag til analog I/V omformer og lavpass filter (LPF). Vi får oppgitt at det er et 2.ordens LPF. Dersom vi hadde utelatt oppsamplingen i digitalfilteret måtte vi haft et 109. ordens analog filter for å klare samme spesifikasjon. Hvordan vi kom frem til akkurat dette tallet kommer vi til senere. Men først ser vi på noen teoretiske betraktinger før vi går videre på beregninger som er gjort ved hjelp av en filterkalkulator. Avslutningsvis skal vi se på resultatene fra selve simulering som er gjort ved hjelp av LTSpice.

Vi begynner med å anta at:

$$f_s = 96 \text{ kHz}$$

Vi har da at Nyquist frekvensen er:

$$f_N = \frac{f_s}{2} = 48 \text{ kHz}$$

(M.1)

Som nevnt over vil vi foran R-2R DAC'en bruke et digitalt interpoleringsfilter som oppsamler  $f_s$  til:

$$f_{s_{ny}} = 8f_s = 8 * 96k = 768 \text{ kHz}$$

(M.2)

Det vi nå ønsker er å finne hvor stor demping vi får ved  $f_{s_{ny}} - f_N$  når vi vet at vi har å gjøre med et 2.ordens filter.

Formelen under kan benyttes for å beregne (minste) orden for et LPF hvor vi kjenner ønsket demping ved en gitt frekvens, samt øvre frekvens i passbåndet:

$$n = -\frac{0.05A_s}{\log_{10}\left(\frac{\omega_s}{\omega_p}\right)}, \text{ forutsatt } 10^{-0.1A_s} \gg 1$$

(M.3) [1]

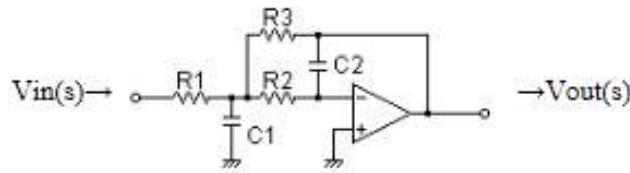
Vi ønsker å finne  $A_s$  og snur på formelen:

$$A_s = \frac{n \log_{10}\left(\frac{\omega_s}{\omega_p}\right)}{-0.05}$$

Når vi setter inn for frekvensene over og  $n=2$  i M.3 får vi:

$$A_s = \frac{2 \log_{10}((768k - 48k)/48k)}{-0.05} = -47 \text{ dB}$$

For å validere disse betraktningene er det en rekke filter kalkulatorer tilgjengelig på internett. Vi har anvendt en kalkulator som beregner nøyaktig det filteret vi ønsker å implementerer i vår løsning [2].



Figur M2, Aktivt lavpass filter med multippel feedback

Kalkulatoren gir oss denne overføringsfunksjonen ved innsetting av våre komponent verdier:

$$G(s) = -\frac{86349820392.37}{s^2 + 420696.33s + 86349820392.37}$$

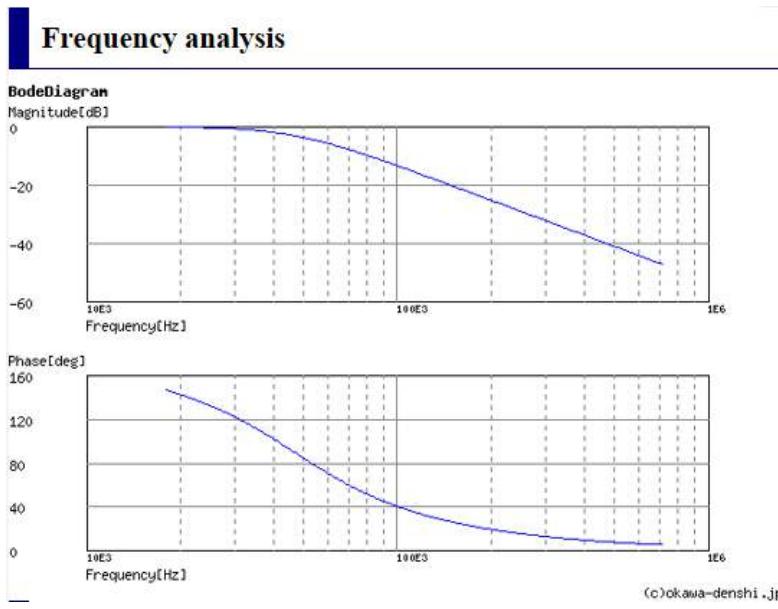
(M.4) [2]

Videre forteller den oss at øvre passband frekvens er ved:

$$f_c = 46768 \text{ Hz}$$

Det stemmer noenlunde bra med de teoretiske betraktingene over, og ligger litt under Nyquist frekvensen. En annen ting vi ser av Bode plottet på neste side er at dempingen ved 670kHz er omkring -47dB

Bode diagrammet blir seende ut som vist under:

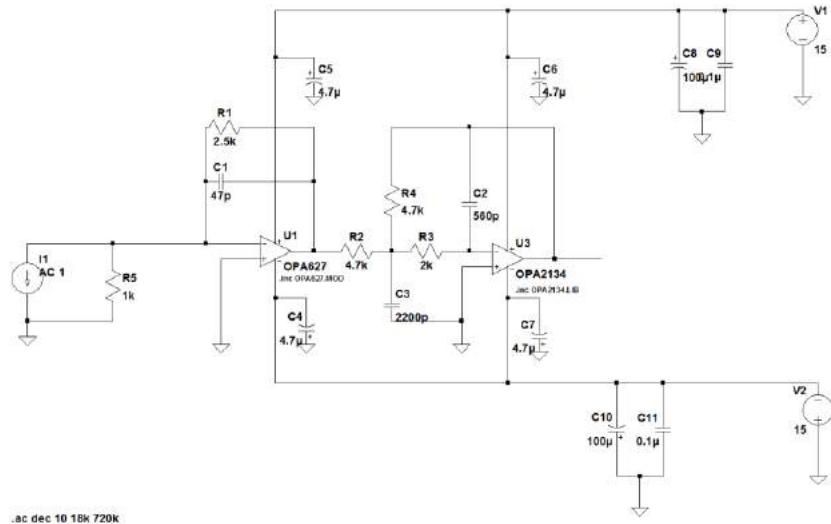


Figur M3, Bode diagram for analog filter med multiple feedback

Så tilbake igjen til hvordan vi fant at vi måtte hatt et 109. ordens lavpassfilter for å klare samme spesifikasjon. Som vi ser over har filteret en teoretisk cutoff frekvens (tilsvarer vår fp) ved 46,8kHz. Videre ønsker vi en dempning på -47dB ved fs-fp og anvender formel M.3:

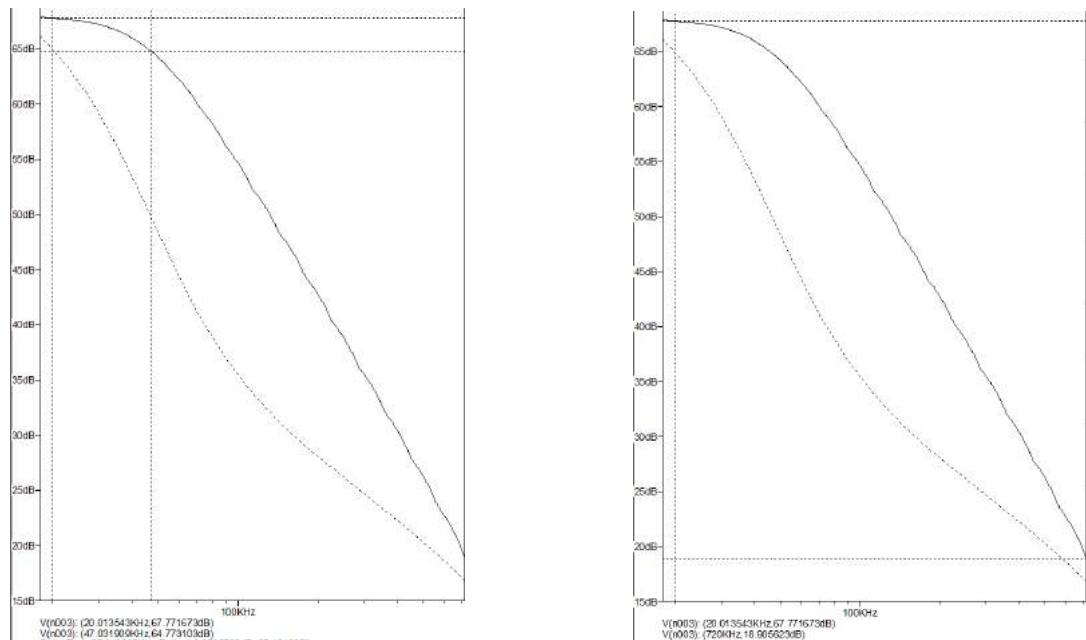
$$n = -\frac{0.05(-47 \text{ dB})}{\log_{10} \left( \frac{96 - 46.8}{46.8} \right)} = 108,2$$

Til slutt skal vi studere resultatet slik det fremkommer ved simulering i LTSpice. Figuren under viser skjemaet som er tegnet i LTSpice for den simulerte kretsen



Figur M4, Skjermdump av den simulerte kretsen fra LTSpice

Figuren under viser Bode diagram for frekvensresponsen fra ca. 18kHz og opp til 720kHz ( $f_{s\_ny-fN}$ ):



Figur M5, Bode diagram fra LTSpice for analog lavpassfilter

I disse utsnittene legger vi merke til to ting:

$$f_p = 47\text{kHz}$$

$$A_s = -|68\text{db} - 19\text{dB}| = -49\text{dB}$$

Basert på disse betraktningene kan vi trekke en foreløpig konklusjon om at simuleringen som er gjort i LTSpice er riktig, og at de innledende antakelsen om spesifikasjonene for filteret stemmer. For å summere opp avslutningsvis har vi at:

$$f_p = 47\text{kHz}$$

$$f_s=720kHz$$

$$A_s=-49dB$$

## Referanser

- [1] J. W. Nilsson og S. A. Riedel, Electric Circuits, Pearson, 2015.
- [2] «OKAWA Electric Design,» [Internett]. Available: <http://sim.okawa-denshi.jp/en/OPttool.php>. [Funnet 2017].

## Figurer:

Figur M1, Krav til analog filter uten oversampling

Figur M2, Krav til analog filter med oversampling

Figur M3, Aktivt lavpass filter med multippel feedback

Figur M4, Bode diagram for analog filter med multiple feedback

Figur M5, Skjermdump av den simulerte kretsen fra LTSpice

## Formler:

M.1 Nyquist frekvens

M.2 Oversampling

M.3 Filterorden

M.4 Transferfunksjon

Vedlegg N

Personlige rapporter

## **Personlig rapport – Joar Gjersund**

I prosjektet har jeg i stor grad bistått prosjektleder (Terje) i å deletere oppgaver i mellom gruppens medlemmer da det etterhvert ble tydelig at prosjektet lå på etterskudd i forhold til oppsatt plan. Grunnet varierende avsatt tid til dette prosjektet blant medlemmene i gruppen, og lite erfaring med kretskortdesign ble det nødvendig for meg å jobbe lengre dager enn det jeg har vert komfortabel med.

I dialog med oppgavegiver gjennomførte jeg en komponentkvalifisering for å finne ut hvilke to DAC-er som skulle benyttes i oppgaven. Jeg brukte mye tid på forstudie av sigma-delta (som jeg også var alene om) og var tidlig ute med å utarbeide en grov oversikt over hvordan de to DAC-ene skulle implementeres samt skissere hvordan det totale systemet skulle se ut. Jeg var alene ansvarlig for implementering av sigma-delta DAC-en og hovedkortet, og tok også på meg ansvaret for å bli kjent med audio-analysator-verktøyet og gjennomførte målinger av både sigma-delta og R-2R med denne. Under lytte-testen hadde jeg ansvaret for å styre det tekniske. Jeg tok også på meg alt ansvaret med å tegne opp og printe kapsling til strømforsyning etter forespørsel fra oppgavegiver.

Totalt har jeg dokumentert at jeg har benyttet 650 timer på dette prosjektet, hvor mesteparten av tiden har gått til pcb-design, lodding, feilsøking, og rapport-skriving. I rapporten har jeg skrevet alt i kap. 2 (bortsett fra kap 2.2 og. 2.7), deler av kap. 3.3, hele kap. 3.4.1, deler av kap. 3.4.3, hele kap. 3.4.4, hele kap. 4.1, store deler av kap. 4.2, store deler av kap. 5 og kap. 6.

Personlig rapport- Raber Hariri.

Til å begynne med prosjektet fikk jeg ansvar for å undersøke eller lagge en forstudie til den ene DAC' en, R2-R. Også prøve etter hvert å finne den DAC' en som har de karakteristikkene som tilfredsstiller kravene i prosjektet. Jeg brukte også en del tid på å finne ut konfigurering/styring av PCM1704/DF1704 og PCM1794DB. Etter hvert ble prosjektet delt mellom gruppedeltakerne, Terje Løvdal fikk ansvar for å fortsette med R2-R' en. I dialog med veilederne og gruppemedlemmer fikk jeg begynt med ny oppgave i prosjektet, oppgaven gikk ut på å designe en DC-DC strømforsyning til kretsen med de riktige spenningsnivåer.

Det gikk en del tid komponentkvalisering, filtrerings metode og ikke minst PCB design. Som det også er nevnt i rapporten brukte jeg *Altium Designer* for PCB utlegg, jeg brukte mye tid på å sette meg i programmet, det førte til at PCB utleggene ble printet ut flere ganger, som igjen da førte til at andre ting ble skjøvet fram i fremdriftsplanen min.

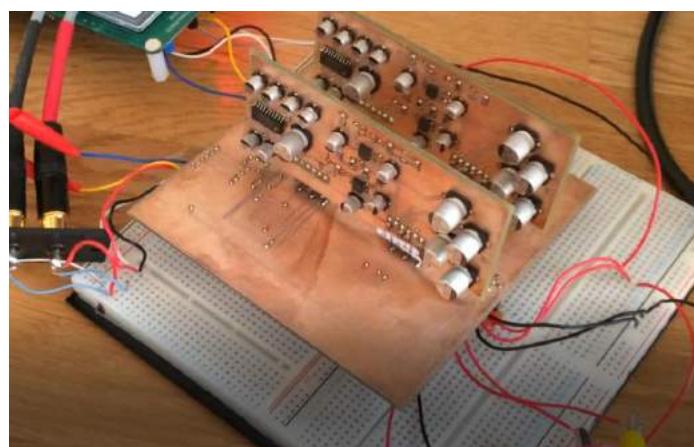
Resten av tiden i prosjektperioden ble brukt til lodding, feilsøking, test og målinger. Under hele prosjektperioden skrev jeg ned det jeg hadde jobbet med daglig (se *timelister*), også stikkord til hovedrapporten, men likevel føler jeg at det ble ikke *tilstrekkelig nok* med tid til rapport skrivingen. Tilslutt vil jeg også nevne at jeg hadde ansvar for tilkalling til alle veiledningsmøter samt å skrive et møtereferat etter hvert møte.

## Personlig rapport for Terje Løvdal

Mitt bidrag startet med å være initiativtaker til å samle en gruppe studenter inkludert meg selv til å jobbe med dette prosjektet som jeg trigget på umiddelbart grunn av min lidenskap innen HiFi lyd-anlegg. Som prosjektleader etablerte jeg tidlige en prosjektplan, budsjett og en gruppekontrakt. Den først perioden besto av mye litteratur studier og selvstudium. Selv om litteratur studie av forskjellige emner ble fordelt mellom oss, så var det likevel en stor fordel å ha en viss minimumskunnskap om de feltene som de to andre i gruppen var ansvarlige for. Jeg brukte derfor en del tid på å lese meg opp på emner som I2S protokollen samt R2R og Delta-Sigma D/A konverter teori. I tillegg gjorde jeg en forstudie om høyoppløst digital lyd siden dette formatet var spesifisert som data kilde i oppgavebeskrivelsen. Resultatet av denne forstudien er vedlagt rapporten som eget vedlegg. Videre var jeg bidragsyter i prosessen med å kvalifisere D/A konverter IC-er som vi skulle benytte i vårt design.

Når det kommer til design og implementering så var jeg ansvarlig for R2R DAC-en. Jeg benyttet Altium Designer til å tegne kretsskjematikk og kretskort utlegg, samt LTSpice for simulering av den analoge kretsen. Videre sto jeg for bestilling av alle deler og komponenter til R2R DAC-en. Når alle kretskortene var ferdig frest og delene ankommet var neste steg å montere alt sammen. Loddearbeidet ble i sin helhet gjort for hånd under mikroskop. Jeg ønsket å lage et produkt av høy kvalitet og da kom tidligere erfaring fra elektronikkproduksjons-virksomhet godt med siden det krever en del øvelse å håndlødde små overflate monterte komponenter. Etter montasje utførte jeg testing av hver enkelt modul som inngår i R2R DAC-en. Mot slutten av prosjektet organiserte jeg en lytte-test i samarbeid med Dr. Lei Jiao. Til lyttetesten laget jeg et skjema som kandidatene ble bedt om å fylle ut etter hvert som lydklippen ble avspilt. I siste fase av prosjektet var jeg sterkt delaktig i ferdigstillelse av prosjekt rapporten. Helt til sist har jeg hatt oppgaven med å sette sammen en komplett rapport med alt det innebærer.

Jeg vil også nevne at dette har vært et meget krevende semester siden jeg er deltidsstudent ved siden av heltidsjobb som jeg har på dagtid. Da jeg i tillegg ble far til en liten pike tidlig i semesteret (15. februar) ble utfordringen enda større siden den lille tiden jeg tidligere hadde til rådighet til studier ble enda mindre. Jeg vurderte en stund å måtte sette studiet på vent men valget å fullføre semesteret. Med disse premissene synes jeg likevel at jeg har klart å få til det jeg hadde satt meg som mål, nemlig å designe og bygge en høykvalitets DAC for bruk i HiFi lyd-anlegg.



Fra testing av R-2R DAC på eget HiFi lydanlegg

Vedlegg O Møteinkallinger og referater

# Digital to analog converter for HiFi audio applications (DAC)

Til Veiledere:

Lei Jiao

Trond-Ivar Lynhaug

Dato: 23.01.2017

Møteinnkalling

*Gjenstående tid til prosjektrapportlevering: 111 dager*

*Tid brukt så langt: 14 dager*

## Møteinnkalling.

Det innkalles med dette til **veiledningsmøte** der vi snakker om prosessen så langt og stille noen spørsmål.

Dato: 25.01.2017

Kl.: 09:00

Sted: Universitetet i Agder. Grimstad

Antatt slutt tid: 10:00

Rom: A2 093

## Saksliste

### 1. Åpning av møtet.

- Godkjenning av forrige møtereferat.

### 2. Hvor er vi?

- Hvor langt har vi kommet?

### 3. Spørsmål.

- Kan vi fåen kjapp omvisning i master-labben?
- Valg av DAC: Hvilke spesifikasjoner er vi ute etter? Hvordan kan vi få en rettferdig sammenligning mellom de to forskjellige DAC typene? Pris? Produsent?
- Power Supply: Skal 24V-5V konverteren lages fra bunn eller bør vi benytte ferdig chip?
- Kan Lei ta med Toslink kabel og DAC-ene han hadde sist? Finnes det DAC-er på labben som tar inn I<sup>2</sup>S som vi kan eksperimentere litt med? Hvor finner vi det?
- Oppgave teksten beskriver "a high resolution stereo digital audio signal".

Antar at dette innebærer "Lossless audio that is capable of reproducing the full range of sound from recordings that have been mastered from better than CD quality music sources".

Det antas da at "Better than CD quality music sources" i denne sammenheng betyr innspillinger som er gjort med MQR (Master Quality Recording) kategori: MR-P, 48kHz/20-bit eller høyere – typisk 96/24 or 192/24?

(Kilde: [http://degonline.org/wp-content/uploads/2014/07/HRA-Definition-Announcement\\_Final.pdf](http://degonline.org/wp-content/uploads/2014/07/HRA-Definition-Announcement_Final.pdf))

Aktuelle komprimeringsformater

FLAC, ALAC (apple)

CODEC

-Er signalet inn til I2S interfacet dekomprimert?

I første veiledningsmøte ble det nevnt at Lei har en CD med høyoppløst(?) innhold.

-Hva slags innhold er det på denne? Musikk og/eller kontroll signaler for lab måling

Rask gjennomgang av plan

-Har veileder noen kommentarer/innspill til denne?

Med vennlig hilsen

Raber Hariri

Terje Løvdal

Joar Andreas Gjersund

# Digital to analog converter for HiFi audio applications (DAC)

Til Veiledere:

Lei Jiao

Trond-Ivar Lynhaug

Dato: 06.02.2017

Møteinnkalling

*Gjenstående tid til prosjektrapportlevering: 97 dager*

*Tid brukt så langt: 28 dager*

## Møteinnkalling.

Det innkalles med dette til **veiledningsmøte** der vi snakker om prosessen så langt og stille noen spørsmål.

Dato: 08.02.2017

Kl.: 09:00

Sted: Universitetet i Agder. Grimstad

Antatt slutt tid: 10:00

Rom: A2 093

## Saksliste

### 1. Åpning av møtet.

- Godkjenning av forrige møtereferat.

### 2. Hvor er vi?

- Hvor langt har vi kommet?

### 3. Spørsmål.

Gjennomgang av målsetting som er beskrevet i gruppe kontrakt. Har veilederne noen kommentar til disse?

Kan Lei komme med mer informasjon angående blindtesten, hvordan han ser for gjennomføringen av denne testen da?

Med vennlig hilsen

Raber Hariri

Terje Løvdal

Joar Andreas Gjersund



# Digital to analog converter for HiFi audio applications (DAC)

Til Veiledere:

Lei Jiao

Trond-Ivar Lynhaug

Dato: 27.02.2017

Møteinnkalling

*Gjenstående tid til prosjektrapportlevering: 76 dager*

*Tid brukt så langt: 49 dager*

## Møteinnkalling.

Det innkalles med dette til **veiledningsmøte** der vi snakker om prosessen så langt og stille noen spørsmål.

Dato: 01.03.2017

Kl.: 09:00

Sted: Universitetet i Agder. Grimstad

Antatt slutt tid: 10:00

Rom: A2 093

## Saksliste

### 1. Åpning av møtet.

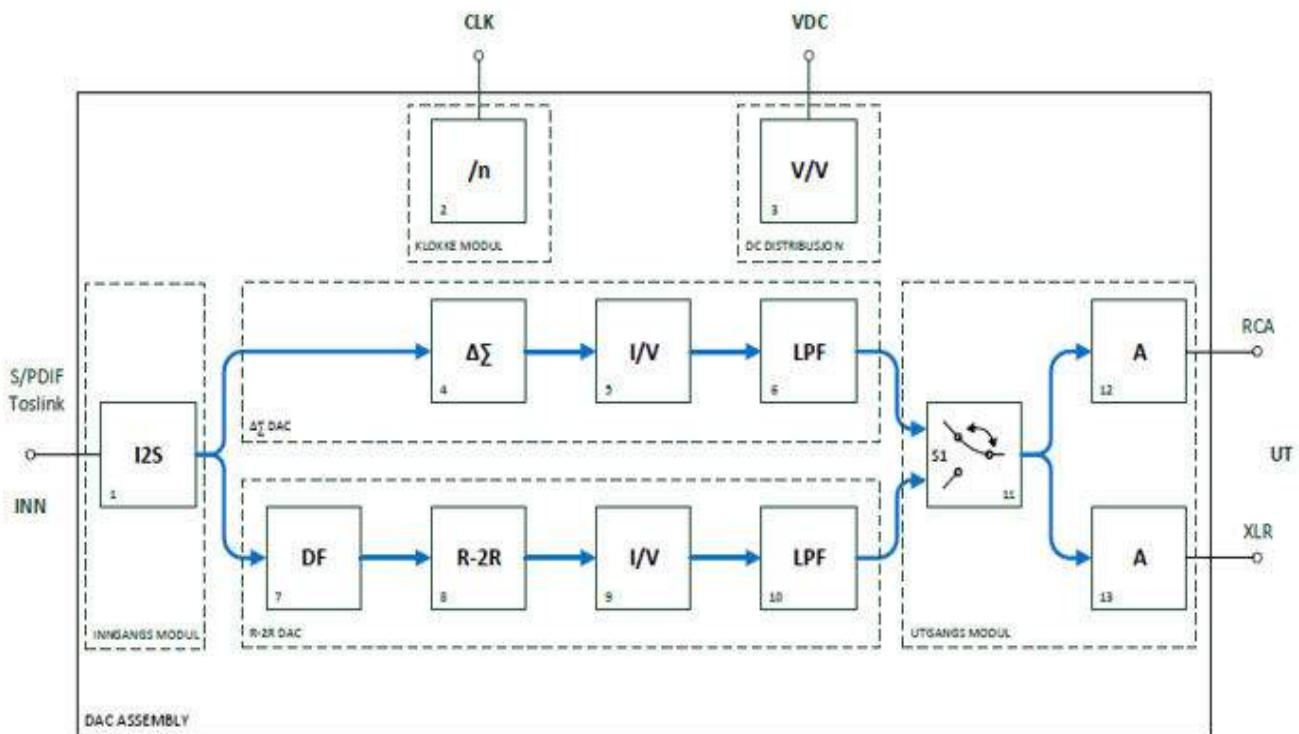
- Godkjenning av forrige møtereferat.

### 2. Hvor er vi?

- Hvor langt har vi kommet?

### 3. Spørsmål.

- Gjennomgang av forprosjektrapport.
- Gruppen planlegger å kjøre de to DAC'ene parallel i samme kapsling, er det noe betenkeltigheter med dette? Hva bør vi eventuelt ta hensyn til?
- Her er også blokkskjemaet til systemet, noen kommentar til det?



1. I2S grensesnitt (ferdig modul)
2. Klokke modul (for klokke skalering)
3. V/V konvertering (24VDC til 3,3/5 VDC)
4. Delta-sigma DAC'er (2x2 chip)
5. Analog I/V forsterker (8x1 op.amp)
6. Analogt lavpassfilter (4x2 op.amp)
7. Digitalt filter (8fs)
8. R-2R DAC'er (4x1 chip)
9. Analog I/V forsterker (4x1 op.amp)
10. Analogt lavpassfilter (2x2 op.amp)
11. DAC velger
12. Linje tilpasning (ubalansert utgang)
13. Linje tilpasning (ubalansert utgang)

SYSTEM BLOKKDIAGRAM  
ver.01  
14.02.2017

Med vennlig hilsen

Raber Hariri

Terje Løvdal

Joar Andreas Gjersund

# Digital to analog converter for HiFi audio applications (DAC)

Til Veiledere:

Lei Jiao

Trond-Ivar Lynhaug

Dato: 20.03.2017

Møteinnkalling

*Gjenstående tid til prosjektrapportlevering: 54 dager*

*Tid brukt så langt: 70 dager*

## Møteinnkalling.

Det innkalles med dette til **veiledningsmøte** der vi snakker om prosessen så langt og stille noen spørsmål.

Dato: 22.03.2017

Kl.: 09:30

Sted: Universitetet i Agder. Grimstad

Antatt slutt tid: 10:30

Rom: A2 093

## Saksliste

### 1. Åpning av møtet.

- Godkjenning av begge møtereferatene, både til den veiledningsmøtet som ble holdt 01.03.17 og det ekstraordinære møtet som ble holdt 14.03.17

### 2. Hvor er vi?

- Hvor langt har vi kommet?

### 3. Spørsmål/Tema.

- Spørsmål og kommentarer til innlevert forprosjektrapport.
- Generell status til prosjektet.

Med vennlig hilsen

Raber Hariri

Terje Løvdal

Joar Andreas Gjersund

# Digital to analog converter for HiFi audio applications (DAC)

Til Veiledere:

Lei Jiao

Trond-Ivar Lynhaug

Dato: 03.04.2017

Møteinnkalling

*Gjenstående tid til prosjektrapportlevering: 40 dager*

*Tid brukt så langt: 84 dager*

## Møteinnkalling.

Det innkalles med dette til **veiledningsmøte** der vi snakker om prosessen så langt og stille noen spørsmål.

Dato: 05.04.2017

Kl.: 11:00

Sted: Universitetet i Agder, Grimstad

Antatt slutt tid: 12:00

Rom: A2 093

## Saksliste

### 1. Åpning av møtet.

- Godkjenning av referatmøte.

### 2. Hvor er vi?

- Hvor langt har vi kommet?

### 3. Spørsmål/Tema

- Ønsker en liten veiledning i PCB design.
- Generell status til prosjektet.

Med vennlig hilsen

Raber Hariri

Terje Løvdal

Joar Andreas Gjersund

# Digital to analog converter for HiFi audio applications (DAC)

Til Veiledere:

Lei Jiao

Trond-Ivar Lynhaug

Dato: 24.04.2017

Møteinnkalling

*Gjenstående tid til prosjektrapportlevering: 19 dager*

*Tid brukt så langt: 105 dager*

## Møteinnkalling.

Det innkalles med dette til **veiledningsmøte** der vi snakker om prosessen så langt og stille noen spørsmål.

Dato: 26.04.2017

Kl.: 9:00

Sted: Universitetet i Agder. Grimstad

Antatt slutt tid: 10:00

Rom: A2 093

## Saksliste

### 1. Åpning av møtet.

- Godkjenning av referatmøte.

### 2. Hvor er vi?

- Hvor langt har vi kommet?

### 3. Spørsmål/Tema

- Generell status til prosjektet.
- Hovedrapport

Med vennlig hilsen

Raber Hariri

Terje Løvdal

Joar Andreas Gjersund

# Digital to analog converter for HiFi audio applications (DAC)

Til Veiledere:

Lei Jiao

Trond-Ivar Lynhaug

Dato: 09.05.2017

Møteinnkalling

Gjenstående tid til prosjektrapportlevering: 3 dager

Tid brukt så langt: 121 dager

## Møteinnkalling.

Det innkalles med dette til **veiledningsmøte** der vi snakker om prosessen så langt og stille noen spørsmål.

Dato: 12.05.2017

Kl.: 10:00

Sted: Universitetet i Agder, Grimstad

Antatt slutt tid: 11:00

Rom: A2 093

## Saksliste

### 1. Åpning av møtet.

- Godkjenning av referatmøte.

### 2. Hvor er vi?

- Hvor langt har vi kommet?

### 3. Spørsmål/Tema

\* Det vil bli sendt et utkast versjon av hovedrapporten til begge veilederne i løpet av onsdag 10.05. Gruppen dermed ønsker (*hvis det er mulig*) å få noen tilbakemeldinger på det på møtet.

- Hovedrapport
- Generell status til prosjektet.

Med vennlig hilsen

Raber Hariri

Terje Løvdal

Joar Andreas Gjersund

## **Møtereferat**

Den 11.01.2017 ble det holdt veiledningsmøte på universitetet i Agder i Grimstad.

Til stede:

### **Studenter:**

Joar Andreas Gjersund  
Raber Hariri  
Terje Løvdal

### **Veiledere:**

Lei Jiao  
Trond-Ivar Lynhaug

### **Sak 1. Åpning av møtet**

Møtet startet klokken 10:00 Siden vi ikke hadde ordstyrer, startet møtet av seg selv.

### **Sak 2. Valg av referatkontrollør(er)**

Møtet valgte Raber Hariri til å kontrollere referatet.

### **Sak 3. Godkjenning av innkalling og saksliste**

Innkalling til møtet var sendt via e-post flere dager i forveien. Vi hadde ikke noe saksliste på dette møtet siden det var første møte.

### **Sak 4. Godkjenning av referat fra forrige møte**

Dette var første møte, så ingen referat å godkjenne.

### **Sak 5 om fremtidige møter.**

Fast møtetid hver annen uke, onsdager kl 9:00-10:00..Møteinnkalling skal foregå skriftlig. Det er gruppens ansvar å ha en agenda før møtet.Utover det må gruppen selv innkalles til møte.

### **Sak 6:**

Oppgaven ble ble forklart av Lei, og hva som forventes av gruppen.

### **Eventuelt.**

- Gruppen skal skrive en prosjektbeskrivelse så snart som mulig, innen 03.02.2017.
- Gruppen skal sette seg inn i oppgaven og finne informasjon om både R2R og Sigma&delta.

**Neste møte:** Neste veiledningsmøte er på onsdag 25. januar 2017. Kl 9:00-10:00. på rom A2 093.

Møtet ble avsluttet klokke: 11:00

Dato: 11.01.2017

\_\_\_\_\_ Raber Hariri \_\_\_\_\_

## **Møtereferat**

Den 25.01.2017 ble det holdt veiledningsmøte på universitetet i Agder i Grimstad.

Til stede:

### **Studenter:**

Joar Andreas Gjersund  
Raber Hariri  
Terje Løvdal

### **Veiledere:**

Lei Jiao  
Trond-Ivar Lynhaug

### **Sak 1. Åpning av møtet**

Møtet startet klokken 09:00.

### **Sak 2. Godkjenning av referat fra forrige møte**

Referatet fra forrige veiledningsmøtet som ble avholdt 10.01.2017, ble godkjent av begge veilederne.

### **Sak 3. Godkjenning av innkalling og saksliste**

Innkalling til møtet var sendt via e-post til begge veiledere to dager i forveien, med agenda for møtet.

### **Sak 4 om fremtidige møter.**

Fast møtetid hver annen uke, onsdager kl 9:00-10:00. Møteinkalling skal foregå skriftlig. Det er gruppens ansvar å ha en agenda for møtet. Utover det må gruppen selv innkalles til møte.

### **Sak 5:**

- Fremdriftsplan:**

Gruppen har lagd en fremdriftsplan ved hjelp av å bruke programvaren Project Professional. Under møtet ble fremdriftsplanen med noen minepåler på vist frem. Veilederne mente at fremdriftsplanen så oversiktlig ut men det ble likevel kommentert viktigheten med å ha klare minepåler, og eventuelle forklaringer på avvik fra fremdriftsplanen. Veilederne anbefalte også tidlig start av skriving på både forprosjektrapport og hovedrapport, det ble også nevnt at en god og komplett forprosjektrapport kunne videreføres til hovedrapport.

Budsjettet for prosjektet skal også fremlegges i forprosjektrapporten, den skal inneholde materialekostnader og estimert timeforbruk.

- Valg av DAC:**

Gruppen viste frem noen utvalgte DAC'er og spørsmålet var hvilke spesifikasjoner skal man legge vekt på i de forskjellige DAC'ene for å kunne utføre en rettferdig sammenligning mellom sigma-delta og R2R?

Veiledernes svar:

Intensjonen er først og fremst om å gjøre å få beste ytelsen man kan klare med begge løsningene. Lei fortalte litt mer om hans intensjon med oppgaven. På papiret skal Delta-Sigma teknologien gi best resultat basert på målbare parametere (objektivt), mens blant audiofile er det en utbredt oppfatning at R2R i praksis gir bedre lyd (subjektivt). Ved hjelp av objektive (lab målinger) og subjektive (lyttetester) tester ønsker han å finne ut om disse påstandene er riktige."

Konklusjonen ble da at gruppen selv har en relativ stor frihet til å velge den DAC'en gruppen selv kommer frem til som den beste løsningen av begge to, men fra veiledernes side ble det likevel foreslått et par mulige som kan brukes, disse hadde gruppen allerede på listen sin over DAC'er.

- **Strømforsyning (Power Supply):**

Skal 24V-5V konverteren lages fra bunn eller bør vi benytte ferdig chip?

-Gruppen må finne ut hvor mye strøm trenges i de forskjellige kretsene, så løsningen kan velges internt i gruppen med hensyn til ytelse og pris. En mulig løsning som kombinerer både Svitsjing og lineær strømforsyning kan være aktuelt, på den måten kan man unngå varmeutvikling.

- **CODEC:**

Er signalet inn til I2S interfacet dekomprimert?

-Nei.

På slutten av møtet ble det også utført en rask omvisning i master-laben, der ble det vist hvor de forskjellige komponenten ligger også hvordan de forskjellige maskinene skal brukes.

**Eventuelt.**

- Gruppen skal skrive en prosjektbeskrivelse så snart som mulig, innen 03.02.2017.
- Gruppen skal fortsette å sette seg inn i oppgaven og finne informasjon om både R2R og Sigma-delta.

**Neste møte:** Neste veiledningsmøte er på onsdag 08. Februar 2017. Kl 9:00-10:00. på rom A2 093.

Møtet ble avsluttet klokke: 10:00

Dato: 27.01.2017

---

Raber Hariri

## **Møtereferat**

Den 08.02.2017 ble det holdt veiledningsmøte på universitetet i Agder i Grimstad.

Til stede:

### **Studenter:**

Joar Andreas Gjersund  
Raber Hariri  
Terje Løvdal

### **Veiledere:**

Lei Jiao  
Trond-Ivar Lynhaug

### **Sak 1. Åpning av møtet**

Møtet startet klokken 10:00

### **Sak 2. Godkjenning av referat fra forrige møte**

Referatet fra forrige veiledningsmøtet som ble avholdt 25.01.2017, ble godkjent av begge veilederne.

### **Sak 3. Godkjenning av innkalling og saksliste**

Innkalling til møtet var sendt via e-post til begge veiledere to dager i forveien, med agenda for møtet.

### **Sak 4 om fremtidige møter.**

Fast møtetid hver annen uke, onsdager klokke 9:00-10:00 eller 10:00-11:00 (se *møtetidplanen under Nestemøte*). Møteinnkalling skal foregå skriftlig. Det er gruppens ansvar å ha en agenda for møtet. Utover det må gruppen selv innkalles til møte.

### **Sak 5:**

- Fremdriftsplan:**

Gruppen har lagd en fremdriftsplan ved hjelp av å bruke programvaren Project Professional. Under møtet ble fremdriftsplanen vist frem. Terje forklarte detaljene rundt oppdelingen av fremdriftsplanen. Veilederne mente at detaljene rundt oppbygningen av fremdriftsplanen er ikke noe som vektlegges fra sensorens side, men en slik fordeling i fremdriftsplanen er likevel viktig å ha slik at gruppen lett kontrollere tidsfrister på de forskjellige oppgavene.

- Gruppe-kontrakt:**

Gruppe-kontrakten ble vist frem, Intensjonen med gruppe-kontrakt ble forklart av Terje. Veilederne mente at gruppe-kontrakt er ikke noe de pleier å bruke i forbindelse med bacheloroppgaver, det er ikke vanlig å ha, men det er ingenting i veien for at dere benytter dere av en gruppe-kontrakt mellom dere i gruppen for deres egen del.

Gruppen forklarte også målsettingene for prosjektet i grove trekk og fikk også bekreftet fra veilederens side at gruppen har forstått oppgaven riktig og målsettingene var tydelige.

- Valg av Chip:**

Gruppen har funnet en chip for R2-R DAC' en, men den har gått ut for produksjon, vanskelig å bestille. Lei skulle hjelpe med å finne den etter hvert.

Lei forklarte også noe om Delta-Sigma DAC' en, blant annet at i Delta-Sigma DAC' en er oversamlingen hovedpoenget.

**Eventuelt.**

- Gruppen skal skrive en forprosjektrapport så snart som mulig, innen 03.03.2017.  
Normalt er en forprosjektrapport er på cirka 20 sider pluss vedlegg.
- Forprosjektrapport skal også inneholde et budsjett for prosjektet.
- Gruppen må prøve å avdekke mest mulig av de usikre momentene, uklarheter som må undersøkes nærmere og oppgaver som gruppen ikke rekker må avdekkes i forprosjektrapporten.

**Neste møte:**

Det ble en liten misforståelse angående tidspunktet til dette møtet, gruppen sendte innkalling med møtestart klokke 09:00-10:00. som vi vanligvis pleier å ha. Men ifølge en tidsplan som gruppen har mottatt fra Lei, viser det seg at møtetiden endrer seg fra klokke 9:00-10:00 og 10:00-11:00. (se tidsplanen under)

**22/02 at 0900.**

**08/03 at 1000.**

**22/03 at 0900.**

**12/04 at 1000. We cancel this meeting because of Easter holiday.**

**26/04 at 0900.**

**10/05 at 1000.**

**24/05 at 0900. Not sure if it is necessary to have this meeting. If presentation is before this date, the meeting is not necessary.**

**NB:** Neste veiledningsmøte er flyttet fra 22.Februar til onsdag 01. Mars 2017. (På grunn av selvstudieuka)

Møtestart: Klokke 9:00-10:00. på rom A2 093.

Møtet ble avsluttet klokke: 11:00

Dato: 14.02.2017

\_\_\_\_\_ Raber Hariri \_\_\_\_\_

## **Møtereferat**

Den 01.03.2017 ble det holdt veiledningsmøte på universitetet i Agder i Grimstad.

Til stede:

### **Studenter:**

Joar Andreas Gjersund  
Raber Hariri  
Terje Løvdal

### **Veiledere:**

Lei Jiao  
Trond-Ivar Lynghaug

### **Sak 1. Åpning av møtet**

Møtet startet klokken 09:00.

### **Sak 2. Godkjenning av referat fra forrige møte**

Referatet fra forrige veiledningsmøtet som ble avholdt 08.02.2017, ble godkjent av begge veilederne.

### **Sak 3. Godkjenning av innkalling og saksliste**

Innkalling til møtet var sendt via e-post til begge veiledere to dager i forveien, med agenda for møtet.

### **Sak 4 om fremtidige møter.**

Fast møtetid hver annen uke, onsdager klokke 9:00-10:00 eller 10:00-11:00 (*se møtetidplanen under Nestemøte*). Møteinkalling skal foregå skriftlig. Det er gruppens ansvar å ha en agenda for møtet. Utover det må gruppen selv innkalles til møte.

### **Sak 5:**

- Fremdriftsplan:**

Gruppen har lagd en fremdriftsplan ved hjelp av å bruke programvaren Project Professional. Under møtet ble fremdriftsplanen vist frem for å vise hvor langt gruppen har kommet. Det ble også nevnt fra gruppens side at i tillegg til fremdriftsplan har gruppen også en aksjonsliste, der gruppen legger inn oppgaver som dukker opp underveis, oppgaver som ikke er lagt inn i fremdriftsplanen. Her ble det også nevnt at Joar har begynt med Delta-sigma DAC' en på Altiumplanen, Terje tar R2-R DAC' en og Raber tar DC-DC konverteren.

- Forprosjektrapport**

Rapporten ble vist på møtet, her ble det diskutert litt rundt hvor mye gruppen bør ha med i denne rapporten? Blant annet om forstudier som gruppen har gjort om de forskjellige delene i oppgaven. Veilederne mente at de litteratur studiene er viktige å ha i hovedrapporten, derfor er det bra å ta det med i forprosjektrapporten også, dermed vil det være lettere å videreføre til hovedrapporten. Noen av kriteriene som gruppen vil bli vurdert etter, er nettopp det å kunne søke etter informasjon og kunne sette seg inn i bakgrunns teori og løsninger slik at det kan brukes i arbeidet videre.

Forstudierrapporten vil ikke bli lagt til grunn eller det vil ikke bli lagt stor vekt på i vurderingen av karakter, men det er likevel viktig at forstudierrapporten gir en klar oversikt over problemstillingen, en klar definisjon på løsningsalternativer og ikke minst planen for videre arbeid i prosjektet.

Prosjektets størrelse og arbeidsmengde ble også diskutert, det at prosjektet er relativt stort, veilederne anbefalte en såkalt «back-Up plan» i tilfelle gruppen ikke klarer å komme i mål, da er det viktig å gjøre deler av oppgaven, eksempelvis kun den ene DAC' en.

På spørsmålet fra Joar på hvordan en stjernespenning fungerer? Veilederen Trond Ivar Linghaug holdte en kort forklaring/fremvisning på tavle om oppbygning og virkemåten til en stjernespenning. Hovedpoenget med det er å unngå støy oppbygningen av kretsen. Stjernejording ble også anbefalt til kretsen.

**Eventuelt.**

- Gruppen må prøve å avdekke mest mulig av de usikre momentene, uklarheter som må undersøkes nærmere.

**Neste møte:**

Ifølge planen skal det holdes et veiledningsmøte allerede neste uke 08.03, men gruppen vil vurdere om det er behov for dette møte, hvis ikke vil møtene bli holdt i henhold til planen under, da blir neste møte 22.03.2017 klokken 09:00-10:00.

**22/02 at 0900.**

**08/03 at 1000.**

**22/03 at 0900.**

**12/04 at 1000. We cancel this meeting because of Easter holiday.**

**26/04 at 0900.**

**10/05 at 1000.**

**24/05 at 0900. Not sure if it is necessary to have this meeting. If presentation is before this date, the meeting is not necessary.**

Møtestart: Klokke 9:00-10:00. på rom A2 093.

Møtet ble avsluttet klokke: 10:00

Dato: 05.03.2017

\_\_\_\_\_ Raber Hariri \_\_\_\_\_

## **Møtereferat (Ekstraordinært møte)**

Den 13.03.2017 ble det holdt et ekstraordinært veiledningsmøte på universitetet i Agder i Grimstad.

Til stede:

### **Studenter:**

Joar Andreas Gjersund  
Raber Hariri  
Terje Løvdal

### **Veiledere:**

Lei Jiao  
Trond-Ivar Lynghaug

### **Sak 1. Åpning av møtet**

Møtet startet klokken 12:00.

### **Sak 2. Godkjenning av referat fra forrige møte**

Referatet fra forrige ordinære veiledningsmøtet vil bli vurdert i neste ordinære møte som er planlagt til 22.03.

### **Sak 3. Godkjenning av innkalling og saksliste**

Innkalling til møtet var sendt via e-post til begge veiledere to dager i forveien, med agenda for møtet.

### **Sak 4 om fremtidige møter.**

Fast møtetid hver annen uke, onsdager klokke 9:00-10:00 eller 10:00-11:00 (*se møtetidplanen under Nestemøte*). Møteinnkalling skal foregå skriftlig. Det er gruppens ansvar å ha en agenda for møtet. Ut over det må gruppen selv innkalles til møte.

### **Sak 5:**

#### **Fremdriftsplan:**

Det ble forklart i korte trekk hvor langt gruppen har kommet i prosjektet, også fordeling av oppgaver mellom gruppedeltakere ble nevnt.

### **Sak 6.**

#### **Begrunnelse for møtet:**

Familiesituasjonen til en av gruppemedlemmene, Terje Løvdal, har endret seg i det siste på grunn av et nytt familiemedlem, Terje sendte følgende mail til både gruppemedlemmer og veiledere, der han beskriver situasjonen slik:

(Hei

*Jeg skriver dette fordi jeg ønsker å spille med åpne kort, og fordi det enda er tid igjen til å justere mål/ambisjonsnivå og likevel klare å levere et vellykket resultat. Som dere vet er jeg nettopp blitt småbarns pappa og med en allerede stram tidsplan har jeg fått enda mindre tid til overs nå. Jeg hadde håpet å kunne fortsette i omtrent samme tempo som før, men mor har fått litt komplikasjoner i etterkant og trenger mye assistanse i det daglige. For hver dag som går får jeg dårlig samvittighet når jeg ser hvor lite jeg fikk utrettet for prosjektet den dagen.*

*Jeg har pratet med Ragnhild og hun har stor forståelse for situasjonen. Slik jeg ser det, og som også hun var enig i, er det to muligheter.*

- 1) jeg fullfører dette semesteret som planlagt og gjør så godt/mye som jeg kan i forhold til disponibel tid. Men da under forutsetning av at resten av gruppen aksepterer at jeg går for halv maskin.
- 2) Jeg setter bachelor oppgaven på vent til neste vår. For at dere ikke skal bli skadelidende stakes det ut en ny målsetting og plan sammen med veileder slik at dere kan redde et godt resultat utifra nye forutsetninger

Beklager ulempen dette eventuelt medfører for dere, men jeg synes det er riktig og viktig å si fra nå mens det enda er over halvparten igjen av semesteret.

Mvh  
Terje)

I tillegg til de to alternativene som er nevnt i mailen til Terje, ble også alternativ 3 diskutert, alternativ 3 innebærer individuell karaktervurdering til gruppemedlemmene på slutten av bacheloroppgaven.

Veilederne viste forståelse for situasjonen og forklarte om det formelle fra universitets siden i slike situasjoner. Alle de tre alternativene ble diskutert.  
Gruppen mener, så langt i prosjektet har Terje bidratt mye på en effektiv måte, og dermed er det både enighet og ønskelig fra alle i gruppen at Terje forsetter, med redusert kapasitet.

Veilederne påpekte også at i slike situasjoner er det svært viktig at fordeling av oppgaver i både fremdriftsplanen og hovedrapporten kommer tydelig frem slik at en kan se hvem som har gjort hva og eventuelt hvor mange timer som er brukt. Dette blir også viktig hvis individuellvurdering av karakter blir aktuelt.

Konklusjonen ble da at Terje fortsetter i prosjektet med redusert kapasitet som han selv foreslår i mailen under alternativ 1.

#### **Eventuelt.**

- Gruppen må prøve å avdekke mest mulig av de usikre momentene, uklarheter som må undersøkes nærmere.

#### **Neste møte:**

I følge planen under, er neste møte satt til 22.03. klokke 09:00-10:00. På rom A2 093.

**22/02 at 0900.**

**08/03 at 1000.**

**22/03 at 0900.**

**12/04 at 1000. We cancel this meeting because of Easter holiday.**

**26/04 at 0900.**

**10/05 at 1000.**

**24/05 at 0900. Not sure if it is necessary to have this meeting. If presentation is before this date, the meeting is not necessary.**

Møtet ble avsluttet klokke: 13:00

Dato: 16.03.2017

\_\_\_\_\_ Raber Hariri \_\_\_\_\_

## **Møtereferat**

Den 22.03.2017 ble det holdt veiledningsmøte på universitetet i Agder i Grimstad.

Til stede:

### **Studenter:**

Joar Andreas Gjersund  
Raber Hariri  
Terje Løvdal

### **Veiledere:**

Lei Jiao  
Trond-Ivar Lynghaug

### **Sak 1. Åpning av møtet**

Møtet startet klokken 09:30.

### **Sak 2. Godkjenning av referat fra forrige møte**

På møtereferatet fra det ekstraordinære møtet kommer dette sitatet frem «*Veilederne påpekte også at i slike situasjoner er det svært viktig at fordeling av oppgaver i både fremdriftsplanen og hovedrapporten kommer tydelig frem slik at en kan se hvem som har gjort hva og eventuelt hvor mange timer som er brukt. Dette blir også viktig hvis individuellvurdering av karakter blir aktuelt*» Her ville veilederen Trond Ivar kommentere at, ut ifra sitatet så fremstår det slik at det er en spesiell ordning med individuellvurdering av karakter for denne gruppen. Men her presiserte veilederen at individuellvurdering av karakter er et krav for alle studenter i alle grupper, og derfor er det viktig at fordelingsoversikt av oppgaver kommer tydelig frem i rapporten slik at sensoren har et godt grunnlag for vurdering av karakter.

Ellers ble begge referatene godkjent av begge veilederen.

### **Sak 3. Godkjenning av innkalling og saksliste**

Innkalling til møtet var sendt via e-post til begge veiledere to dager i forveien, med agenda for møtet.

### **Sak 4 om fremtidige møter.**

Fast møtetid hver annen uke, onsdager klokke 9:00-10:00 eller 10:00-11:00. Møteinnkalling skal foregå skriftlig. Det er gruppens ansvar å ha en agenda for møtet. Utover det må gruppen selv innkalles til møte.

### **Sak 5:**

#### **• Kommentarer til forprosjektrapport:**

Veilederne mente forprosjektrapporten var ok, men ville likevel påpeke blant annet når gruppen bruker en henvisning så er det viktig å henvise eller referere til det faktiske referansen eller kilden og ikke til en annen del i rapporten.

På punkt 4.1.3 Klokkestudi, her kommenterte veilederen at dette vil mest sannsynlig ikke bli en del av oppgaven men er likevel viktig å forklare litt problemstillingen rundt synkroniseringen av eventuelt internklokke med signalkilden, så å pointere at gruppen ser problemstillingen er viktig å nevne i rapporten selv om klokkestudiene ikke med i rapporten.

Når det gjelder kilder så var det viktig å bruke troverdige og tekniske nettsider, det bør unngås å bruke nettsider som Wikipedia, osv...

På generelt grunnlag mente veilederen at en god rapport må ha en forståelig og akademisk språkbruk.

Ellers mente veilederne at det var bra å ha de forskjellige bakgrunns teorier eller forstudiene med i rapporten, men nevnte likevel at så detaljert i for eksempel R2-R forstudie er unødvendig på dette nivået.

Tilslutt fortalte hver enkelt i gruppen hvor langt de har kommet med de forskjellige oppgavene.

**Eventuelt.**

- Gruppen må prøve å avdekke mest mulig av de usikre momentene, uklarheter som må undersøkes nærmere.

**Neste møte:**

Neste møte skal være om 2 uker, altså onsdag 05.04.17. KLOKKE 11.00-12.00 På rom A2 093.

Møtet ble avsluttet klokke: 10:30

Dato: 24.03.2017

\_\_\_\_\_ Raber Hariri \_\_\_\_\_

## **Møtereferat**

Den 05.04.2017 ble det holdt veiledningsmøte på universitetet i Agder i Grimstad.

Til stede:

### **Studenter:**

Joar Andreas Gjersund  
Raber Hariri  
Terje Løvdal (Via Skype)

### **Veiledere:**

Lei Jiao  
Trond-Ivar Lynghaug

### **Sak 1. Åpning av møtet**

Møtet startet klokken 11:00

### **Sak 2. Godkjenning av referat fra forrige møte**

Møtereferatet fra forrige møte ble godkjent av begge veilederen.

### **Sak 3. Godkjenning av innkalling og saksliste**

Innkalling til møtet var sendt via e-post til begge veiledere to dager i forveien, med agenda for møtet.

### **Sak 4 om fremtidige møter.**

Fast møtetid hver annen uke, onsdager klokke 9:00-10:00 eller 10:00-11:00. Møteinkalling skal foregå skriftlig. Det er gruppens ansvar å ha en agenda for møtet. Utover det må gruppen selv innkalles til møte.

### **Sak 5:**

- **PCB**

Gruppen hadde satt opp (råd og veiledning om PCB utlegg i Altium design) som et punkt i agendaen. Veilederen Trond Ivar sendte en mail i forbindelse med det der han forklarte at han selv ikke har brukt programvaren Altium Design og dermed har lite kjennskap til det, men videre refererte han til stoffet som ligger i fronter om det, der kan en også finne en sjekkliste som man kan gå over før man eventuelt printer ut PCB utlegget. Men det ble likevel noen enkelte spørsmål og svar om det praktiske når det gjelder utlegget.

Veilederne også anbefalte at man bør ha mulighet for å kunne dele kretsen under testing, på den måten vil det bli enklere å lokalisere en eventuelt feil, samtidig vil man også unngå å ha noe påvirkning på andre deler av kretsen under testing.

Trond Ivar nevnte også at han pleier å gå over de PCB filene som han mottar, hvis han ser noe umiddelbare feil så gir han beskjed om det, da har studenten mulighet til å rette det opp før utlegget kan printes ut.

Tilslutt påpekte veilederen Lei Jiao, at det er veldig viktig at gruppen prioriterer og setter mer tid til hovedrapporten etter påskeferien.

**Eventuelt.**

- Gruppen må prøve å avdekke mest mulig av de usikre momentene, uklarheter som må undersøkes nærmere.

**Neste møte:**

Neste møte skal være om 3 uker ifølge møteplanen, altså onsdag 26.04.17. klokke 9:00-10:00  
På rom A2 093. Gruppen vil vurdere fortløpende om det vil bli behov for et veiledningsmøte før det, det vil i så fall bli sendt en møteinnkalling på forhånd.

Møtet ble avsluttet klokke: 12:00

Dato: 07.04.2017

\_\_\_\_\_ Raber Hariri \_\_\_\_\_

## **Møtereferat**

Den 26.04.2017 ble det holdt veiledningsmøte på universitetet i Agder i Grimstad.

Til stede:

### **Studenter:**

Joar Andreas Gjersund  
Raber Hariri  
Terje Løvdal (Via Skype)

### **Veiledere:**

Lei Jiao  
Trond-Ivar Lynghaug

### **Sak 1. Åpning av møtet**

Møtet startet klokken 09:00

### **Sak 2. Godkjenning av referat fra forrige møte**

Møtereferatet fra forrige møte ble godkjent av begge veilederen.

### **Sak 3. Godkjenning av innkalling og saksliste**

Innkalling til møtet var sendt via e-post til begge veiledere to dager i forveien, med agenda for møtet.

### **Sak 4 om fremtidige møter.**

Fast møtetid hver annen uke, onsdager klokke 9:00-10:00 eller 10:00-11:00. Møteinkalling skal foregå skriftlig. Det er gruppens ansvar å ha en agenda for møtet. Utover det må gruppen selv innkalles til møte.

### **Sak 5:**

- Generell status til prosjektet.

Innledningsvis ble fremdriftsplanen vist frem der gruppen påpekte at statusen til prosjektet er i henhold til fremdriftsplanen med noen små avvik, også gruppemedlemmene forklarte kort om hvordan det har gått så langt med sine deler av oppgaven, og hvilke problemer eller utfordringer som har oppstått underveis i prosjektet. Felles punktet var at alle gruppemedlemmene hadde brukt en del tid på PCB-design, noe som skyvet testingen noe lengre frem i planen, men målet var likevel slik at produktet skal være ferdig bygget og testet før 01.mai, på nåværende tidspunkt har gruppen fortsatt noen usikkerhets momenter, men ser likevel bra ut for å nå målet.

- Lytte-test.

For at resultatet til testen skal skrives inn i rapporten er det viktig å utføre lytte-testen før rapportfristen. Det ble lagt en foreløpigplan til 10.mai for å utføre testen. Terje skal lage et testskjema som skal inneholde de kriteriene og målene som gruppen forventer fra testen. Også skal gruppen finne to eller flere frivillige som er interesserte i lyd som ønsker å være med på lyttetesten. Terje og Lei sammen skal finne de nødvendige utsyr til testen, testen skal utføres i universitets studio rom eller i et klasserom. Tidsbruk for testen er satt til 1-2 timer.

**Eventuelt.**

- Gruppen må prøve å avdekke mest mulig av de usikre momentene, uklarheter som må undersøkes nærmere.
- Gruppen må huske å lage en (pressemelding/poster) til prosjektet, mal/eksempler for dette ligger i fronter. Pressemeldingen skal leveres sammen med hovedrapporten.

**Neste møte:**

Neste møte skal være om 2 uker ifølge møteplanen, altså onsdag 10.05.17. klokke 10:00-11:00 På rom A2 093.

Møtet ble avsluttet klokke: 10:00

Dato: 08.04.2017

\_\_\_\_\_Raber Hariri\_\_\_\_\_

## **Møtereferat**

Den 12.05.2017 ble det holdt veiledningsmøte på universitetet i Agder i Grimstad.

Til stede:

### **Studenter:**

Joar Andreas Gjersund  
Raber Hariri  
Terje Løvdal (Via Skype)

### **Veiledere:**

Lei Jiao  
Trond-Ivar Lynghaug

### **Sak 1. Åpning av møtet**

Møtet startet klokken 10:00

### **Sak 2. Godkjenning av referat fra forrige møte**

Møtereferatet fra forrige møte ble godkjent av begge veilederen.

### **Sak 3. Godkjenning av innkalling og saksliste**

Innkalling til møtet var sendt via e-post til begge veiledere to dager i forveien, med agenda for møtet.

### **Sak 4 om fremtidige møter.**

Fast møtetid hver annen uke, onsdager klokke 9:00-10:00 eller 10:00-11:00. Møteinkalling skal foregå skriftlig. Det er gruppens ansvar å ha en agenda for møtet. Utover det må gruppen selv innkalles til møte.

### **Sak 5:**

- Hovedrapport.

Rapporten ble vist fram på stor skjerm, det ble en gjennomgang av rapporten sammen med veilederne. Veileder Lei Jiao hadde flere kommentarer på måten rapporten var satt sammen, blant annet størrelser på kapitler og plassering av under kapitler, han mente at det var flere ting som må jobbes videre med og forbedres til innleveringsfristen. Under møtet ble alle kommentarene notert av Raber Hariri.

### **Eventuelt.**

- Gruppen må huske å lage en (pressemelding/poster) til prosjektet, mal/eksempler for dette ligger i fronter. Pressemeldingen skal leveres sammen med hovedrapporten.

### **Neste møte:**

Neste møte som også skal være siste veiledningsmøte er ifølge møteplanen satt til onsdag 24.05.2017 Klokke 09:00-10:00 på rom A2 093, ifølge møteplanen. Noen usikkerheter rundt dette møtet foreløpig, Vi kommer tilbake til det når møtetidspunktet nærmer seg.

Møtet ble avsluttet klokke: 11:00

Dato: 12.05.2017

\_\_\_\_\_ Raber Hariri \_\_\_\_\_

Vedlegg P

Budsjett og regnskap

Timesats (student):		kr	1 000,00			
Time estimat		Antall (timer)		Totalt	Kommentar	
Terje Løvdal	-	-	500	kr	500 000	Deltidsstudent m/fulltids dagjobb
Raber Hariri	-	-	600	kr	600 000	
Joar Andreas Gjersund	-	-	600	kr	600 000	
		Total timekost		kr	1 700 000	
Material kostnader		Modell	Enhetskost	Antall (stk)	Totalt	Kommentar
PCB			kr	150,00	2	kr
Kapsling			kr	1 000,00	1	kr
Delta-sigma IC	PCM1794DB		kr	200,00	2	kr
Op. Amp (I/V ΣΔ)	NE5534AD		kr	10,00	8	kr
Op. Amp (analog LPF ΣΔ)	LT1028CS8		kr	100,00	4	kr
R-2R IC	PCM1704U-J		kr	700,00	4	kr
Digital filter IC	DF1704		kr	300,00	1	kr
Op. Amp (I/V R-2R)	OPA627		kr	250,00	4	kr
Op. Amp (analog filter R-2R)	OPA2134		kr	50,00	2	kr
Diverse klokkekrets			kr	250,00	1	kr
Diverse spenningsforsyning			kr	250,00	1	kr
Div. passive komponenter			kr	500,00	1	kr
Step down konverter			kr	150,00	2	kr
24VDC kontakt			kr	20,00	1	kr
Velgebryter			kr	100,00	1	kr
RCA kontakter			kr	25,00	2	kr
XLR kontakter			kr	25,00	2	kr
Opsjoner:						
μ-kontroller			kr	1 000,00	1	kr
Flatkabel for μ-kontroller			kr	200,00	1	kr
		Total materialkost		kr	7 900,00	
		+ opsjoner		kr	1 200,00	
		Total budsjettpris		kr	1 707 900,00	

Modellnavn	Beskrivelse	Produsent	Brukt hvor	Pris/stk.	Antall	Pris
DF1704	Digital filter	Burr Brown	R-2R	kr 456	1	kr 456
DF1704	Toll og avgifter	-	R-2R	kr 303	1	kr 303
PCM1704	R2R DAC	Burr Brown	R-2R	kr 700	4	kr 2 800
PCM1704	R2R DAC	Burr Brown	R-2R	kr 1 183	1	kr 1 183
PCM1704	Toll og avgifter	-	R-2R	-	-	-
OPA627	Operasjonsforsterker	Texas Instruments	R-2R	kr 250	4	kr 1 000
OPA2134	Operasjonsforsterker	Texas Instruments	R-2R	kr 50	4	kr 200
MCEMR-10-T	DIP Switch	MULTICOMP	R-2R	kr 10	1	kr 10
508102000	Knott til trykkbryter	C & K COMPONENTS	R-2R	kr 6	1	kr 6
EP11SD1SA1BE	Trykkbryter	C & K COMPONENTS	R-2R	kr 37	1	kr 37
-	Kretskort	UiA	R-2R	kr 150	5	kr 750
EEEFK1C100R	10 µF kondensator, Alu-elektrolytt	PANASONIC	R-2R	kr 3	2	kr 5
EEEFK1H101P	100 µF kondensator, Alu-elektrolytt	PANASONIC	R-2R	kr 6	22	kr 141
EEEFK1J4R7R	4,7 µF kondensator, Alu-elektrolytt	PANASONIC	R-2R	kr 3	34	kr 106
EEEFK1C470UR	47 µF kondensator, Alu-elektrolytt	PANASONIC	R-2R	kr 3	9	kr 24
1241150-6	Pin kontakt, 6 poler	AMP - TE CONNECTIVITY	R-2R	kr 17	8	kr 138
2211S-06G	Pin kontakt, 6 poler	MULTICOMP	R-2R	kr 3	2	kr 5
2211S-08G	Pin kontakt, 8 poler	MULTICOMP	R-2R	kr 3	1	kr 3
2212S-06SG-85	Pin støpsel, 6 poler	MULTICOMP	R-2R	kr 6	8	kr 45
SSW-106-02-G-S-RA	Pin kontakt, 6 poler	SAMTEC	R-2R	kr 21	8	kr 166
3142W104P	Potensiometer 100kohm	CITEC	R-2R	kr 10	4	kr 40
-	100nF kondensator, kjeramisk	-	R-2R	kr 1	17	kr 17
-	1kohm resistor	-	R-2R	kr 1	11	kr 11
-	0ohm resistor	-	R-2R	kr 1	6	kr 6
-	47pF kondensator, kjeramisk	-	R-2R	kr 1	4	kr 4
-	2200pF kondensator, kjeramisk	-	R-2R	kr 1	4	kr 4
-	560pF kondensator, kjeramisk	-	R-2R	kr 1	4	kr 4
-	4,7kohm resistor	-	R-2R	kr 1	12	kr 12
-	2kohm resistor	-	R-2R	kr 1	4	kr 4
-	5,6kohm resistor	-	R-2R	kr 1	4	kr 4
LT1084	Positiv justerbar regulator	Linear technology	Strømforsyning	kr 80	1	kr 80
LT317A	Positiv justerbar regulator	Linear technology	Strømforsyning	kr 31	2	kr 62

Modellnavn	Beskrivelse	Produsent	Brukthvor	Pris/stk.	Antall	Pris
LT1072	Effektiv switching regulator	Linear technology	Strømforsyning	kr 36	1	kr 36
LT1964	Lav støy, negativ regulator	Linear technology	Strømforsyning	kr 28	1	kr 28
1N4004	Diode	Fairchild Semiconductor	Strømforsyning	kr 47	1	kr 47
1N914	Diode	Fairchild Semiconductor	Strømforsyning	kr 0	2	kr 0
LC	Diode	Pulse Electronics	Strømforsyning	kr 3	3	kr 10
PE53145NL	Spole	-	Strømforsyning	kr 21	1	kr 21
100nF	Kondensator	-	Strømforsyning	kr 1	5	kr 3
1uF	Kondensator	-	Strømforsyning	kr 1	3	kr 2
10uF	Kondensator	-	Strømforsyning	kr 2	13	kr 26
25uF	Kondensator	-	Strømforsyning	kr 26	1	kr 26
150uF	Kondensator	-	Strømforsyning	kr 1	1	kr 1
1000uF	Kondensator	-	Strømforsyning	kr 22	1	kr 22
Div. motstander	Motstander	-	Strømforsyning	kr 0	15	kr 3
-	Kretskort	UiA	Strømforsyning	kr 150	1	kr 150
CTBP90VG/6	Rekkeklemmer	Camdenboss	Hovedkort	kr 30	2	kr 60
NC3MD-H-B	XRL-kontakt	Neutrik	Hovedkort	kr 55	2	kr 110
1553 02	RCA-kontakt	Lumberg	Hovedkort	kr 15	2	kr 30
LL1527	Transformator	Lundahl	Hovedkort	kr 775	2	kr 1 550
1M41T6B11M1QE	Toggle-svitsj 4PDT	Multicomp	Hovedkort	kr 30	1	kr 30
1MD3T1B5M1QE	Toggle-svitsj DPDT	Multicomp	Hovedkort	kr 15	1	kr 15
LM1117MP-33	Spenningsregulator	Texas Instruments	Hovedkort	kr 10	1	kr 10
-	Kretskort	UiA	Hovedkort	kr 150	1	kr 150
PCM1794DB	SigmaDelta DAC	Burr Brown	Delta-Sigma	kr 150	2	kr 300
LT1028CS8	Operasjonsforsterker	Linear Technology	Delta-Sigma	kr 85	4	kr 340
NE5534AD	Operasjonsforsterker	Texas Instruments	Delta-Sigma	kr 10	8	kr 80
-	360 ohm resistor	-	Delta-Sigma	kr 1	16	kr 16
-	100 ohm resistor	-	Delta-Sigma	kr 1	4	kr 4
-	10k ohm resistor	-	Delta-Sigma	kr 1	2	kr 2
-	223 ohm resistor	-	Delta-Sigma	kr 1	4	kr 4
ECHU1C222JX5	2200pF kondensator	Panasonic	Delta-Sigma	kr 3	16	kr 48
ECWU1272JX5	2700pF kondensator	Panasonic	Delta-Sigma	kr 5	8	kr 40
ECHU1C104GX50	0.1uF kondensator	Panasonic	Delta-Sigma	kr 6	6	kr 36

Modellnavn	Beskrivelse	Produsent	Brukthvor	Pris/stk.	Antall	Pris
EZADT41AAJ	22pF kondensator	Panasonic	Delta-Sigma	kr 2	8 kr	16
-	33pF kondensator	-	Delta-Sigma	kr 1	4 kr	4
-	10uF kondensator	-	Delta-Sigma	kr 2	8 kr	16
-	47uF kondensator	-	Delta-Sigma	kr 2	4 kr	8
-	PCB-print	UiA	Delta-Sigma	kr 150	2 kr	300
LM1117MP-33	Spenningsregulator	Texas Instruments	Delta-Sigma	kr 10	2 kr	20
<b>Materialkost</b>						<b>Total kr 6 448</b>
Joar Andreas Gjersund	Arbeidstimer		Delta-sigma	kr 1 000	396 kr	396 000
Joar Andreas Gjersund	Arbeidstimer		Hovedkort	kr 1 000	260 kr	260 000
Raber Hariri	Arbeidstimer		Strømforsyning	kr 1 000	544 kr	544 000
Terje Løvdal	Arbeidstimer	-	R-2R	kr 1 000	475 kr	475 000
<b>Timekost</b>						<b>Total kr 1 675 000</b>
<b>Material og timer</b>						<b>Total kr 1 681 448</b>

Vedlegg Q

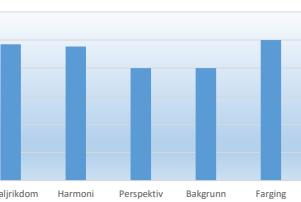
Lyttestest

**DAC LYTTETEST**  
**Delta-Sigma VS R-2R**

Grafene under viser gjennomsnittlig gradering av hvert lydklipp med alle de 6 karakteristikkene

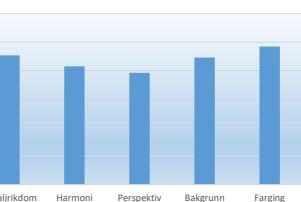
Delta-Sigma		1	2	3	4	5	6	7	8	9	10	11	12	13	Gjen.snitt
Deltakere	Lydklipp 1														
Dynamikk	4	5	4	5	4	5	5	5	4	5	3	5	4	6	4,538
Detaljrikdom	5	6	5	5	4	6	5	4	4	6	4	3	6	4,246	
Harmoni	4	5	6	5	4	3	4	5	4	6	5	5	6	4,769	
Perspektiv	5	5	4	5	3	4	4	4	3	5	3	2	5	4,000	
Bakgrunn	5	5	5	5	4	6	4	3	4	1	3	2	5	4,000	
Farging	4	6	4	5	6	6	5	5	5	5	4	4	6	5,000	

Delta-Sigma-Lydklipp 1



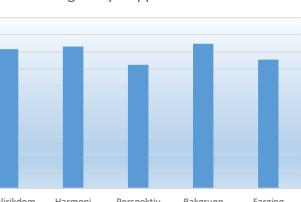
Delta-Sigma		1	2	3	4	5	6	7	8	9	10	11	12	13	Gjen.snitt
Deltakere	Lydklipp 2														
Dynamikk	4	6	6	4	5	6	4	4	4	1	4	3	5	4,308	
Detaljrikdom	4	6	5	4	5	6	4	4	4	4	4	4	5	4,538	
Harmoni	5	6	5	4	4	5	4	2	3	1	5	5	5	4,154	
Perspektiv	4	6	4	3	3	6	4	2	4	1	4	5	5	3,923	
Bakgrunn	4	6	6	4	5	6	3	6	4	4	4	2	4	4,462	
Farging	5	6	6	4	6	6	4	5	4	4	4	3	6	4,846	

Delta-Sigma-Lydklipp 2



Delta-Sigma		1	2	3	4	5	6	7	8	9	10	11	12	13	Gjen.snitt
Deltakere	Lydklipp 3														
Dynamikk	5	6	4	5	5	6	5	3	4	5	4	0	6	4,462	
Detaljrikdom	4	6	4	4	6	6	5	3	4	2	4	0	5	4,077	
Harmoni	5	6	5	4	5	6	4	4	4	1	4	0	6	4,154	
Perspektiv	4	6	5	4	3	6	4	2	4	1	3	0	5	3,615	
Bakgrunn	4	6	4	5	6	6	5	4	4	3	3	0	5	4,231	
Farging	4	6	4	5	6	5	5	3	4	1	2	0	4	3,769	

Delta-sigma-Lydklipp 3



Delta-Sigma		1	2	3	4	5	6	7	8	9	10	11	12	13	Gjen.snitt
Deltakere	Lydklipp 4														
Dynamikk	5	5	5	4	5	5	4	4	3	4	6	6	5	4,692	
Detaljrikdom	6	5	6	4	3	6	5	5	4	5	4	2	4	4,538	
Harmoni	5	5	5	5	5	6	5	5	3	5	5	5	5	4,923	
Perspektiv	5	5	6	5	3	6	5	4	3	5	4	3	4	4,462	
Bakgrunn	5	5	6	5	5	6	5	5	3	6	4	3	4	4,769	
Farging	6	5	5	5	6	6	5	6	4	6	4	4	4	5,077	

Delta-Sigma-Lydklipp 4

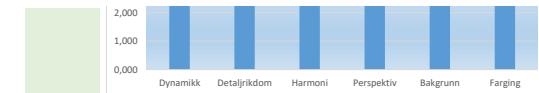


R2-R		1	2	3	4	5	6	7	8	9	10	11	12	13	Gjen.snitt
Deltakere	Lydklipp 1														
Dynamikk	5	5	5	5	3	6	3	4	3	3	3	4	6	4,231	
Detaljrikdom	5	4	6	5	4	6	6	3	4	6	4	4	3	4,615	
Harmoni	5	5	6	5	4	6	5	5	6	4	5	5	5	5,077	
Perspektiv	5	5	6	5	3	6	4	4	3	5	4	2	5	4,385	
Bakgrunn	5	5	5	6	3	6	4	3	4	2	3	3	5	4,154	
Farging	5	4	5	5	5	6	4	5	4	5	4	3	6	4,692	

R-2R -Lydklipp 1



Deltakere	1	2	3	4	5	6	7	8	9	10	11	12	13
Lydklipp 2													
Dynamikk	4	5	6	5	4	6	5	4	4	1	4	5	6
Detaljrikdom	5	5	6	5	4	6	5	4	5	4	5	4	6
Harmoni	4	6	6	6	4	6	5	3	5	1	4	5	6
Perspektiv	4	6	5	5	3	6	5	3	5	1	4	5	6
Bakgrunn	4	6	6	5	4	6	5	5	5	4	3	3	6
Farging	4	5	5	5	6	6	5	5	5	3	4	4	6



Deltakere	1	2	3	4	5	6	7	8	9	10	11	12	13
Lydklipp 3													
Dynamikk	4	5	4	2	4	6	4	3	4	5	4	4	4
Detaljrikdom	3	4	4	2	4	6	3	3	4	3	3	2	3
Harmoni	4	5	5	3	4	6	4	3	4	1	3	5	4
Perspektiv	4	5	4	2	3	6	4	2	4	1	4	2	4
Bakgrunn	4	6	4	3	5	6	3	3	4	2	3	2	4
Farging	4	5	4	3	3	5	4	3	4	1	2	3	3

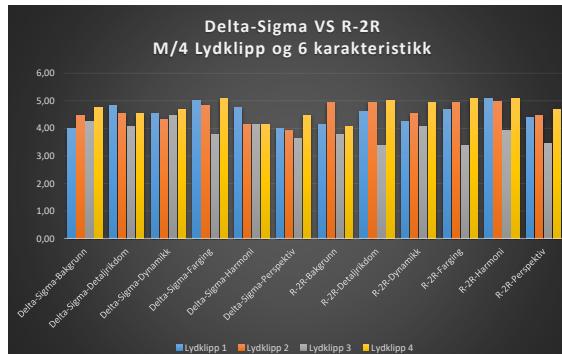


Deltakere	1	2	3	4	5	6	7	8	9	10	11	12	13
Lydklipp 4													
Dynamikk	4	6	6	4	4	6	5	4	5	4	5	5	6
Detaljrikdom	4	6	6	4	5	6	6	4	5	4	4	4	6
Harmoni	5	6	6	3	3	6	6	5	5	5	5	6	6
Perspektiv	4	6	6	3	3	6	5	4	5	4	5	5	5
Bakgrunn	4	2	5	3	5	5	5	4	5	3	4	4	4
Farging	4	6	5	5	4	6	5	6	5	5	4	4	6

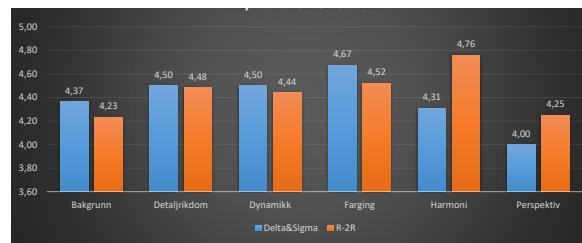


#### Gjennomsnittlig gradering av lydklippene

Navn	Kolonne1	Lydklipp 1	Lydklipp 2	Lydklipp 3	Lydklipp 4	Gjennomsnitt	Kolonne2
Delta-Sigma-Bakgrunn	4,00	4,462	4,231	4,769	4,37	4,39	
Delta-Sigma-Detaljrikdom	4,85	4,538	4,077	4,538	4,50	4,37	
Delta-Sigma-Dynamikk	4,54	4,308	4,462	4,692	4,50	4,37	
Delta-Sigma-Farging	5,00	4,846	3,769	5,077	4,67	4,36	
Delta-Sigma-Harmoni	4,77	4,154	4,154	4,154	4,31	4,33	
Delta-Sigma-Perspektiv	4,00	3,923	3,615	4,462	4,00	4,41	
R-2R-Bakgrunn	4,15	4,923	3,769	4,077	4,23	4,45	
R-2R-Detaljrikdom	4,62	4,923	3,385	5	4,48	4,49	
R-2R-Dynamikk	4,23	4,538	4,077	4,923	4,44	4,49	
R-2R-Farging	4,69	4,923	3,385	5,077	4,52	4,51	
R-2R-Harmoni	5,08	4,962	3,923	5,077	4,76	4,51	
R-2R-Perspektiv	4,39	4,462	3,462	4,692	4,25	4,25	

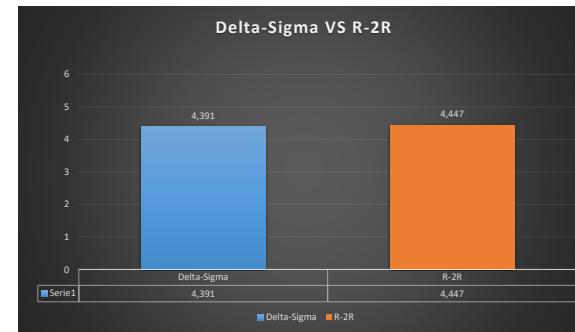


Bakgrunn
Detaljrikdom
Dynamikk
Farging
Harmoni
Perspektiv



→

Navn	Gjennomsnittsscore
Delta-Sigma	4,391
R-2R	4,447

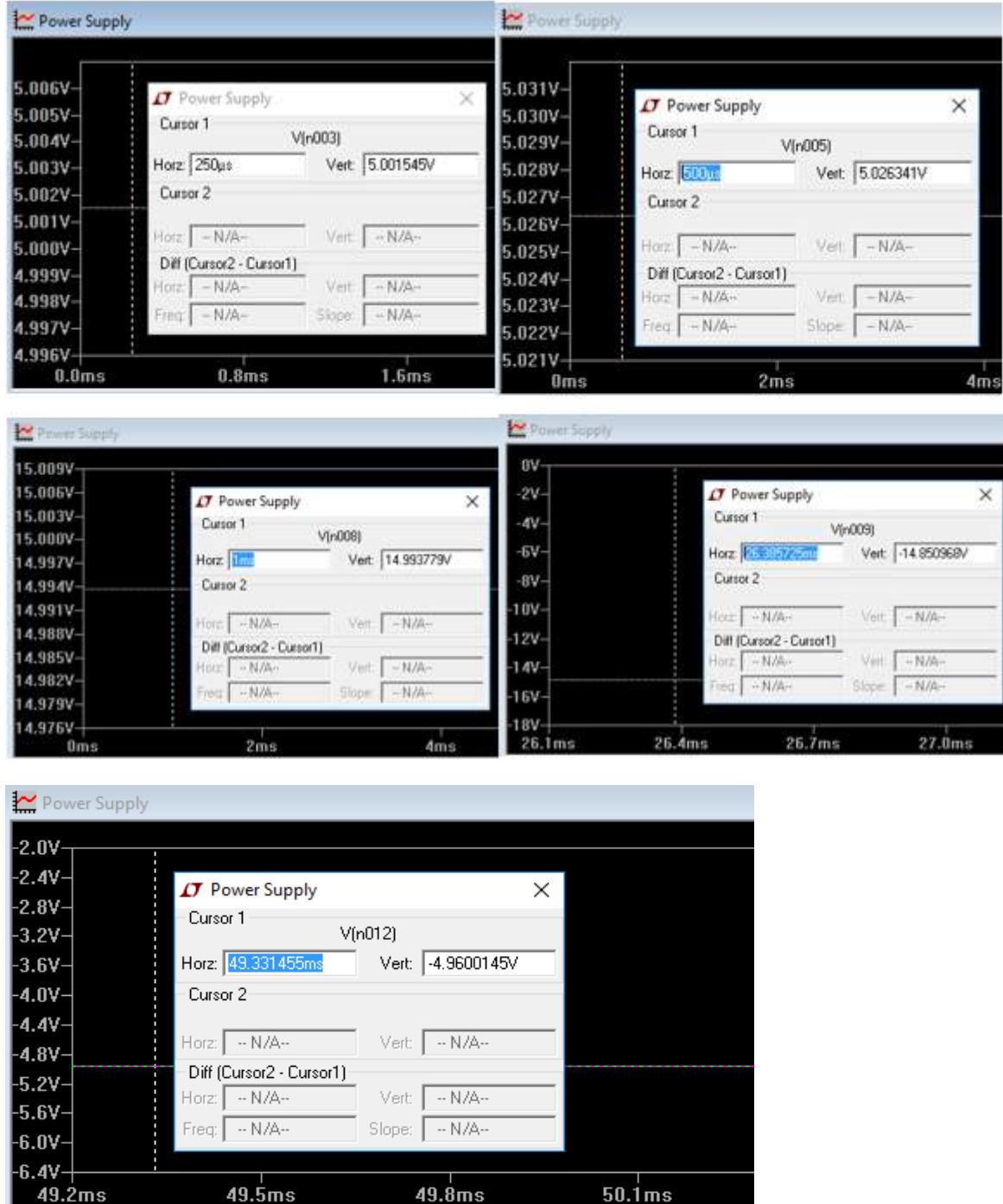


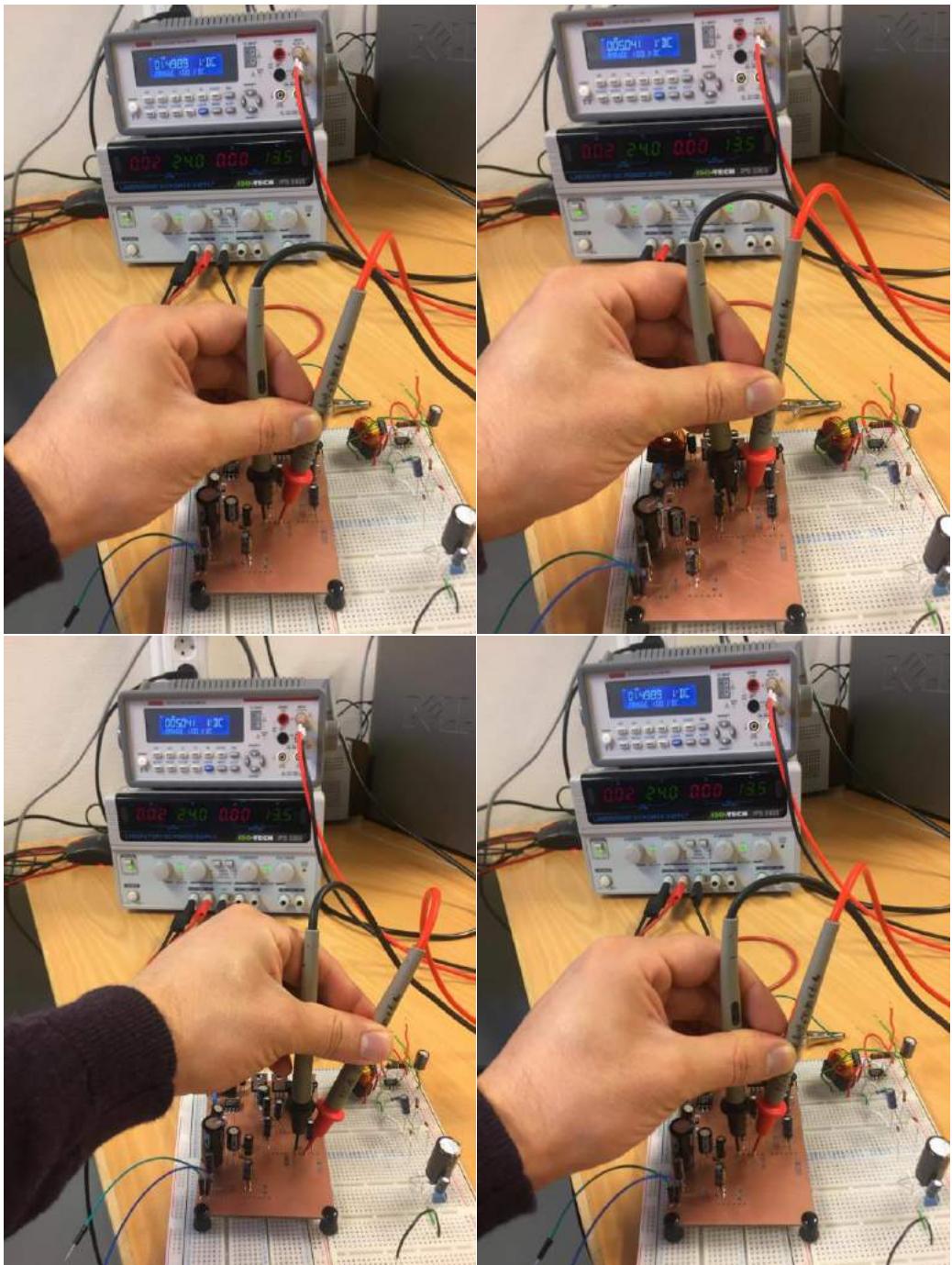
Vedlegg R

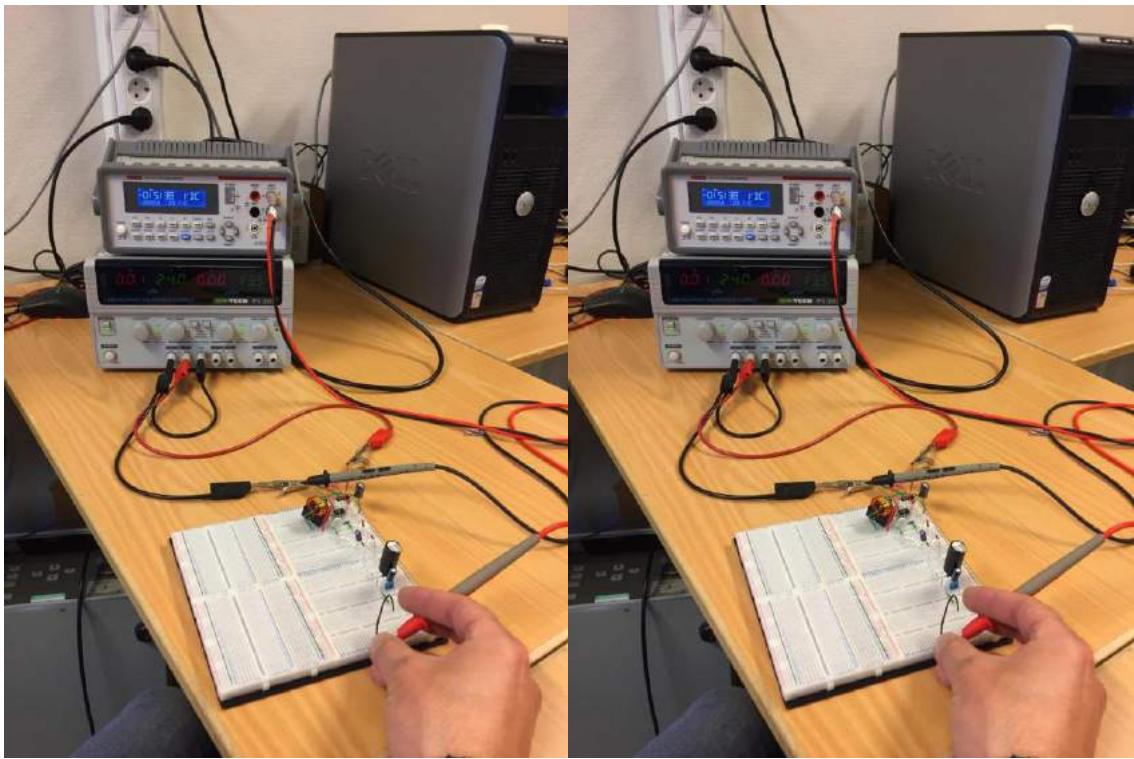
Testing av strømforsyning

## Testing av strømforsyning (Bilder)

### Simulering LTspice







Vedlegg S

Pressemelding

# Pressemelding

## **Implementering og testing av komponent for konvertering av høyoppløselig lyd**

Studenter ved universitetet i Agder har gjennomført en lytte-test for å avdekke om det er mulig å høre forskjell på to ulike teknikker for konvertering av høyoppløselig digital lyd.

**Grimstad, 12. Mai 2017:** Tre studenter ved universitetet I Agder har implementert to ulike teknikker for konvertering av digitale signaler bestående av nuller og enere til analoge spenninger som høytaleren kan gjøre om til lydbølger. Hensikten med prosjektet var å avdekke om det fantes noen målbare eller hørbare forskjeller i mellom de to ulike konverteringsteknikkene. I alt var det 13 forsøkspersoner som i en blindtest fikk beskjed om å vurdere ulike karakteristikk i lyden de hørte. Resultatet fra forsøket konkluderte med at det for folk flest ikke var mulig å høre forskjellen mellom de to konverterne som studentene hadde implementert.



Kontaktpersoner:

Joar Andreas Gjersund

Terje Løvdal

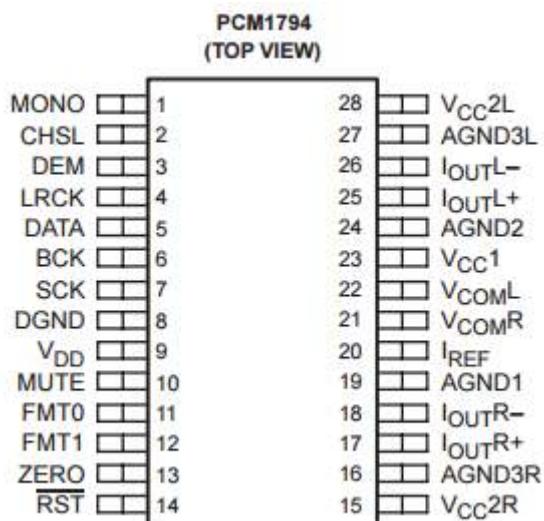
Raber Hariri

Vedlegg T

Konfigurering av PCM1794DB

## Konfigurering/styring av PCM1794DB

PCM1794DB er en monolittisk CMOS integrert krets som inkluderer stereo digital til analog konverter. Konverteren bruker avansert segment DAC arkitektur Tis for å oppnå god dynamisk ytelse og en forbedret toleranse for klokke jitter. PCM1794DB gir balansert strømutganger slik at brukeren kan optimalisere analogytelse eksternt. PCM1794DB støtter en samplingsfrekvens opptil 200kHz.



PCM1794DB benytter SSOP-Pakke type og har 28 pinner.

Bildet ved siden, viser forkortelser for pinnene, i figuren under (1) ser man en komplet oversikt, beskrivelser og funksjoner av pinnene.

### Terminal Functions

TERMINAL NAME	PIN	I/O	DESCRIPTIONS
AGND1	19	-	Analog ground (internal bias)
AGND2	24	-	Analog ground (internal bias)
AGND3L	27	-	Analog ground (L-channel DACFF)
AGND3R	16	-	Analog ground (R-channel DACFF)
BCK	6	I	Bit clock input (1)
CHSL	2	I	L-, R-channel select (1)
DATA	5	I	Serial audio data input (1)
DEM	3	I	De-emphasis enable (1)
DGND	8	-	Digital ground
FMT0	11	I	Audio data format select (1)
FMT1	12	I	Audio data format select (1)
IOUTL+	25	O	L-channel analog current output +
IOUTL-	26	O	L-channel analog current output -
IOUTR+	17	O	R-channel analog current output +
IOUTR-	18	O	R-channel analog current output -
IREF	20	-	Output current reference bias pin
LRCK	4	I	Left and right clock ( $f_S$ ) input (1)
MONO	1	I	Monaural mode enable (1)
MUTE	10	I	Mute control (1)
RST	14	I	Reset(1)
SCK	7	I	System clock input(1)
VCC1	23	-	Analog power supply, 5 V
VCC2L	28	-	Analog power supply (L-channel DACFF), 5 V
VCC2R	15	-	Analog power supply (R-channel DACFF), 5 V
VCOML	22	-	L-channel internal bias decoupling pin
VCOMR	21	-	R-channel internal bias decoupling pin
VDD	9	-	Digital power supply, 3.3 V
ZERO	13	O	Zero flag

(1) Schmitt-trigger input, 5-V tolerant

## Systemklokke og tilbake-stillingsfunksjoner (RESET)

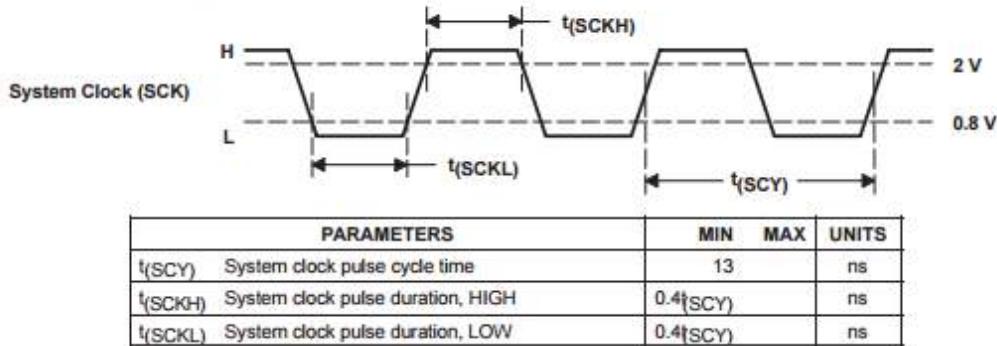
### Systemklokke input

PMC1794DB krever en systemklokke for å betjene de digitale interpoler filtre og DAC modulatoren. Systemklokken er brukt på SCK (pin 7) inngangen. DAC' en har også en deteksjon systemklokke som automatisk registrerer frekvensen ved hvilken systemklokke er i drift (se tabell 1) som viser eksempler på systemklokkefrekvenser for vanlige lyd samplingsfrekvens.

**Table 1. System Clock Rates for Common Audio Sampling Frequencies**

SAMPLING FREQUENCY	SYSTEM CLOCK FREQUENCY ( $f_{SCK}$ ) (MHz)					
	128 f <sub>S</sub>	192 f <sub>S</sub>	256 f <sub>S</sub>	384 f <sub>S</sub>	512 f <sub>S</sub>	768 f <sub>S</sub>
32 kHz	4.096	6.144	8.192	12.288	16.384	24.576
44.1 kHz	5.6488	8.4672	11.2896	16.9344	22.5792	33.8688
48 kHz	6.144	9.216	12.288	18.432	24.576	36.864
96 kHz	12.288	18.432	24.576	36.864	49.152	73.728
192 kHz	24.576	36.864	49.152	73.728	(1)	(1)

(1) This system clock rate is not supported for the given sampling frequency.

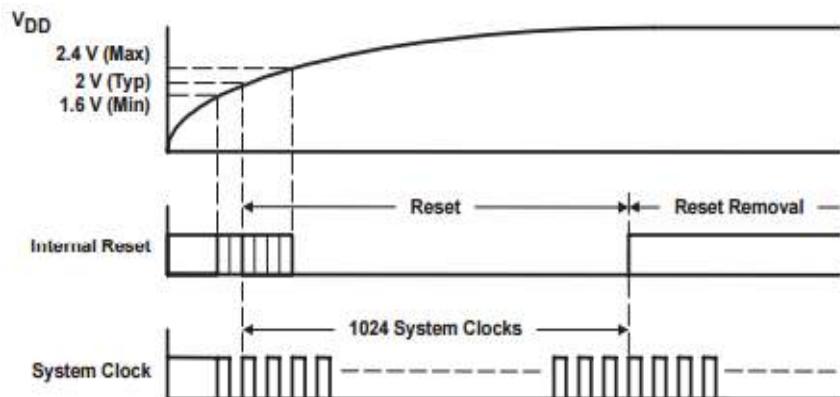


*Figur 2.*

Figur 2 viser tidskravene for systemklokkeinngangen. For optimal ytelse er det viktig å bruke en klokkekilde med lav fasedirring og lav støy, en av Texas instruments *PLL1700-familie av multiclock generatorer* er utmerket valg for systemklokken til PCM1794DB.

### Power-On og ekstern tilbake-stillingsfunksjoner

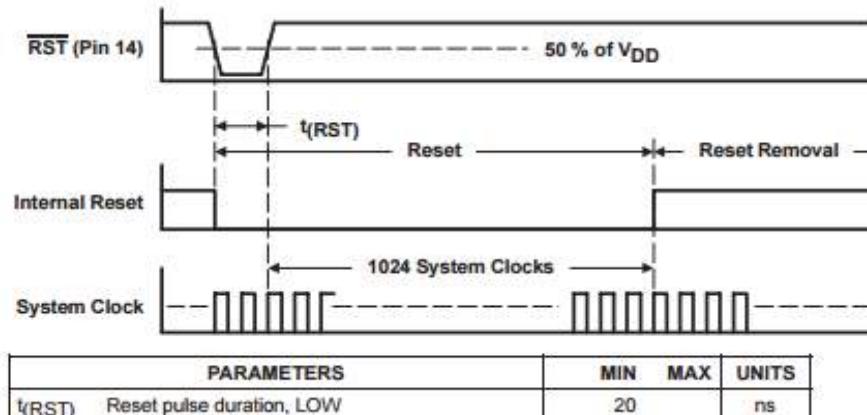
PCM1794DB har en power-On reset funksjon, figur 3 viser operasjonen til denne funksjonen med VDD> 2V, her ser man at funksjonen power-On reset er aktivert, initialisering krever 1024 systemklokker fra det tidspunktet VDD> 2V.



Figur 3

PMC1794 har også en ekstern tilbake-stillingsevne ved hjelp av  $\sim RST$  (pin 14) inngangen, dette tillater en ekstern-kontroller eller en master- reset til å tvinge PCM1794 til standard reset tilstand.

Figur 4 viser operasjonen og timingen av det eksterne reset funksjonen, der  $\sim RST$  pinnen er satt til logisk 0 i minst 20ns og deretter settes  $\sim RST$  til logisk tilstand 1 og dermed starter oppstarts-skvensen som krever 1024 systemklokke perioder.



Figur 4.

## Audio data interface

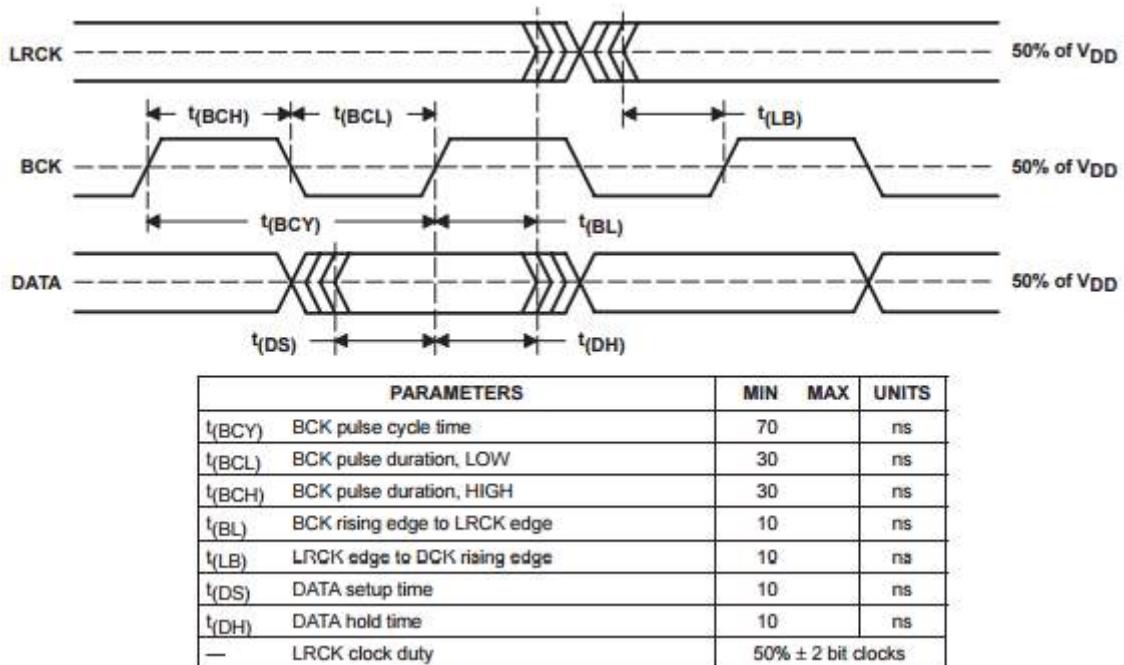
Audio serial interface:

Audio interface porten er en 3-leder seriell port, LRCK (pin 4), BCK (pin 6) og DATA (pin 5). BCK er den serielle bit klokken, den brukes til å klokke den serielle dataen på DATA pinnen i serieskiftregistrert av audio interface. Seriell data klokkes inn i PCM1794 på den stigende kanten av BCK. LRCK er serie audio venstre/høyre ordklokke.

PCM1794 krever synkronisering av både LRCK og systemklokken, men trenger ikke nødvendigvis et bestemt faseforhold mellom LRCK og systemklokken. Hvis forholdet mellom LRCK og systemklokken endres mer enn  $\pm 6$  BCK, er innvendig drift startetopp innen 1/fs og de analoge utgangene blir tvunget til bipolar nullnivået før ny synkronisering mellom LRCK og systemklokken er fullført.

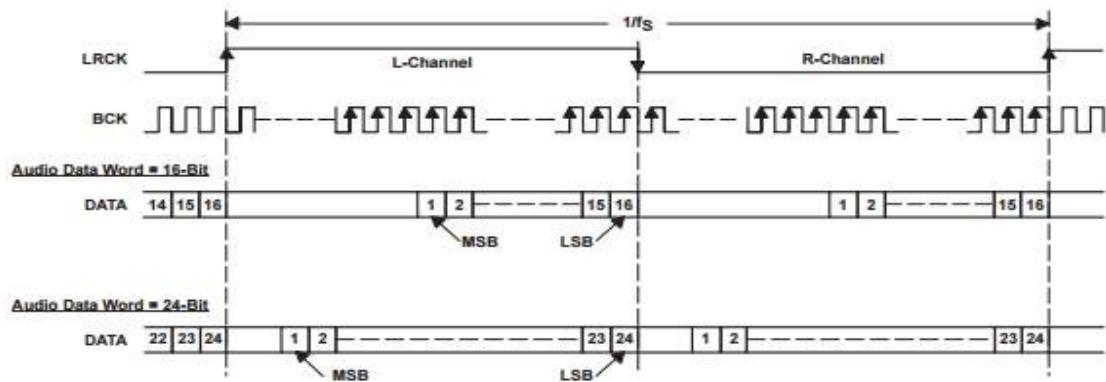
### PCM audio dataformat og timing

PCM1794 støtter industristandard audio format, inkludert høyrejustert, I2S, og venstrejustert. Figur 6 viser dataformater som er valgt ved hjelp formatet biter, FMT1 (pinn 12) og FMT0 (pinn 11) som er vist i tabell 2. Alle formater krever 2' er komplement, MSB første audio data. Figur 5 viser et detaljert tidsdiagram for den serielle audio interfaceen

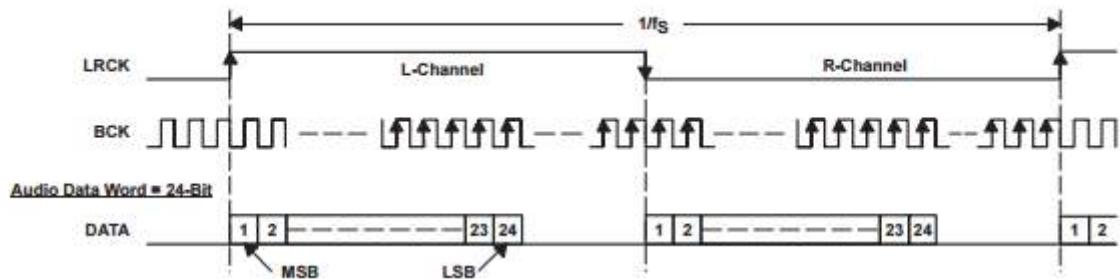


Figur 5

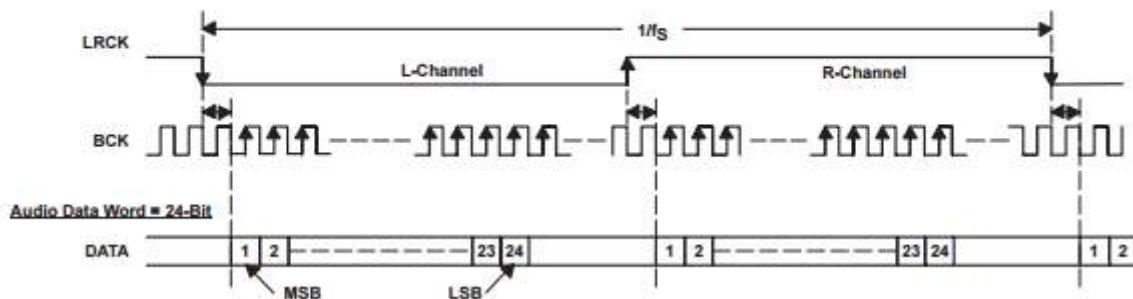
**(1) Standard Data Format (Right Justified); L-Channel = HIGH, R-Channel = LOW**



**(2) Left Justified Data Format; L-Channel = HIGH, R-Channel = LOW**



**(3) I<sup>2</sup>S Data Format; L-Channel = LOW, R-Channel = HIGH**



Figur 6

### Funksjon beskrivelser

Audio dataformat:

Audio formatet er valgt ved hjelp av FMT0 (pin 11) og FMT1 (pin 12). PCM1794 støtter også mono-modus og DF bypass-modus med MONO (pin 1) og CHSL (pin 2), PCM1794 kan også velge DF rolloff-egenskapen.

MONO	CHSL	FMT1	FMT0	FORMAT	STEREO/MONO	DF ROLLOFF
0	0	0	0	I <sup>2</sup> S	Stereo	Sharp
0	0	0	1	Left-justified format	Stereo	Sharp
0	0	1	0	Standard, 16-bit	Stereo	Sharp
0	0	1	1	Standard, 24-bit	Stereo	Sharp
0	1	0	0	I <sup>2</sup> S	Stereo	Slow
0	1	0	1	Left-justified format	Stereo	Slow
0	1	1	0	Standard, 16-bit	Stereo	Slow
0	1	1	1	Digital filter bypass	Mono	-
1	0	0	0	I <sup>2</sup> S	Mono, L-channel	Sharp
1	0	0	1	Left-justified format	Mono, L-channel	Sharp
1	0	1	0	Standard, 16-bit	Mono, L-channel	Sharp
1	0	1	1	Standard, 24-bit	Mono, L-channel	Sharp
1	1	0	0	I <sup>2</sup> S	Mono, R-channel	Sharp
1	1	0	1	Left-justified format	Mono, R-channel	Sharp
1	1	1	0	Standard, 16-bit	Mono, R-channel	Sharp
1	1	1	1	Standard, 24-bit	Mono, R-channel	Sharp

Tabell 2

### Soft Mute:

PCM1794 støtter mute-funksjonen, når MUTE (pinn 10) er satt til HIGH, er begge analog-utgangene overført til bipolar-nullnivået inn -0.5 desibel trinn med en overgangs hastighet på 1/f per trinn, dette systemet gir pop-fri muting av DAC utgangen.

### De-Emphasis:

PCM1794 har en De-Emphasis filter for samplingsfrekvens på 44,1 kHz, den styres i DEM (pinn 3)

### Zero register (Detect):

Når PCM1794 registrerer at inngangsdataen i venstre kanal og høyre kanal er kontinuerlig null for 1024 LRCKs i PCM-modus eller inngangsdataen er kontinuerlig null for 1024 WDCKs i den eksterne filtermodusen, setter PCM1794 ZERO (pinn 13) til HIGH. [1]

## Bibliografi

- [1] «ti,» Texas instruments, 01 01 2009. [Internett]. Available:  
<http://www.ti.com/lit/ds/symlink/pcm1794.pdf>. [Funnet 20 februar 2017].



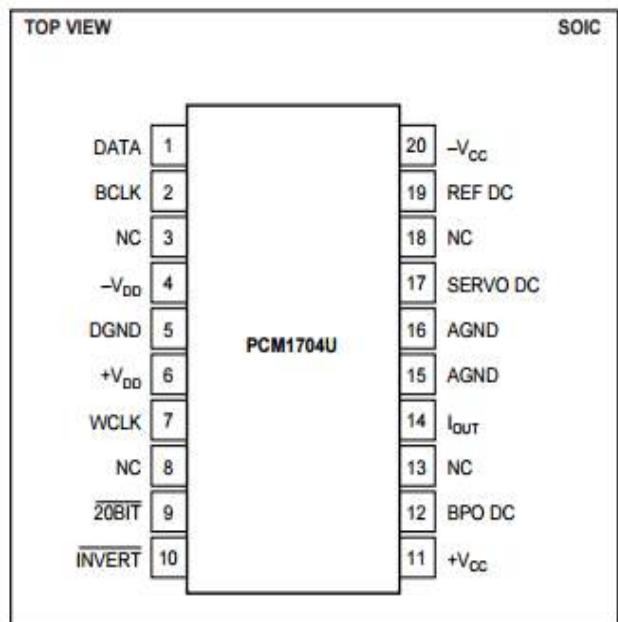
Vedlegg U

Konfigurering av PCM1704U

## Oppkobling/Programmering av R2-R MODUL(PCM1704U)/(DF1704)

### ❖ PCM1704U

#### PIN CONFIGURATION



Dataformatet på DATA inngangen (pin 1) på PCM1704 er 2' er komplement binærtall. Tabell 1 viser forholdet mellom lyd-dataene på inngangen og utgangsdataene fra DAC' en(PCM1704).

Ubegrenset antall biter kan lastes foran de siste 24 bitene, siden det er kun de siste 24 bitene som overføres til parallele DAC - registeret etter WCLK(pin7) har gått lav altså logikk 0.

BINARY TWO'S COMPLEMENT INPUT DATA (Hex)	DAC OUTPUT
7FFFFF	+ Full Scale
000000	Bipolar Zero
FFFFFF	Bipoar Zero - 1 LSB
800000	- Full Scale

Tabell 1

Tabell 2 viser oversikt over alle pinnene.

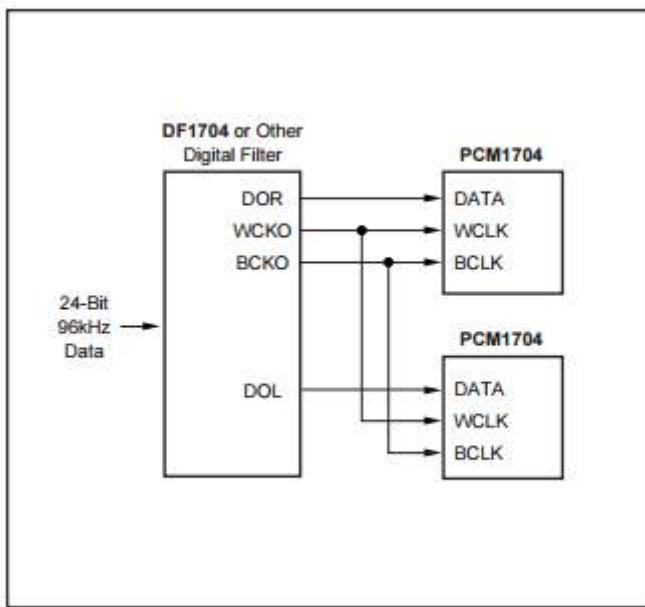
#### PIN ASSIGNMENTS

PIN	NAME	I/O	FUNCTION
1	DATA	IN	Serial Audio Data Input.
2	BCLK	IN	Bit Clock Input for Serial Audio Data.
3	NC	—	No Connection.
4	-V <sub>dd</sub>	—	Digital Power, -5V.
5	DGND	—	Digital Ground.
6	+V <sub>dd</sub>	—	Digital Power, +5V.
7	WCLK	IN	Data Latch Enable Input.
8	NC	—	No Connection.
9	20BIT	IN	Input Data Word Selection <sup>(1)</sup> .
10	INVERT	IN	Input Data Polarity Selection <sup>(1)</sup> .
11	+V <sub>cc</sub>	—	Analog Power, +5V.
12	BPO DC	—	Bipolar Offset Decoupling Capacitor.
13	NC	—	No Connection.
14	I <sub>out</sub>	OUT	Current Output for Audio Signal.
15	AGND	—	Analog Ground.
16	AGND	—	Analog Ground.
17	SERVO DC	—	Servo Amplifier Decoupling Capacitor.
18	NC	—	No Connection.
19	REF DC	—	Band Gap Reference Decoupling Capacitor.
20	-V <sub>cc</sub>	—	Analog Power, -5V.

NOTE: (1) Internal pull-up resistors. Input level must be a voltage from -V<sub>dd</sub> to DGND.

Tabell2

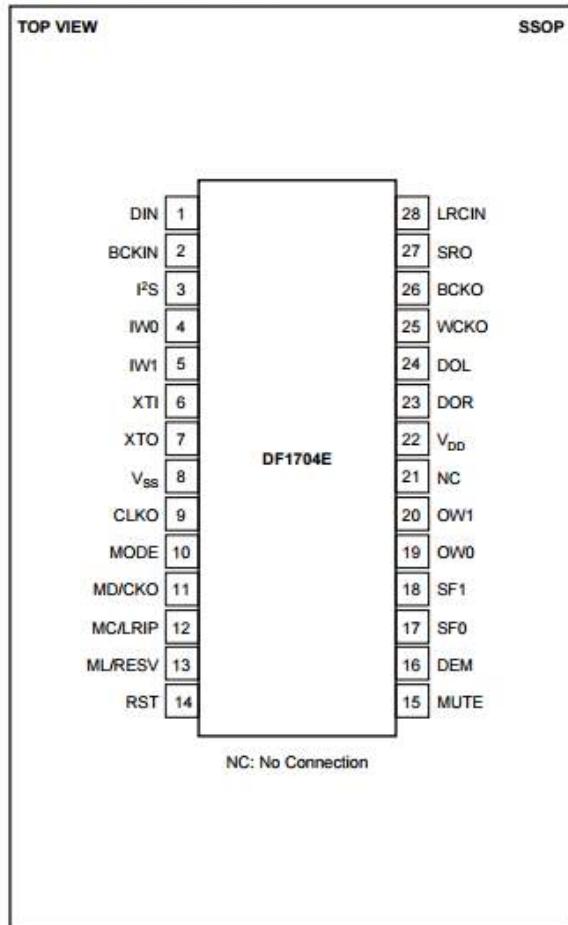
Audio interface tilkoblinger for stereo er vist i figur 1. Lyddataene skal sendes inn til et digital filter (DF1704) og deretter over samples dataene med en faktor på 8. Videre sendes lyddataene til DAC 'en (PCM1704) [1]



Figur 1

#### ❖ DF1704 (Digitalfilter)

##### PIN CONFIGURATION



##### PIN ASSIGNMENTS

PIN	NAME	I/O	DESCRIPTION
1	DIN	IN	Serial Audio Data Input <sup>(3)</sup>
2	BCKIN	IN	Bit Clock Input for Serial Audio Data <sup>(3)</sup>
3	PS	IN	Input Audio Data Format Selection <sup>(2, 4)</sup>
4	IW0	IN	Input Audio Data Word Selection <sup>(2, 4)</sup>
5	IW1	IN	Input Audio Data Word Selection <sup>(2, 4)</sup>
6	XTI	IN	Oscillator Input/External Clock Input
7	XTO	OUT	Oscillator Output
8	V <sub>ss</sub>	—	Digital Ground
9	CLKO	OUT	Buffered System Clock Output
10	MODE	IN	Mode Control Selection (H: Software, L: Hardware) <sup>(1)</sup>
11	MD/CKO	IN	Control Data Input/Clock Output Frequency Select <sup>(1, 5)</sup>
12	MC/LRIP	IN	Control Data Clock/Polarity of LRCK Select <sup>(1, 5)</sup>
13	ML/RESV	IN	Control Data Latch/Reserved <sup>(1, 5)</sup>
14	RST	IN	Reset. When this pin is LOW, the digital filter is held in reset. <sup>(1)</sup>
15	MUTE	IN	Mute Control <sup>(1, 4)</sup>
16	DEM	IN	De-Emphasis Control <sup>(2, 4)</sup>
17	SF0	IN	Sampling Rate Select for De-emphasis <sup>(2, 4)</sup>
18	SF1	IN	Sampling Rate Select for De-emphasis <sup>(2, 4)</sup>
19	OW0	IN	Output Audio Data Word and Format Select <sup>(2, 4)</sup>
20	OW1	IN	Output Audio Data Word and Format Select <sup>(2, 4)</sup>
21	NC	—	No Connection
22	V <sub>DD</sub>	—	Digital Power, +5V
23	DOR	OUT	Rch, Serial Audio Data Output
24	DOL	OUT	Lch, Serial Audio Data Output
25	WCKO	OUT	Word Clock for Serial Audio Data Output
26	BCKO	OUT	Bit Clock for Serial Audio Data Output
27	SRO	IN	Filter Response Select <sup>(2, 4)</sup>
28	LRCIN	IN	L/R Clock Input (f <sub>L</sub> ) for Serial Audio Data <sup>(3)</sup>

NOTES: (1) Pins 10-15; Schmitt-Trigger input with pull-up resistor. (2) Pins 3-5, 16-20, 27; Schmitt-Trigger input with pull-down resistor. (3) Pins 1, 2, 28; Schmitt-Trigger input. (4) Pins 3-5, 15-20, 27; these pins are invalid when MODE (pin 10) is HIGH. (5) Pins 11-13; these pins have different functions corresponding to MODE (pin 10). (HIGH/LOW).

**DF1704** er det ideelle digitalfilteret som anbefales fra produsenten for kombinasjonen med DAC'en PMC1704U, 24 bit digital til analog konverter.

Systemklokken til DF1704 kan forsynes enten med et eksternklokkesignal på XTI (pin 6) eller med en en-chip krystalloskillator. Systemets hastighet må kjøres i 256fs, 384fs, 512fs eller 768fs, der fs er samplingsfrekvensen. Det må legges spesielt merke til hvis fs = 96kHz, da kan ikke hastigheten på 768fs brukes.

## Reset

DF1704 har både en intern power-On reset krets og en reset pin, **RST** (pin 14). Dette for å gi en ekstern reset-signal. Når DF1704 er på, vil intern power-On reset utføres automatisk. Som er vist i figur 2. RST pin kan brukes til å synkronisere DF1704 med et tilbake-stillingssignal som er vist på figur 3.

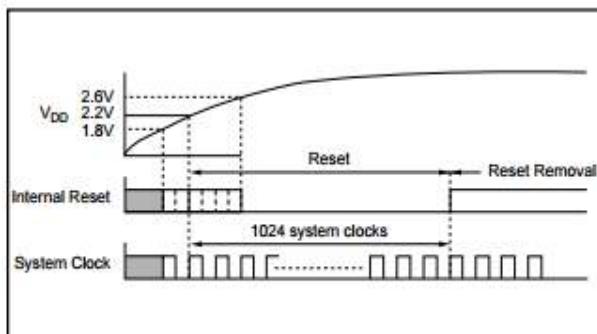


FIGURE 2. Internal Power-On Reset Timing.

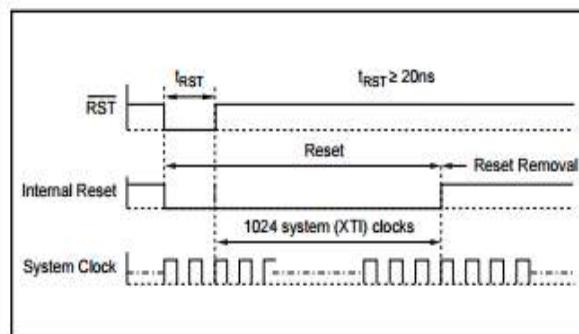


FIGURE 3. External Forces Reset Timing.

## Audio input interface

Audio input interface består av BCKIN (**pin 2**), LRCIN (**pin 28**) og DIN (**pin 1**). BCKIN er bit-klokkesignalet som brukes på inngangen DIN (pin 1) på DF1704 serielt interface. Inngangsdataene på DIN er stemplet inn i DF1704 på den stigende kanten av BCKIN. Venstre/høyre signal klokken LRCIN brukes som en *world latch* for inngangsdataene.

BCKIN kan kjøres på 32fs, 48fs eller 64fs. Der fs er samplingsfrekvens. LRCIN kjøres i fs tampo.

## Audio output interface

Audio output interface inkluderer BCKO (**pin 26**), WCKO (**pin 25**), DOL (**pin 24**) og DOR (**pin 23**). BCKO er utgangs-bit klokken som brukes til å stemple data inn i en DAC konverter. DOL og DOR er venstre og høyre data inngangene. WCKO er utgangs ordklokke som brukes til å kjøre lyddataene inn i DAC'en. WCKO kjører på en fikset hastighet (8X oversampling) for alle klokkesystemer.

BCKO er fikset på 256fs for klokkesystemer ved 256fs eller 512fs.

WCKO er fikset på 192fs for klokkesystemer ved 384fs eller 768fs.

Utgangs dataformat i DF1704 for DOL og DOR er binære 2' s komplement.

## Mode control

DF1704 kan konfigureres ved hjelp av *software* eller *hardware* kontroll, ved å bruke inngangen MODE (**pin 10**) kan en velge mellom de to alternativene. Tabellen under viser valg av MODE.

MODE SETTING	MODE CONTROL SELECTION
MODE = H	Software Mode
MODE = L	Hardware Mode

## Programmerbare funksjoner

FUNCTION	SOFTWARE (MODE = H)	HARDWARE (MODE = L)	RESET DEFAULT (Software Mode)
Input Data Format Selection	0	0	Standard Format
Input Word Length Selection	0	0	16 Bits
Output Word Length Selection	0	0	16 Bits
LRCIN Polarity Selection	0	0	Left/Right = High/Low
Digital De-Emphasis	0	0	OFF
Soft Mute	0	0	OFF
Digital Attenuation	0	X	0dB, Independent L/R
Sample Rate for De-Emphasis Function	0	0	44.1 kHz
Filter Roll-Off Selection	0	0	Sharp Roll-Off Selected
CLKO Output Frequency Selection	0	0	Same As XTI Input

DF1704 inneholder flere programmerbare funksjoner, de fleste av de kan brukes ved hjelp enten *software* eller *hardware*. Tabellen ved siden av viser brukerfunksjonene for begge driftsmoduser..

**Hardware Mode kontroller:** Med MODE = L, kan DF1704 konfigureres ved å bruke flere brukervennlige programmerbare pinner.

Pinner I2S, IW0 OG IW1 brukes til å velge inngangsdata format og ord lengde. Pinner OW0 og OW1 brukes til å velge utgangsdata og ord lengde. DEM pin brukes til å aktivere og deaktivere digitalt de-emphasis funksjonen, de-emphasis funksjonen er kun tilgjengelig for 32kHz, 44kHz og 48kHz samplingsfrekvenser.

Pinner SFO og SF1 brukes til å velge samplingsfrekvensen for de-emphasis funksjonen. SRO pin brukes til å velge filterets respons, skarp eller langsom *roll-off*. MUTE pin brukes til å aktivere eller deaktivere *soft-Mute* funksjonen. CKO pin brukes til å velge klokkefrekvens på CLKO pin, enten XTI eller XTI/2.

LRPI pin brukes til å velge polariteten for inngangsliden venstre/høyre klokken, LRCIN. Og tilslutt RESV pin, RESV pin brukes ikke av dagens DF1704 design, men er reservert til seinere/fremtidige bruk.

**Software Mode kontroller:** Med MODE = H, kan DF1704 konfigureres ved å programmere fire interne registre i software modus. ML (pin 13), MC (pin 12) og MD (pin 11) utgjør de tre software kontroll portene som kan kontrolleres med DSP eller microcontroller. En komplett oversikt over de fire registrene finnes i datasheeten. [2]

## Bibliografi

- [1] «Media.digikey,» 01 01 2004. [Internett]. Available:  
<http://media.digikey.com/pdf/Data%20Sheets/Texas%20Instruments%20PDFs/PCM1704.pdf>. [Funnet 05 februar 2017].
- [2] «ti,» Texas instruments, 01 01 2009. [Internett]. Available:  
<http://www.ti.com/lit/ds/symlink/df1704.pdf>. [Funnet 20 februar 2017].