第1章 计算机系统概论

作业题

1.1什么是计算机系统、计算机硬件和计算机软件?硬件和软件哪个更重要?

1.2说明高缓语言汇编语言和机器语言的差别及其联系。

1.3冯·诺依曼计算机的特点是什么?

1.4解释概念：主机、CPU、主存、存储单元、存储元件、存储基元，存储元、存储字、存储字长，存储容量、机器字长、指令字长。

1.5指今和数据都存于存储器中，计算机如何区分它们?

1.6什么是指令?什么是程序?

第2章 计算机的发展及应用

作业题

2.1举例说明专用计算机和通用计算机的区别。

2.2举例说明人工智能方面的应用有哪些?

2.3举例说明哪些计算机的应用需采用多媒体技术。

第3章 系统总线

作业题

3.1什么是总线?总线传输有何特点?为了减轻总线的负载，总线上的部件都应具备什么特点?

3.2总线如何分类?什么是系统总线?系统总线又分为几类，它们各有何作用，是单向的，还是双向的，它们与机器字长，存储字长、存储单元有何关系?

3.3常用的总线结构有几种?不同的总线结构对计算机的性能有什么影响?举例说明。

3.4为什么要设置总线判优控制?常见的集中式总线控制有几种，各有何特点，哪种方式响应时间最快,哪种方式对电路故障最敏感?

3.5解释概念：总线宽度、总线带宽、总线复用、总线的主设备(或主模块)，总线的从设备(或从模块)、总线的传输周期、总线的通信控制。

3.6试比较同步通信和异步通信。

3.7分离式通信有何特点，主要用于什么系统?

3.8什么是总线标准?为什么要设置总线标准?目前流行的总线标准有哪些?什么是即插即用，哪些总有这一特点?

3.9什么是总线的数据传送速率，它与哪些因素有关?

3.10设总线的时钟频率为8MHz，一个总线周期等于一个时钟周期。如果一个总线周期中并行传送16位数据，试问总线的带宽是多少?

3.11在一个32位的总线系统中，总线的时钟频率为66MHz，假设总线最短传输周期为4个时钟周期，试计算总线的最大数据传输率。若想提高数据传输率，可采取什么措施?

3.12在异步串行传送系统中，字符格式为1个起始位8个数据位1个校验位2个终止位，若要求每秒传送120个字符，试求传送的波特率和比特率。

第4章 存储器

作业题

4.1解释念：主存、铺存、Cache，RAM，SBAM、DRAM，ROM、PROM、EPROM、 EEPROM、 CDROM、 Flash Memory。

4.2什么是存储器的带宽?若存储器的数据总线宽度为32位，存取周期为200ns，则存储器的带宽是多少？

4.3一个容量为16Kx32位的存器，其地线和数据线的总和是多少?当选用下列不同规格的存储器芯片时，各需要多少片？

1Kx4位,2Kx8位,4Kx4位,16Kx1位,4Kx8位,8Kx8位

4.4试比较静态RAM和动态RAM。

4.5么叫刷新?为什么要刷新?说明刷新有几种方法

4.6半导体存储器芯片的译码驱动方式有几种

4.7一个8Kx8位的动态RAM芯片，其内部结构排列成256×256形式，读/写周期为0.1μs。试问采用集中刷新、分散刷新及异步刷新三种方式的刷新间隔各为多少?

4.8某8位微型计算机地址码为18位，若使用4K×4位的BAM若片组成模块板结构的存储器，试问

(1)该机所允许的最大主存空间是多少?

(2)若每个模块板为32Kx8位，共需几个模块板？

(3)每个模块极内共有几片RAM老？

(4)共有多少片RAM?

(5)CPU如何选择各模块板?

4.9写出1100，1101、1110、1111对应的汉明码。

4.10已知接收到的汉明码(按配偶原则配置)为1100100,1100111,1100000,1100001,检查上述代码是否出错?第几位出错?

4.11已知接收到下列汉明码，分别写出它们所对应的欲传送代码。

1100000(按偶性配置)

1100010(按偶性配置)

1101001(按偶性配置)

0011001(按奇性配置)

1000000(按奇性配置)

1110001(按奇性配置)

4.12欲传送的二进制代码为1001101，用奇校验来确定其对应的汉明码，若在第6位出错，说明纠错过程。

4.13为什么在汉明码纠错过程中，新的检测位P4P2P1，的状态即指出了编码中错误的信息位?

4.14设主存容量为256K字，Cache容量为2K字，块长为4

(1)设计 Cache地址格式，Cache中可装入多少块数据?

(2)在直接映射方式下，设计主存地址格式

(3)在四路组相联映射方式下，设计主存地址格式

(4)在全相联映射方式下，设计主存地址格式

(5)若存储字长为32位，存储器按字节寻址，写出上述三种映射方式下主存的地址格式。

4.15假设CPU执行某段程序时共访问Cache命中4800次，访间主存200次，已知Cache的存取周期是30ns，主存的存取周期是150ns，求Cache的命中率以及Cache-主存系统的平均访问时间和效率，试问该系统的性能提高了多少？

4.16设主存容量为1MB，采用直接映射方式的 Cache容量为16KB，块长为4，每字32位。试问主存地址为 ABCDEH的存储单元在 Cache中的什么位置。

4.17设某机主存容量为4MB，Cache容量为16KB，每字块有8个字，每字32位，设计一个四路组相联映射(即Cache每组内共有4个字块)的 Cache组织。

(1)画出主存地址字段中各段的位数。

(2)设Cache的初态为空，CPU依次从主存第0,1,2，…,89号单元读出90个字(主存一次读出一个字)，并重复按此次序读8次，问命中率是多少?

(3)若 Cache的速度是主存的6倍，试问有 Cache和无 Cache 相比，速度约提高多少倍?

4.18设有效信息为110，试用生成多项式G(x)=11011将其编成循环冗余校验码。

4.19有一个(7,4)码，生成多项式G(x)=x3+x+1，写出代码1001的循环冗余校验码