Tarea 3. Control y Visualización en una Pantalla

*Sistemas Digitales Programables*

José Luis Rocabado Rocha

Rafael Matevosyan

Tabla de contenidos

# Objetivos

Los objetivos de esta práctica se centran en la realización de un diseño que incorpore un sistema de control y visualización en una pantalla. En esta práctica se centrará en la gestión de la visualización.

En total existen cuatro subtareas, la primera de ellas consiste en realizar el diseño del generador de sincronismo para poder visualizar en la pantalla, a partir de aquí se ira aumentando la complejidad, desde la adición de colores, barras, caracteres e imágenes.

# Subtarea 1: Generación de las señales de sincronismo

|  |
| --- |
| Figura . Bloque que implementa la generación de las señales de sincronismo |

En primer lugar, se debe de diseñar el bloque encargado de generar las señales de datos y sincronismo de la pantalla. Para ello se va a generar el bloque que se observa en la figura 1, la cual tiene una señal de reloj (CLK) y un reset (RST\_n) como entradas y las señales de sincronismo horizontal (HD) y vertical (VD), un reset global (GREST), la señal de reloj a la salida (NCLK), señal de habilitación en la pantalla (DEN), la cual se encarga de indicar cuando las señales RGB son válidas, y otras dos señales denominadas Fila y Columna, que se encargan de indicar las coordenadas del píxel a representar.

Se debe tener en cuenta que el área de visualización de la pantalla comienza en la coordenada (216, 35) y tendrá en el otro extremo de la diagonal en la coordenada (1015, 514), tal como se observa en la figura 2. Entre ellas se ubican los 800x400 pixeles. En estos rangos las señales HDEN y VDEN se encuentran activas, indicando que se trata el área donde se puede visualizar la pantalla.

|  |
| --- |
| Figura . Coordenadas de los puntos que se recorre |

## Código

En primer lugar, se implementará la cabecera del módulo LCD\_SYNC:

|  |
| --- |
|  |

Estas variables de entrada y salida son las que se han explicado anteriormente. **La variable Columna esta definida como un vector de 10 valores y la Fila como 9 para poder recorrer, NO ME ACUERDO PORQUE PUSIMOS 10 Y 9.**

|  |
| --- |
|  |

Esta parte del código se encarga de generar la señal de reloj de 25MHz, que es necesaria para la pantalla NCLK, a partir del oscilador de 50MHz. El resto del código debe de funcionar a esta frecuencia generada por el PLL.

|  |
| --- |
|  |

En estas líneas se ha empleado el contador parametrizable generado en la práctica 1. El primer contador se encarga de contar el número de pixeles horizontales. En cada flanco de la señal de reloj se incrementa el valor de la coordenada, hasta llegar al valor de 1055, se pondrá a cero y además activará el fin de cuenta TC. El segundo contador se encarga de contar hasta 525, el número de pixeles verticales. Cada vez que el contador horizontal llegue a la cuenta final, hará que se incremente este contador, indicando de este modo el valor de la coordenada vertical.

|  |
| --- |
|  |

A partir de esta parte del código se genera la señal DEN, la cual depende de las variables Fila y Columna y solo debe estar activa cuando estas dos variables deben estar comprendidas entre las coordenadas (216, 35) hasta (1015, 514).

A partir de este modulo se obtiene el siguiente RTL Viewer:

|  |
| --- |
| Figura . RTL Viewer del módulo LCD\_SYNC |

Una vez realizado el diseño del módulo, hay que verificar su funcionamiento mediante las correspondientes simulaciones. De este modo se puede comprobar que los contadores funcionan correctamente y según las necesidades de las señales de sincronismo horizontal y vertical. La simulación de este módulo se puede observar en la figura 4.

|  |
| --- |
| Figura . Simulación del módulo LCD\_SYNC |

|  |
| --- |
| Figura . Incremento del Fila |

Tal como se puede observar en la figura 5, en el momento que el contador Columna llega al valor de 1055 se produce un flanco de bajada en HD indicando que el contador de Filas aumenta su valor en 1, en este caso pasa de valer 0 a 1.

|  |
| --- |
| Figura . Desactivación y activación de la salida DEN. |

En esta parte de la simulación que efectivamente cuando el valor de la columna es inferior a 1015 la salida DEN se mantiene a 0 y en caso de que el valor supere el limite de 1015 cambiará su estado a 1.

|  |
| --- |
| Figura . Finalización de la simulación |

Finalmente, como se puede observar en la figura 7, el módulo LCD\_SYNC termina en el momento en que la variable Fila llega al valor de 525, que da como consecuencia que la salida VD se ponga a 0.