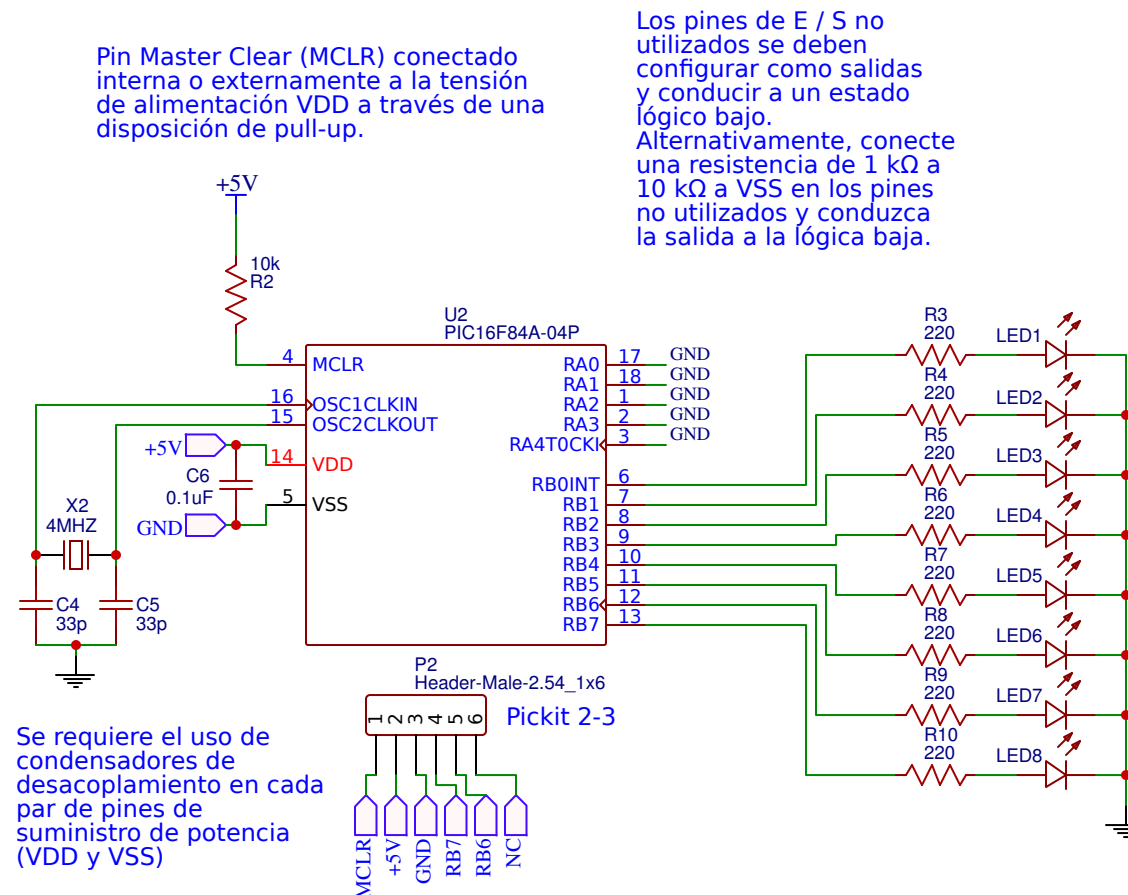


Pin Master Clear (MCLR) conectado interna o externamente a la tensión de alimentación VDD a través de una disposición de pull-up.

Los pines de E / S no utilizados se deben configurar como salidas y conducir a un estado lógico bajo. Alternativamente, conecte una resistencia de 1 kΩ a 10 kΩ a VSS en los pines no utilizados y conduzca la salida a la lógica baja.

Se requiere el uso de condensadores de desacoplamiento en cada par de pines de suministro de potencia (VDD y VSS)

TITLE: Conexión básica PIC16F84A		REV: 1.0
Date: 2018-04-21	Sheet: 1/1	
EASYEDA V5.4.9	Drawn By: Joel_Buenrostro	



TITLE:		REV: 1.0	
Control de PORTB			
Date:	2018-04-21	Sheet:	1/1
EasyEDA V5.4.9		Drawn By: Joel_Buenrostro	