

Universidad Autónoma de Querétaro

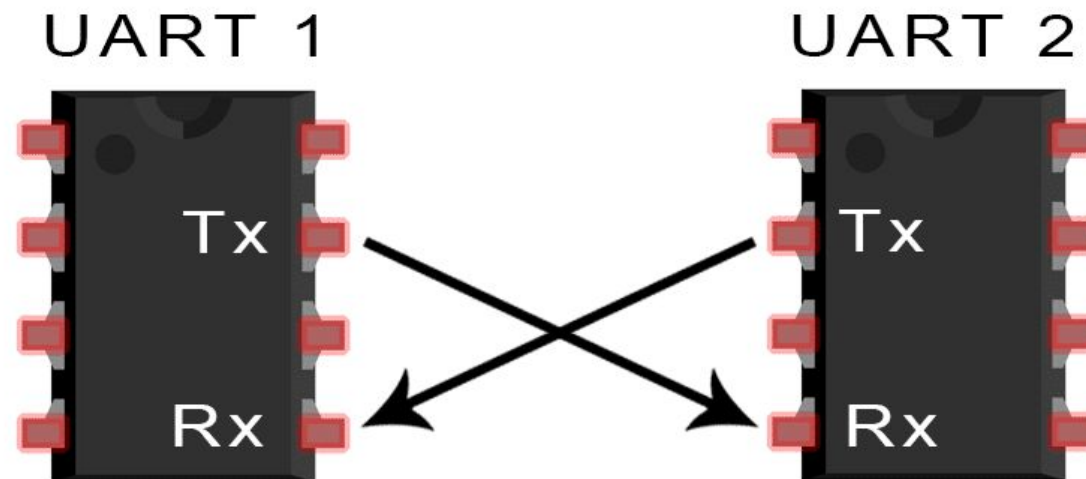
Facultad de Ingeniería
Ingeniería en Automatización



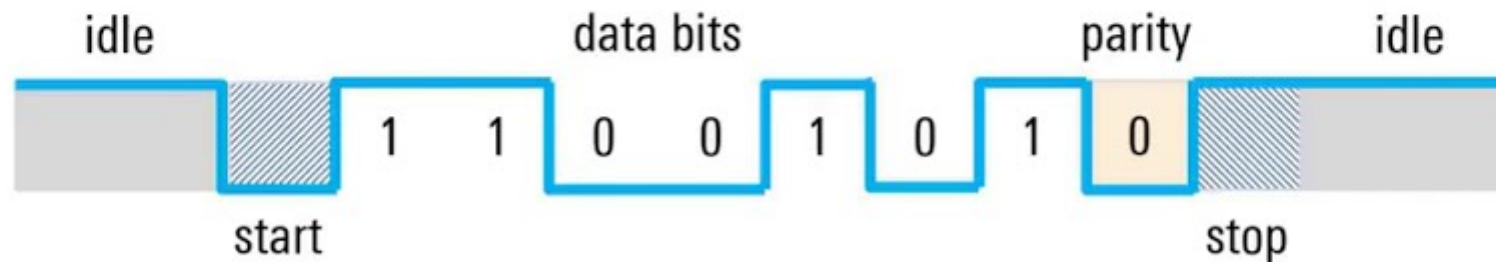
SDLR – UART

M en C. Marcos Romo Avilés

- La comunicación UART (Universal Asynchronous Receiver/Transmitter) es un método de comunicación serial que permite el intercambio de datos entre dos dispositivos de manera asíncrona, es decir, sin la necesidad de una señal de reloj compartida.
- Esto se logra mediante el uso de un protocolo específico que define cómo se inician, transmiten y finalizan los bits de datos.



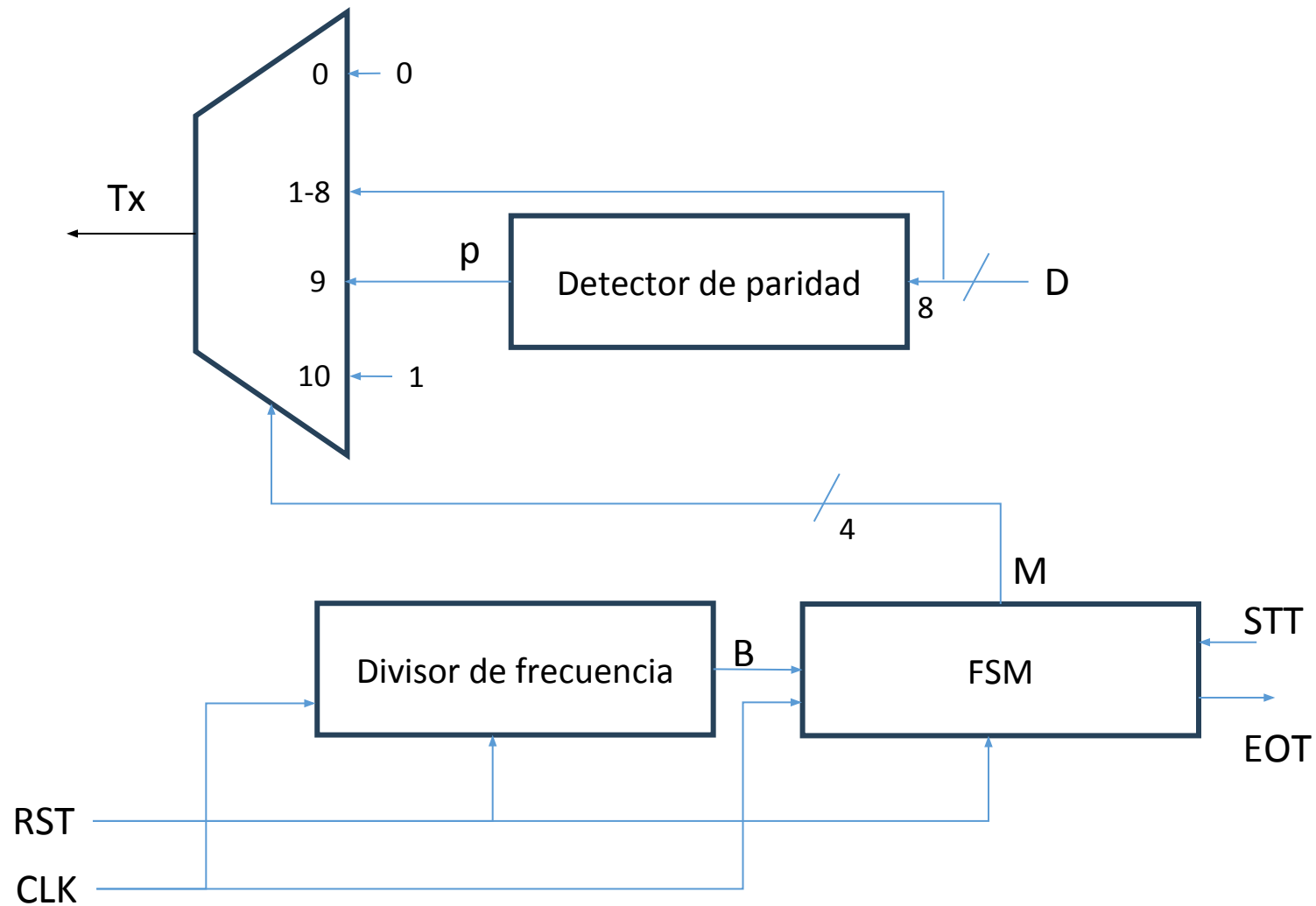
- Antes de que la comunicación pueda comenzar, ambos dispositivos UART deben estar configurados para usar los mismos parámetros de comunicación:
 - **Baud rate:** La velocidad en baudios determina el número de bits transmitidos por segundo. Ambos dispositivos deben operar a la misma velocidad para una comunicación efectiva.
 - **Bits de datos:** El número de bits que componen un "paquete" de datos, comúnmente 7 u 8 bits.
 - **Bit de paridad:** Opcionalmente se puede utilizar un bit de paridad para la detección de errores, indicando si el número de bits establecidos es par o impar.
 - **Bits de stop:** Uno o dos bits enviados al final de cada paquete de datos para señalar su fin.



- El bit de paridad es un mecanismo de detección de errores utilizado en la comunicación de datos. Su propósito es verificar que los datos hayan sido transmitidos correctamente, detectando errores simples en la transmisión de un conjunto de bits. La idea detrás del bit de paridad es añadir un bit adicional a los datos transmitidos para hacer que el número total de bits con valor '1' sea par (en el caso de paridad par) o impar (en el caso de paridad impar).
 - **Paridad par:** El bit de paridad se establece de tal manera que el número total de bits '1' en el conjunto de datos, incluyendo el bit de paridad, sea par. Si el número de bits '1' en los datos es impar, el bit de paridad se establece en '1' para hacer que el total sea par. Si el número de bits '1' ya es par, el bit de paridad se establece en '0'.
 - **Paridad impar:** Al contrario de la paridad par, aquí el bit de paridad se configura para que el número total de bits '1' en el conjunto de datos, incluyendo el bit de paridad, sea impar.

1. Detección del bit de Inicio: El receptor constantemente monitorea la línea de comunicación y comienza la recepción de un byte cuando detecta el cambio de alto a bajo (bit de inicio).
2. Lectura de los bits de datos: El receptor lee los bits de datos uno a la vez a la velocidad acordada.
3. Verificación de paridad (opcional): Si se utiliza paridad, el receptor verifica el bit de paridad para detectar posibles errores en la transmisión.
4. Detección de los bits de stop: Finalmente, el receptor verifica la presencia de los bits de stop para asegurar que la transmisión del byte ha concluido correctamente.

Practica 7: Transmisión RS-232



Practica 7: Transmisión RS-232

- Las señales CLK y RST son señales de control maestro.
- El dato D es el dato por transmitir de 8 bits.
- STT inicia el proceso de transmisión.
- El sistema informa del fin de la transmisión mediante la señal EOT.
- La señal serial transmitida es Tx.

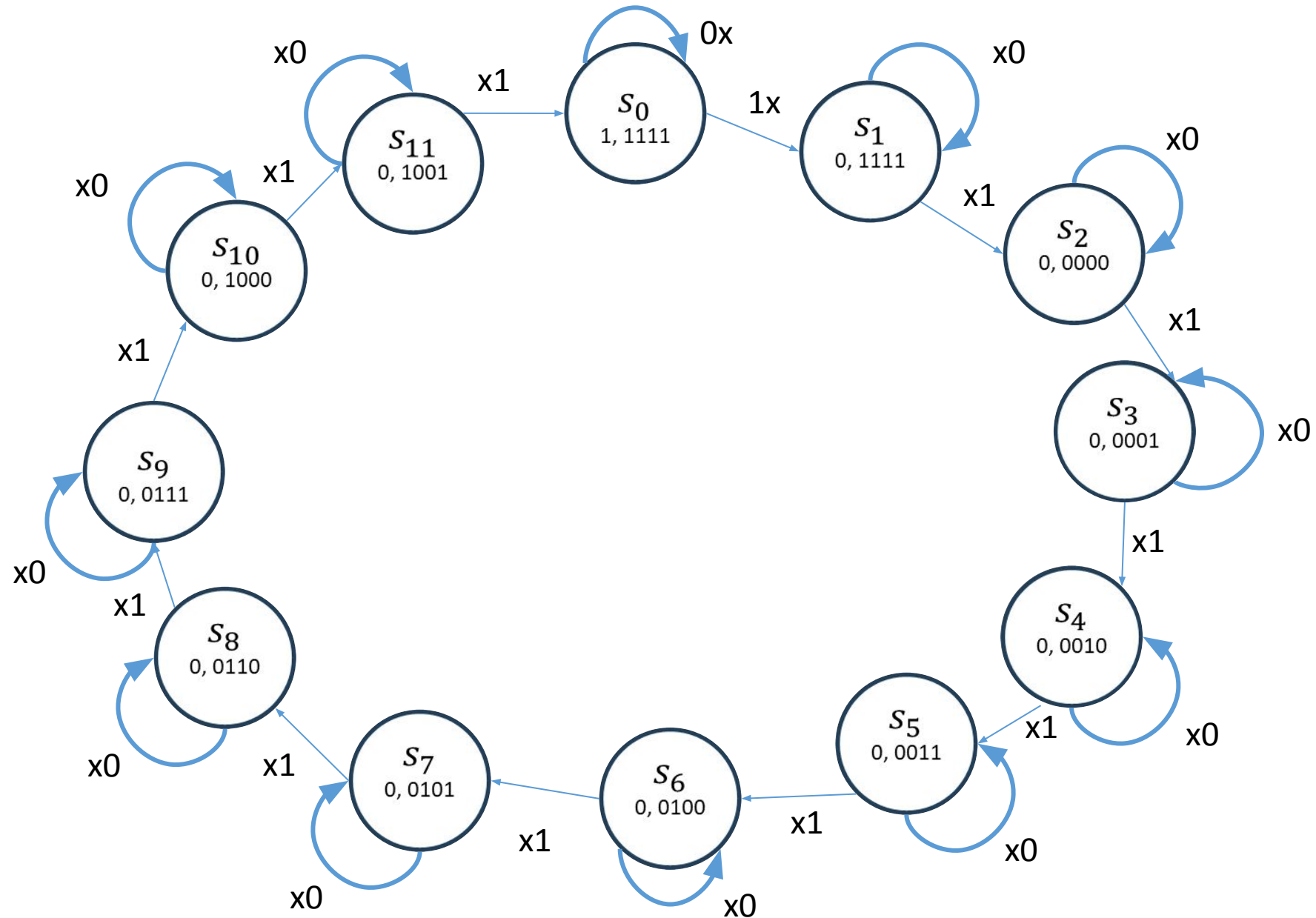
- La paridad se expresa como:

$$p = ((D_0 \text{ XOR } D_1) \text{ XOR } (D_2 \text{ XOR } D_3 \text{ XOR } ((D_4 \text{ XOR } D_5 \text{ XOR } (D_6 \text{ XOR } D_7))))$$

- Los baudios se calculan como:

$$\text{Baudios rate} = \frac{\text{Frecuencia de reloj}}{\text{Factor de division}}$$

- La FMS es:



STT, B
EOT,
M

- La máquina de estados de control es el corazón del sistema y su planteamiento se describe a continuación:
 - La máquina tiene las entradas de inicio de transmisión STT y base de tiempo B, y las salidas de fin de transmisión EOT y control de salida M.
 - Inicialmente la maquina se encuentra en el estado de espera S0 donde M es tal que la salida Tx sea uno lógico y se indique que la transmisión se ha finalizado por EOT.
 - En el estado S0 la maquina espera la llegada de la señal STT para iniciar la transmisión y una vez iniciada para al estado S1 donde espera la señal de base de tiempo B. En este estado S1 la señal de control de salida M se mantiene para que Tx siga siendo 1 lógico, pero se indica al usuario que la transmisión ha comenzado por medio de EOT.
 - Una vez recibida la señal de base de tiempo B se pasa sucesivamente y dependiendo de B por los estados S2 a S10 donde se envían el bit de inicio y los datos de manera serial.
 - Del estado S10 se pasa al estado S11 donde se envía la paridad y finalmente, del estado S11 se pasa al estado inicial S0 donde se espera una nueva orden de inicio de transmisión.

- Cuando el Monitor serial recibe una palabra de 8 bits (un byte), la interpreta según cómo esté configurado para mostrar los datos. Por defecto, el Monitor serial intentará interpretar y mostrar los datos recibidos como caracteres ASCII.
- Esto significa que cada byte recibido se convierte en un carácter legible basado en la tabla ASCII, donde cada número de 8 bits (de 0 a 255) se asocia con un carácter específico.
 - Por ejemplo, si se envía el byte 0100 0001 (65 en decimal), el monitor serial mostrará A, ya que 65 corresponde al carácter A en la tabla ASCII.
 - Si el byte enviado es 0011 0010 (50 en decimal), se mostrará 2, ya que 50 es el código ASCII para el carácter numérico 2.
 - Los bytes correspondientes a valores ASCII de caracteres de control (por ejemplo, 0 a 31 y 127) pueden no producir una salida visible o pueden resultar en comportamientos específicos del terminal, como un salto de línea o un retorno de carro.

- Mediante comunicación serial mostrar en el monitor serial las letras y números:
 - A
 - K
 - R
 - I
 - J
 - 0
 - 1
 - 3
 - m
 - o