

IPC-7351B CN

2010

表面贴装设计及连接盘图形标准通用要求

2010 年 6 月

取代 IPC-7351A

2007 年 2 月

由 IPC 开发的国际标准

Association Connecting Electronics Industries



目录

| | | | |
|-------------------------------|----|------------------------|----|
| 1 范围 | 1 | 3.4.5 导体 | 35 |
| 1.1 目的 | 1 | 3.4.6 导通孔指南 | 35 |
| 1.2 文件优先顺序 | 1 | 3.4.7 标准印制板制作公差 | 37 |
| 1.2.1 元器件和连接盘图形系列结构 | 2 | 3.4.8 拼板 | 39 |
| 1.3 性能分级 | 2 | 3.5 表面处理 | 41 |
| 1.3.1 可生产性等级 | 2 | 3.5.1 阻焊膜涂层 | 41 |
| 1.4 连接盘图形的确定 | 2 | 3.5.2 阻焊膜开窗 | 41 |
| 1.5 术语和定义 | 3 | 3.5.3 连接盘表面涂层 | 41 |
| 1.6 修订版变化 | 6 | | |
| 2 引用文件 | 7 | 4 元器件质量验证 | 42 |
| 2.1 IPC | 7 | 4.1 验证技术 | 42 |
| 2.2 电子工业联盟 | 7 | 5 可测试性 | 43 |
| 2.3 联合工业标准 (IPC) | 7 | 5.1 印制板测试和组装测试 | 43 |
| 2.4 国际电工技术委员会 | 7 | 5.1.1 裸板测试 | 43 |
| 2.5 电子器件工程联合委员会 (JEDEC) | 7 | 5.1.2 组装后的线路板测试 | 43 |
| 3 设计要求 | 8 | 5.2 节点可测性 | 43 |
| 3.1 尺寸标注系统 | 8 | 5.2.1 测试原则 | 44 |
| 3.1.1 元器件公差 | 8 | 5.2.2 裸板测试策略 | 44 |
| 3.1.2 连接盘公差 | 12 | 5.3 组装板的所有节点可测试性 | 44 |
| 3.1.3 制造余量 | 12 | 5.3.1 在线测试调节 | 44 |
| 3.1.4 组装公差 | 12 | 5.3.2 多探针测试 | 45 |
| 3.1.5 尺寸和公差分析 | 12 | 5.4 部分节点可测 | 45 |
| 3.2 设计的可生产性 | 29 | 5.5 无测试节点 | 45 |
| 3.2.1 SMT 连接盘图形 | 29 | 5.6 测试夹具的影响 | 45 |
| 3.2.2 标准元器件的选择 | 29 | 5.7 印制板测试特征 | 45 |
| 3.2.3 电路基板开发 | 29 | 5.7.1 测试连接盘间距 | 45 |
| 3.2.4 组装需要考虑的因素 | 29 | 5.7.2 测试连接盘尺寸和形状 | 45 |
| 3.2.5 自动测试条款 | 29 | 5.7.3 测试参数设计 | 46 |
| 3.2.6 SMT 用文件 | 30 | 6 印制板基板类型 | 46 |
| 3.3 环境条件 | 30 | 6.1 总则 | 48 |
| 3.3.1 潮湿敏感元器件 | 30 | 6.1.1 类型 | 49 |
| 3.3.2 最终使用环境需考虑因素 | 30 | 6.1.2 热膨胀不匹配 | 49 |
| 3.4 设计规则 | 31 | 6.2 有机基材 | 49 |
| 3.4.1 元器件间隔 | 31 | 6.3 无机基材 | 49 |
| 3.4.2 单面板和双面板组装 | 32 | 6.4 可选的印制板结构 | 49 |
| 3.4.3 清洗时元器件托高高度 | 32 | 6.4.1 支撑面印制板结构 | 49 |
| 3.4.4 基准标记 | 33 | 6.4.2 高密度印制板技术 | 49 |

| | | | | | |
|----------|------------------------------|-----------|--------|--|----|
| 6.4.3 | 芯板结构 | 49 | 8.4 | 模制本体元器件 (CAPMP、CAPM、 DIOM、FUSM、INDM、INDP、 LEDM、RESM) | 57 |
| 6.4.4 | 瓷化金属 (金属芯) 结构 | 49 | 8.4.1 | 基本结构 | 57 |
| 7 | 表面贴装技术组装时需考虑的事项 | 49 | 8.4.2 | 标识 | 57 |
| 7.1 | SMT 组装工艺顺序 | 49 | 8.4.3 | 载体封装方式 | 57 |
| 7.2 | 基板准备 | 50 | 8.4.4 | 耐焊接温度 | 57 |
| 7.2.1 | 点胶 | 50 | 8.5 | 金属电极面二极管 (DIOMELF、 RESMELF) | 57 |
| 7.2.2 | 导电胶 | 50 | 8.5.1 | 基本结构 | 57 |
| 7.2.3 | 焊膏涂敷 | 50 | 8.5.2 | 标识 | 57 |
| 7.2.4 | 预置焊料 | 51 | 8.5.3 | 载体封装方式 | 57 |
| 7.3 | 元器件贴装 | 51 | 8.5.4 | 耐焊接温度 | 57 |
| 7.3.1 | 元器件数据传递 | 51 | 8.6 | SOT23 | 58 |
| 7.4 | 焊接工艺 | 51 | 8.6.1 | 基本结构 | 58 |
| 7.4.1 | 波峰焊接 | 51 | 8.6.2 | 标识 | 58 |
| 7.4.2 | 汽相焊接 | 52 | 8.6.3 | 载体封装方式 | 58 |
| 7.4.3 | IR 红外再流焊接 | 52 | 8.6.4 | 耐焊接温度 | 58 |
| 7.4.4 | 热风 / 气体对流焊接 | 52 | 8.7 | SOT89 | 58 |
| 7.4.5 | 激光再流焊接 | 53 | 8.7.1 | 基本结构 | 58 |
| 7.4.6 | 传导再流焊接 | 53 | 8.7.2 | 标识 | 58 |
| 7.5 | 清洗 | 53 | 8.7.3 | 载体封装方式 | 58 |
| 7.6 | 维修 / 返工 | 53 | 8.7.4 | 耐焊接温度 | 58 |
| 7.6.1 | 散热影响 | 53 | 8.8 | SOD123 | 58 |
| 7.6.2 | 印制板材料 | 53 | 8.8.1 | 基本结构 | 58 |
| 7.6.3 | 连接盘和导线布局 | 53 | 8.8.2 | 标识 | 58 |
| 8 | IPC-7352 分立元器件 | 54 | 8.8.3 | 载体封装方式 | 59 |
| 8.1 | 片式电阻 (RESC) | 54 | 8.8.4 | 耐焊接温度 | 59 |
| 8.1.1 | 基本结构 | 54 | 8.9 | SOT143 | 59 |
| 8.1.2 | 标识 | 55 | 8.9.1 | 基本结构 | 59 |
| 8.1.3 | 载体封装方式 | 55 | 8.9.2 | 标识 | 59 |
| 8.1.4 | 耐焊接制程 | 55 | 8.9.3 | 载体封装方式 | 59 |
| 8.2 | 片式电容 (CAPC) | 55 | 8.9.4 | 耐焊接温度 | 59 |
| 8.2.1 | 基本结构 | 55 | 8.10 | SOT223 | 59 |
| 8.2.2 | 标识 | 55 | 8.10.1 | 基本结构 | 59 |
| 8.2.3 | 载体封装方式 | 55 | 8.10.2 | 标识 | 59 |
| 8.2.4 | 耐焊接温度 | 56 | 8.10.3 | 载体封装方式 | 59 |
| 8.3 | 电感 (INDC、INDM、INDP) | 56 | 8.10.4 | 耐焊接温度 | 59 |
| 8.3.1 | 基本结构 | 56 | 8.11 | DPAK 类型 (TO) | 60 |
| 8.3.2 | 标识 | 56 | 8.11.1 | 基本结构 | 60 |
| 8.3.3 | 载体封装方式 | 56 | 8.11.2 | 标识 | 60 |
| 8.3.4 | 耐焊接温度 | 56 | | | |

| | | | |
|---|----|--|----|
| 8.11.3 载体封装方式 | 60 | 11 IPC-7355 本体四面具有鸥翼形引线元器件 ... | 66 |
| 8.11.4 耐焊接温度 | 60 | 11.1 BQFP 或 PQFP | 68 |
| 8.12 铝电解电容 (CAPAE) | 60 | 11.1.1 载体封装方式 | 68 |
| 8.12.1 基本结构 | 60 | 11.2 QFP | 68 |
| 8.12.2 标识 | 60 | 11.2.1 载体封装方式 | 68 |
| 8.12.3 载体封装方式 | 60 | 11.3 CQFP | 68 |
| 8.12.4 耐焊接温度 | 60 | 11.3.1 载体封装方式 | 69 |
| 8.13 小外形二极管、扁平引脚 (SODFL) / 小外形三极管、扁平引脚 (SOTFL) | 61 | 12 IPC-7356 本体四面具有 J 形引线的元器件 ... | 69 |
| 8.13.1 基本结构 | 61 | 12.1 PLCC | 71 |
| 8.13.2 标识 | 61 | 12.1.1 模制前的塑料芯片载体 | 71 |
| 8.13.3 载体封装方式 | 61 | 12.1.2 模制后的塑料芯片载体 | 71 |
| 8.13.4 耐焊接温度 | 61 | 12.2 PLCCR | 71 |
| 9 IPC-7353 本体两面具有鸥翼形引线的 元器件 | 61 | 12.2.1 模制前塑料芯片载体 | 71 |
| 9.1 SOIC | 62 | 12.2.2 模制后塑料芯片载体 | 71 |
| 9.1.1 基本结构 | 62 | 13 IPC-7357 本体两边有直插引线的 元器件 (DIP) | 72 |
| 9.1.2 标识 | 62 | 13.1 端子材料 | 72 |
| 9.1.3 封装方式 | 62 | 13.2 标识 | 72 |
| 9.1.4 耐焊接温度 | 62 | 13.3 载体封装方式 | 72 |
| 9.2 SOP8/SOP64(SOP) | 63 | 13.4 耐焊接温度 | 72 |
| 9.2.1 基本结构 | 63 | 14 IPC-7358 面阵列元器件 (BGA、FBGA、 CGA、LGA、Chip Array) | 73 |
| 9.2.2 标识 | 63 | 14.1 面阵列结构 | 73 |
| 9.2.3 封装方式 | 63 | 14.1.1 BGA 封装 | 74 |
| 9.2.4 耐焊接温度 | 64 | 14.1.2 细间距 BGA 封装 (FBGA) | 75 |
| 9.3 SOP127 | 64 | 14.1.3 陶瓷柱栅阵列 (CGA) | 76 |
| 9.3.1 标识 | 64 | 14.1.4 塑料盘栅阵列 (LGA) | 76 |
| 9.3.2 载体封装方式 | 64 | 14.2.1 器件外形 | 76 |
| 9.3.3 耐焊接温度 | 64 | 14.2.2 连接矩阵选项 | 76 |
| 9.4 CFP127 | 64 | 14.2.3 选择性减少触点密度 | 77 |
| 9.4.1 标识 | 64 | 14.2.4 连接座的计划 | 77 |
| 9.4.2 载体封装方式 | 64 | 14.2.5 定义触点位置 | 78 |
| 9.4.3 耐焊接温度 | 64 | 14.3 处理和运输 | 78 |
| 10 IPC-7354 本体两面具有 J 形引线的元器件 ... | 65 | 14.4 连接盘图形分析 | 78 |
| 10.1 基本结构 | 65 | 14.4.1 焊盘近似值 | 79 |
| 10.2 标识 | 65 | 14.4.2 总变差 | 79 |
| 10.3 载体封装方式 | 65 | 14.4.3 连接盘图形计算器 | 80 |
| 10.4 工艺考虑 | 66 | 14.5 片式阵列元器件引线封装 | 80 |

| | |
|---|-----------|
| 14.5.1 凹型片式阵列封装 (RESCAV、CAPCAV、INDCAV、OSCSC、OSCCCC) | 80 |
| 14.5.2 凸形片式阵列封装 (RESCAXE, RESCAXS) | 80 |
| 14.5.3 扁平片式阵列封装 (RESCAF、CAPCAF) | 81 |
| 15 IPC-7359 无引线元器件 (QFN、PQFN、SON、PSON、DFN、LCC) | 81 |
| 15.1 LCC | 81 |
| 15.1.1 标识 | 82 |
| 15.1.2 载体封装方式 | 82 |
| 15.1.3 工艺考虑 | 82 |
| 15.2 方形扁平无引线封装 (QFN) | 83 |
| 15.2.1 标识 | 84 |
| 15.2.2 载体封装方式 | 84 |
| 15.2.3 工艺考虑 | 84 |
| 15.2.4 阻焊膜考虑 | 84 |
| 15.3 小外形无引线封装 (SON) | 85 |
| 15.3.1 标识 | 85 |
| 15.3.2 载体封装方式 | 85 |
| 15.3.3 工艺考虑 | 85 |
| 15.3.4 阻焊膜考虑 | 85 |
| 15.4 引线为回缩型的小外形和方形扁平无引线封装 (PQFN、PSON) | 85 |
| 15.5 双列扁平无引线封装 (DFN) | 85 |
| 15.5.1 基本结构 | 85 |
| 15.5.2 标识 | 85 |
| 15.5.3 载体封装方式 | 86 |
| 15.5.4 耐焊接温度 | 86 |
| 16 元器件的“0”度朝向 | 86 |
| 附录 A (资料性) 测试模型 – 工艺评估 | 93 |
| A.1 测试试样 | 93 |
| A.2 测试模型 - 过程验证 | 94 |
| A.3 应力测试 | 94 |
| 附录 B IPC-7351 连接盘图形浏览器 | 95 |
| B.1 软件安装 | 95 |

| | |
|----------------|----|
| B.2 软件使用 | 95 |
| B.3 软件更新 | 95 |
| B.4 软件更新 | 95 |

图

| | |
|---|----|
| 图 3-1 外形公差标注方法 | 8 |
| 图 3-2 最佳焊料填充条件下的 C3216 (1206) 电容器尺寸标注示例 | 9 |
| 图 3-3 鸥翼形引线 SOIC 的外形尺寸标注 | 10 |
| 图 3-4 多引线元器件节距 | 14 |
| 图 3-5 装配边界区域状况 | 22 |
| 图 3-6 连接盘形状异型图例 | 25 |
| 图 3-7 倒斜角异型图例 | 27 |
| 图 3-8 波峰焊元器件排列朝向应用 | 31 |
| 图 3-9 相似元器件的排列 | 32 |
| 图 3-10 整板 / 拼板基准 | 33 |
| 图 3-11 局部基准 | 33 |
| 图 3-12 印制板上的基准位置 | 34 |
| 图 3-13 基准的尺寸和空白区要求 | 34 |
| 图 3-14 在高元器件密度印制板上的导通孔的应用 | 35 |
| 图 3-15 连接盘图形与导通孔的关系 | 35 |
| 图 3-16 导通孔和焊盘位置示例 | 36 |
| 图 3-17 导通孔在元器件下 | 36 |
| 图 3-18 填充孔和盖孔示意图 | 37 |
| 图 3-19 焊盘内的导通孔工艺说明 | 37 |
| 图 3-20 导体说明 | 38 |
| 图 3-21 改型后的连接盘图形示例 | 39 |
| 图 3-22 常见的铜玻璃层压板拼板设计 | 39 |
| 图 3-23 V 型槽的导体间隙 | 40 |
| 图 3-24 邮票孔 (较低应力) 辅料边分板 | 40 |
| 图 3-25 通窗阻焊 | 41 |
| 图 3-26 阻焊开窗 | 41 |
| 图 4-1 元器件运行温度极限 | 42 |
| 图 5-1 VIA 测试点分布概念 | 44 |
| 图 5-2 测试接点尺寸与测试探针漏测试的关系 | 45 |
| 图 5-3 测试探针与元器件的距离 | 46 |
| 图 7-1 单面 SMT 的典型工艺流程 | 50 |
| 图 7-2 有 THT 的双面 SMT 组装工艺流程 | 50 |
| 图 8-1 分立元器件的包装 | 54 |

| | | | | | |
|--------|--|----|--------|--------------------------------------|----|
| 表 3-16 | 小外形无引线 (单位: mm)..... | 19 | 表 10-3 | 封装最高再流温度..... | 66 |
| 表 3-17 | 球栅阵列元器件 (单位: mm)..... | 20 | 表 11-1 | 本体四面具有鸥翼形引线的元器件的可焊性测试..... | 67 |
| 表 3-18 | 引线为回缩型的小外形方形扁平无引线 (单位: mm)..... | 20 | 表 11-2 | 可焊性、浸入方法: 测试严格条件 (时间和温度)..... | 67 |
| 表 3-19 | 凹形角振荡器引线封装 (单位: mm)..... | 20 | 表 11-3 | 封装最高再流温度..... | 67 |
| 表 3-20 | 铝电解电容和 2 管脚晶振 (单位: mm) | 20 | 表 12-1 | 本体四面具有 J 形引线的元器件的可焊性测试..... | 69 |
| 表 3-21 | 柱状和格状栅阵列 (单位: mm)..... | 21 | 表 12-2 | 可焊性, 浸入方法: 测试严格条件 (时间和温度)..... | 70 |
| 表 3-22 | 小外形元器件、扁平引线 (单位: mm) | 21 | 表 12-3 | 封装最高再流温度..... | 70 |
| 表 3-23 | IPC-7351 连接盘图形命名规则 | 24 | 表 13-1 | 本体两边有直插引脚的元器件可焊性测试..... | 72 |
| 表 3-24 | 表面贴装电子产品的分类及极限情况使用环境 (仅供参考) | 30 | 表 13-2 | 可焊性, 浸入方法: 测试严格条件 (时间和温度)..... | 73 |
| 表 3-25 | 导线宽度公差, 铜厚 0.046mm [0.00181in], mm[in] | 38 | 表 13-3 | 封装峰值再流焊温度..... | 73 |
| 表 3-26 | 要素定位精度 (单位: mm[in]) | 38 | 表 14-1 | 分立元器件的可焊性测试..... | 74 |
| 表 3-27 | 各种印制板表面涂层的主要属性..... | 42 | 表 14-2 | 封装峰值再流焊温度..... | 75 |
| 表 6-1 | 印制板基板对比..... | 47 | 表 14-3 | JEDEC 标准 JEP95 FBGA 的标准球径 (mm) | 75 |
| 表 6-2 | PCB 结构选择需注意事项 | 48 | 表 14-4 | 焊料球直径尺寸 (mm)..... | 78 |
| 表 6-3 | PCB 基板材料属性 | 48 | 表 14-5 | 可塌落焊料球的连接盘近似值 (mm)..... | 79 |
| 表 8-1 | 分立元器件的可焊性测试..... | 54 | 表 14-6 | 非塌落焊料球的连接盘近似值 (mm)..... | 79 |
| 表 8-2 | 可焊性, 浸入方法: 测试严苛性条件 (时间和温度)..... | 55 | 表 14-7 | BGA 变差因素 (mm) | 80 |
| 表 8-3 | 封装再流焊峰值温度..... | 55 | 表 14-8 | 适用现有和将来 BGA 封装的焊盘到焊料球计算 (mm)..... | 80 |
| 表 9-1 | 本体两面具有鸥翼形引线的元器件的可焊性测试..... | 62 | 表 15-1 | 无引线元器件的可焊性测试..... | 82 |
| 表 9-2 | 可焊性, 浸入方法: 测试严格条件 (时间和温度)..... | 63 | 表 15-2 | 可焊性, 浸入方法: 测试严格条件 (时间和温度)..... | 83 |
| 表 9-3 | 封装最高再流焊温度..... | 63 | 表 15-3 | 封装峰值再流焊温度..... | 83 |
| 表 10-1 | 本体两面具有 J 形引线的元器件的可焊性测试..... | 65 | | | |
| 表 10-2 | 可焊性、浸入方法: 测试严格条件 (时间和温度)..... | 66 | | | |

版权等原因，不能全部发布。

此为样本文件，如需更多内容，完整版：

[单击进入](#)

www.file123.top

1395833280@qq.com

微信：IPCSTD

