

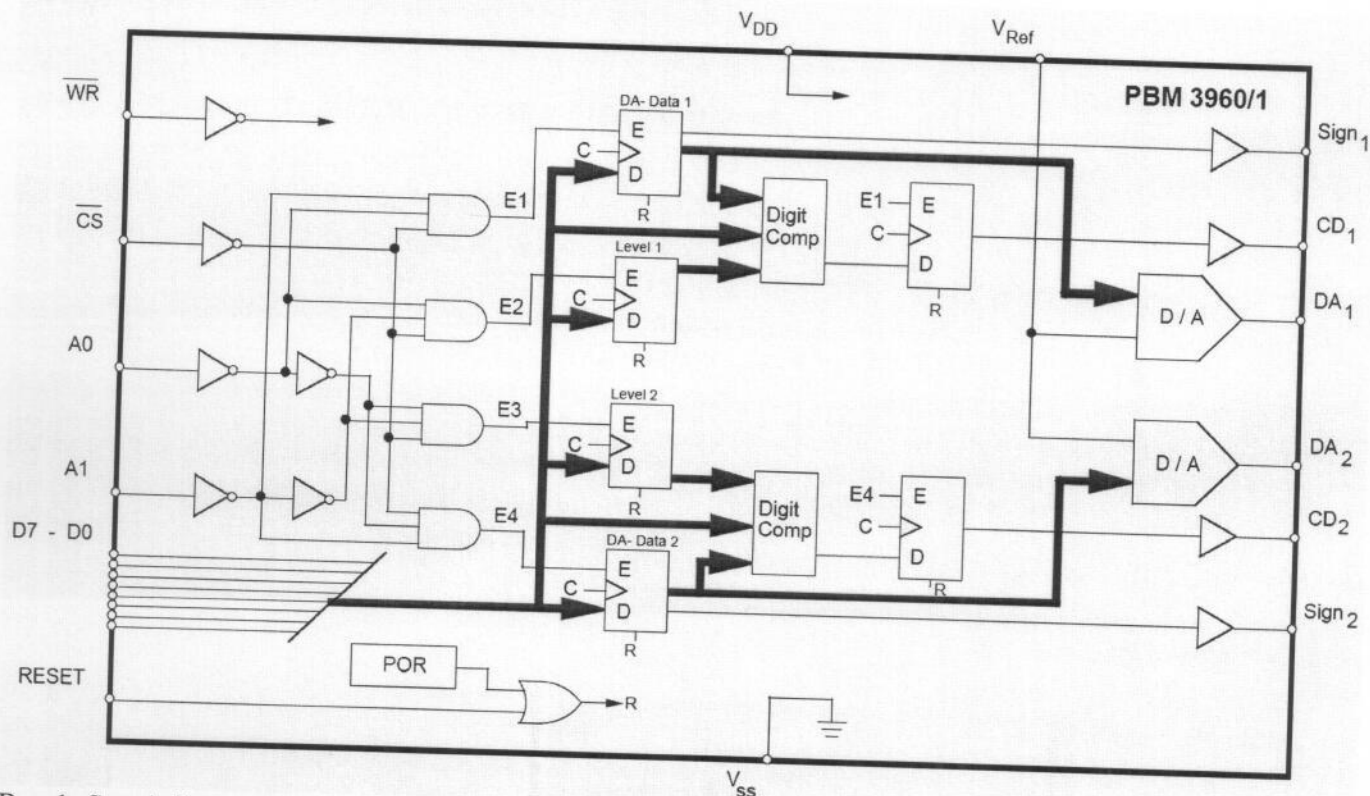
UKŁADY STERUJĄCE DO PRACY MIKROSKOKOWEJ SILNIKÓW SKOKOWYCH.

Układ sterujący PBLM3960 do pracy mikroskokowej

Praca mikroskokowa wymaga podziału poziomów prądu w pasmach na więcej niż 3 poziomy. Realizowane to jest przez podłączanie specjalizowanego przetwornika cyfrowo-analogowego z układem impulsowymysterowującym prąd w paśmie.

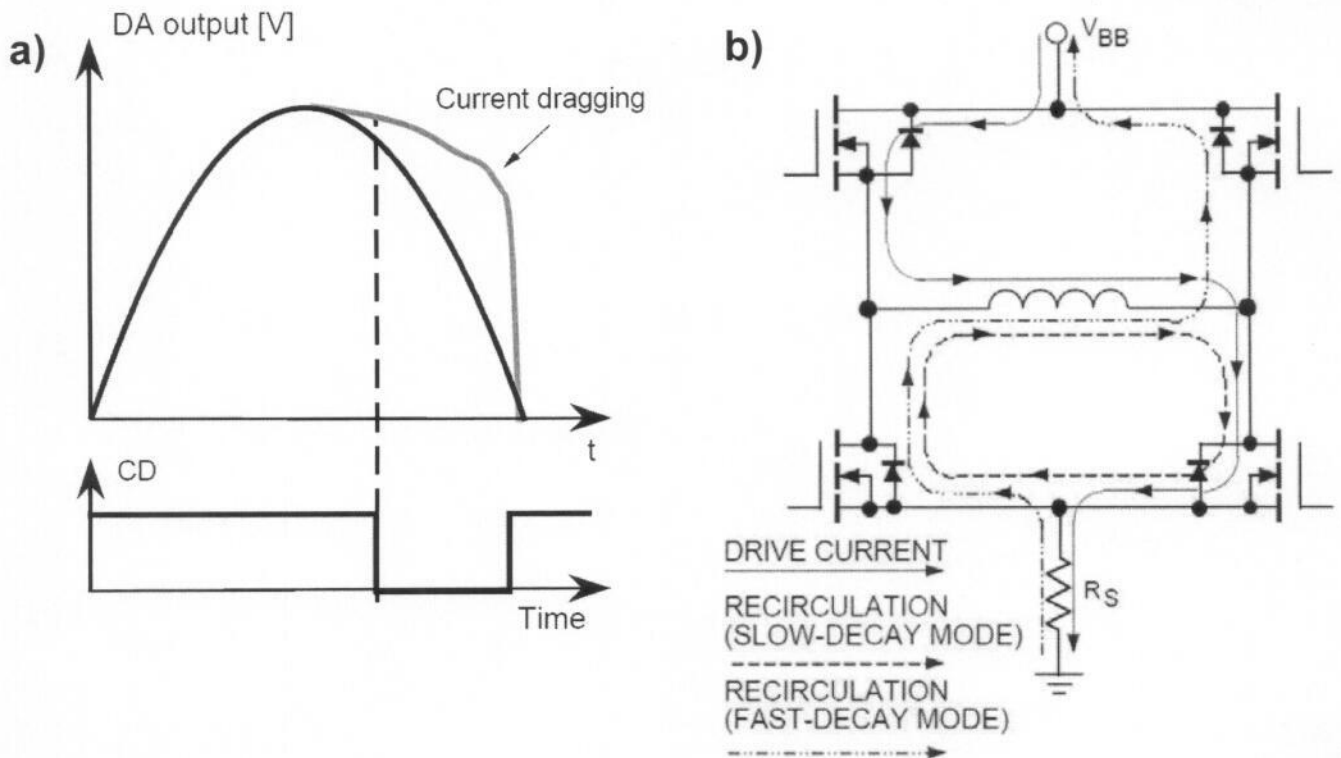
Przykładem takiego rozwiązania (ze specjalizowanym przetwornikiem cyfra–analog) jest układ PBM3960 w połączeniu z sterownikiem impulsowym silnika PBL3771.

Układ PBM3960 jest 8-bitowym (7 bitów + znak) podwójnym przetwornikiem cyfra–analog. Pokazany na rys.1. układ dostosowany jest do przyłączenia do systemu mikroprocesorowego: szyna danych D0-D7, wejścia adresowe A0, A1, bity sterujące CS, WR, RESET. Na wyjściu napięcie wyjścia przetwornika zadające prąd w paśmie DA1, DA2. Kierunek prądu (znak) na wyjściach SIGN1, SIGN2. Dodatkowo sygnał sterowania szybkością opadania prądu CD1, CD2. Znaczenie zwiększenia szybkości opadania prądu pokazano na rys. 2.



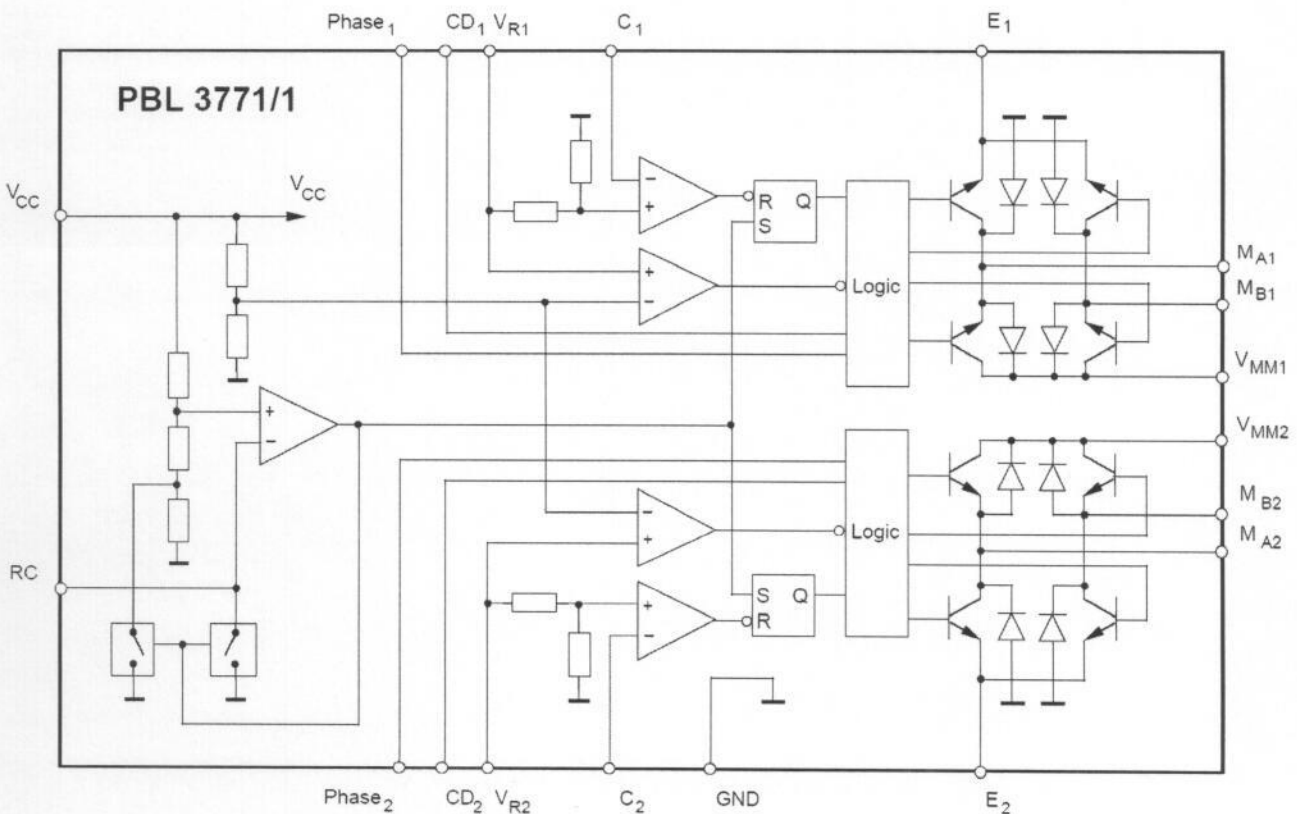
Rys.1. Specjalizowany przetwornik c/a do sterowania mikroskokowego – PBM3960.

Przy zadanym szybkim opadaniu prądu w pasmach silnika, szybkość opadania prądu zamykająca się w mostku może być za mała (rys.2.a.). Wówczas przechodzimy na szybkie opadanie, czyli powrót prądu do źródła zasilającego (rys.2.b.)

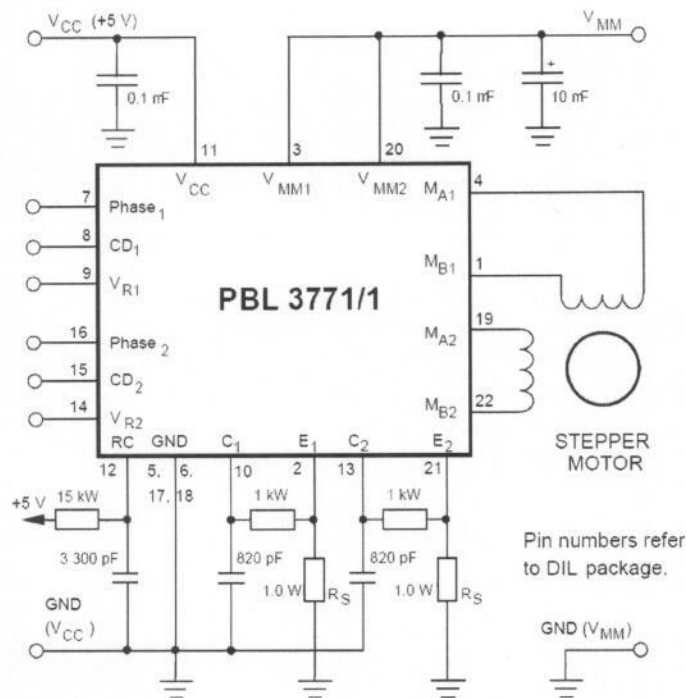


Rys.2. Sterowanie szybkością opadania prądu w paśmie.

Sterownik prądu pasma dostosowany do pracy mikroskopowej PBL3771 zawiera impulsowe sterowanie prądu, o wartości zadanej przez przetwornik PBM3960 – wejście V_{R1} , V_{R2} . Prąd maksymalny każdego pasma to 650mA, a napięcie uzwojeń w przedziale $V_M=10-45V$. Schemat blokowy pokazany na rys.3., a schemat aplikacyjny na rys.4.

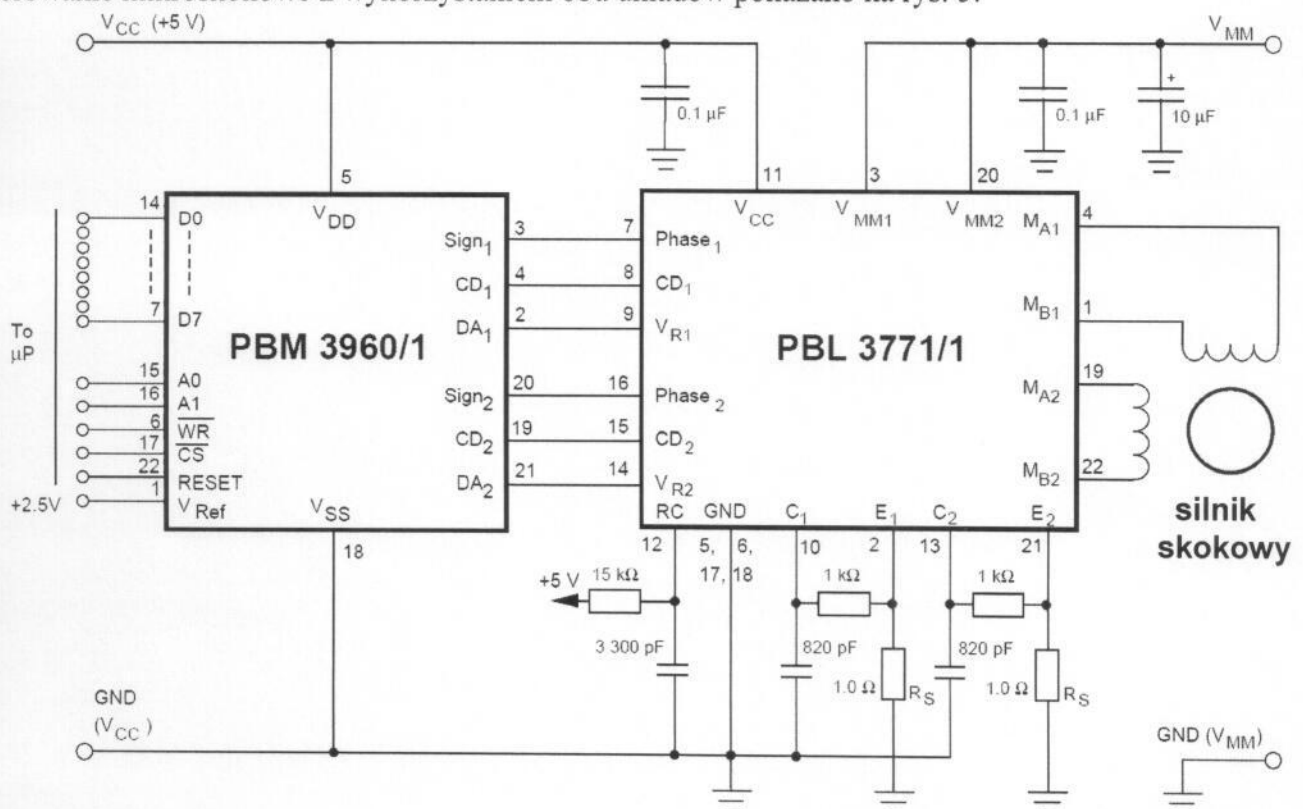


Rys 3. Schemat blokowy układu PBL3771 do sterowania mikroskopowego pasm silnika.



Rys. 4. Schemat aplikacyjny układu PBL3771.

Wewnętrzny generator o częstotliwości zależnej od stałej czasowej elementów RC (wejście RC) wyzwala przerzutnik sterujący mostek. Prąd silnika wywołuje spadek napięcia na rezystorze pomiarowym R_S (wyjście E_1 , E_2) i napięcie podane jest na komparatory (wejście C_1 , C_2). Napięcia progowe na komparatorach zadane są z wyjść układów PBM3960 (wejścia V_{R1} , V_{R2}). Po osiągnięciu zadanego prądu (zmierzony spadek napięcia), komparator resetuje przerzutnik wyłączając tranzystor w mostku. Prąd opada do początku następnego okresu generatora. Szybkość opadania jest sterowana dodatkowo (rys.2) przez wejścia CD_1 i CD_2 . Sterowanie mikroskokowe z wykorzystaniem obu układów pokazano na rys. 5.



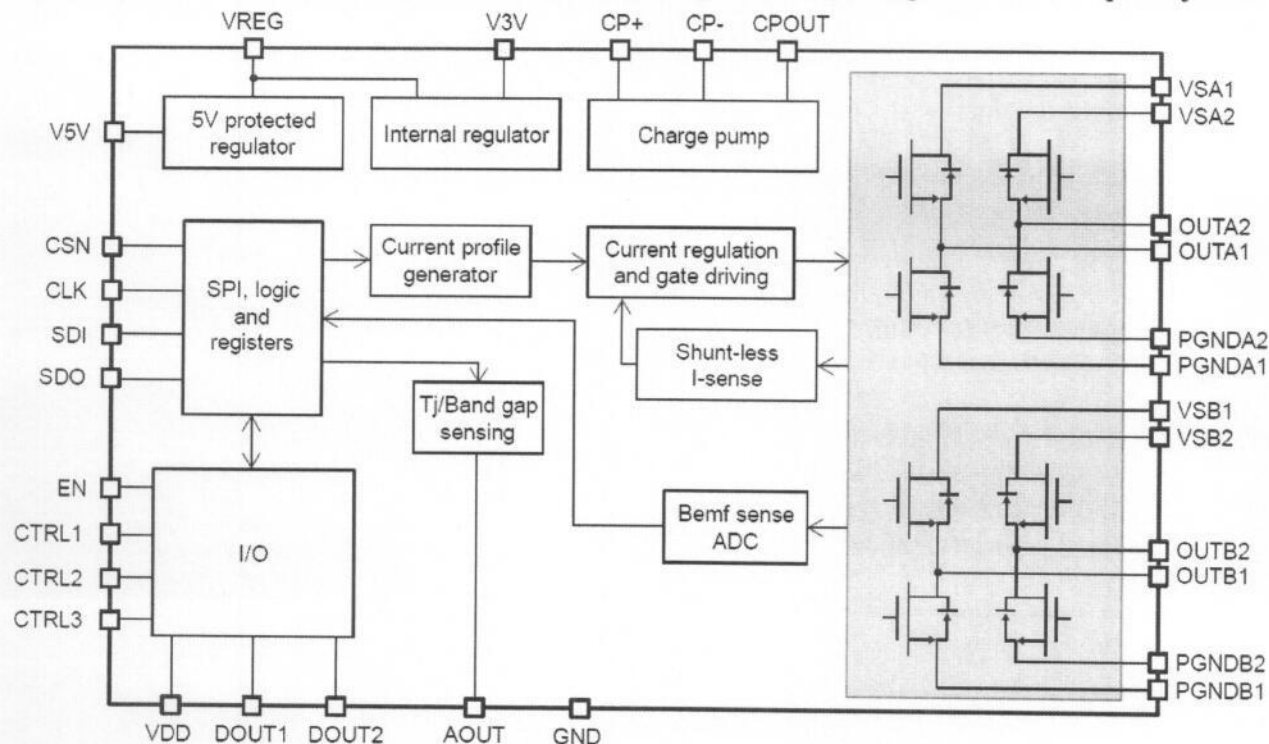
Rys.5. Sterowanie mikroskokowe z wykorzystaniem układów PBM3960 i PBL3771.

Układ do sterowania silnika do pracy mikroskokowej- L99SM81V

Układ L99SM81V pokazany na rys.6. to zintegrowany sterownik do dwubiegunowych dwufazowych silników skokowych z możliwością pracy mikroskokowej.

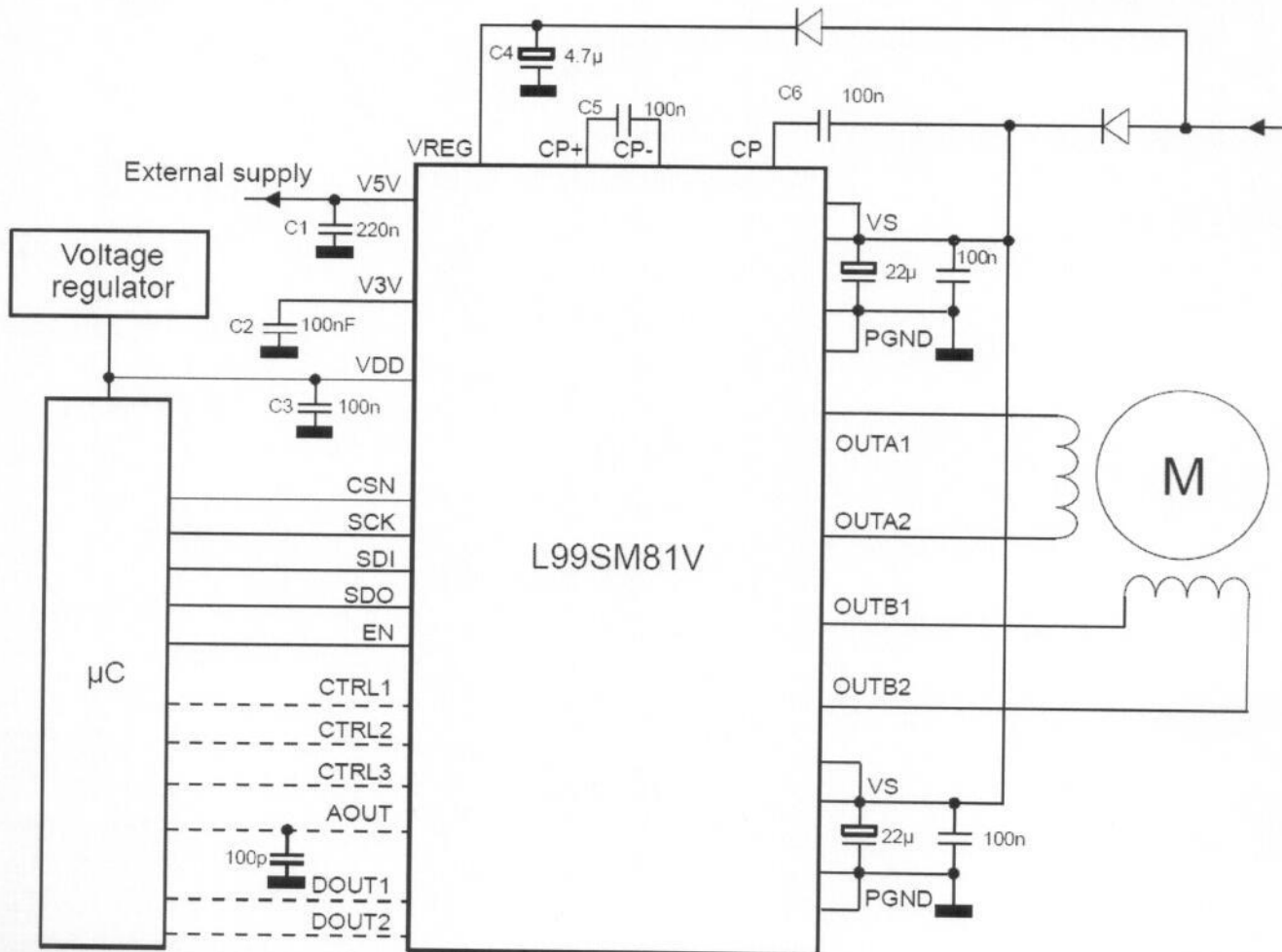
Jego główne cechy:

- Obciążalność dwóch mostków wyjściowych wynosi (I_{OCxn}) 1,35A, przy napięciu zasilającym maksymalnym (V_S) 28V.
- Programowany tryb pracy: pełny skok, pół skoku, miniskok (1/4), 1/8 mikroskok, 1/16 mikroskok.
- Regulacja prądu wyjściowego przez wbudowany układ modulacji współczynnika wypełnienia (PWM).
- Rozdzielczość 10 bitowa wartości prądu. Z czego 4 bity na określenie mikroskoku w trybie praca (RUN) i w trybie podtrzymania prądu (HOLD). 6-bitowy przetwornik cyfrowo-analogowy do generowania prądu odniesienia (do zaprogramowanej amplitudy pełnej skali).
- Cztery tryby sterowania sposobem opadania prądu w uzwojeniu
- Wewnętrzny zasilacz (3,3 do 5V) z zabezpieczeniami do zasilania czujników zewnętrznych.
- Szeregowy interfejs (SPI) umożliwia regulację parametrów układu, sterowanie wszystkimi trybami pracy i odczyt informacji diagnostycznych. Dostępne cyfrowe wejścia / wyjścia są również opcjonalnie używane do bardziej elastycznego i niezawodnego sterowania aplikacjami.



Rys.6. Schemat blokowy układu L99SM81V.

- Możliwość modulowania częstotliwości sygnału PWM w celu zmniejszenia emisji zakłóceń elektromagnetycznych (EM).
- Wiele zabezpieczeń i diagnostyki wyjść (otwarte obciążenie, zwarcie do zasilania, zwarcie do GND)
- Zintegrowany przetwornik ADC do pomiaru napięcia cewki by wykryć jej przerwę i do wykrywania przeciągnięcia (zgubienia skoków).
- Ostrzeżenie przekroczenia prądowego i ew. wyłączenie.
 - Bardzo niski pobór prądu w stanie czuwania (typ. 10 μ A).
- Ostrzeżenie termiczne i wyłączenie.

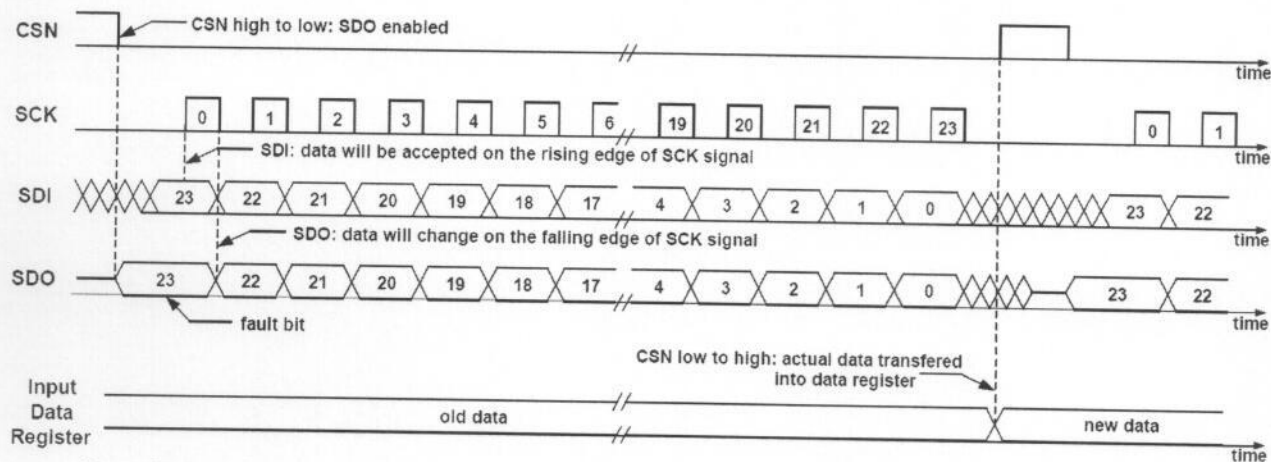


Rys.7. Schemat aplikacyjny układu L99SM81V.

Szeregowy interfejs (SPI)

Układ to posiada 24-bitowy interfejs szeregowy SPI w konfiguracji „slave” do dwukierunkowej komunikacji z zewnętrznym mikrokontrolerem. Jak pokazano na rys.8. dane wejściowe są próbkowane na rosnącym zboczach sygnału zegara (SCK), a dane wyjściowe są zmieniane na opadającym zboczach (SCK).

W trybie czuwania interfejs SPI jest wyłączony.



Rys. 8. Interfejs szeregowy – sposób transmisji.

Opis typowych dla takiego typu transmisji wejść i wyjść sygnału:

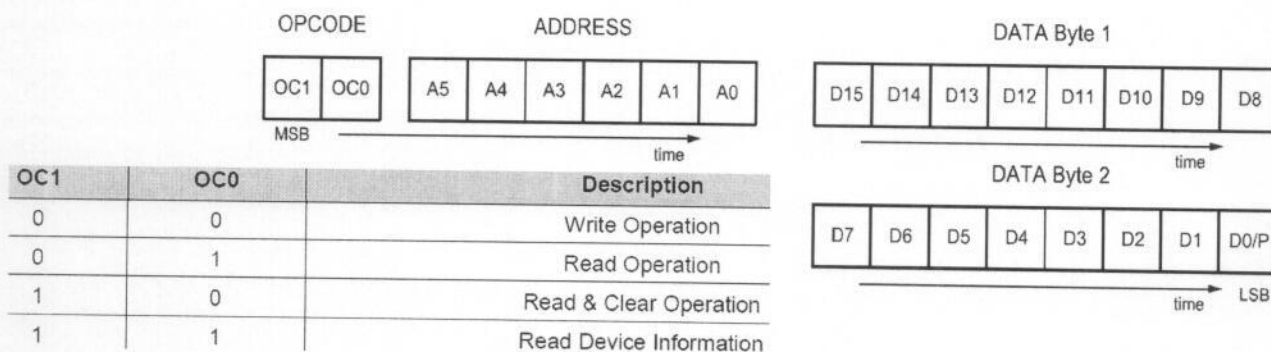
Wejście Chip Select Not (CSN) służy do wyboru interfejsu szeregowego tego urządzenia. Gdy CSN jest wysoki, pin wyjściowy (SDO) będzie w stanie wysokiej impedancji. W przypadku, gdy CSN jest ciągle na GND, realizowany jest limit czasu po którym ustawia linię SDO z powrotem na wysoką impedancję, aby odblokować linię SPI. Niski sygnał aktywuje sterownik wyjściowy i można rozpocząć komunikację szeregową. Stan podczas CSN = 0 nazywany jest ramką komunikacyjną.

Szeregowe wejście danych (SDI) Wejście służące do szeregowego przesyłania danych do układu. Dane przesłane do SDI będą próbkowane na rosnącym zboczach sygnału SCK i przesuwane do wewnętrznego 24-bitowego rejestru przesuwanego. Na narastającym zboczach sygnału CSN zawartość rejestru przesuwanego zostanie przesłana do rejestru wprowadzania danych. Akceptowane są tylko ramki komunikacyjne z 0 (odczyt bitu GSBN), na 24 (standardowa ramka komunikacyjna) lub $24 + (n * 16)$ impulsów zegarowych. Wszystkie inne zostaną zignorowane, a następnym poleceniem SPI zostanie zgłoszony błąd komunikacji.

Szeregowe wyjście danych (SDO) Sterownik wyjścia danych jest aktywowany przez niski poziom logiki na wejściu CSN. Po opadającym zboczach sygnału CSN, wyjście SDO włączy się ze stanu wysokiej impedancji i wyprowadzi bit GSBN. Przy wszystkich kolejnych opadających zboczach sygnału SCK, kolejne bity ramki SPI są przesuwane do wyjścia SDO.

Zegar szeregowy (SCK) Wejście SCK jest używane do synchronizacji wejściowych i wyjściowych szeregowych strumieni bitów. Wejście danych (SDI) jest próbkowane na rosnącym zboczach SCK, a wyjście danych (SDO) będzie się zmieniać wraz ze opadającym zboczem sygnału SCK. SPI może być sterowany częstotliwością SCK do 4 MHz.

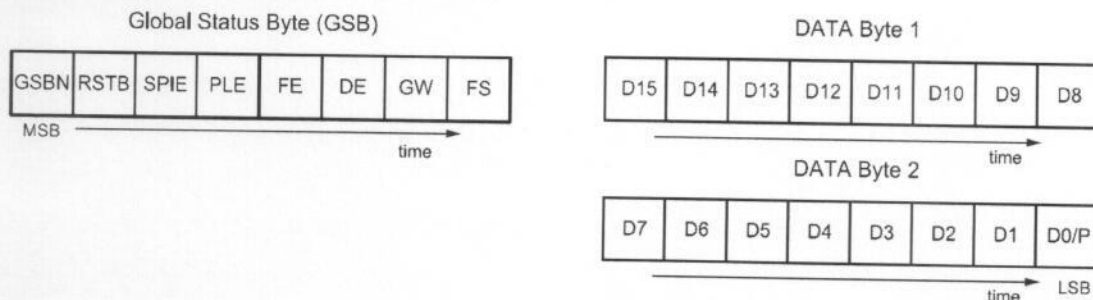
Ramka sygnału wejściowego (SDI)



Rys.9. Zawartość ramki sygnału wejściowego.

Ramka danych sygnału wejściowego (SDI) pokazana na rys 9. składa się z 24 bitów (kod operacyjny + adres + dane). Pierwsze dwa przesłane bity (MSB, MSB-1) zawierają kod operacji, który reprezentuje instrukcję do wykonania. Kolejnych 6 bitów (od MSB-2 do MSB-7) reprezentuje adres, na którym będzie wykonywana operacja. Kolejne 16 bitów zawiera dane.

Ramka sygnału wyjściowego (SDO)



Rys.10. Zawartość ramki sygnału wyjściowego

Ramka danych wyjścia (SDO) pokazana na rys.10 składa się z 24 bitów (dane GSB +). Pierwsze osiem przesłanych bitów zawiera informacje o stanie związane z urządzeniem i jest zblokowanych w rejestrze przesuwym w momencie rozpoczęcia komunikacji. Te 8 bitów jest przesłanych przy każdej transakcji SPI. Kolejne bajty zawierają dane użytkowe. Bajty (DATA Bajty 1 i 2) to dane przesłane z urządzenia „slave” przy każdej komunikacji SPI do mikrokontrolera.

Układ zawiera bardzo wiele rejestrów oddających wszystkie stany wewnętrzne i programujących jego działanie.

Do poprawnego i pełnego wykorzystania należy je właściwie zaprogramować i wykorzystywać.

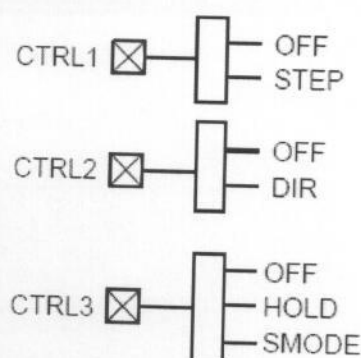
Na rys 11. pokazano w tabeli rejestry i ich zawartości.

Address	Name	Bit																Access
		15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
0x01	GSR	VSOV	VSUV	VREGOV	VREGUV	—	CPFAIL	V5UVW	V5VOV	V5VUV	TW	TSD	OL	OC	SDF	—	P	R/C
0x02	MSR	OCA1HS	OCA1LS	OCA2HS	OCA2LS	OCB1HS	OCB1LS	OCB2HS	OCB2LS	OLA	OLB	—	—	CVULF	CVLLAF	CVLLBF	P	R
0x03	GCR1	CPWBE	MWBE	—	AOUT1	AOUT0	V5VE	—	—	—	—	MX1	—	MX2	MX3_1	MX3_0	P	R/W
0x04	GCR2	—	—	—	—	DOUT11	DOUT10	—	DOUT21	DOUT20	—	—	—	—	—	—	P	R/W
0x05	MCR1	ME	HOLDM	ASM2	ASM1	ASM0	SM2	SM1	SM0	DIR	PH5	PH4	PH3	PH2	PH1	PH0	P	R/W
0x06	MCR2	FREQ1	FREQ0	FTOCE	TBE	FT1	FT0	SR1	SR0	DMR1	DMR0	SDAFW	SDBFW	OLDLY	DMH	—	P	R/W
0x07	MCR3	CVE	—	D4	D3	D2	D1	D0	SD2	SD1	SD0	CVLUR1	CVLUR0	AHMSD	—	—	P	R/W
0x08	MCREF	HC3	HC2	HC1	HC0	—	—	—	—	—	—	—	CA3	CA2	CA1	CA0	P	R/W
0x09	MCVA	—	—	—	—	—	CV9	CV8	CV7	CV6	CV5	CV4	CV3	CV2	CV1	CV0	P	R
0x0A	MCVB	—	—	—	—	—	CV9	CV8	CV7	CV6	CV5	CV4	CV3	CV2	CV1	CV0	P	R
0x0B	MCVC	—	—	—	—	—	CV9	CV8	CV7	CV6	CV5	CV4	CV3	CV2	CV1	CV0	P	R
0x0C	MCVD	—	—	—	—	—	CV9	CV8	CV7	CV6	CV5	CV4	CV3	CV2	CV1	CV0	P	R
0x0D	MCVLLB	—	—	—	—	—	CVLLB9	CVLLB8	CVLLB7	CVLLB6	CVLLB5	CVLLB4	CVLLB3	CVLLB2	CVLLB1	CVLLB0	P	R/W
0x0E	MCVLLA	—	—	—	—	—	CVLLA9	CVLLA8	CVLLA7	CVLLA6	CVLLA5	CVLLA4	CVLLA3	CVLLA2	CVLLA1	CVLLA0	P	R/W
0x0F	MCVUL	—	—	—	—	—	CVUL9	CVUL8	CVUL7	CVUL6	CVUL5	CVUL4	CVUL3	CVUL2	CVUL1	CVUL0	P	R/W

Rys.11. Rejestry układu L99SM81V

Wejścia i wyjścia sterujące

Niektóre funkcje w L99SM81V mogą być sterowane bezpośrednio przez wejścia i wyjścia (I/O) mikrokontrolera (bez użycia komunikacji szeregowej SPI) poprzez dostępne wejście cyfrowe CTRLx.



CTRLx functions defined by GCR1 register

Rys.12. Wejścia sterujące układu.

Wejście CTRL1. **Sterowanie krokowe (STEP).** Przy odpowiednim ustawieniu rejestrów wewnętrznych za pomocą SPI narastające zbocze na tym wejściu cyfrowym powoduje natychmiastową aktualizację licznika kroków (zgodnie z bitem DIR - kierunek), podczas gdy prąd

odniesienia jest aktualizowany na nową wartość. W zależności od wartości bitu DIR w rejestrze sterowania silnikiem, licznik faz zostanie zwiększony lub będzie zmniejszany. Wartość zmniejszania lub zwiększania zależy od aktualnie zastosowanego trybu skokowego.

Wejście CTRL2. **Sterowanie kierunkiem (DIR)** Ustawiając odpowiednie stany w rejestrach wewnętrznych układu (poprzez SPI) możemy przekazać sterowanie kierunkiem wirowania silnika na wejście CTRL2.

Wejście CTRL3. **Sterowanie trybem skokowym (SMODE) i trybem zatrzymania (HOLD)** Analogicznie jak poprzednio, przez ustawienie rejestrów wewnętrznych możemy przekazać na wejście CTRL3 możliwość sterowania trybem pracy silnika. Czy normalna praca skokowa (SMOD) czy zatrzymanie (HOLD).

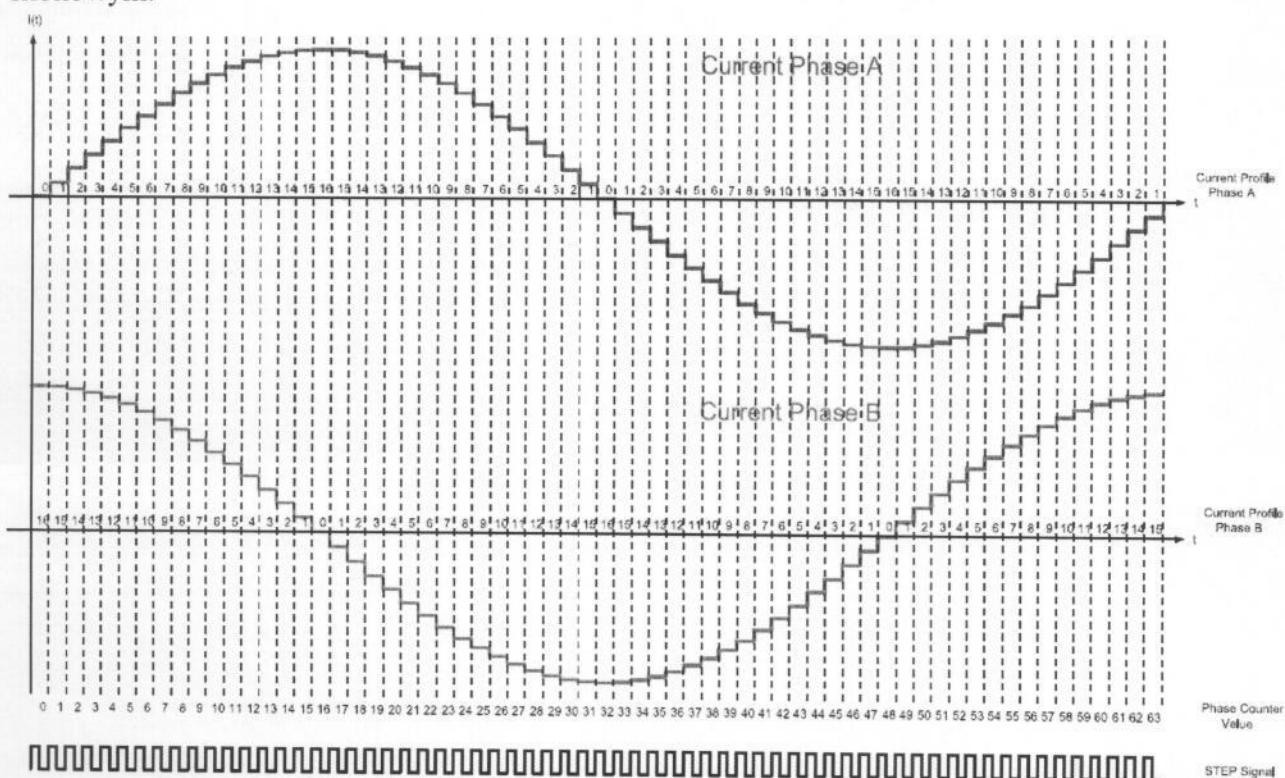
Tryby pracy

Aktualny prąd generowany przez układ w uzwojeniu zależy od zawartości licznika fazy.

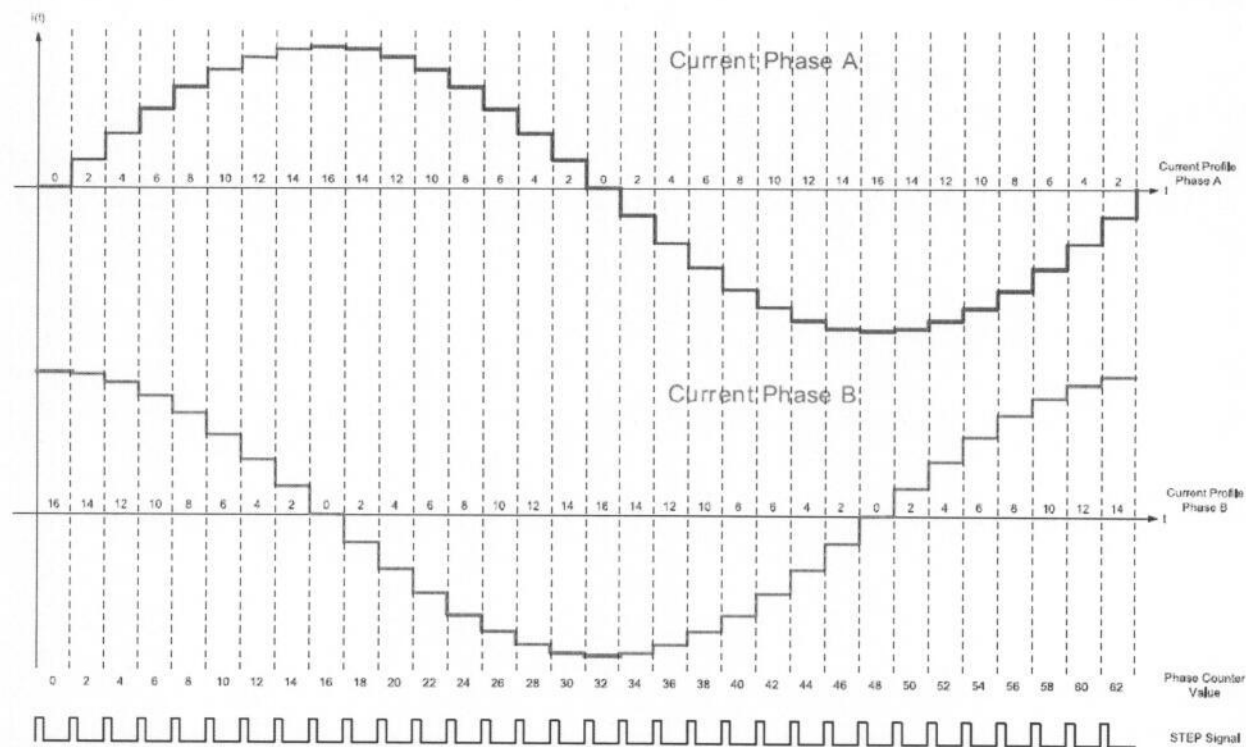
Stan licznika jest zwiększany lub zmniejszany (w zależności od kierunku pracy silnika) o wielkość obliczoną automatycznie i zależną od zastosowanego trybu skokowego.

Automatyczne zwiększanie / zmniejszanie licznika faz wynosi 1 LSB w przypadku trybu mikrokroków 1/16, 2LSB w przypadku trybu 1/8 mikrokroków, 4 LSB w przypadku trybu minikrokowego, 8 LSB w przypadku trybu półskokowego, 16 LSB w przypadku trybu pełnoskokowego. Odpowiednie przebiegi pokazano na rys.

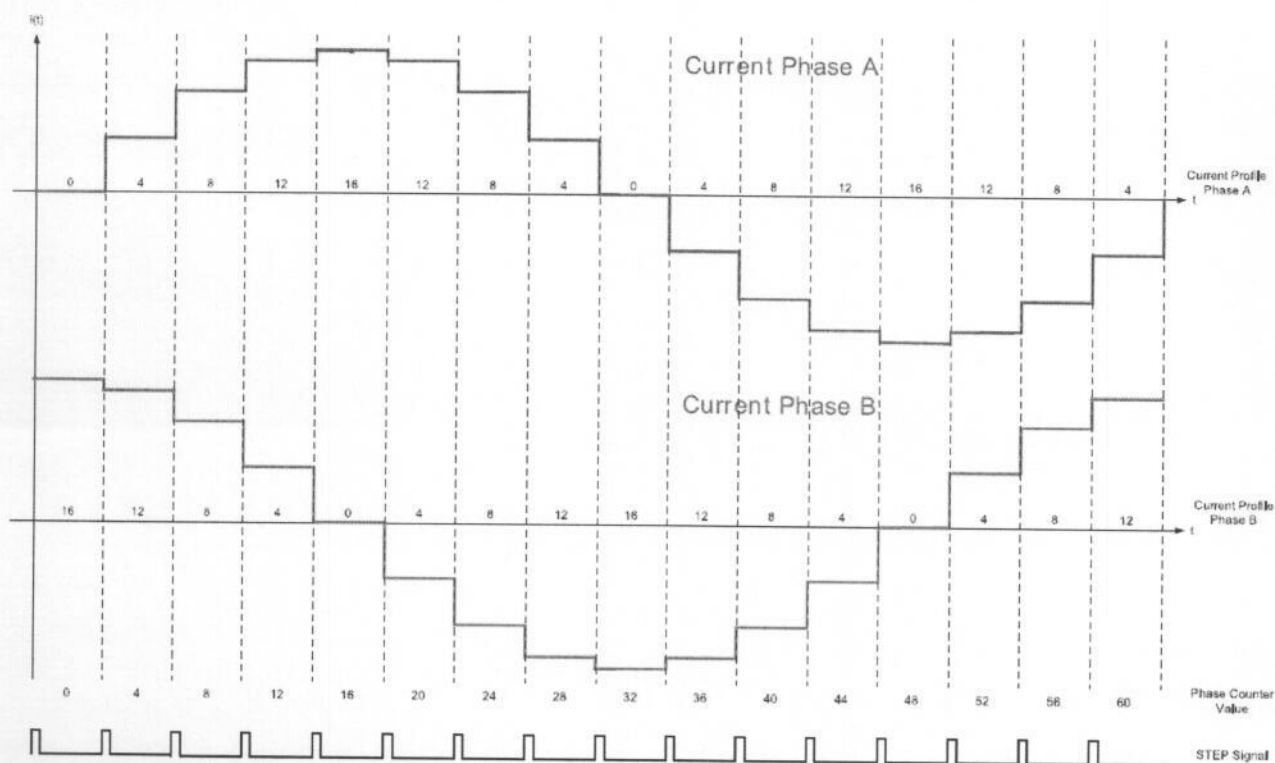
Przy zmianie z trybu skoku z wyższej rozdzielczości na niższą, licznik faz jest dostosowywany na bieżąco do następnej wartości licznika bliższej fazy, spójnie z nowym trybem skokowym.



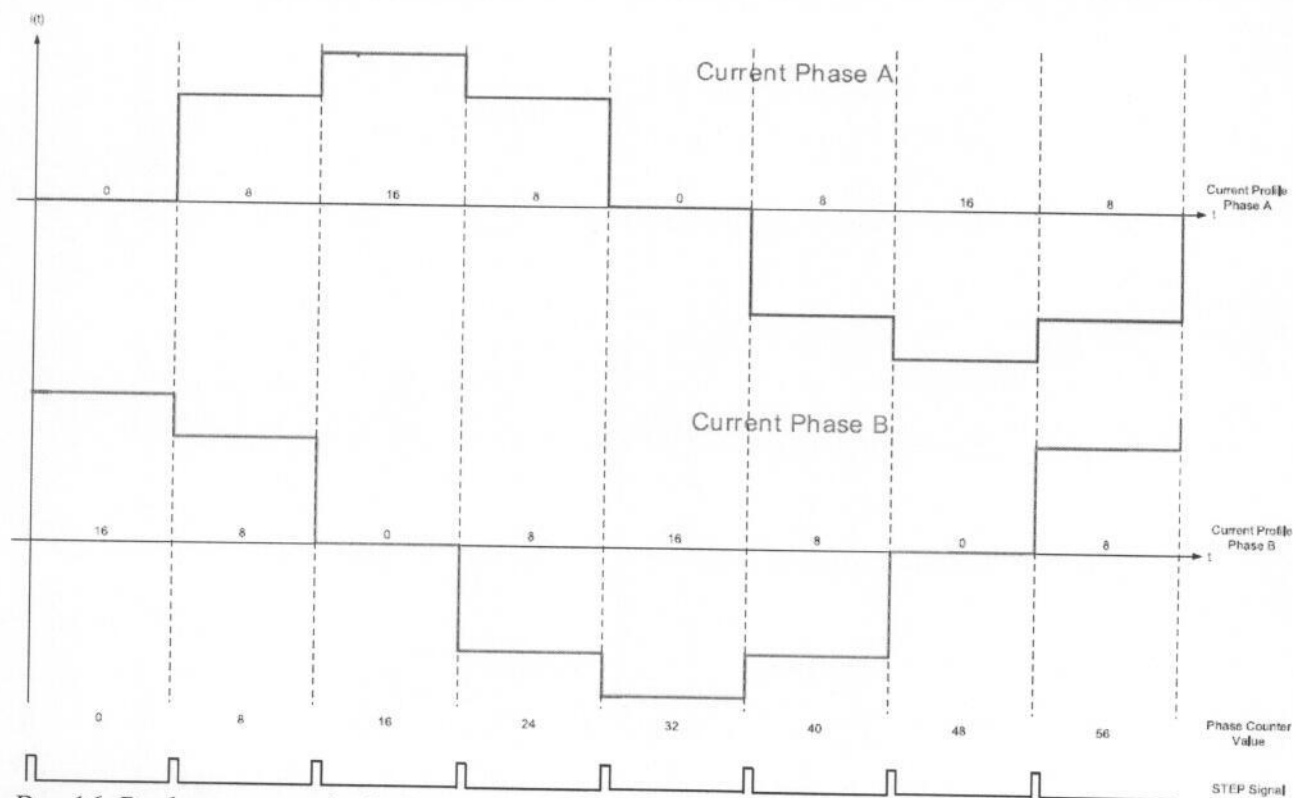
Rys.13. Praca mikroskokowa.



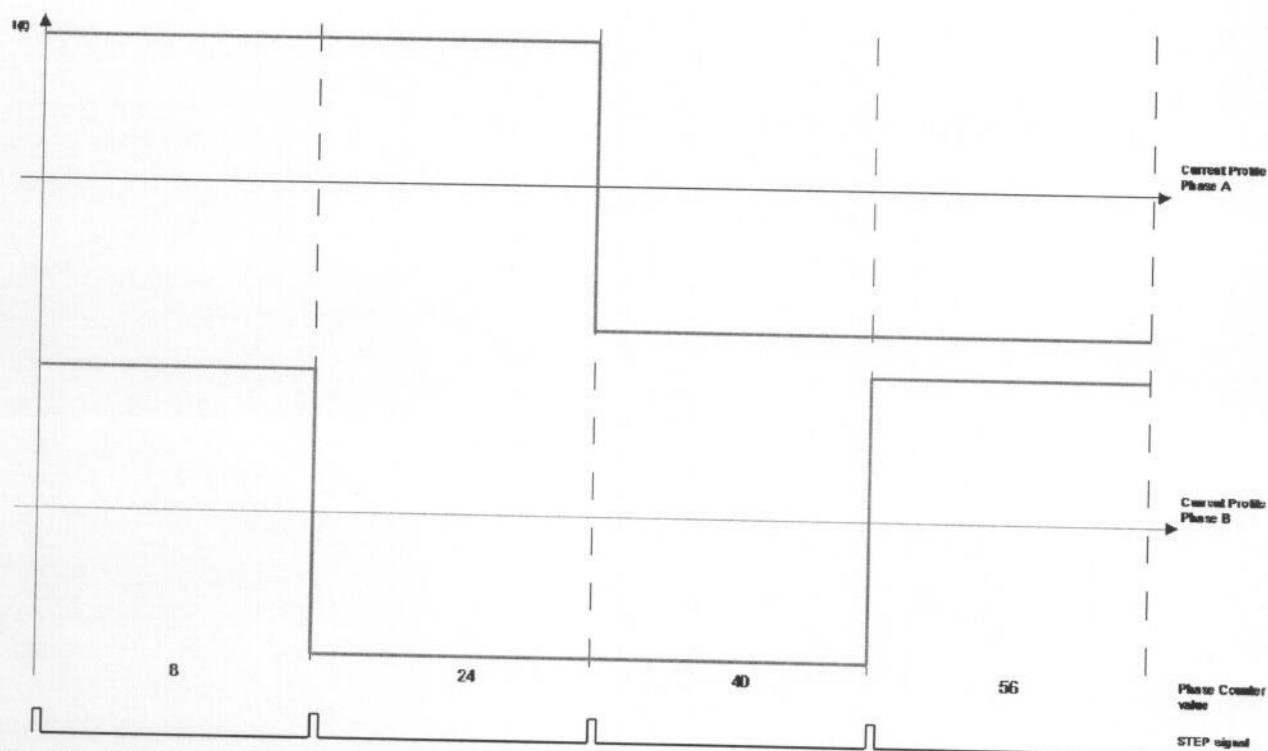
Rys.14. Prądy w pasmach silnika przy sterowaniu 1/8 skoku.



Rys.15. Prądy w pasmach silnika przy sterowaniu 1/4 skoku.



Rys.16. Prądy w pasmach silnika przy sterowaniu 1/2 skoku.

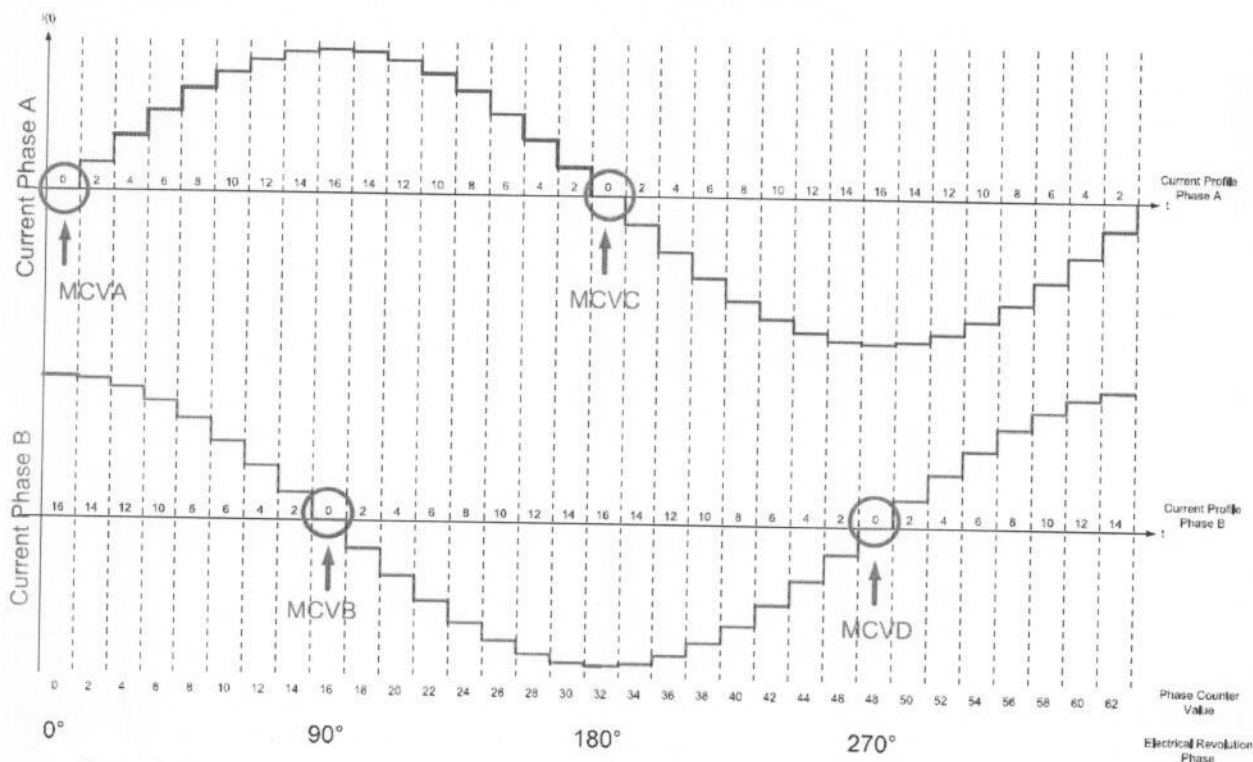


Rys.17 . Prądy w pasmach silnika przy sterowaniu pełnoskokowym.

Pomiar napięcia cewki silnika do kontroli prawidłowości ruchu

Pomiar napięcia na zaciskach uzwojenia silnika podczas każdego kroku o zerowym prądzie płynącym przez uzwojenie; umożliwia pomiar napięcia indukowanego przez ruch wirnika (BEMF), a tym samym uzyskanie informacji o prędkości silnika.

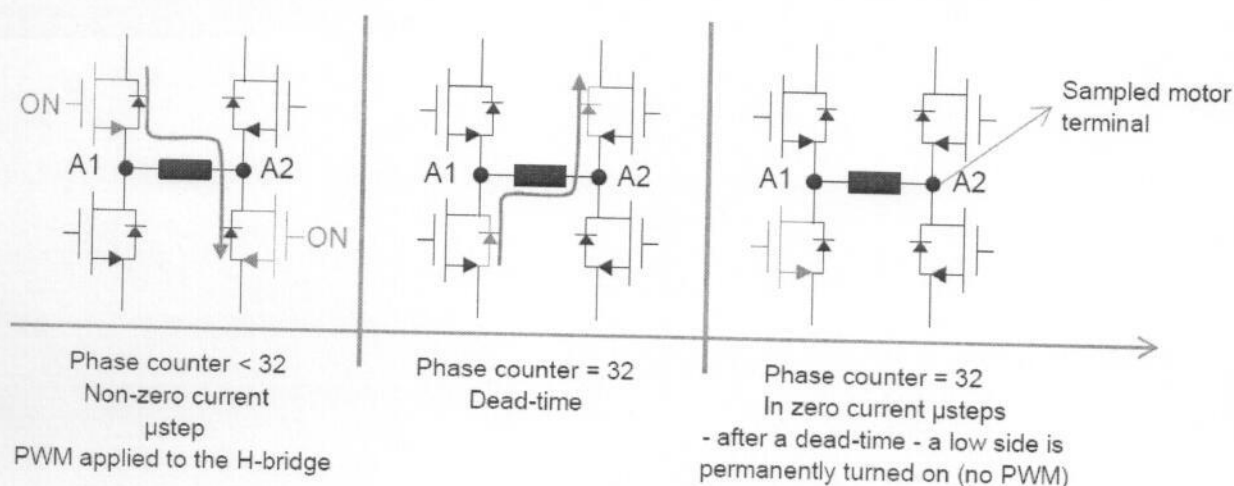
Cztery wartości BEMF są konwertowane w ramach pełnego cyklu elektrycznego co pokazano na Rys.17:



Rys.17. Pomiar napięcia na uzwojeniu silnika.

Próbkowany zacisk silnika jest wybierany automatycznie w zależności od kierunku obrotów i wartości licznika fazy, tak że zawsze mierzona jest tylko dodatnia wartość BEMF.

Aby napięcie próbkowane cewki było rzeczywiście równe wartości BEMF indukowanej przez wirnik, sygnały PWM przykładane do mostka H napędzającego badaną cewkę są wyłączane, gdy tylko zaczyna się krok zerowego prądu. Dodatkowo - po czasie zwłoki - włączany jest przełącznik zasilania strony niskiej znajdujący się naprzeciw wyjścia, które ma zostać przekształcone co pokazano na rys.18: aby pomiar napięcia cewki był odniesiony do GND.



Rys.18. Sposób pomiaru napięcia uzwojeń.

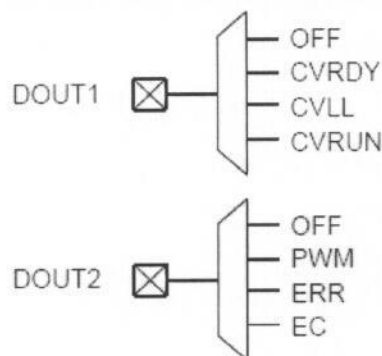
Aby odfiltrować szum komutacji PWM, przeprowadza się kilka konwersji A / D i uśrednia je w każdym okresie PWM (liczba uśrednionych próbek wynosi od 8 do 16, w zależności od zaprogramowanej częstotliwości PWM). Cyfrowa wartość uśredniona jest następnie przesyłana do odpowiedniego rejestru MCVx

Ta sama wartość jest automatycznie porównywana z progami konfigurowanymi przez użytkownika. Wartości napięcia obrazują prędkość obrotowa silnika i mogą służyć do wszechstronnej kontroli poprawności pracy (np. gubienie skoków, zatrzymanie).

Jeśli wartość próbkowanego napięcia cewki jest poza zakresem (progi CVLLA; CVUL) dla wielu kolejnych akwizycji (kroki z prądem zerowym) sterownik przechodzi w tryb HOLD (zatrzymanie).

Wyjścia diagnostyczne

Układ posiada kilka funkcji diagnostycznych, które mogą być raportowane do mikrokontrolera bez uruchamiania komunikacji szeregowej SPI. Sygnały te mogą być przypisane do wyjść układu DOUT1 i DOUT2 poprzez zaprogramowanie bitów konfiguracji przez SPI w rejestrze wewnętrznym układu, lub nieaktywne (OFF). Pokazano to na rys.19.



Rys.19. Wyjścia diagnostyczne.

Są to sygnały:

- **CVRDY**. Sygnał pokazujący gotowość do konwersji mierzonego napięcia cewki (CVRDY). Narastające zbocze tego sygnału wskazuje, że uśredniony pomiar napięcia cewki jest dostępny w odpowiednim rejestrze wewnętrznym. Spadające zbocze tego sygnału występuje, gdy rozpoczyna się nowy mikroskok bezprądowy.
- **CVLL** Sygnalizacja dolnej granicy napięcia cewki (CVLL). Sygnał CVLL jest aktualizowany za każdym razem, gdy dostępny jest nowy pomiar napięcia cewki (wyzwalany m narastającego sygnału CVRDY). Jeśli ostatnia zapisana wartość napięcia cewki jest niższa niż progowa (CVLLB), sygnał jest ustawiany.
- **CVRUN** Sygnał CVRUN jest aktualizowany za każdym razem, gdy dostępny jest nowy pomiar napięcia cewki. Jeśli ostatnia zapamiętana wartość napięcia cewki jest wyższa niż próg CVUL lub niższa niż próg CVLLA, sygnał jest ustawiany.
- **PWM** Sygnał ten odzwierciedla sygnał PWM podawany na gałęzie mostka.
- **ERR** Sygnał ten jest logiczną sumą wszystkich flag diagnostycznych i ostrzegawczych zawartych w globalnym rejestrze stanu (GSR).
- **EC** Wskaźnik błędu / ostrzeżenia o zmianie (EC)
Sygnał ten jest ustawiany za każdym razem, gdy ustawiona jest którakolwiek z flag diagnostycznych i ostrzegawczych zawartych w GSR.

Zabezpieczenia i diagnostyka działania.

Układ wyposażony jest w szereg zabezpieczeń, by pracował i nie uszkadzał się przy różnych zakłóceniach. Są to:

- Zabezpieczenie od wzrostu napięcia zasilania silników (V_s) powyżej zaprogramowanego napięcia progowego (V_{sov}) przez zablokowanie wyjść w stan dużej impedancji. Powrót do pracy następuje po opadnięciu napięcia poniżej progu określonego histerezą.

- Podobnie działa zabezpieczenie podnapięciowe blokujące pracę przy obniżeniu napięcia (V_s) poniżej określonego progu (V_{SUV}). Powrót jest ze zdefiniowaną histerezą.
- Analogiczne zabezpieczenia pod i nad napięciowe funkcjonują na wejściu wewnętrznego stabilizatora napięcia pomocniczego 5V (V_{REG}). Są to progu górny (V_{REGOV}) i dolny (V_{REGUV})
- Sprawność regulatora wewnętrznego napięcie 5V (V_{5V}). Gdy spadnie poniżej zdefiniowanego progu (V_{5VFAIL}) lub wzrośnie powyżej górnego progu, sygnalizowane jest to wewnętrznym układom zabezpieczeń, podobnie się dzieje przy głębokich obniżeniach wywołanych zwarcie na wyjściu regulatora. Gdy trwają one dłużej niż (T_{FTO}) to następuje zablokowanie układu.
- Sygnalizacja awarii wewnętrznej pompy ładunkowej. Obniżenie napięcia poniżej progu (V_{CPLow}) sygnalizowane jest wewnętrznym układom zabezpieczającym, które blokują wyjścia.
- Zabezpieczenie termiczne pracę struktury układu powyżej zdefiniowanej temperatury wewnętrznej (T_S) i blokuje działanie po osiągnięciu progowej temperatury struktury (T_{SH}) Aby ponownie włączyć sterownik, temperatura musi spaść poniżej progu wyłączenia termicznego, flaga błędu wyłączenia termicznego musi zostać skasowana przez mikrokontroler.
- Zabezpieczenie przed prądem krzyżowym (czas martwy). Układ posiada wewnętrzny generator czasu martwego do ochrony przed prądami poprzecznymi. Czas martwy jest automatycznie regulowany.
- Wykrywanie przetężenia. Jeśli prąd płynący przez którykolwiek z wyjścia przekracza wartość graniczną przeciążenia wyjścia (I_{OCxn}) przez czas dłuższy niż dłużej niż (t_{OC}), wówczas ustawiony jest stan przeciążenia, a wyjścia mostków są ustawiane w stan wysokiej impedancji.
- Wykrywanie otwartego obciążenia (przerwy w uzwojeniu silnika). Zaczynając od początku dowolnego cyklu PWM, Jeśli prąd silnika nie osiąga aktualnego progu odniesienia przez okres czasu dłuższy niż programowalne opóźnienie (T_{OLDLY}), wówczas sygnalizacja otwartego obciążenia (i informacja od na której z faz silnika zachodzi) jest ustawiane w rejestrach. Opisane powyżej zabezpieczenia mają zaprogramowany algorytm oddziaływania na pracę układu. Wielość zabezpieczeń powoduje zwiększenie niezawodności działania układu i minimalizację skutków potencjalnych uszkodzeń.

Układ powerSTEP1

Układ scalony PowerSTEP01 o schemacie blokowym pokazanym na rys. . to zawierający podwójny mostek typu full-bridge z $R_{DS(on)} = 16\text{ m}\Omega$ z wbudowanym programowalnym sterownikiem SPI, zapewniającym pełną cyfrową kontrolę ruchu silników skokowych i możliwości wykonywania mikroskoków (do 1/128 mikroskoków) (o napięciu pracy do 85 V) poprzez generowanie profilu prędkości i obliczenia położenia. do zastosowań krokowych

Integruje podwójny pełny mostek RDS (on) z wbudowanym nierozpraszającym zabezpieczeniem nadprądowym. Urządzenie może pracować zarówno w trybie napięciowym, jak i zaawansowanej kontroli prądu dostosowanej do różnych potrzeb aplikacji. Cyfrowy rdzeń sterujący może generować zdefiniowane przez użytkownika profile ruchu z przyspieszeniem, zwalnianiem, prędkością lub pozycją docelową, które można łatwo zaprogramować za pomocą dedykowanego zestawu rejestrów. Wszystkie polecenia aplikacji i rejestry danych, w tym te używane do ustawiania wartości analogowych (tj. Próg zadziałania zabezpieczenia, czas martwy, częstotliwość PWM, itp.) Są przesyłane przez standardowy SPI 5 Mbit / s. Bardzo bogaty zestaw zabezpieczeń (termiczny, niskie napięcie szyny, przetężenie i przeciągnięcie silnika) sprawia, że powerSTEP01 jest „kuloodporny”, zgodnie z wymaganiami najbardziej wymagających aplikacji sterowania silnikami.

Kluczowe cechy

- System zasilania w pakiecie integrujący programowalny sterownik mikrokrokowy i 8 N-kanalowych tranzystorów MOSFET mocy
- Napięcie robocze: 7,5 V - 85 V
- Podwójny mostek typu full-bridge z $R_{DS(on)} = 16\text{ m}\Omega$
- Maksymalny prąd wyjściowy 10 ARMS
- Regulowana szybkość narastania mocy wyjściowej
- Programowalny profil prędkości
- Do 1/128 mikrokroków
- Bezczujnikowe wykrywanie przeciągnięcia
- Zintegrowane regulatory napięcia
- Interfejs SPI
- Niskie spoczynkowe prądy czuwania
- Programowalne nierozpraszające zabezpieczenie nadprądowe
- Ochrona przed przegrzaniem

