

Sprawozdanie z laboratorium Sterowniki i Regulatory

Laboratorium 4

14.12.2020

Wykonał: Dominik Brzezina

Nr. indeksu: 249206

Termin zajęć: PN/TN 11:30

1 Przebieg ćwiczenia

W ramach laboratorium czwartego przeprowadzono kilka zadań związanych z programowaniem sterowników PLC. Zadania wykonano dzięki połączeniu się poprzez zdalny pulpit AnyDesk z komputerami w pracowni, a następnie zaprogramowaniu sterownika. W poniższych punktach przedstawiono rezultaty.

1.1 Bramki logiczne AND, NAND, OR, NOR i EXOR



Rysunek 1: Bramka AND



Rysunek 2: Bramka NAND



Rysunek 3: Bramka OR



Rysunek 4: Bramka NOR



Rysunek 5: Bramka EXOR

1.2 Wyłącznik START-STOP

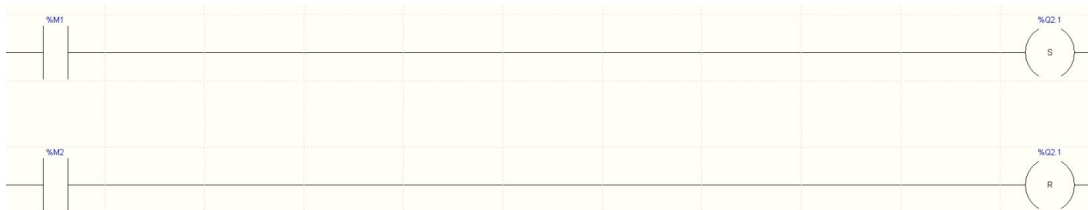
W kolejnym zadaniu utworzono wyłącznik START-STOP. Został on stworzony na dwa sposoby:

- Bez użycia wyjść SET, RESET



Rysunek 6: Wyłącznik START-STOP bez użycia wyjść SET, RESET

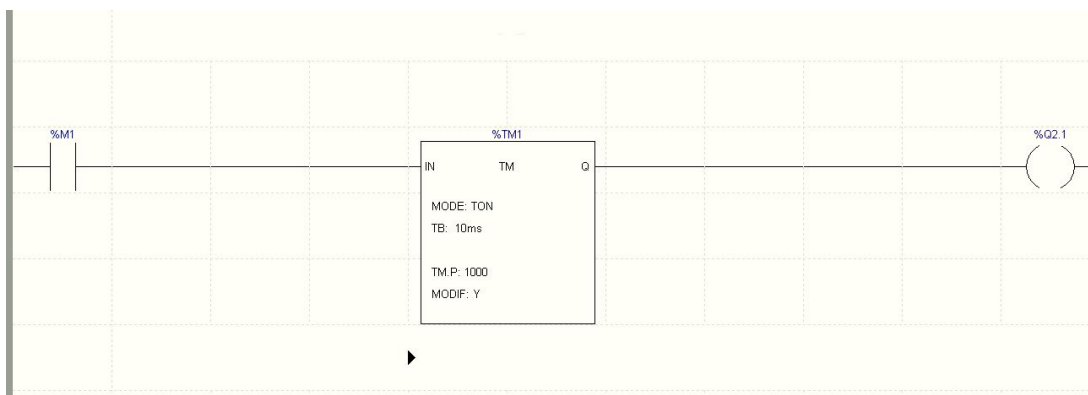
- Z użyciem wyjść SET-RESET



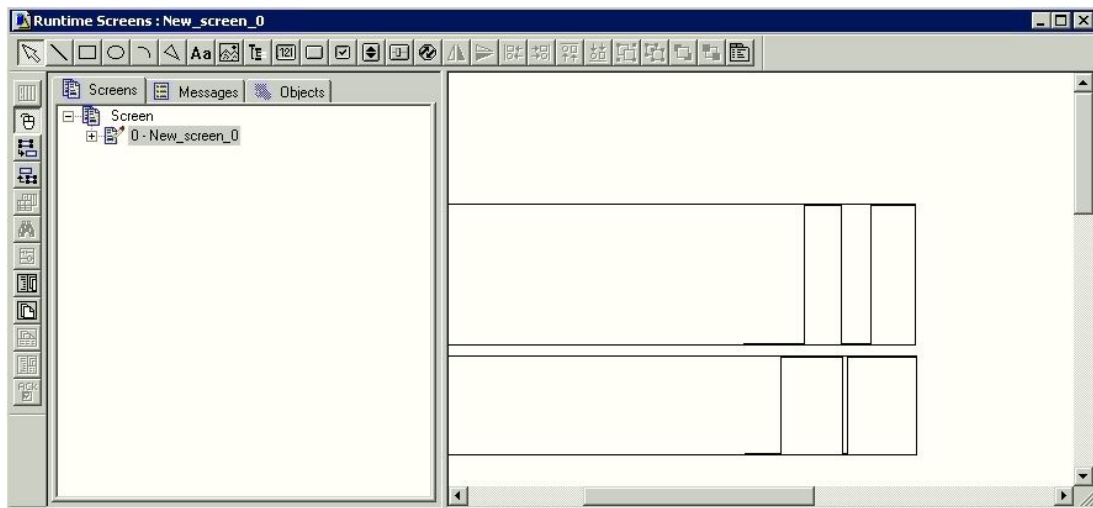
Rysunek 7: Wyłącznik START-STOP z wykorzystaniem wyjść SET, RESET

1.3 Timery TON, TOF, TP

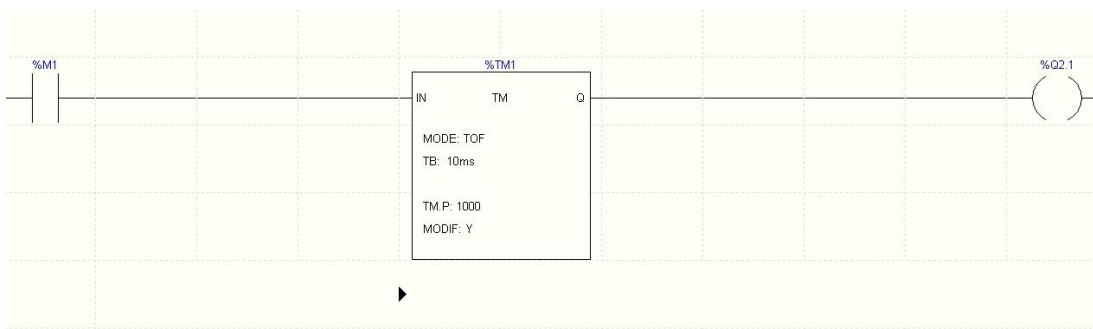
Zapoznano się z zasadą działania timerów TON, TOF, TP oraz przetestowano ich działanie za pomocą RuntimeScreen.



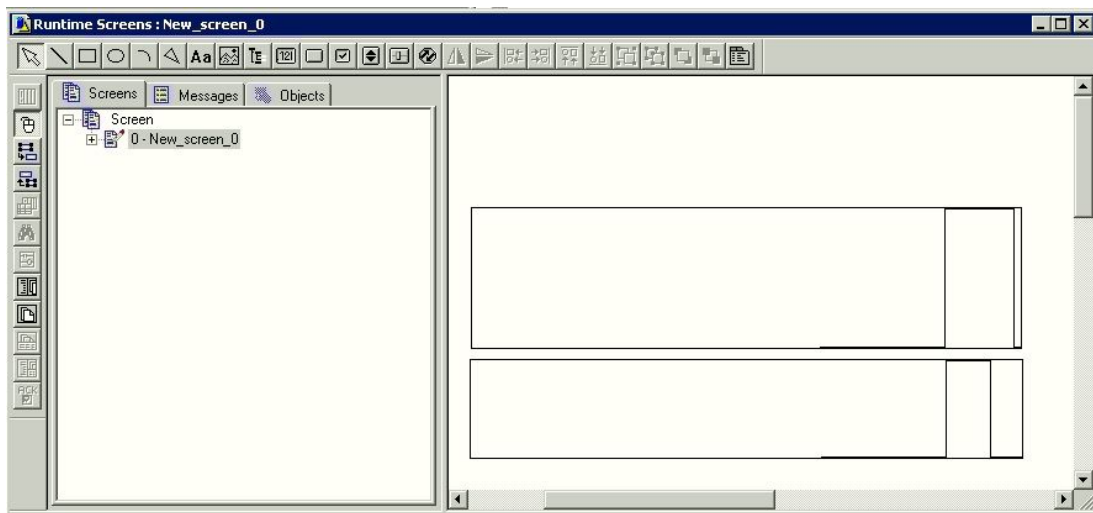
Rysunek 8: Timer TON zaimplementowany w programie



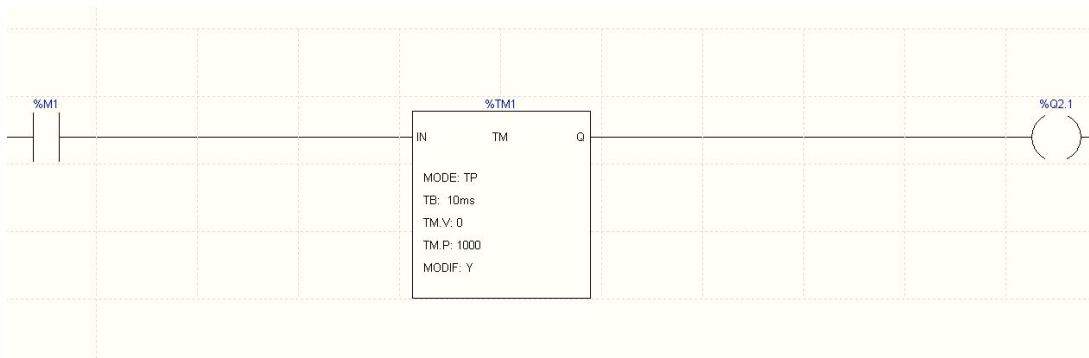
Rysunek 9: Wynik działania timera TON



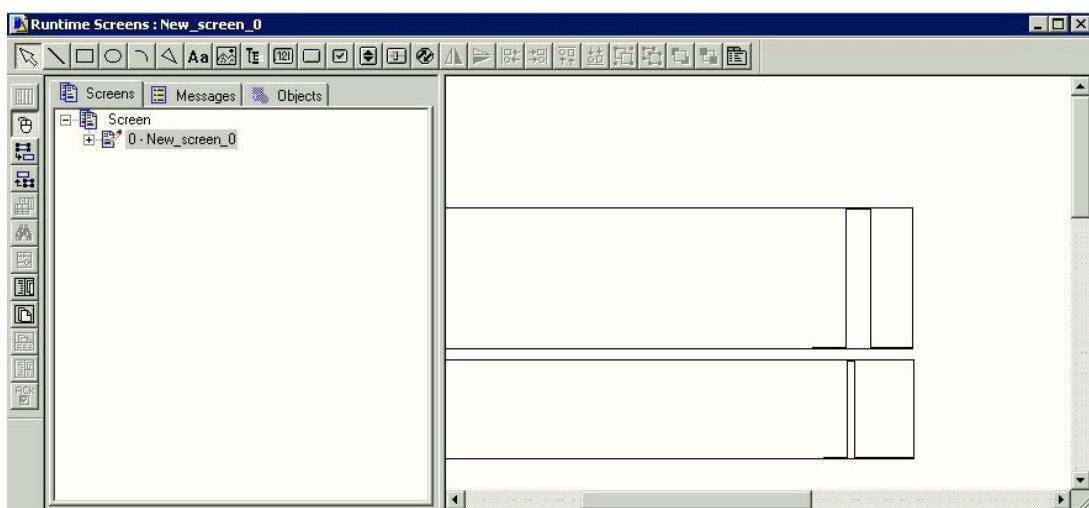
Rysunek 10: Timer TOF zaimplementowany w programie



Rysunek 11: Wynik działania timera TOF



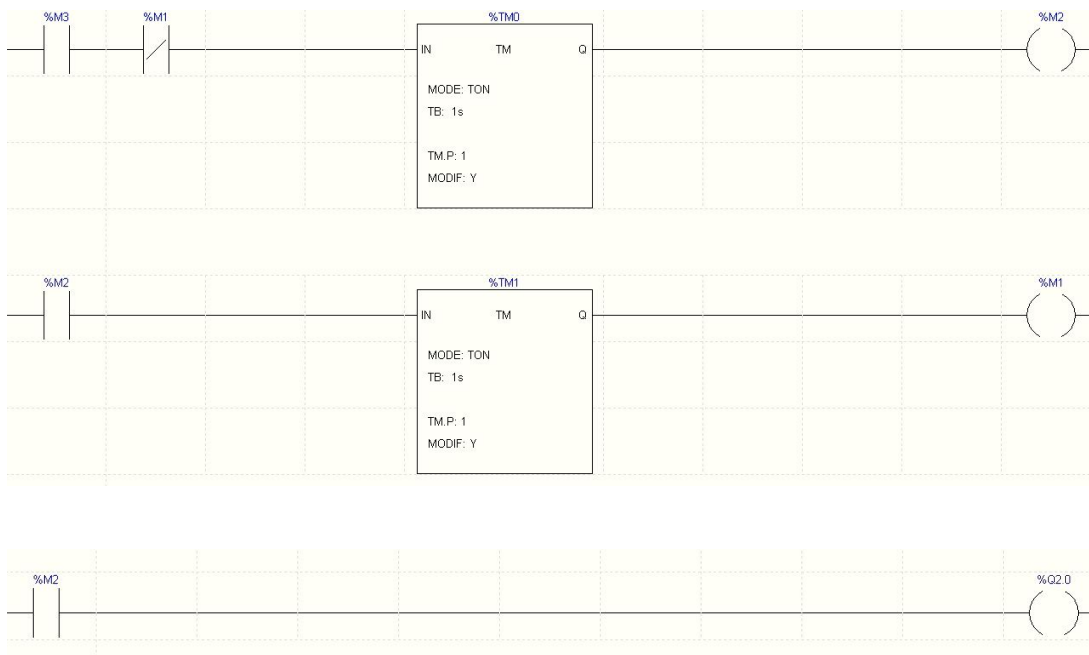
Rysunek 12: Timer TP zaimplementowany w programie



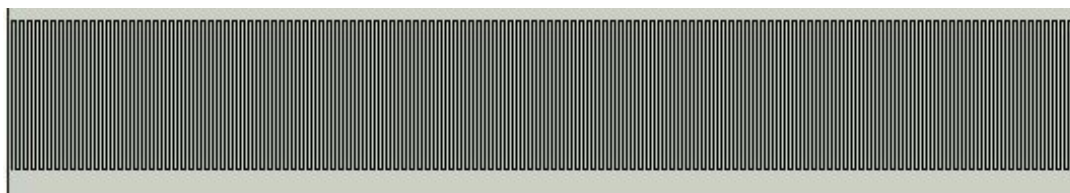
Rysunek 13: Wynik działania timera TP

1.4 Generator utworzony z timerów TON, TOF, TP

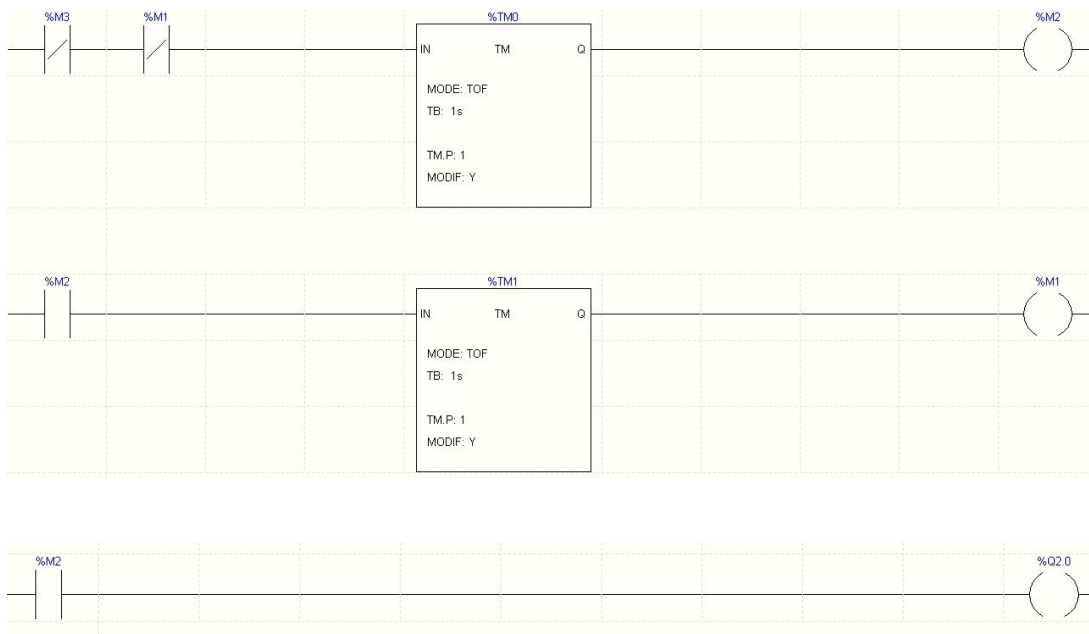
W kolejnym zadaniu zbudowano generatory o częstotliwości 0,5 Hz z timerów TON, TOF, TP.



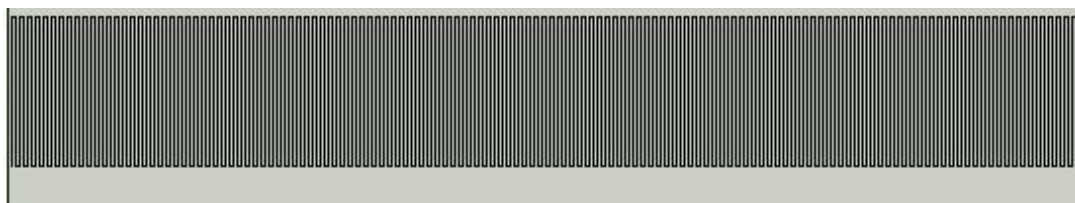
Rysunek 14: Generator zbudowany na podstawie timera TON



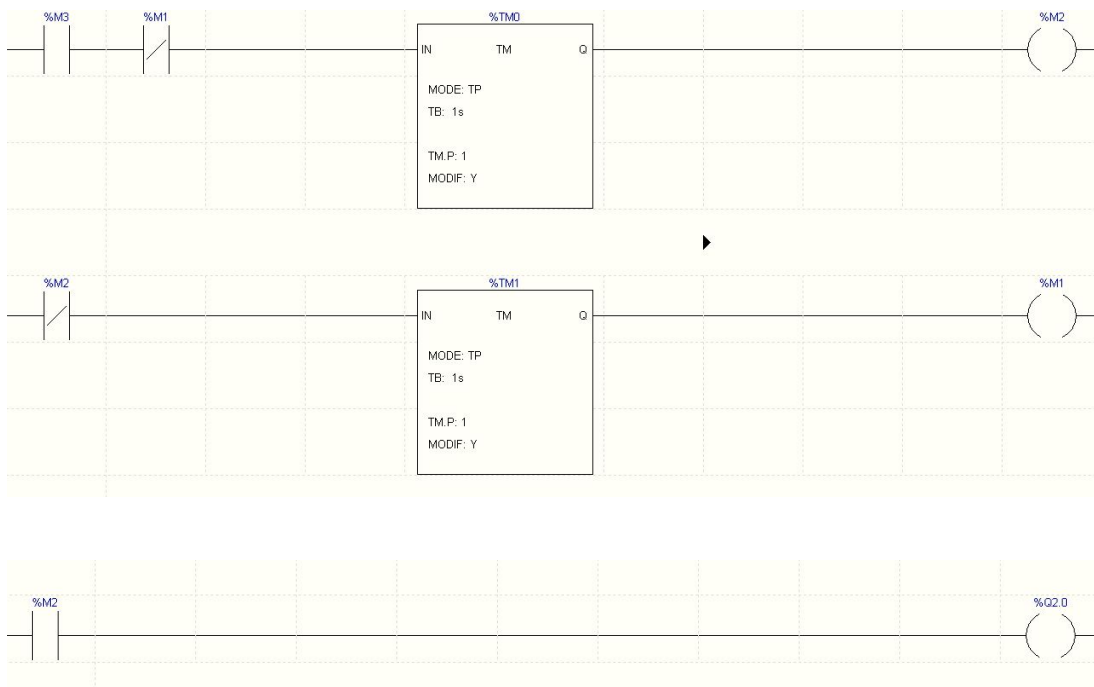
Rysunek 15: Działanie generatora zbudowanego na timerze TON widoczne w oknie RuntimeScreen



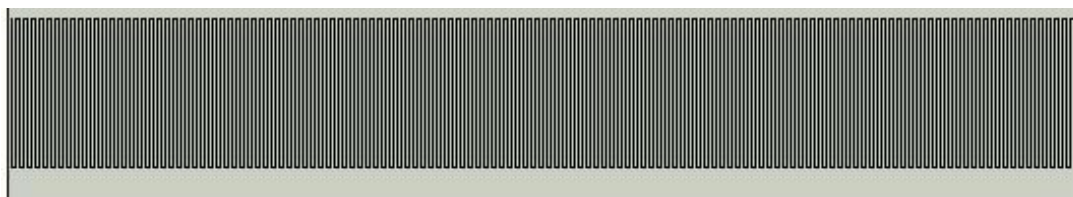
Rysunek 16: Generator zbudowany na podstawie timera TOF



Rysunek 17: Działanie generatora zbudowanego na timerze TOF widoczne w oknie RuntimeScreen



Rysunek 18: Generator zbudowany na podstawie timera TP



Rysunek 19: Działanie generatora zbudowanego na timerze TP widoczne w oknie RuntimeScreen

1.5 Załączenie wyjścia którego numer cewki jest równy ilości załączonych bitów wewnętrznych

W ostatnim zadaniu zrealizowano program który załączał wyjście o adresie odpowiadającym ilości załączonych bitów wewnętrznych



Rysunek 20: Program załączający dane wyjście w zależności od liczby załączonych bitów wew.

2 Wnioski

- Sterowniki PLC pozwalają na zrealizowanie wielu programów opartych o podstawowe bramki logiczne takie jak np. AND, OR, NAND
- Sterowniki przemysłowe posiadają również bloki czasowe (timery) pozwalające na wprowadzenie np. opóźnień w działaniu programu
- Dzięki sterownikom PLC możliwe jest zastąpienie skomplikowanych układów przekaźnikowych, kosztownych, zajmujących wiele miejsca jednym sterownikiem, który odróżnia się od tradycyjnych układów przekaźnikowych swoją elastycznością, oraz szybszym dokonywaniem zmian w sterowaniu układem.