

# FPGA 计算器设计说明书

何春望 少年班学院 PB17000075

## (一) 电路功能:

本设计使用 SW0~15, BTNC、BTNU、BTNL、BTNR、BTND 引脚输入, LED0~15, AN0~7, CA、CB、CC、CD、CE、CF、CG、DP 引脚输出, 实现了两位数间加、减、乘、除四则运算及复位的基本计算功能。其中四位七段数码管显示输入数字, 另四位七段数码管显示计算结果。

## (二) 设计平台:

基于 Artix-7 芯片的 Nexys4 DDR 基板

Xilinx Vivado 2018.2

Verilog 语言

## (三) 使用说明:

引脚说明:

SW8~15: 输入数字 1, 以 8 位二进制形式输入一无符号整数;

SW0~7: 输入数字 2, 以 8 位二进制形式输入一无符号整数;

BTNC: 复位键, 将结果置为零;

BTNU: 加运算键, 将两数相加并输出;

BTND: 减运算键, 将两数以大减小并输出;

BTNL: 乘运算键, 将两数相乘并输出;

BTNR: 除运算键, 将两数相除并输出;

LED0~15: 以二进制形式显示的计算结果;

AN0~3: 以十进制形式显示计算结果;

AN4~7: 依次显示数字编号及对应输入数字的十进制形式, 以 2 秒为周期;

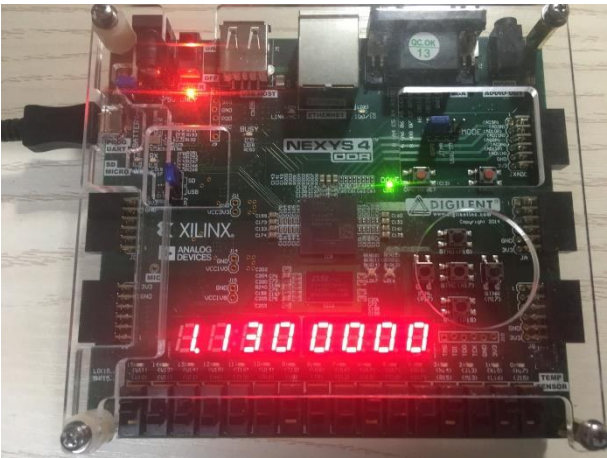
使用说明:

1. 以 8 位二进制形式输入两操作数, 此时左侧数码管会依次显示这两个操作数。例如输入 "1000\_0010" 及 "0100\_1011", 则显示为 "1.130", "2.075", 周期 2 秒, 即每个数字显示时间为 1 秒; 同时右侧数码管显示为 result 初始值 "0000", LED 灯不亮;
2. 按 BTNU 键, 右侧数码管即显示两数字之和, 如上例则显示为 "0205", 同时 LED 显示为 "0000\_0000\_1100\_1101";
3. 按 BTND 键, 右侧数码管即显示两数字之差的绝对值, 如上例及 "1.075" "2.130" 均会显示为 "0055", 同时 LED 显示为 "0000\_0000\_0011\_0111" ;
4. 按 BTNL 键, 右侧数码管即显示两数字之积, 如上例则显示为 "9750", 同时 LED 显示为 "0010\_0110\_0001\_0110"。若两操作数过大, 计算结果以十进制表示时大于 9999, 则数码管显示为 "-ERR" 字样, 但 LED 仍显示为计算结果的确切数值 (二进制);
5. 按 BTNR 键, 右侧数码管即显示为两数字之商 ( $\text{num1}/\text{num2}$ , 取整), 如上例则显示为 "0001", 同时 LED 显示为 "0000\_0000\_0000\_0001"。若 num2 输入为 0, 则结果显示为 "-ERR" 字样, LED 灯全亮;
6. 按 BTNC 键, 右侧数码管即显示为 "0000", LED 灯全灭。

(四) 仿真截图：



(五) 演示：



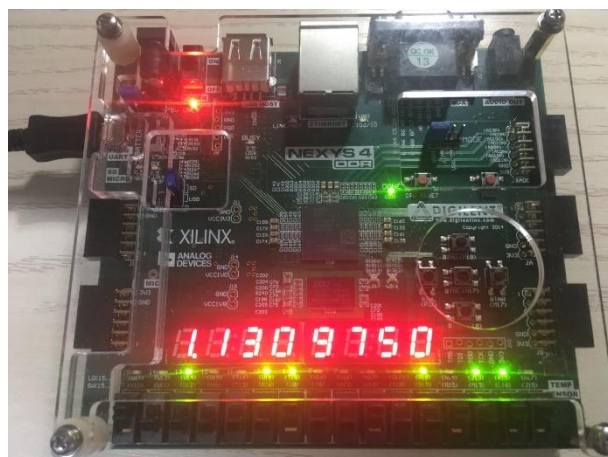
初始状态



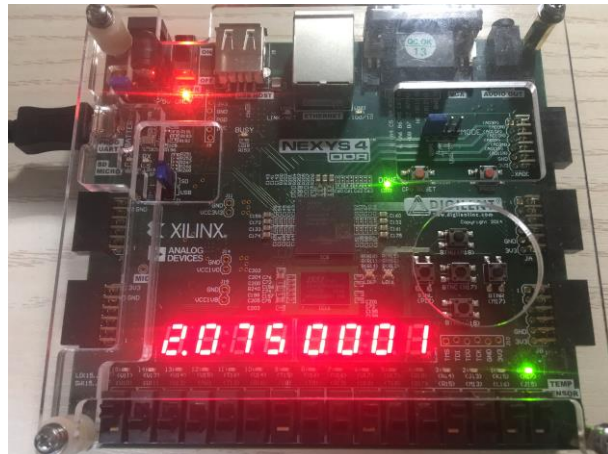
$$130+75=205$$



$$130-75=55$$



$$130 \times 75 = 9750$$



$$130 \div 75 = 1$$



$$194 \times 80 = (15520)_{10} = (0011\_1100\_1010\_0000)_2 > 9999$$



$$194/0 = \text{ERROR}$$

## (六) 总结

通过本次实验设计，成功利用 Nexys4 DDR 基板设计完成了一款简易计算器，实现了加、减、乘、除、复位等功能。设计考虑了计算结果过大、除数为零等极端情况，使之满足数学上的运算规则，并给出了尽可能完善的解决方案。设计过程中，我进一步了解了时序逻辑电路和组合逻辑电路的特点，熟悉了 IP 核的使用方法，体会到了门级、行为级和数据流级建模方法各自的优点，更熟练地掌握了 Verilog 语法规则，并更深入地理解了 XDC 文件在编程中的作用。