

Circuitos Lógicos

DIM 0109.0

Aula 16

Unidade Lógica Aritmética

Edgard de Faria Corrêa

2017.2

Objetivo

◇ **Unidade Lógica Aritmética:**

- O que é uma ULA?
 - Conceito
- Quais as vantagens da utilização de uma ULA?
- Como construir uma ULA?
 - Projeto

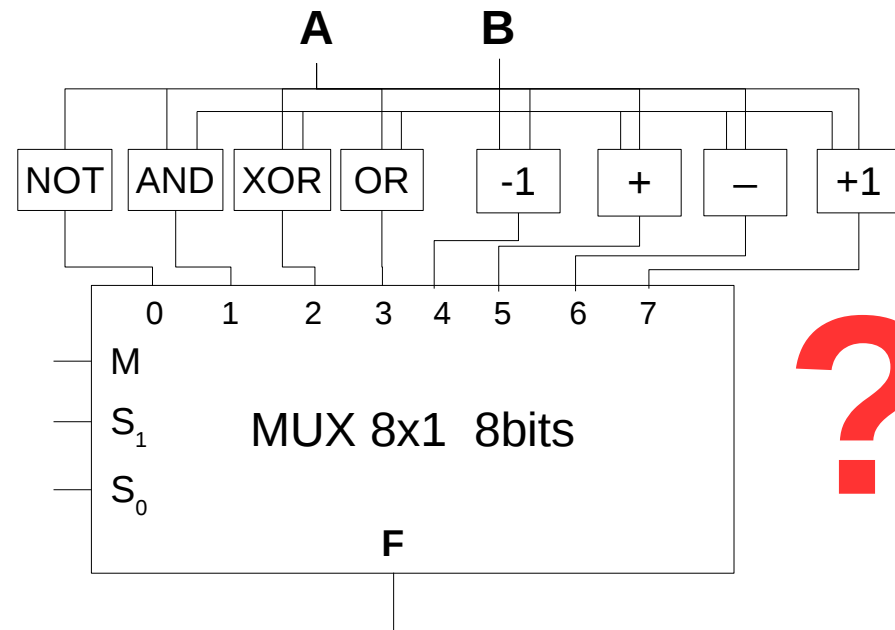
◇ **ULA - Unidade Lógica e Aritmética:**

- Circuito capaz de executar operações lógicas e aritméticas
- Operações lógicas:
 - AND, OR, NOT, XOR, XNOR, ...
 - Deslocamento
- Operações aritméticas
 - Adição
 - Subtração

ULA

◇ Exemplos de Operações de uma ULA:

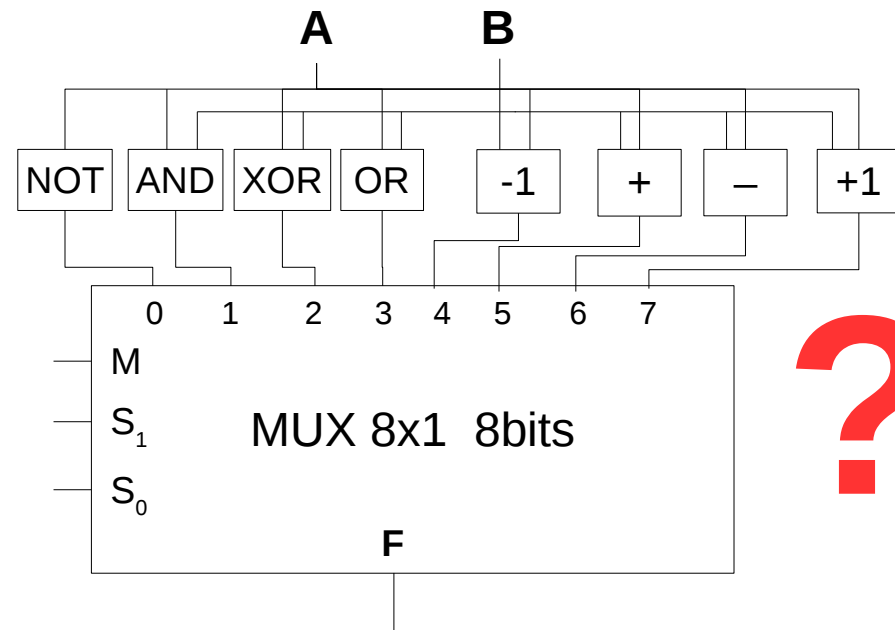
M	S1	S0	Operação
0	0	0	$F = \bar{A}$
0	0	1	$F = A \text{ and } B$
0	1	0	$F = A \text{ xor } B$
0	1	1	$F = A \text{ or } B$
1	0	0	$F = A - 1$
1	0	1	$F = A + B$
1	1	0	$F = A - B$
1	1	1	$F = A + 1$



ULA

◇ Exemplos de Operações de uma ULA:

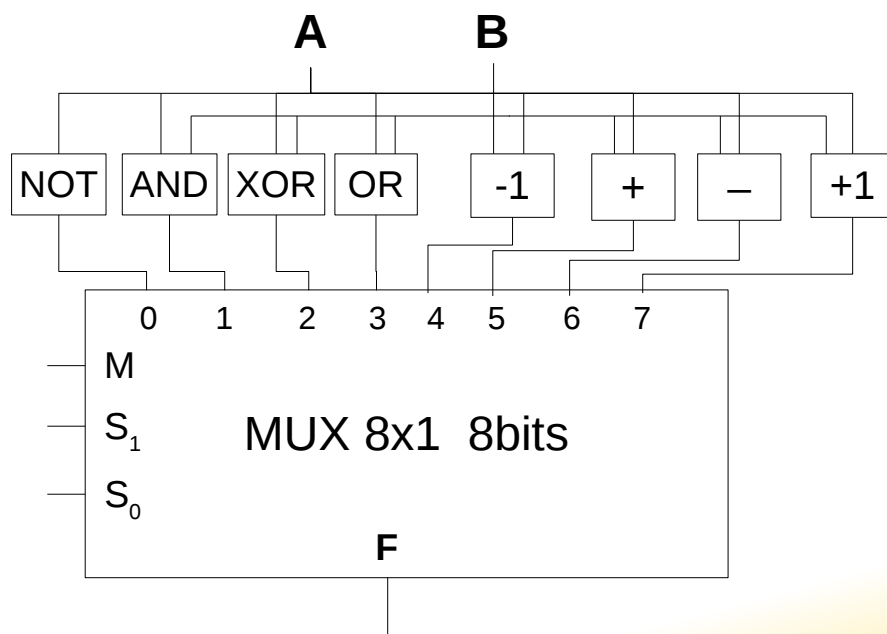
M	S1	S0	Operação
0	0	0	$F = \bar{A}$
0	0	1	$F = A \text{ and } B$
0	1	0	$F = A \text{ xor } B$
0	1	1	$F = A \text{ or } B$
1	0	0	$F = A - 1$
1	0	1	$F = A + B$
1	1	0	$F = A - B$
1	1	1	$F = A + 1$



■ Problemas com esse tipo de circuito?

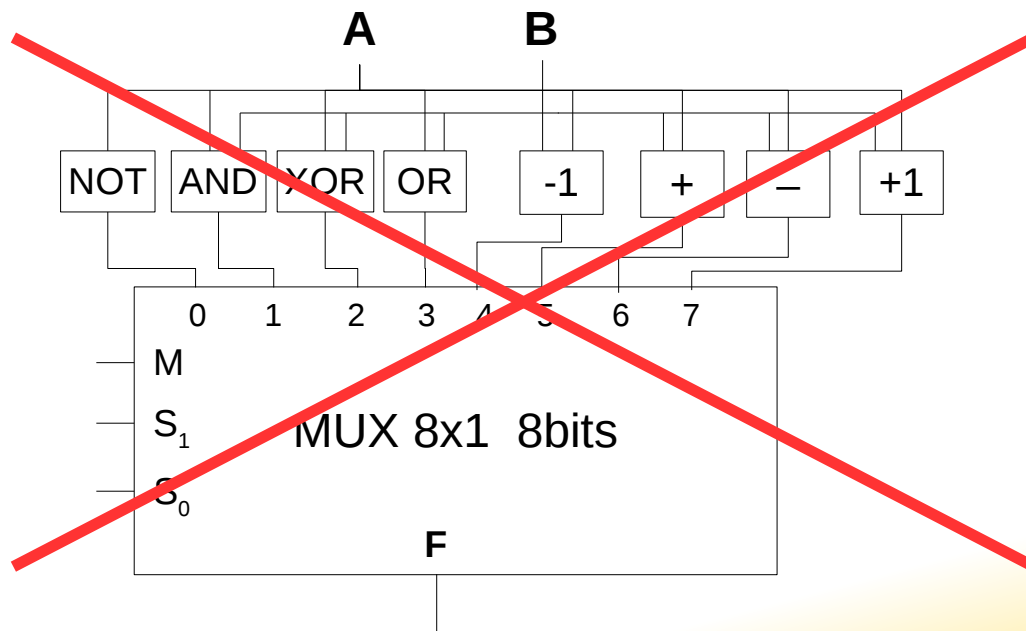
❖ Problemas com esse tipo de circuito:

- Todas as operações são executadas antes do MUX escolher qual das entradas será a saída do circuito.
- O MUX terá muitas entradas.
 - Exemplo: palavra binária de 8 bits, e MUX com oito entradas
 - Resultado: 64 pinos de entrada no MUX



❖ Problemas com esse tipo de circuito:

- Todas as operações são executadas antes do MUX escolher qual das entradas será a saída do circuito.
- O MUX terá muitas entradas.
 - Exemplo: palavra binária de 8 bits, e MUX com oito entradas
 - Resultado: 64 pinos de entrada no MUX



Não é solução adequada!

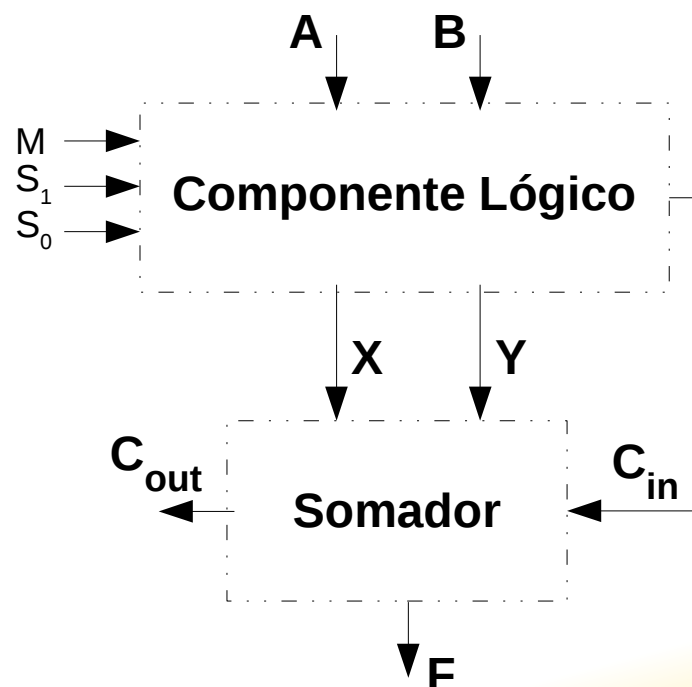
◇ **ULA - Unidade Lógica e Aritmética:**

- Realiza todas estas operações de forma mais eficiente.
- Reduz:
 - área ocupada,
 - energia consumida e
 - atraso do circuito
- Componentes da ULA
 - Componente lógico
 - Somador

ULA

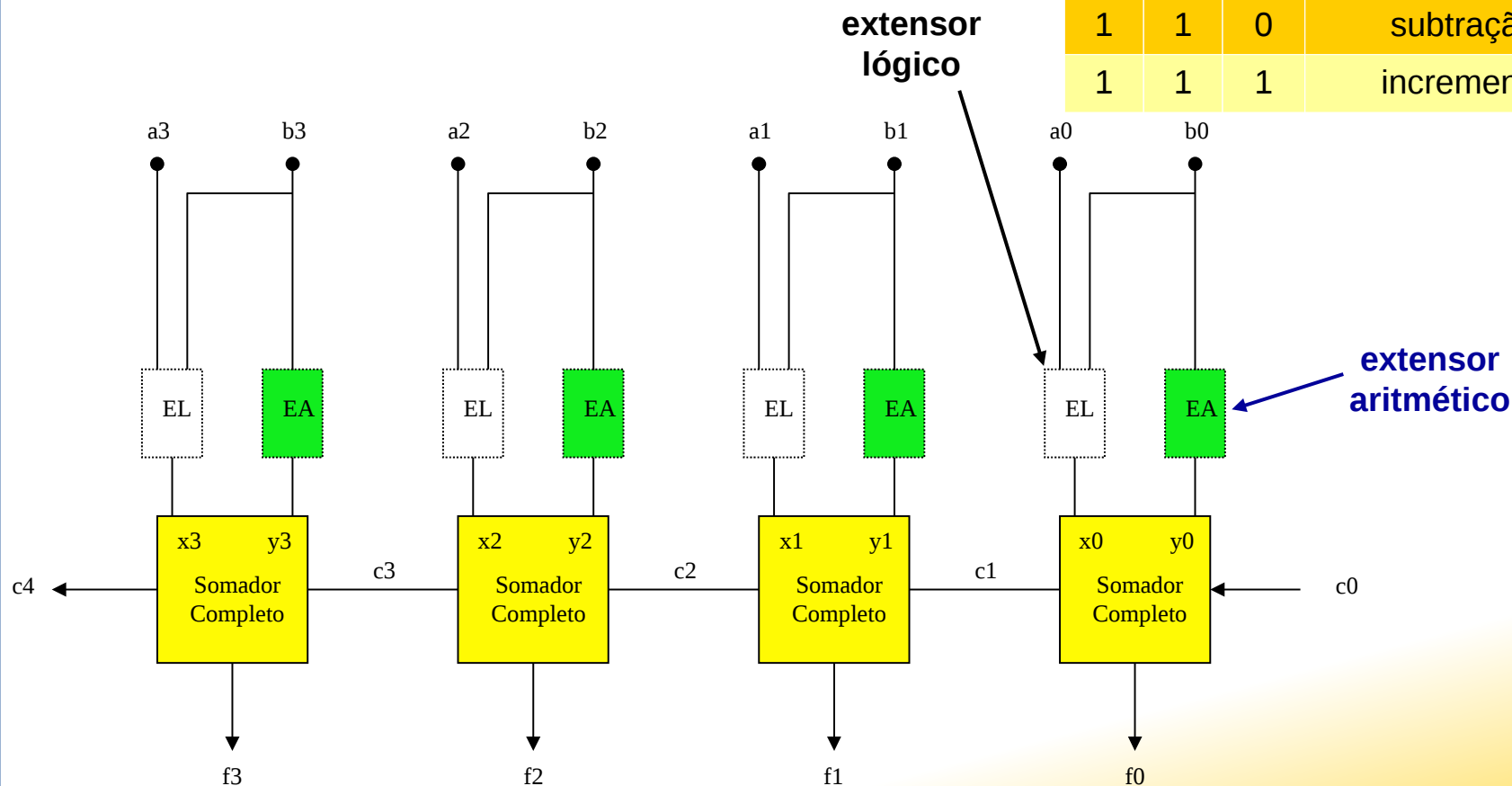
❖ ULA - Unidade Lógica e Aritmética:

- Realiza todas estas operações de forma mais eficiente.
- Reduz:
 - área ocupada,
 - energia consumida e
 - atraso do circuito
- Componentes da ULA
 - Componente lógico
 - Somador



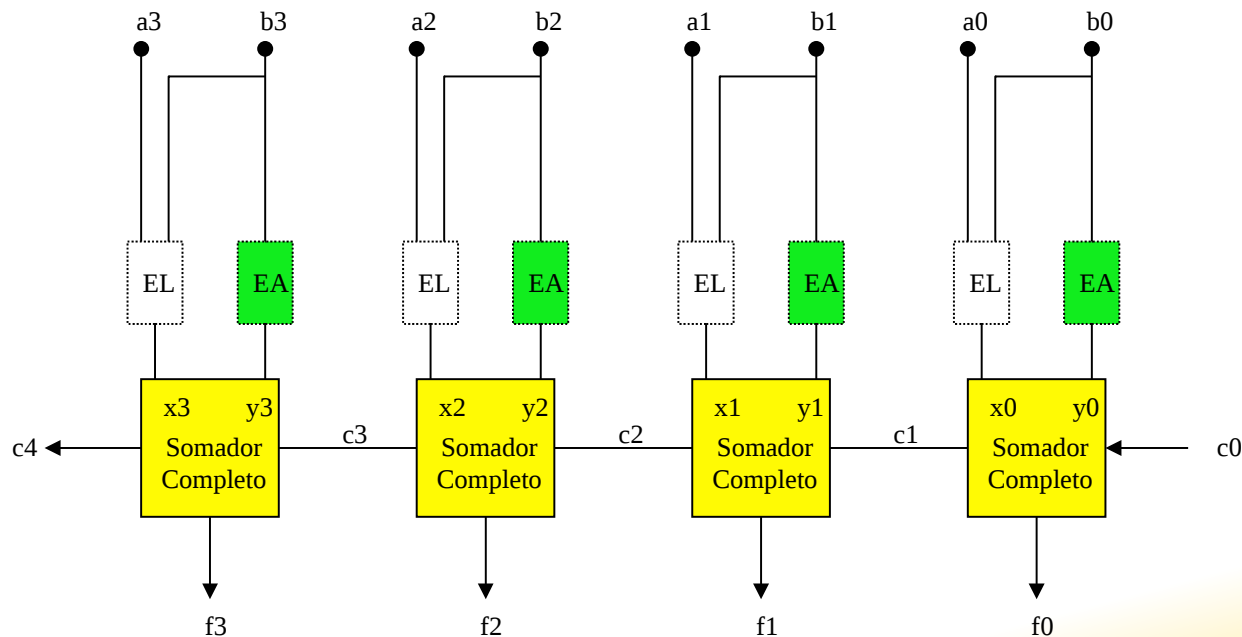
◇ Diagrama de Blocos:

M	S ₁	S ₀	Nome da Função	Operação
0	0	0	complemento	$F = \bar{A}$
0	0	1	E	$F = A \text{ and } B$
0	1	0	XOR	$F = A \text{ xor } B$
0	1	1	OU	$F = A \text{ or } B$
1	0	0	decremento	$F = A - 1$
1	0	1	soma	$F = A + B$
1	1	0	subtração	$F = A - B$
1	1	1	incremento	$F = A + 1$



Projeto de uma ULA

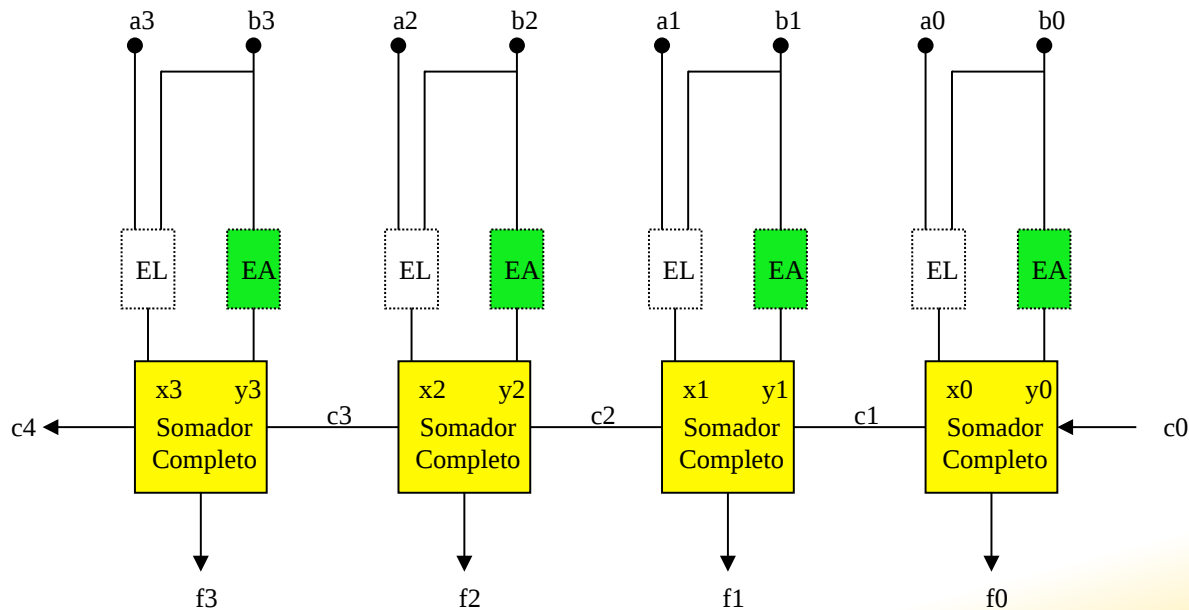
M	S ₁	S ₀	Nome da Função	F	X	Y	C ₀
0	0	0	complemento	\bar{A}	\bar{A}	0	0
0	0	1	E	A and B	A and B	0	0
0	1	0	XOR	A xor B	A xor B	0	0
0	1	1	OU	A or B	A or B	0	0
1	0	0	decremento	A - 1	A	todos 1	0
1	0	1	soma	A + B	A	B	0
1	1	0	subtração	A - B	A	\bar{B}	1
1	1	1	incremento	A + 1	A	todos 0	1



Projeto de uma ULA

◇ Projeto do “Extensor Aritmético”

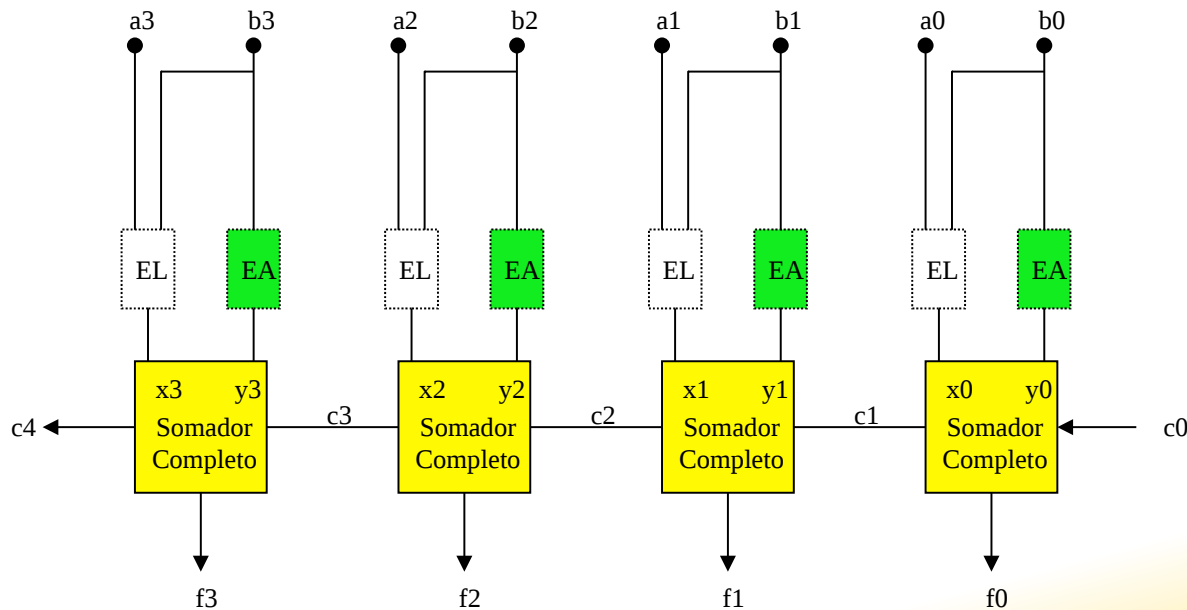
M	S ₁	S ₀	Nome da Função	F	X	Y	C ₀
0	0	0	complemento	\bar{A}	\bar{A}	0	0
0	0	1	E	A and B	A and B	0	0
0	1	0	XOR	A xor B	A xor B	0	0
0	1	1	OU	A or B	A or B	0	0
1	0	0	decremento	A – 1	A	todos 1	0
1	0	1	soma	A + B	A	B	0
1	1	0	subtração	A – B	A	\bar{B}	1
1	1	1	incremento	A + 1	A	todos 0	1



Projeto de uma ULA

◇ Projeto do “Extensor Aritmético”

M	S ₁	S ₀	Nome da Função	F	X	Y	C ₀
0	0	0	complemento	\bar{A}	\bar{A}	0	0
0	0	1	E	A and B	A and B	0	0
0	1	0	XOR	A xor B	A xor B	0	0
0	1	1	OU	A or B	A or B	0	0
1	0	0	decremento	A – 1	A	todos 1	0
1	0	1	soma	A + B	A	B	0
1	1	0	subtração	A – B	A	\bar{B}	1
1	1	1	incremento	A + 1	A	todos 0	1



Se M=1, Y_i:

S ₁	S ₀	B _i	Y _i
0	0	0	1
0	0	1	1
0	1	0	0
0	1	1	1
1	0	0	1
1	0	1	0
1	1	0	0
1	1	1	0

Se M=0, Y_i=0

Projeto de uma ULA

◇ Projeto do “Extensor Aritmético”

S_1	S_0	B_i	Y_i
0	0	0	1
0	0	1	1
0	1	0	0
0	1	1	1
1	0	0	1
1	0	1	0
1	1	0	0
1	1	1	0

B_i	$S_1 S_0$			
	00	01	11	10
0	1	0	0	1
1	1	1	0	0

$$Y_i = \overline{S}_1 \cdot B_i + \overline{S}_0 \cdot \overline{B}_i$$

(para $M=1$)

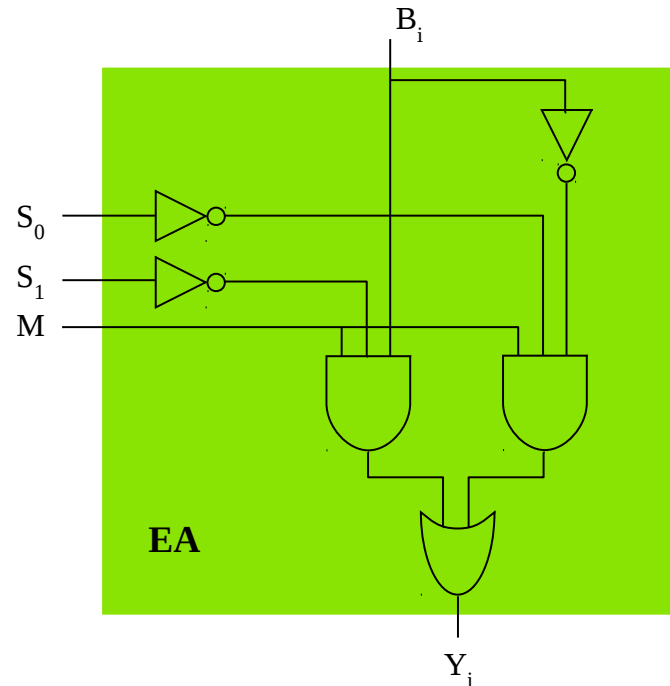
Incluindo M na equação anterior, segue:

$$Y_i = M \cdot \overline{S}_1 \cdot B_i + M \cdot \overline{S}_0 \cdot \overline{B}_i$$

Projeto de uma ULA

◇ Projeto do “Extensor Aritmético”

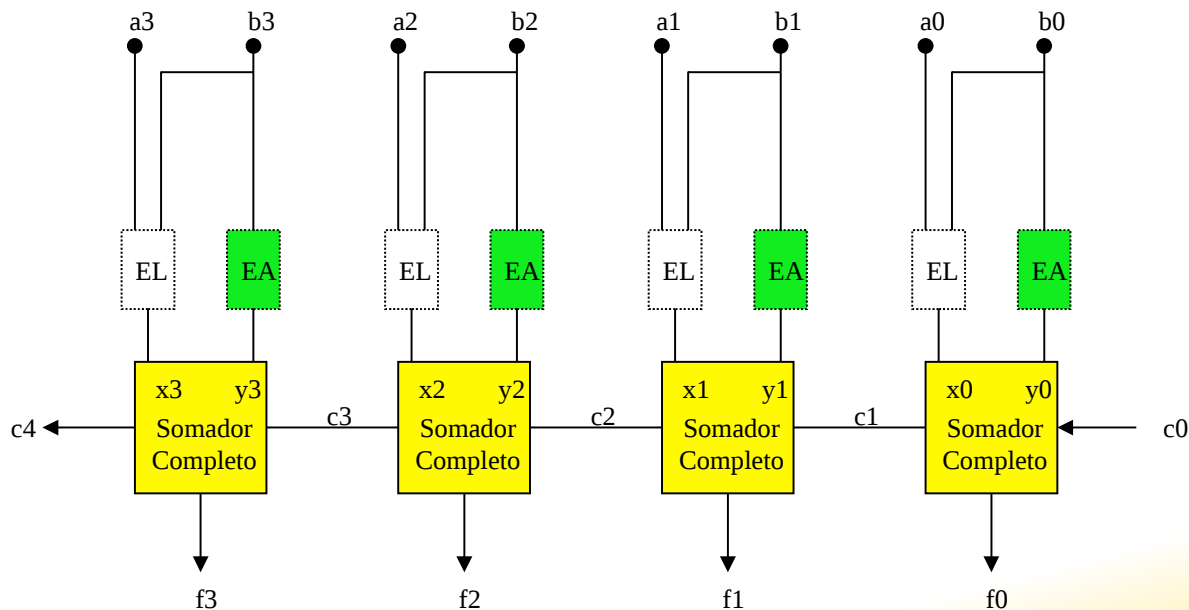
$$Y_i = M \cdot \overline{S_1} \cdot B_i + M \cdot \overline{S_0} \cdot \overline{B_i}$$



Projeto de uma ULA

◇ Projeto do “Extensor Lógico”

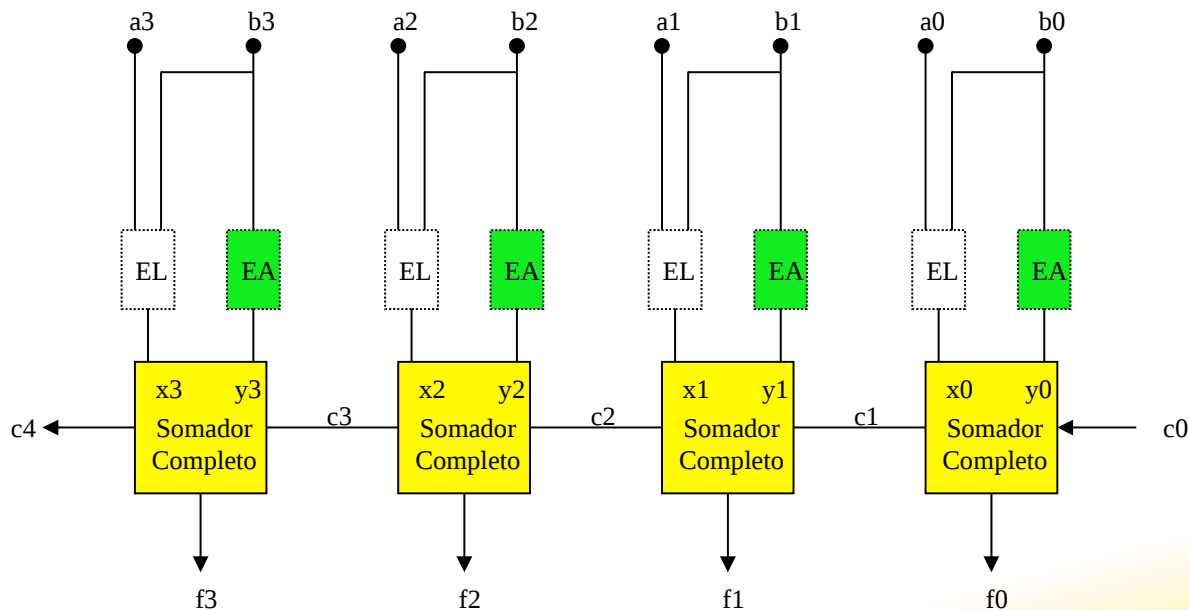
M	S ₁	S ₀	Nome da Função	F	X	Y	C ₀
0	0	0	complemento	\bar{A}	\bar{A}	0	0
0	0	1	E	A and B	A and B	0	0
0	1	0	XOR	A xor B	A xor B	0	0
0	1	1	OU	A or B	A or B	0	0
1	0	0	decremento	A – 1	A	todos 1	0
1	0	1	soma	A + B	A	B	0
1	1	0	subtração	A – B	A	\bar{B}	1
1	1	1	incremento	A + 1	A	todos 0	1



Projeto de uma ULA

◇ Projeto do “Extensor Lógico”

M	S ₁	S ₀	Nome da Função	F	X	Y	C ₀
0	0	0	complemento	\bar{A}	\bar{A}	0	0
0	0	1	E	A and B	A and B	0	0
0	1	0	XOR	A xor B	A xor B	0	0
0	1	1	OU	A or B	A or B	0	0
1	0	0	decremento	A – 1	A	todos 1	0
1	0	1	soma	A + B	A	B	0
1	1	0	subtração	A – B	A	\bar{B}	1
1	1	1	incremento	A + 1	A	todos 0	1



M	S ₁	S ₀	X _i
0	0	0	\bar{A}_i
0	0	1	A _i and B _i
0	1	0	A _i xor B _i
0	1	1	A _i or B _i
1	?	?	A _i

Projeto de uma ULA

◇ Projeto do “Extensor Lógico”

M	S ₁	S ₀	X _i
0	0	0	\bar{A}_i
0	0	1	A _i and B _i
0	1	0	A _i xor B _i
0	1	1	A _i or B _i
1	?	?	A _i

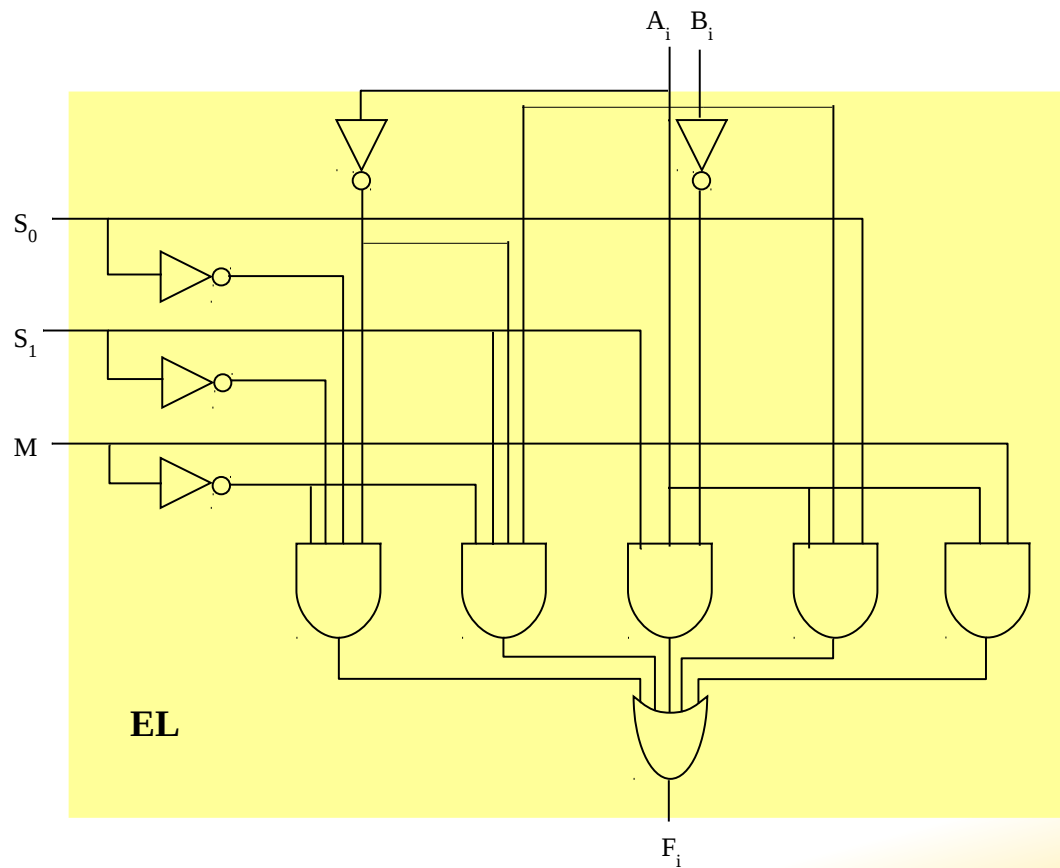
S ₁ S ₀		M = 0				M = 1			
A _i	B _i	00	01	11	10	00	01	11	10
00		1							
01		1		1	1				
11			1	1		1	1	1	1
10				1	1	1	1	1	1

$$X_i = \bar{M} \cdot \bar{S}_1 \cdot \bar{S}_0 \cdot \bar{A}_i + \bar{M} \cdot S_1 \cdot \bar{A}_i \cdot B_i + S_1 \cdot A_i \cdot \bar{B}_i + S_0 \cdot A_i \cdot B_i + M \cdot A_i$$

Projeto de uma ULA

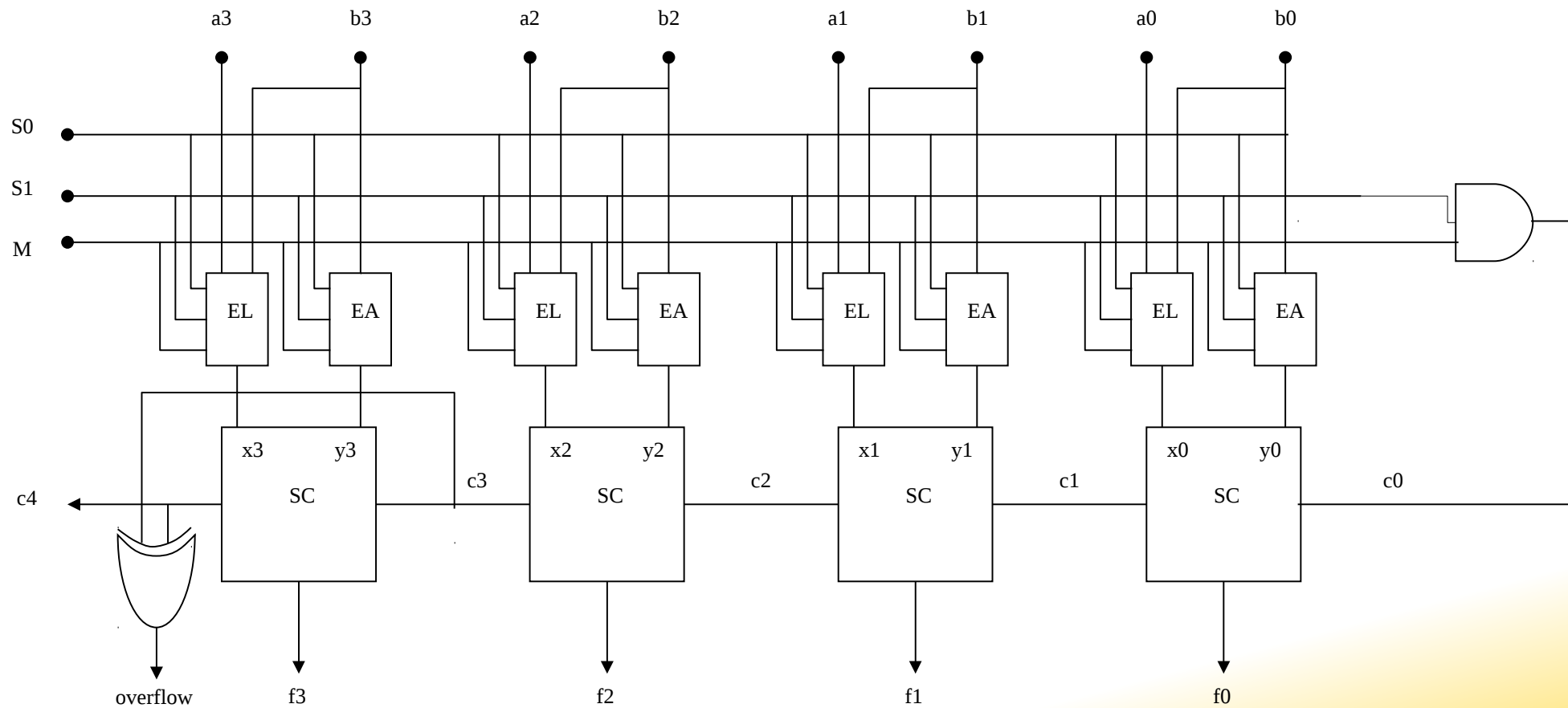
◇ Projeto do “Extensor Lógico”

$$X_i = \overline{M} \cdot \overline{S}_1 \cdot \overline{S}_0 \cdot \overline{A}_i + \overline{M} \cdot S_1 \cdot \overline{A}_i \cdot B_i + S_1 \cdot A_i \cdot \overline{B}_i + S_0 \cdot A_i \cdot B_i + M \cdot A_i$$



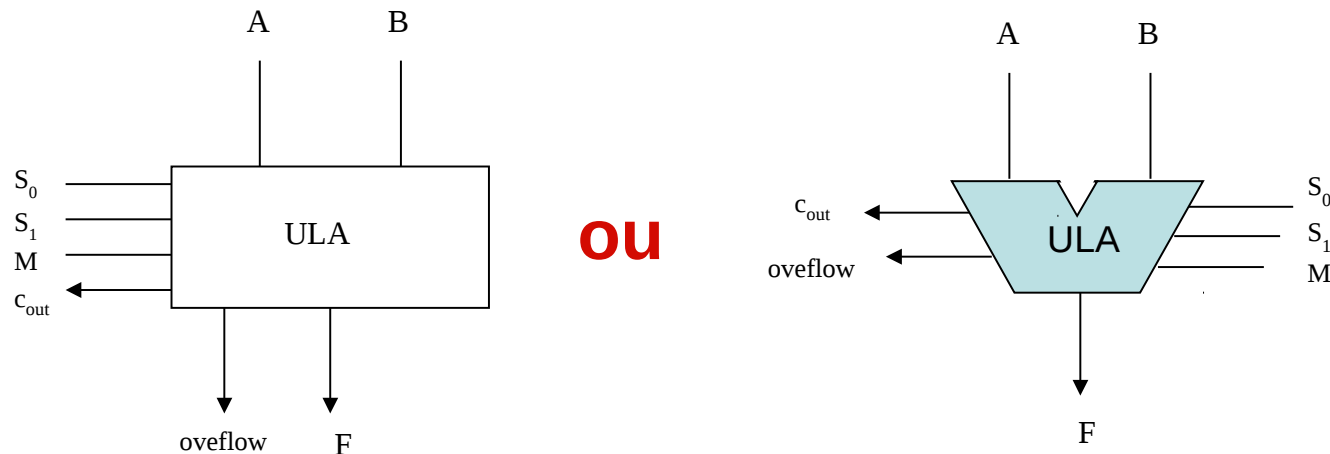
Projeto de uma ULA

◇ Circuito Final:



Projeto de uma ULA

◇ Símbolos:



◇ Funcionamento:

M	S ₁	S ₀	Nome da Função	Operação
0	0	0	complemento	$F = \bar{A}$
0	0	1	E	$F = A \text{ and } B$
0	1	0	XOR	$F = A \text{ xor } B$
0	1	1	OU	$F = A \text{ or } B$
1	0	0	decremento	$F = A - 1$
1	0	1	soma	$F = A + B$
1	1	0	subtração	$F = A - B$
1	1	1	incremento	$F = A + 1$

Resumo

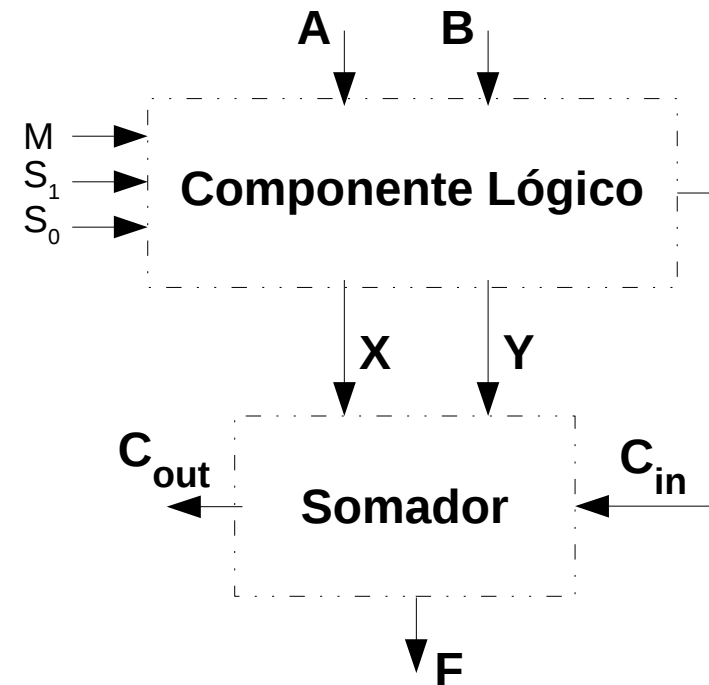
◇ ULA

- Circuito capaz de executar operações lógicas e aritméticas
 - Operações lógicas:
 - AND, OR, NOT, XOR, XNOR, ...
 - Deslocamento.
 - Operações aritméticas:
 - Adição, Subtração.
- Realiza todas estas operações de forma mais eficiente.
- Reduz: área ocupada, energia consumida e atraso do circuito.

Resumo

◇ Componentes da ULA:

- **Componente lógico**
- **Somador**

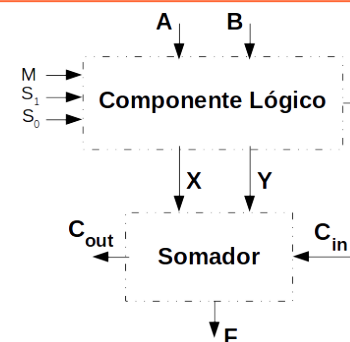


Resumo

◇ Componentes da ULA:

■ Componente lógico:

- Conjunto de multiplexadores que realizam operações bit a bit.
- Valores dos seletores (M , S_1 e S_0) determinam operação que será realizada em cada par de bits.
- N^o de MUXs depende do tamanho da palavra binária.
- Último MUX calcula c_{in} (usado em algumas operações aritméticas).
- Resultado lógico é armazenado em X .
- No caso de operações aritméticas:
 - Nenhuma operação é realizada: $X=A$, $Y=?$ e $C_{in}=0$ ou 1 .



◇ Componentes da ULA:

■ Somador:

— Utilizado em operações aritméticas:

■ $MS_1S_0=100$: $F=A-1 \rightarrow X=A, Y="11...11"$ e $C_{in}=0$.

■ $MS_1S_0=101$: $F=A+B \rightarrow X=A, Y=B$ e $C_{in}=0$.

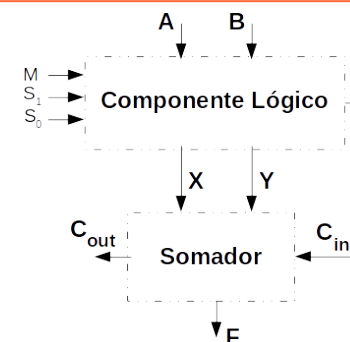
■ $MS_1S_0=110$: $F=A-B \rightarrow X=A, Y=\bar{B}$ e $C_{in}=1$.

■ $MS_1S_0=111$: $F=A+1 \rightarrow X=A, Y="00...00"$ e $C_{in}=1$.

— No caso de operações lógicas:

■ $X=A, Y=0$ e $C_{in}=0$.

■ A saída será igual à entrada.



Próxima Aula

- ◇ Projeto de Circuitos Combinacionais

Bibliografia

- ◇ TOCCI, Ronald J; WIDMER, Neal S; MOSS, Gregory L. **Sistemas digitais: princípios e aplicações**. 11. ed. São Paulo: Pearson, 2011. 817 p. ISBN: 9788576050957.
- ◇ PEDRONI, Volnei A. **Eletrônica digital moderna e VHDL**. Rio de Janeiro: Elsevier, c2010. 619 p. ISBN: 9788535234657.
- ◇ WAGNER, Flávio R.; REIS, André I.; RIBAS, Renato P. **Fundamentos de circuitos digitais**. Porto Alegre: Bookman, 2008. 166 p. (Série Livros Didáticos, n. 17) ISBN: 9788577803453.
- ◇ VAHID, Frank. **Sistemas digitais: projeto, otimização e HDLS**. Rio Grande do Sul: Artmed Bookman, 2008. 558 p. ISBN: 9788577801909.
- ◇ WAKERLY, John F. **Digital design: principles and practices**. 4. ed. Upper Saddle River, N.J.: Pearson/Prentice Hall, c2006. xxiv, 895 p. ISBN: 0131863894.